

氏名	細谷啓司			
学位の種類	博士(工学)			
学位記番号	博甲第9376号			
学位授与年月日	令和2年3月25日			
学位授与の要件	学位規則第4条第1項該当			
審査研究科	数理物質科学研究科			
学位論文題目	モバイルコンピューティングシステムにおける実用化に向けた抵抗変化型メモリの劣化機構の研究			
主査	筑波大学教授	理学博士	黒田眞司	
副査	筑波大学教授	博士(工学)	大野裕三	
副査	筑波大学教授	博士(工学)	末益 崇	
副査	筑波大学准教授	博士(工学)	蓮沼 隆	

論文の要旨

本審査対象論文は、抵抗変化型メモリの長期信頼性に関する問題について、従来の MOSFET における SiO₂ ゲート酸化膜の劣化、破壊現象に関する知見を加えて詳細な解析を試みたものである。

第1章では抵抗変化型メモリの現状および AI 分野へ応用の可能性が述べられている。

第2章で STT-MRAM の基本特性が示されており、特に長期使用時における MgO トンネルバリア層の抵抗ドリフト現象に焦点が当てられ、実用に向けての大きな課題である旨が示されている。

第3章では CoFeB/MgO/CoFeB からなる STT-MRAM における絶縁破壊現象および抵抗ドリフト現象を詳細に解析し、前者については寿命予測を行っている。この中で、ストレス試験時のトンネル電流による発熱量をシミュレートし、温度上昇の影響も考慮している。また、後者については抵抗ドリフトを引き起こす Microscopic な劣化現象をモデル化することを試みている。具体的には、トンネルリークが増加や絶縁破壊が MgO 膜中にランダムに生成される導電性欠陥によって引き起こされるとする Trap Assisted Leakage(TAL)モデルと、MgO/下地界面から生成される導電性フィラメントの成長によって引き起こされるとする Filamentary Defect Assisted Leakage(FAL)モデルの二つを検討している。その結果、欠陥生成に関する簡単な確率論と WKB 近似で記述されるトンネル電流を用いることで、TAL モデルが実験結果をうまく再現することが可能であるとの結論に至っている。最適モデルが明らかとなったことによる、トンネル薄膜に求められる性質がより明瞭になり、また特性劣化予測が正確に行えるようになるものと考えられる。

第4章では Pt/TiO₂/Pt 積層構造を主とした ReRAM デバイスの動作メカニズムおよび劣化機構のモデル化を行っている。Forming および Set 電圧の TiO₂ 膜厚依存性を評価した結果、Forming 電圧が膜厚に対し比例増加するのに対し、Set 電圧は一定値を示したことから Forming 過程で膜内に導電性フィラメント

が成長すること、それはおそらく酸素欠陥の集合体であること、Reset 時にはフィラメントの一部のみ破断して高抵抗化することを見出している。フィラメントが破断した領域を **Rupture ball** と名付けており、この大きさが Reset 直前の電流によって発生する熱量に依存するとのモデルを提唱している。一方で Set-Reset サイクルを繰り返すことで低抵抗時の抵抗値が徐々に低下する現象について、酸素欠陥の拡散によってフィラメント径が徐々に大きくなっているためとの結論を示している。このことは、サイクル数が増加した後の Reset で得られる高抵抗時の抵抗が初期にくらべて大きくなっていることと矛盾しないと述べている。すなわち、フィラメント径が大きくなった後においては Reset 時で流れる電流が大きいため、生成される **Rupture ball** が大きくなり高抵抗化するためであるとの結論を示している。

第5章では本論文の結論が示されている。これまでに報告されている **STT-MRAM** に関する研究結果や **SiO₂** で培われた誘電破壊モデルを活用し、**MgO** ベース **STT-MRAM** の劣化モデル化が **TDDDB** 寿命予測、抵抗ドリフト劣化現象のいずれにおいても活用可能であると結論付けている。大規模アレイの量産化に向けた量産時の寿命予測が可能であると判明したことは大きな進展であると述べている。また、将来的な更なる性能改善のノブとして、初期欠陥や膜中ストレスを減らすことが必要であり、素子の平面方向の微細化そのものは、スイッチング電流による発熱を抑制することになり、バリア寿命改善がなされるとの結論が示されている。

ReRAM も、**STT-MRAM** 同様、**SiO₂** で培われた知見を活かし、書き込みおよび劣化現象が少なくとも一次近似レベルでは誘電破壊モデル (**E** モデル) および発熱で説明できることが判明したとしている。一方で、書き込み動作が誘電破壊現象で説明可能であることは、**Endurance** 的には大きな問題であり、**SCM** や **AI** 応用の障害となると予想している。**Endurance** 改善のためには、書き込み電流の低減による発熱量の減少や、**Filament** 以外の低ダメージタイプの実用化が鍵であると述べている。

審 査 の 要 旨

〔批評〕

抵抗変化型デバイスの実用化においては STT-MRAM や ReRAM デバイス動作の基本原理の構築やデバイス作製プロセスの最適化に加え、デバイスの長期信頼性の確保が必須である。信頼性評価に関しては特に絶縁膜の信頼性に関し、古くから様々な手法やモデル等に関する議論が活発に行われているが、著者はこの点に関して広い知識を有しており、本論文におけるデバイス動作や劣化機構のモデル化において中核的な要素となしている。学位論文審査委員会においては、抵抗変化型デバイスに求められる社会的な要求、課題設定、課題に対するアプローチ、結果、今後の課題等が論理的に整理されたプレゼンテーションがなされた。

〔最終試験結果〕

令和 2 年 2 月 17 に、数理物質科学研究科学学位論文審査委員会において審査委員全員出席のもと、著者に論文について説明を求め、関連事項につき質疑応答を行った。その結果、審査委員全員によって合格と判定された。

〔結論〕

上記の論文審ならびに最終試験の結果に基づき、著者は博士(工学)の学位を受けるに十分な資格を有するものと認める。