

氏名	飯嶋竜司
学位の種類	博士（工学）
学位記番号	博甲第 8963 号
学位授与年月日	平成 31年 3月 25日
学位授与の要件	学位規則第4条第1項該当
審査研究科	数理物質科学研究科
学位論文題目	インピーダンスソースインバータへの高性能デバイス適用に関する研究

主査	筑波大学教授	工学博士	只野博
副査	筑波大学教授	博士(工学)	岩室憲幸
副査	筑波大学教授(連携大学院)	博士(工学)	山口浩
副査	筑波大学准教授	博士(工学)	磯部高範
副査	茨城大学准教授	博士(工学)	鶴野将年

論 文 の 要 旨

本論文は、エネルギー問題等への貢献を目指した高機能インバータシステムへ新型高性能パワー半導体デバイスを適用したことによる効果とそのシステムの高性能化に関し、回路技術、デバイス技術、制御技術の観点から総合的に研究を行った論文である。

第1章では昇圧機能とインバータ機能を持った従来システムの問題点課題を、回路動作の観点およびデバイス動作の観点から議論し、本論文の目的が、デバイス・回路・制御を融合させることによる電力変換システムの高効率化高出力密度化であると述べている。

第2章では、インバータシステムの高性能化を達成するための回路技術としてのインピーダンスソースインバータ(Z ソースインバータ)に関し、従来技術との相違、過去の研究事例、これまでに報告されている制御方法を体系的にまとめ、高性能デバイスの特性を活かすための回路方式や制御方式に関し議論している。その結果、本論文では、準 Z ソースインバータ(QZ ソースインバータ)を取り上げて研究を行っている。

第3章では、高性能デバイスの特性の観点からの解析を行っている。高性能デバイスとして、SiC-MOSFET を取り上げ、小型化を狙った従来インバータシステムでは、MOSFET の内蔵ダイオード通電が生じ、高性能デバイス特性劣化の問題が懸念されることを述べ、これを本質的に解決する回路手法としての QZ ソースインバータを提案している。QZ ソースインバータでは、その回路動作上、MOSFET のボディダイオード通電は生じないことを説明し、実験によって通電が生じないことを証明している。また、無通電を実現できる制御手法として、空間ベクトル変調方式の優位性を述べている。

第 4 章では、QZ ソースインバータの制御方式によるシステムの高性能化に関する検討を行っている。ボディアイオードの無通電を実現する方法として、1 レグ(上下デバイス対)短絡と 3 レグ短絡法を取り上げ、低損失の観点から理論的に及び実機実験を用いて検討を行っている。また、この解析を検証するため、新たにインバータ全体を一つのレグと見なして特性を評価する新たな手法を提案している。解析および実験結果より、QZ ソースインバータの制御方式としては、3 レグを同時に短絡する方法が低損失化に優位であり、43%の損失低減が実現できたことを報告している。また、この結果は高性能デバイスとしての MOSFET 特性に着目した結果であると述べている。

第 5 章は Si のスーパージャンクション MOSFET (SJ-MOSFET) を用いた実験結果に関するものである。SJ-MOSFET は耐圧を高くしても低オン電圧特性を維持できる高性能デバイスとして開発されているが、その SJ-MOSFET の課題として、SiC-MOSFET と同様、内蔵ボディアイオードにあることを述べ、従来インバータシステムに用いた場合の問題点を、実験結果より述べている。そして、この課題を解決する技術としての QZ ソースインバータへの適用とその効果に関し報告している。SJ-MOSFET の応用範囲から、系統連系インバータシステムへの適用を考えたシステムを構築し、従来の Si-IGBT を用いたシステムとの損失の観点での詳細な比較検討を行っている。また、システム全体の損失に影響を与えるインピーダンスソース部のインダクタの大きさと損失を解析し、比較検討を行った。特に、損失評価に関しては、発熱量を 2 つの断熱容器を用いて計測する手法を用いて正確に評価し、総合的に SJ-MOSFET を用いた QZ ソースインバータの損失を、その昇圧比をパラメータに議論、解析している。

第 6 章は、制御方式に関する結果である。第 5 章で、インダクタの体積が大きいことが報告されており、高性能化にはインダクタ体積の小型化が必要である。これを実現する手法として新たな制御手法を提案し、実際のシステムを用いてその有効性を確認している。まず、インダクタ小型化のための制御手法の理論的解析を行い、その有効性を述べ、その効果を実機実験にて確認している。制御手法としては新たにインダクタに流れる電流のリプルを最小にする制御手法を提案し、提案した手法を用いることで、インダクタを 27.8%小型化または低損失化できる技術であると述べている。

第 7 章は、本論文の結論である。まとめとして、昇圧機能とインバータ機能を融合したインピーダンスソースインバータの高性能化を、回路技術・デバイス技術・制御技術から研究した結果が述べられている。

審 査 の 要 旨

[批評]

電力変換システムは、エネルギー問題、CO₂ 問題の解決に貢献する技術として、重要な技術である。これまで、回路技術の進展による高性能化や、デバイス技術の進展による高性能化、あるいは制御法改善による高性能化が研究開発されてきている。しかし、昨今の SiC-MOSFET に代表される新型パワー半導体デバイスは、優位な特性を有する一方で、半導体デバイスに内在する種々のトレードオフ特性を持っている、即ち高性能化に伴って低下する特性も有していた。これらトレードオフ特性を有するデバイスを、回路技術、制御技術の観点でその特性を補完し、優れた特徴を引き出そうとする研究に関しまとめたのが、本論文である。

回路とデバイスの融合としては、電力変換システムに有効な昇圧機能とインバータ機能を機能融合し

たインピーダンスソースインバータに着目し、この回路方式とMOSFET特性の関連を、理論的にまた実験によって明らかにしている。特に、SiC-MOSFET や Si の SJ-MOSFET で課題であったデバイスに内蔵されるボディダイオードの通電が生じないことを、デバイスの動作点計測実験により明確に示した。また、MOSFET のデバイス特性から、従来と異なる短絡方式としての3レグ短絡を提唱し、その解析のための新しい計測手法を提示し、これを用いた解析結果を説明した。この計測手法は、今後のインバータ解析に有用な手法である。

Si の SJ-MOSFET を用いた実験では、従来の昇圧回路とインバータ回路を用いた方式との損失比較を行い、昇圧比の低い場合に効率が高くなること、またその要因がデバイスの動作特性に関連していることを報告し、デバイスの特性と回路方式の両面からの検討の必要性を示す結果となっている。

回路と制御の融合としては、3レグ短絡方式に加え、インピーダンスソースインバータの課題であったインダクタ体積や損失の低減に関し報告し、短絡時間をインダクタ電流のリプルを最小化する新たな制御方式を提案した。提案された制御方式の理論的解析を報告すると共に、実機実験を実施し、インダクタ体積を低減すると共にインダクタ損失をも低減できることを報告した。この制御方式は、他の回路方式への展開も期待できるものである。

パワーエレクトロニクス技術は、デバイス・回路・制御を融合した研究領域として定義されている。これまで、高性能化はデバイス特性の高性能化のみに頼っていたりもしたが、今後の進展のためには、デバイス・回路・制御を融合した研究開発が必須となる。その観点で、SiC-MOSFET・インピーダンスソースインバータ・インダクタ小型化制御技術に取り組んだ本論文は、今後のパワーエレクトロニクス研究の方向性、考え方を示すものである。

〔最終試験結果〕

平成31年2月20日、数理物質科学研究科学学位論文審査委員会において審査委員の全員出席のもと、著者に論文について説明を求め、関連事項につき質疑応答を行った。その結果、審査委員全員によって、合格と判定された。

〔結論〕

上記の論文審査ならびに最終試験の結果に基づき、著者は博士(工学)の学位を受けるに十分な資格を有するものと認める。