

ECR プラズマ流を用いた高精度加工技術の研究

神 好 人

2019年2月

筑波大学大学院博士課程

数理物質科学研究科博士論文

博士(工学)

ECR プラズマ流を用いた高精度加工技術の研究

神 好 人

ナノサイエンス・ナノテクノロジー専攻

妻へ

目次

第 1 章 序論	1
1.1 本研究の背景	1
1.2 従来技術の課題	2
1.3 本論文の構成	4
参考文献	5
第 2 章 研究の背景と目的	7
2.1 はじめに	7
2.2 プロセス用プラズマ生成技術	7
2.2.1 プラズマの特長	7
2.2.2 プラズマの生成原理	8
2.2.3 高周波プラズマ(RF プラズマ) - 容量結合型プラズマ(CCP)	9
2.2.4 高周波プラズマ(RF プラズマ) - 誘導結合型プラズマ(ICP)	10
2.2.5 マイクロ波プラズマ - 電子サイクロトロン共鳴(ECR)プラズマ	10
2.2.6 プラズマ生成技術	12
2.3 ECR プラズマ流を用いた加工技術	12
2.3.1 プラズマを用いた加工技術	12
2.3.2 ECR プラズマ流を用いた加工技術	13
2.4 本研究の目的	13
参考文献	14
第 3 章 ECR プラズマ流中の中性粒子流による加工	15
3.1 はじめに	15
3.2 ECR プラズマ流中の中性粒子流の生成効率	16
3.2.1 電荷変換による中性粒子の生成と弾性散乱	16
3.2.2 中性粒子流生成効率(GENS)の見積もり	16
3.2.3 局所磁場による荷電粒子の除去	18
3.3 カスプ磁場による中性粒子流の抽出と加工への応用	19
3.3.1 カスプ磁場による中性粒子流の抽出	19
3.3.2 ラングミュアプローブによる基板直上の電位測定	20
3.3.3 Cl ₂ +SF ₆ 混合ガスによるシリコンのエッチング加工	21
3.3.4 中性粒子流のエッチング特性	24
3.3.5 中性粒子流のエッチング形状の特徴	26

3.4 平行磁場による中性粒子流の抽出と加工への応用	28
3.4.1 平行磁場による中性粒子流の抽出	28
3.4.2 平行磁場による荷電粒子の除去	29
3.5 中性粒子流の運動エネルギーの測定	32
3.6 まとめ	35
参考文献	36
第 4 章 ECR プラズマ流による化合物半導体 IC 用ゲート電極加工	37
4.1 はじめに.....	37
4.2 GaAs-MESFET における高融点ゲート電極薄膜	38
4.2.1 GaAs-MESFET における WSiN ゲート電極の必要性	38
4.2.2 2 層 WSiN ゲート GaAs-MESFET 構造	38
4.2.3 WSiN のエッチング加工の課題.....	39
4.3 ECR プラズマ流による WSiN ゲート膜のエッチング	40
4.3.1 WSiN ゲート膜用 ECR プラズマ流エッティング装置	40
4.3.2 チャンバー壁の影響	41
4.3.3 SF ₆ 流量依存性と CF ₄ 流量依存性	43
4.3.4 SiF ₄ と O ₂ の添加による SiO ₂ マスクの保護	45
4.4 生産プロセス適用に向けた高均一化の検討	47
4.4.1 電界の不均一性によるエッティング形状への影響	47
4.5 リアルタイムエッティングモニタリング ²⁵⁾	49
4.5.1 リアルタイムエッティングモニターの必要性	49
4.5.2 WSiN エッティング中のプラズマ分光	49
4.5.3 WSiN エッティング中の質量分析	50
4.5.4 WSiN エッティングのリアルタイムモニタリング	52
4.5.5 多層膜 WSiN ゲートのエッティングモニター	55
4.6 ECR プラズマ流エッティング後の GaAs-MESFET 特性	57
4.7 まとめ	59
参考文献	59
第 5 章 ECR スパッタ法による金属酸化膜の成膜	61
5.1 はじめに.....	61
5.2 スパッタ型 ECR 成膜装置(ECR スパッタ装置)とその成膜特性	62
5.2.1 ECR スパッタ装置の特徴	62
5.2.2 メタルモードと酸化物モード	65
5.3 成膜モードによる酸化物特性の違い	69

5.3.1	面内均一性と表面モフォロジ	69
5.3.2	ECR スパッタで成膜した Al_2O_3 膜の構造分析	70
5.4	まとめ	71
	参考文献	72
第 6 章 ECR スパッタ法による高誘電体ゲート酸化膜の成膜		73
6.1	はじめに	73
6.2	ECR スパッタにより成膜した Al_2O_3 薄膜の high-k 特性	74
6.2.1	薄膜形成用 ECR スパッタ装置と実験手順	74
6.2.2	電気的特性の Al_2O_3 成膜モードによる違い	75
6.2.3	高真空中のアニール処理による膜質改善検討	79
6.2.4	水素アニールによる膜質改善検討	85
6.2.5	プラズマ酸化による膜質改善検討	89
6.3	$\text{AlN}/\text{Al}_2\text{O}_3$ 積層膜の MIS キャパシタ特性	96
6.3.1	ECR スパッタ装置の特徴	96
6.4	ECR スパッタで成膜した ZrO_2 の high-k 特性	100
6.4.1	ZrO_2 のメタルモードと酸化物モード	100
6.5	まとめ	103
	参考文献	104
第 7 章 ECR スパッタ法による光学多層膜フィルタの成膜		107
7.1	はじめに	107
7.2	誘電体多層膜用 ECR スパッタ	108
7.2.1	誘電体多層膜用 ECR スパッタ装置	108
7.2.2	実験手順	109
7.3	ECR スパッタにより成膜した SiO_2 膜と Ta_2O_5 膜の基本特性	109
7.3.1	メタルモードと酸化物モードの成膜特性	109
7.3.2	ECR スパッタでメタルモード成膜した SiO_2 膜と Ta_2O_5 膜の基本特性	112
7.4	SiO_2 膜と Ta_2O_5 膜の多層成膜特性	114
7.4.1	多層成膜時の界面構造	114
7.4.2	多層膜の熱的安定性	115
7.5	サブピーク差分法による膜厚モニタによるフィルタ特性の改善	116
7.5.1	時間制御成膜のフィルタ特性	116
7.5.2	サブピーク差分法による膜厚モニター技術の開発	118
7.5.3	ピーク差分法を適用した多層膜フィルタ製造とフィルタ特性	122
7.6	まとめ	123

参考文献	123
第 8 章 ECR スパッタ法による抵抗変化メモリ膜の成膜	125
8.1 はじめに	125
8.2 ECR スパッタにより成膜した BiTiO 薄膜の成膜特性	127
8.2.1 抵抗変化メモリ成膜用 ECR スパッタ装置	127
8.2.2 成膜手順と測定器	129
8.2.3 BiTiO 薄膜の成膜特性	130
8.3 ECR スパッタにより加熱成膜した BiTiO 薄膜のスイッチング成膜	133
8.3.1 BiTiO 薄膜における抵抗変化特性	133
8.3.2 BiTiO 薄膜における抵抗変化パルス駆動特性	136
8.4 ECR スパッタにより成膜した BiTiO 薄膜のスイッチングメカニズムの解明	139
8.4.1 測定温度による抵抗スイッチ特性の変化	139
8.4.2 高抵抗状態(HRS)の電気伝導	141
8.4.3 低抵抗状態(LRS)の電気伝導	143
8.4.4 電極パッド面積依存性	145
8.4.5 TEM による断面構造解析	145
8.4.6 スイッチングメカニズムの考察	146
8.5 ポリマー基板上に室温成膜した BiTiO 薄膜のスイッチング特性	148
8.5.1 ポリマー基板上への BiTiO 成膜	148
8.5.2 ポリマー基板上での BiTiO 薄膜のスイッチング特性	149
8.6 まとめ	152
参考文献	153
第 9 章 ECR プラズマの発展	157
9.1 はじめに	157
9.2 ECR プラズマ流を用いた加工技術の道のり	157
9.3 ECR プラズマ技術のイノベーションダイアグラム	158
9.4 まとめ	159
参考文献	160
第 10 章 結論	161
謝辞	165
本研究に関する発表論文および学会発表リスト	166
付録 - 略語集	A

第1章 序論

1.1 本研究の背景

近年、人々の生活をより便利で豊かにするための情報技術(Information technology: IT)の発展はめざましい。IT 技術は、ソリューションを提供するソフトウェア技術と、それを具現化する器としてのハードウェア技術が両輪として支えている。

ハードウェア技術は、1947 年の Ge 点接触トランジスタの発明、さらには 1953 年の Si 接合型トランジスタの発明に端を発する半導体デバイス^{1,2)}が牽引している。半導体デバイスの技術進展は目覚ましく、現在ではサーバやコンピュータなどの IT 機器やモバイル/ブロードバンドネットワークを始めとする様々な端末や機器・装置に欠かせない基盤技術となっている。近年では、IoT(Internet of things)³⁾技術や人工知能(Artificial intelligence: AI)技術を実現するための必須技術として、これまで以上の発展が求められている。技術的にも微細化や高集積化が進められ、十 nm を切る最小パターン寸法が研究開発^{4,5)}されている。

一方、ソフトウェア技術は、1957 年に FORTRAN が初の高級プログラム言語として発表されたことをきっかけに様々なプログラミング言語が提案され発展してきた。1970 年台に IT 機器やネットワーク機器を制御する言語として C 言語と UNIX、BASIC が普及し、1980 年台にインターネットの商用化が契機となって Web 技術が生活に密接に関わるソフトウェア技術となっている。近年では深層学習(Deep learning: DL)やディープニューラルネットワーク(Deep neural network: DNN)の進展により AI 技術の基盤技術として飛躍的に発展している。

日本国政府・内閣府としても、第 5 期科学技術基本計画⁶⁾において、狩猟社会(Society 1.0)、農耕社会(Society 2.0)、工業社会(Society 3.0)、情報社会(Society 4.0)に続く新たな社会として超スマート社会(Society 5.0)を目指すべき未来社会の姿として提唱している。Society 5.0 は、サイバー空間(仮想空間)とフィジカル空間(現実空間)を高度に融合させた社会でシステムであり、実現するために、ハードウェア技術とソフトウェア技術の強固な連携がこれまで以上に求められている。

IT 技術の発展を支えてきたハードウェア技術は、材料物性や、界面制御、電気特性、化学反応、信頼性などを総合的に扱う技術の集合体である。これらの科学技術を駆使し、新たな機能を発現するデバイスを設計通りに、かつ微細に高集積化する加工技術として発展してきた。加工技術は、設計技術、リソグラフィ技術、不純物拡散技術、成膜技術、エッチング技術、アニーリング技術、配線技術、パッケージング技術、信頼性技術と多くの技術から成り立っているが、その中でも成膜技術とエッチング技術は、特に重要な加工技術である。成膜技術は、設計通りに基板上に薄膜を形成する加工であり、エッチング技術はリソグラフィーで形成したパターン通りに薄膜等を削り取る加工である。両技術は、当初液体を用いたウェットプロセスとして行われていたが、現在では、加工精度の向上の要求により、プラズマ(Plasma)を用いたドライプロセスが主流となっている。

プラズマ(plasma)という言葉は、3つの学問で別々の意味を持って用いられる⁷⁾。

- 1) 医学分野における血液学の分野においては、「血漿」を意味する。
- 2) 細胞学の分野においては、「原形質」を意味する。
- 3) 物理学・工学においては、「自由運動する荷電粒子の集団」を意味する。

本論文では、第3番目の自由運動する荷電粒子からなる電解気体(Ionized gas)の意味で扱う⁸⁾。プラズマは、原子や分子が正と負の電気を持った粒子群に分かれて激しく動き回っている状態であるが、電子、イオン、中性粒子を含んでいる。プラズマは、「固体」・「液体」・「気体」に続く物質の“第4の状態”とも呼ばれる。宇宙の99%はプラズマ状態であるとも言われており、我々にとって身近な雷放電や静電気もプラズマである。

工業的には、核融合、動力、光源、レーザ、ナノテクノロジ、環境など様々な分野でプラズマが社会基盤の維持と発展を支えてきた。これまで多くの研究開発機関がプラズマを用いた加工技術を研究開発してきたが、近年は、IT技術の進展に伴い、ナノメートルオーダーレベルの高精度加工が求められ、さらなる製造技術の向上が必須となっている。

1.2 従来技術の課題

まず、現状の加工技術が抱える課題について考えたい。

エッティング技術は、設計通りに薄膜や材料を削り取る加工技術であるが、1960年台までは半導体デバイス加工用のエッティングは、ウェットエッティング(Wet etching)技術が主流であった。求められたパターン寸法は、数十ミクロンから数百ミクロンサイズであった。1970年台に入るとパターン寸法の微細化と加工精度の向上が求められ、ウェットエッティングでの加工精度では実現が困難となり、プラズマを用いたドライエッティング(Dry etching)が盛んに研究された。その中でも高周波プラズマを用いた反応性イオンエッティング(Reactive ion etching: RIE)技術によりミクロン級の加工精度を達成した。しかし、更に微細なサブミクロン級の加工をする上で、RIEには課題が多く、より低エネルギーでパターン精度の良いドライエッティング技術が求められた。

一方、薄膜の成膜加工技術の歴史は古く、1850年台から真空蒸着法(Vacuum evaporation: VE)が行われており、化学気相堆積法(Chemical vapor deposition: CVD)、分子ビーム成長法(Molecular beam epitaxy: MBE)へと発展してきた。プラズマを用いる成膜加工としては、プラズマを分解源としてプラズマ化学気相堆積法(Plasma enhanced CVD: PE-CVD)や、アルゴン(Ar)イオンをスパッタリング粒子として用いるスパッタ法(Sputtering)が実用化され、日本国内でも1970年台からのサブミクロン級LSIの研究開発に活用された。

しかし、開発当初は、国産のプラズマ加工装置が存在せず、装置を国外から輸入して加工に用いていたため⁹⁾、国内の半導体産業の生産性が上がらなかった。そのため、半導体産業の国際的な競争力の向上のためには、国産のプラズマ加工技術が求められていた。その中

で、松尾らにより 1980 年初頭に国産プラズマ加工発生技術として、電子サイクロトロン共鳴(Electron cyclotron resonance: ECR)プラズマが発明され^{10, 11)}、サブミクロン加工への適用が検討された。ECR プラズマは、高密度・低エネルギーと加工をする上で多くのメリットを有する技術であった。

プラズマを用いた加工について、求められる要求項目は、

- 1) “低エネルギー加工”ができること
- 2) “ナノメートル級の高精度加工”ができること
- 3) 用途に応じた“高品質加工”ができること

である。

“低エネルギー加工”的要求は、加工のパターン寸法が小さくなるほど、また、薄膜化するほど求められる。エッチング加工を例にとれば、加工時に最も懸念されるのは加工対象である活性層や絶縁薄膜へのダメージである。プラズマは、電離放電したイオンあるいは反応生成物を加工に用いるが、プラズマを電離放電させるエネルギーが大きければ、加工対象へのダメージが深刻となる。先出の RIE では、プラズマを生成するために 500-1000 W の高周波を印加するが、高周波パワーが加工対象にも印加してしまい深刻なダメージを与えてしまう。そのため、より低エネルギーで生成できるプラズマが求められる。さらに、デバイスを構成する基板材料が多種になるほど、低エネルギー化が求められる。これまでには、シリコン(Si)がメインであったが、機能の多種化により、基板も多種化している。例えば、砒素化ガリウム(GaAs)、燐化インジウム(InP)の通信用化合物半導体材料の他に、光学・高周波半導体材料の窒化ガリウム(GaN)、炭化シリコン(SiC)、ニオブ酸リチウム(LiNbO₃)、タンタル酸リチウム(LiTaO₃)、酸化インジウム・ガリウム・亜鉛(IGZO)基板などの材料への高精度・低エネルギー加工が求められ、よりプラズマダメージへの考慮が必要となっている。

“ナノメートル級の高精度加工”的要求は、デバイスの微細化・高集積化には必須である。ゲート絶縁膜を例にとると、パターン寸法は、1970 年台には、10 μm であったにも関わらず、2010 年には 30 nm 以下となっている。また、絶縁膜の厚さは、MOSFET の高速化により薄膜化が進み、2000 年台には二酸化シリコン(SiO₂)が 3 nm 以下となり、大きなリーク電流問題が顕著となり、SiO₂ に代わる高誘電体(high- ϵ_r , high-k)の研究開発が盛んに行われている。そのため、ナノメートル級の高精度な制御が行える加工技術が必要となっている。

“高品質加工”的要求は、デバイス機能の向上とともに求められる。半導体レーザ用絶縁保護膜を例にとると、レーザの発光波長が短くなるほど、また、レーザの発光強度が強くなるほど、絶縁保護膜に対する高品質化が求められる。半導体レーザでは、レーザ端面に反射防止膜(Anti reflection coating: AR 膜)と増反射膜(High reflection coating: HR 膜)を多層の絶縁保護膜で形成するが、絶縁保護膜の光学的吸収係数はゼロが望ましい。レーザ発振させる場合、活性層の光を何度も AR 膜と HR 膜で反射させることが必要で、少しでも光学的な吸収があると発熱してしまい出力が上げられないとともに、レーザ発振寿命が短くなる、ある

いは、レーザ素子が破損してしまうためである。この問題は、レーザ発振が短くなるほど、光学的なエネルギーが上がる所以で、短波長レーザで顕著となる。DVD技術のInGaAsレーザの普及やGaN発光ダイオード(Light emitting diode: LED)やレーザの発明・実用化により、レーザやLEDの高出力化・短波長化の要求による加工への高品質化の要求は高まっている。

1.3 本論文の構成

本研究では、電子サイクロトロン共鳴(ECR)プラズマを高精度加工技術に応用することを目的とする。ECRプラズマの普及を目指し、高密度・低エネルギーのECRプラズマの特長を活かしたエッチングと成膜の高精度加工への適用性を検討した。本論文の構成を図1-1に示す。

本章に続いて第2章では、本研究の背景と目的について述べる。ECRプラズマと他プラズマの発生原理について比較を行いながら述べ、ECRプラズマの特徴について述べる。その後、ECRプラズマを用いたエッチング加工および成膜加工について考察し、本論文の目的を示す。

第3章では、ECRプラズマ流を用いたエッチング加工として、ECRプラズマで電離・加速したイオンが電荷交換より中性化して生成した中性粒子流の原理について述べ、ECRプラズマ流中からカプス磁場と並行磁場により中性粒子流を抽出する方法について述べる。また、ECRプラズマ流から抽出された中性粒子流のエッチング加工への適用について述べる。さらに、中性粒子流の運動エネルギーについての考察を述べる。

第4章では、ECRプラズマ流を用いたエッチング加工として、SF₆-CF₄-SiH₄-O₂混合ガスを用いたGaAs-MESFET用WSiNゲート電極の高精度エッチングと、エッチング終点検出法について述べる。また、GaAs-MESFETの電気的特性について述べ、ECRプラズマ流工

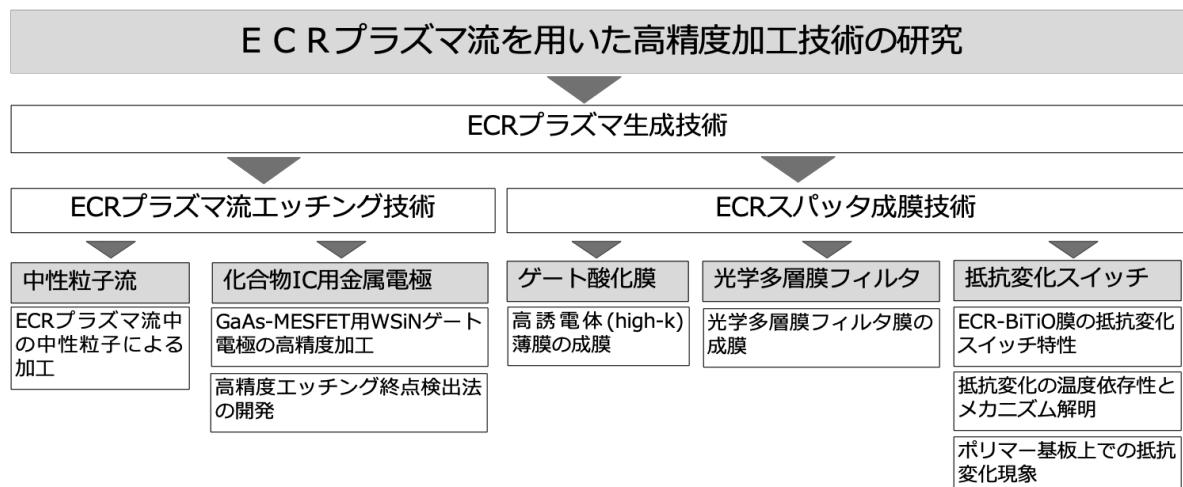


図1-1：本論文の構成

ッキングの加工適用性について述べる。

第5章では、ECR プラズマを用いたスパッタ成膜技術について述べる。新たに開発した8インチ対応の大面積・高安定なECRスパッタ装置について、Si、Al、Ta、Zrの酸化物成膜の特性について述べる。また、ECRスパッタでの酸化物成膜におけるメタルモードと酸化物モードの2つの成膜モードについて考察する。さらに、成膜特性の8インチ面内均一性について述べる。

第6章では、ECRスパッタを用いた成膜加工として、高誘電体ゲート酸化膜(high-k膜)の成膜への適用について述べる。Al₂O₃膜、AlN/Al₂O₃積層膜、ZrO₂膜のhigh-k特性を示し、真空アニール、水素アニールに対する振る舞いの変化についての考察、電気伝導性に基づく界面準位の考察について述べる。

第7章では、ECRスパッタを用いた成膜加工として、光学多層膜フィルタ膜成膜への適用と基本フィルタ特性について述べる。ECRスパッタ法によりSiO₂膜とTa₂O₅膜を積層した光学フィルタを成膜するにあたり、面内均一性、表面モフォロジ、界面特性などの考慮、および、多層膜に適用したサブピーク差分法と呼ばれる膜厚モニタリング技術について詳細に述べる。また、作製したシングルキャビティのファブリペロー干渉フィルタのフィルタ特性について述べる。

第8章では、ECRスパッタを用いた成膜加工として、成膜したBiTiO膜を電極で挟んだ金属-強誘電体-金属キャパシタ構造において抵抗変化スイッチング現象を見出したことを報告する。基本的な抵抗変化メモリ特性を示すと共に、詳細な温度依存性や構造分析を行い、抵抗変化スイッチング現象のメカニズムについて考察する。また、ECRスパッタで無加熱成膜したBiTiO膜をポリマー基板上に成膜し、抵抗変化現象を発現したことについて述べる。

第9章では、ECRプラズマ技術について、40年間の基礎研究から基盤研究、装置開発、システム化、量産適用までの道のりについて示し、イノベーションダイアグラムについて考察する。またこれからのIoT時代を支える新しい基盤技術としてECRプラズマ技術をどのように発展させるべきかを考察する。

第10章において、本研究の結論を述べる。

参考文献

1. S. M. Sze, ‘Physics of Semiconductor Devices’ (Wiley, New York, 1981) 2nd ed., ISBN 0-471-05661-8.
2. W. Shockley, Bell Syst. Tech. J. **28**, 435 (1949).
3. 坂村健, ‘IoTとは何か –技術革新から社会革新へ–’(角川新書, 2016), ISBN978-4-04-082058-3.
4. Semiconductor industry association, ‘2015 International Technology Roadmap for Semiconductors (ITRS 2015)’, <https://www.semiconductors.org/>.

5. 電子情報技術産業協会 (JEITA), ‘国際半導体技術ロードマップ ITRS 2013 (和訳版)’,
<http://semicon.jeita.or.jp/STRJ/>
6. 内閣府, ‘Society 5.0’, https://www8.cao.go.jp/cstp/society5_0/index.html
7. 平凡社, ‘改訂新版・世界大百科事典’(平凡社, 2007), ISBN 9-784-582-03400-4.
8. 関口忠, 一丸節夫, ‘プラズマ物性工学’(オーム社, 1969).
9. 通研半導体技術史(装置編)編集委員会, ‘半導体加工装置の開発史 –半導体の微細化と装置のシステム化への挑戦’(サイバー出版センター、2016), ISBN978-4-908520-03-7.
10. S. Matsuo and Y. Adachi, Jpn. J. Appl. Phys. **21**, L4 (1982).
11. S. Matsuo and M. Kiuchi, Jpn. J. Appl. Phys. **22**, 210 (1983).

第2章 研究の背景と目的

2.1 はじめに

近年の半導体デバイスや光学デバイスの製造プロセスにおいて、より高度な機能を持つデバイスを実現するために、欠陥の影響を受けやすい活性層や表面層に対するマイクロメートル級さらにはナノメートル級の微細な高精度加工が求められている。1960年台には、ウェットエッティングや液相エピタキシーなどの化学液体を用いた化学加工法や研磨などの機械加工法が行われていたが、1970年台に入りマイクロメートル級の加工が求められ、真空中の希薄ガスを電離放電させたプラズマ中のイオンを加速し、その衝突エネルギーにより、材料表面を除去・反応させる加工法(ドライプロセス)が研究・開発された。近年では、さらなるナノメートル級の超微細加工を行うための高精度加工が求められている。

本章では、半導体プロセスに用いられるプラズマ生成技術について述べ、さらなる高精度加工が行えるプラズマ技術としての ECR プラズマについて、他プラズマの発生原理と比較しながら特徴を示す。その後、ECR プラズマを用いた加工技術について述べる。そして、本研究の目的を示す。

2.2 プロセス用プラズマ生成技術

2.2.1 プラズマの特長

自然界には、様々な“プラズマ”が存在している。例えば、恒星、太陽、太陽風、地球を取り巻く電離層、オーロラ、雷、蛍光灯、ガスの炎など、宇宙を構成する物質の 99%以上がプラズマであると言われている¹⁾。プラズマとは、原子や分子の原子核の周りを回っていた電子が原子・分子から離れて、正イオンと電子の荷電粒子に電離し、自由に激しく動き回っている状態である²⁾。通常の中性気体では、2 つの粒子が極めて近接したときだけ粒子間にクーロン力が働くが、プラズマ中の荷電粒子間には遠方までクーロン力が働き、1 つの荷電粒子の運動に他の荷電粒子が大きく影響を及ぼす。粒子損失がなければ、電子の電荷総和と正イオンの電荷総和は等しいので、全体として電気的に中性である。プラズマ中には、電離された荷電粒子(電子・正イオン・負イオン)を始め、励起された原子・分子、化学的に活性なラジカル、不活性の中性原子・中性分子が存在する。これらの粒子は、プラズマを発生させるとの電力や結合方法、ガス組成、ガス分圧によってエネルギー分布や密度に大きく影響される。また、プラズマが接触する基板表面には、電子とイオンの速度差によりイオンシース(Ion sheath)が形成され、エッティングや成膜において方向性や結晶性に影響を及ぼす。

当初、プラズマ技術は、物理・工学分野において、放電現象やその応用に関して基礎研究対象として扱われていたが、核融合エネルギー分野での高温高圧プラズマ研究が飛躍的に発展した。現在では、工業的に核融合、動力創出、光源、レーザ発振、溶接、加工、環境など

の幅広い分野に活用されている。特に近年では、IT機器の普及に伴い低温プラズマによる半導体デバイス加工の研究開発が盛んとなり、プラズマ工学(Plasma engineering)と呼ばれる分野として発展してきた。

2.2.2 プラズマの生成原理

プラズマ工学では、生成に用いられる電磁波の周波数 f でプラズマは分類される³⁾。

- (1) 直流放電 (Direct current discharge), $f = 0 \text{ kHz}$
- (2) 高周波放電 (Radio frequency discharge), $0 < f < 1 \text{ GHz}$
- (3) マイクロ波放電 (Microwave discharge), $f > 1 \text{ GHz}$

また、電界で分類すると、

- (a) 静電界
- (b) 誘導電界
- (c) 波動電界

に分けることができる。

(a)の静電界によるプラズマ生成としては、図 2-1 のように、平行平板電極間に(1)直流または(2)高周波電圧を印加して電極間に発生する静電界により荷電粒子を加速する方法で容量結合型プラズマ(Capacitively coupled plasma: CCP)がある。また、(b)の誘導電界によるプラズマ生成は、図 2-2 のようにコイルに(2)高周波電界を印加したときに発生する誘導電界により電子を加速する方法で誘導結合型プラズマ(Inductively coupled plasma: ICP)がある。高周波(Radio frequency: RF)で生成する CCP や ICP は、高周波プラズマ(RF プラズマ)と呼ばれる。

用いられる高周波バイアスの周波数は、電源や伝送の部品を安価に入手でき、漏洩の基準も緩く設定できる国際電気通信連合(International Telecommunication Union: ITU)⁴⁾により割り当てられた産業科学医療バンド(Industry science medical band: ISM 周波数帯)の 13.56 GHz (13553~13567 kHz)帯が用いられる。

さらに、(c)波動電界を用いたプラズマとしては、(3)マイクロ波電力で発生する波動電界を用いて電子を加速する方法でマイクロ波プラズマ(Microwave plasma)がある。マイクロ波を

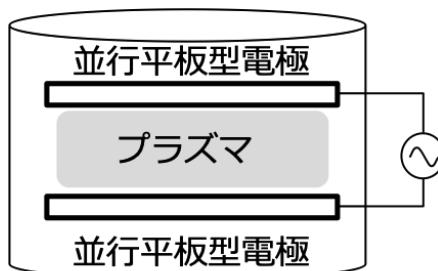


図 2-1: 容量結合型プラズマ

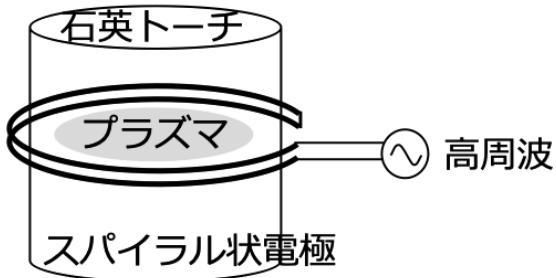


図 2-2: 誘導結合型プラズマ

用いたプラズマ生成では、高いプラズマ密度まで電力を共有できるために高密度なプラズマが生成できる利点がある。マイクロ波プラズマに磁場を印加し電子をさらに加速する方法としたのが、電子サイクロトロン共鳴(ECR)プラズマである。マイクロ波とは、一般的に 300 MHz から 300 GHz まで、あるいは、3 THz までの電磁波を指すが、工業的には、ITU により割り当てられた ISM 周波数である 2.45 GHz (2400~2500 MHz) 帯が用いられる。

以下、半導体プロセス用プラズマとしてよく用いられる代表的な CCP、ICP、ECR プラズマについて述べる。

2.2.3 高周波プラズマ(RF プラズマ) - 容量結合型プラズマ(CCP)

図 2-1 に、高周波を用いた容量結合型プラズマの概略図を示す。装置を真空に引きガスを導入し適度な真空度とする。平行平板状の上下電極間に 13.56 MHz の高周波を印加し、電子を高周波電界により加速し、気体原子・分子と電子との衝突により二次電子を作り出し、直接的または間接的に原子・分子をイオン化させる。高周波電界により電離反応が級数的に発生し、プラズマとして安定的に生成する。このプラズマは、装置構成が簡便で、粘性流領域の真空度($\sim 10 \text{ Pa}$)でプラズマを生成できることから工業的に幅広く活用されている。

しかしながら、ナノメートル級の高精度加工をする上で、プラズマによるダメージが問題となってきている。平行平板電極のどちらかに設置された基板には、プラズマから電子やイオンが飛び込んでくる。プラズマとしては電気的に中性に保たれているが、電子の質量($\sim 10^{-30} \text{ kg}$)は、イオンの質量($10^{-24} \sim 10^{-23} \text{ kg}$)に比べて遙かに軽いので、電子の平均速度($\sim 10^6 \text{ m/s}$)は、イオンの平均速度($\sim 10^4 \text{ m/s}$)よりも遙かに速い。そのため、電子はいち早く基板に到達し、基板表面は負の電荷が蓄積されプラズマに対して負の電位となるので電子を減速・反射し、イオンを平衡状態となるまで引き寄せ加速するバイアスが形成される。この電子電流とイオン電流が等しくなる直流成分のバイアスをセルフバイアスと呼び、このイオンが過剰となる空間電荷層をイオンシースと呼ぶ。プラズマの電位は、基板に対して正となるので、イオンシースには、プラズマ電位とセルフバイアスを合わせた電位がかかる。また、プラズマは、導体として振る舞うので、プラズマ生成に印加した高周波電界の大部分は、プラズマを通じてイオンシースに直流電圧(セルフバイアス)として印加される。そのため、この電位で加速されたイオンが基

板に衝突することになり、大きなダメージを引き起こすことになる。

2.2.4 高周波プラズマ(RF プラズマ) - 誘導結合型プラズマ(ICP)

図 2-2 に、誘導結合型プラズマの概略図を示す。トーチと呼ばれる石英の筒の周りにスパイラル状にコイル電極が巻かれており、適度な真空中度とした後に、コイルに 13.56 MHz の高周波電界を印加する。コイルに印加された電界により発生する電流 J により Maxwell の方程式により誘導磁場 B が誘起され、この磁場を打ち消すように Lenz の法則により電界 E が発生し電子を加速する。加速された電子がガス分子と衝突することにより、二次電子が発生し、級数的に電離が起こることによりプラズマとして生成する。

このプラズマでは、比較的簡便な装置構成で、1 Pa 程度の中間流領域の真空中度で、低エネルギーで高密度なプラズマが生成できることから、プロセス用や分析用のプラズマとして普及している。

しかしながら、石英トーチの外周にあるコイル状電極にプラズマからの荷電粒子が衝突するため、石英がスパッタあるいは反応し、反応生成物が問題となる。エッチング加工は、石英の反応生成物が、基板の反応生成物とともに廃棄されるので大きな問題とはならないが、成膜では、膜中にコンタミネーション物質として取り込まれてしまうので、深刻な問題となる。

2.2.5 マイクロ波プラズマ – 電子サイクロトロン共鳴(ECR)プラズマ

図 2-3 に、ECR プラズマの生成原理図を示す⁵⁾。高真空中に引いたチャンバー内に Ar などのガスを導入し、0.01 Pa 程度の分子流領域の真空中度とする。その後、磁気コイルを用いて外部から 87.5 mT の磁束密度を持つ磁場 B を印加すると、真空中に存在する電子が磁束の周りをラーモア半径で回転し始める。その状態に、誘電体(石英ガラスまたはセラミックス)の真空窓を介して 2.45 GHz のマイクロ波を導入すると、ホイッスラー条件となり、式(2-1)の電子サイクロトロン共鳴(ECR)角速度 ω_{ecr} の右回りの円偏波が励起される。

$$\omega_{ecr} = \frac{eB}{m} \quad (2-1)$$

ここで、 e は電荷、 m は電子質量である。共鳴領域では、電子の旋回方向とマイクロ波の電界の偏波面とが一致するので、マイクロ波のエネルギーを効率よく吸収する状態となり、電子は共鳴し高速に回転される。加速された電子は、Ar 原子に衝突すると、Ar 原子から電子が飛び出し Ar イオンとなる。飛び出した電子は、 ω_{ecr} で回転加速し、別の Ar 原子に衝突し、電子が級数的に増加することでプラズマ状態となる。ECR プラズマを発生する共鳴条件を ECR 条件、発生場所を ECR ポイントと呼ぶ。図に示すように、プラズマ室と試料室の磁場を、ECR ポイントから緩やかに発散するように設計する(発散磁界)と、プラズマ中の電子は、発散磁界

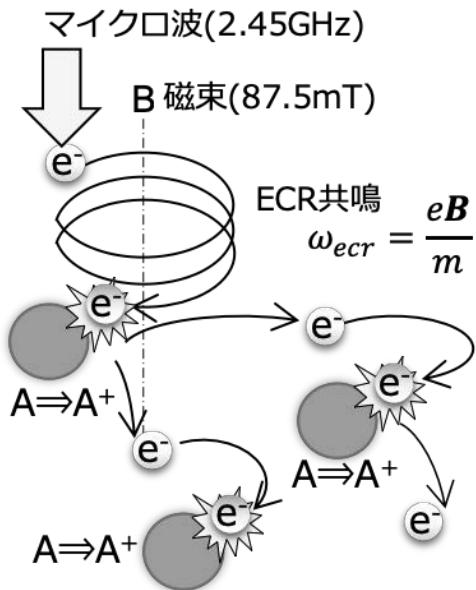


図 2-3: ECR プラズマ生成原理

の磁束に沿って拡散してゆく。イオンは、電子を追いかけるように加速しながら引き出されプラズマ流となる。図 2-4 のように、プラズマ流を受けるように基板を設置することにより、加速された電子とイオンが基板に照射され、加工が行われる。

ECR プラズマでは、電子共鳴を用いるので、無電極構成かつ 0.01 Pa 程度の低ガス圧でも高密度のプラズマを安定に生成できるため、電極や材料に起因するコンタミネーションが抑制できる。また、ECR プラズマでは、発散磁界により加速されたプラズマ流として基板に到達し、他のプラズマと同様に基板上でイオンシースが形成されるが、RF プラズマのように高周波電界がプラズマに印加されることなく、イオンエネルギーも発散磁界による 10~30 eV 程度であるので、イオン衝突によるダメージを受けないという利点を持つ。

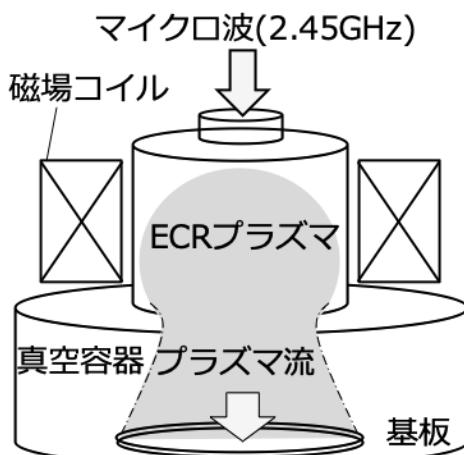


図 2-4: ECR プラズマ装置

2.2.6 プラズマ生成技術

表 2-1 にプロセスで用いられる代表的なプラズマ生成技術の比較を示す。いずれの方法も真空中に導入した気体分子・原子を外部から印加する電圧や電磁波を用い電離放電させプラズマを発生させる方法である。CCP は、簡便な装置構成であり、平行平板電極に高周波の静電界を印加することで、容易にプラズマを発生することができるが、大きなプラズマダメージが課題である。ICP は、比較的簡便な装置構成で、スパイラル状電極からの高周波の誘導電界を印加することで、高密度なプラズマを生成できる。しかし、石英トーチからのシリコン反応生成物が問題となり、成膜技術に活用することが難しい。

ECR プラズマは、電極を持たずコンタミネーションが抑制できるとともに、低ガス圧で高密

表 2-1: プラズマ生成技術

	容量結合型プラズマ Capacitive coupled plasma (CCP)	誘導結合型プラズマ Inductively coupled plasma (ICP)	ECR プラズマ Electron cyclotron resonance plasma (ECR)
発生原理	並行平板型電極からの高周波電圧印加	スパイラル状電極からの高周波電圧印加	マイクロ波と外部磁場の電子サイクロトロン共鳴
周波数	高周波: 13.56 MHz	高周波: 27.12, 40.68 MHz	マイクロ波: 2.45 GHz
電界	静電界	誘導電界	波動電界
パワー	500~1 kW	500~1 kW	300~500 W
生成真空度	1~10 Pa	0.1~1 Pa	0.1~10 ⁻² Pa
エネルギー, 電子密度	500-1 keV, ~10 ¹⁵ 個/cm ³	~10 eV, ~10 ¹⁷ 個/cm ³	10-20 eV, ~10 ¹⁷ 個/cm ³
利点	装置構成が簡便	装置構成が簡便、高密度	低ガス圧、高密度、低ダメージ
課題	プラズマダメージ大	石英トーチからのSi反応生成物	装置構成が複雑で高価格

度・低エネルギーのプラズマを生成できる特長を持っている。

2.3 ECR プラズマ流を用いた加工技術

2.3.1 プラズマを用いた加工技術

半導体プロセスに用いるエッチング加工と成膜加工について、反応系が物理的か、あるいは、化学的かによる分類を図 2-5 に示す。

物理反応により、エッチングを行うものとしては、イオンミリング、スパッタエッチングがある。物理反応により薄膜を成膜するものは、真空蒸着(VE)や EB 蒸着(Electron beam evaporation: EB 蒸着)、スパッタリング(Sputtering deposition)がある。化学反応性が強いエッティングとして、反応性エッティング(RIE)やウェットエッティング(Wet etching)がある。化学反応性が強い薄膜成膜として、化学気相成長法(CVD)があり、プラズマを用いたプラズマ CVD(PE-CVD)や有機金属を原料として用いた有機金属熱堆積法(Metal-organic CVD: MOCVD)がある。最近では、原子層ずつ成膜する原子層堆積法(Atomic layer deposition: ALD)⁷⁾が提案されている。これらの加工技術の内、ウェットエッティングと熱 ALD を除いたほと

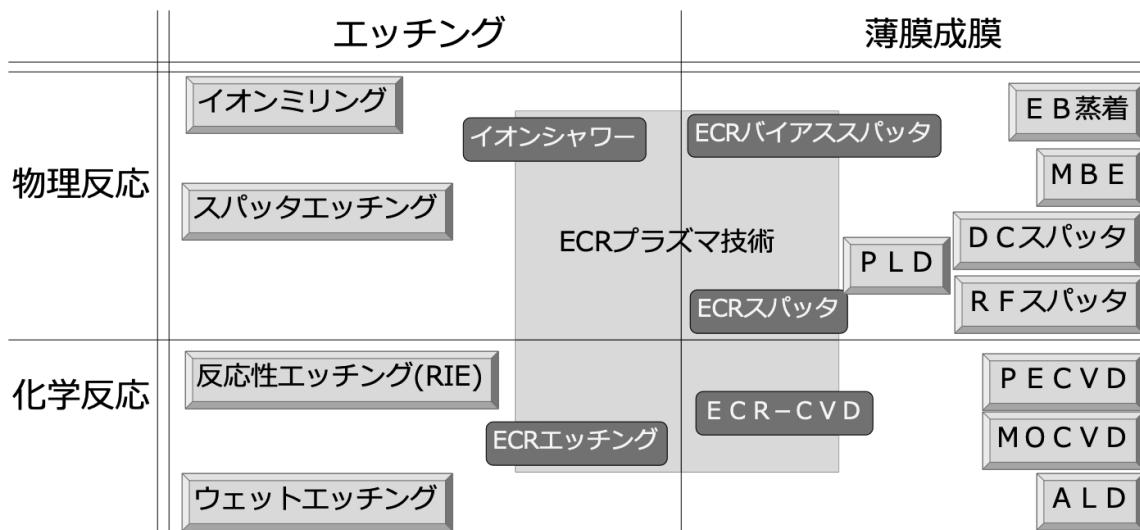


図 2-5: プラズマを用いた加工装置

などがプラズマ技術を用いて行っている。

2.3.2 ECR プラズマ流を用いた加工技術

1982 年の ECR プラズマの発明以来^{5, 8)}、その特長を活かした加工技術への適用について、多くの検討がなされてきた。図 2-5 の中央付近に示す。エッチングでは、ECR イオンシャワーエッチング⁸⁾、ECR イオン流エッチング^{9, 10)}が検討され、薄膜形成では、ECR-CVD⁵⁾、ECR スパッタ^{11, 12)}、バイアス ECR スパッタ¹³⁾が検討してきた。ECR プラズマでは、高密度プラズマを発生できるので、スパッタ成膜でも化学反応性が強くなる傾向がある。

しかし、ECR プラズマの生成には、マイクロ波と磁場を同時に印加する必要があり、装置構成が複雑で他の装置よりも高価であった。また、プラズマ生成パラメータが多いため、加工によっては制御性が担保できない、などが障壁となり普及が進んでいなかった。

2.4 本研究の目的

本研究では、電子サイクロトロン共鳴(ECR)プラズマ流の低ガス圧・高密度・低エネルギーの特性を活かし、高精度加工技術の検討を行うことを目的とする。しかし、ECR プラズマでは、装置パラメータが多く装置コストが高いというデメリットがある。従来の CCP や ICP などのプラズマ技術と同じ技術レベルや市場をターゲットとしてもコストメリットを出しづらい。そのため、ECR プラズマ流を用いたナノメートル級のエッチング技術と成膜技術への適用を示すことで、ECR プラズマでしか到達できない高精度加工技術を示し、技術の普及を目指すことを本研究の目的とした。

参考文献

1. 平凡社, ‘改訂新版・世界大百科事典’(平凡社, 2007), ISBN 9-784-582-03400-4.
2. 関口忠, 一丸節夫, ‘プラズマ物性工学’(オーム社, 1969).
3. 岡本幸雄, J. Vac. Soc. Jpn. **59**, 161 (2016).
4. 国際電気通信連合, ‘International Telecommunication Union (ITU)’, <https://www.itu.int/>
5. S. Matsuo and M. Kiuchi, Jpn. J. Appl. Phys. **22**, 210 (1983).
6. 日本工業規格, ‘発光分光分析通則 JIS K 01162:2014 (改定規則)’(JIS, 2014),
<http://kikakurui.com/k0/K0116-2014-01.html>.
7. Y. Jin, R. Kobayashi, K. Fujii, and F. Hasegawa, Jpn. J. Appl. Phys. **29**, L1350 (1990).
8. S. Matsuo and Y. Adachi, Jpn. J. Appl. Phys. **21**, L4 (1982).
9. T. Ono, M. Oda, C. Takahashi, and S. Matsuo, J. Vac. Sci. Technol. **B4**, 696 (1986).
10. C. Takahashi, N. Nishimura, M. Kiuchi, and S. Matsuo, 1988 Symp. on VLSI Tech., Digest of Tech. Papers, 83 (1988).
11. T. Ono, C. Takahashi, and S. Matsuo, Jpn. J. Appl. Phys. **23**, L534 (1984).
12. C. Takahashi, M. Kiuchi, T. Ono, and S. Matsuo, J. Vac. Sci. Technol., **A6**, 2348 (1988).
13. H. Nishimura, T. Ono, M. Oda, and S. Matsuo, J. Vac. Sci. Technol., **A15**, 707 (1997).

第3章 ECR プラズマ流中の中性粒子流による加工

3.1 はじめに

プラズマ中には、正負の電荷を持った荷電粒子(電子、正イオン、負イオン)の他に、電離していない電荷を持たない中性粒子が多数存在している¹⁾。中性粒子には、不活性な原子・分子の他に、プラズマからエネルギーを得て励起された原子・分子、活性化したラジカル、一旦イオン化して加速されたイオンが中性化した中性粒子が存在する。比較的高いイオン化率を持つECR プラズマでも、数パーセントしか荷電粒子ではなく、ほとんどが中性粒子である。

一方、プラズマを用いたエッチャング加工では、プラズマ中のイオンを利用して加工を行う。一般に普及している反応性イオンエッチャング(RIE)では、容量結合型プラズマ(CCP)で生成したプラズマ中のイオンを高周波静電界で加速して、基板上に照射することで基板面での反応性を上げてエッチャング加工するものであり、簡便な装置構成で、垂直性の高いエッチャング加工が可能である。しかし、プラズマ生成時に印加する高周波バイアスが、イオンシースにも重畠されることにより、スパッタリングやダメージを引き起こしてしまう課題があった。そのため、プラズマ生成時の高周波の入力パワーを下げてダメージを抑制することが検討されたが、イオンエネルギーが低い場合、電場や磁場、基板表面での帯電の影響を受けやすくなり、イオン軌道が曲げられて、マイクロローディングやノッチングの発生、加工の不均一性の課題が顕在化した²⁻⁴⁾。

そこで、電気的に中性で電場や磁場、基板表面での電荷分布に影響されない中性粒子を加工に用いることが検討されている。イオン源から加速されたイオンに含まれる中性粒子をリターディンググリッドで荷電粒子を取り除き中性粒子を抽出し、SiO₂ 膜のエッチャング加工を行った報告がある^{5,6)}。この方法では、100 eV 以上のエネルギーでイオンを引き出さざるを得ず、中性粒子も 100 eV 以上のエネルギーを持っていたため、加工時の中性粒子の衝突ダメージが懸念された。

ECR プラズマ流中は、発散磁界によりイオンは、10~30 eV 程度に加速されている^{7,8)}。そのイオンが電気的に中和した中性粒子も同程度のエネルギーを持っていると考えられ、プラズマ流中から中性粒子を抽出し加工に用いることで、低ダメージの加工が可能となると考えられる。

本章では、ECR プラズマ流中で電離し、加速したイオンを電荷交換により中和しエネルギーを持った中性粒子流(Neutral stream: NS)として抽出し、加工に適用する検討⁹⁻¹¹⁾について述べる。

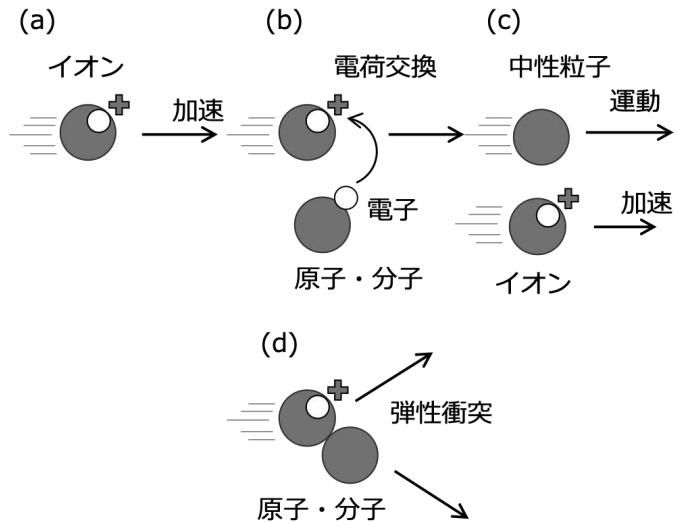


図 3-1: 電荷交換による中性粒子流生成と弾性散乱

3.2 ECR プラズマ流中の中性粒子流の生成効率

3.2.1 電荷交換による中性粒子の生成と弾性散乱

図 3-1 に、中性粒子流生成の模式図を示す。ECR プラズマ流中のイオンは、(a)のように、発散磁界により加速される。加速されたイオンが、原子・分子にある程度接近すると、(b)のように、原子・分子の電子を奪う電荷交換(Charge exchange: CX)が起こる。電子を得たイオンは、中性粒子となるが、(c)のようにエネルギーと方向性は変わらず運動を続ける。電子を奪われた原子・分子は、イオン化し発散磁界により加速を始める。しかし、イオンが原子・分子に近づきすぎると、(d)のように衝突し弾性散乱(Elastic collision)し、エネルギーと方向性を失ってしまう。電荷交換される効率は、チャンバー内の真空度に大きく関わる。真空度が 10 Pa 以上の粘性流領域や 1~10 Pa 程度の中間流領域である場合には、平均自由行程 (Mean free path: MFP) が数ミリメートルから数センチメートルオーダーと短いので、イオンが十分に加速されない状態で原子・分子と弾性散乱してしまうので、中性粒子のエネルギーも小さく、かつ、方向性もバラバラになってしまふ。しかし、0.1 Pa 以下の分子流領域の真空度となると平均自由行程は十分長いが、電荷交換する確率が下がってしまい、十分な中性粒子流を生成できない可能性があった。そのため、できるだけ多くの中性粒子流を得るために、電荷交換の発生効率つまり中性粒子流生成効率(Generation efficiency of neutral stream: GENS) P を見積もる必要がある。

3.2.2 中性粒子流生成効率(GENS)の見積もり

中性粒子流生成効率を見積もるために、図 3-2 のような運動エネルギーを持ったイオンが、電気的に中性な原子に近づくモデルを考える。但し、原子およびイオンは、アルゴンのような単原子分子、単原子イオンとし、イオンと中性粒子の中心を結ぶ直線を半径とする断面積を

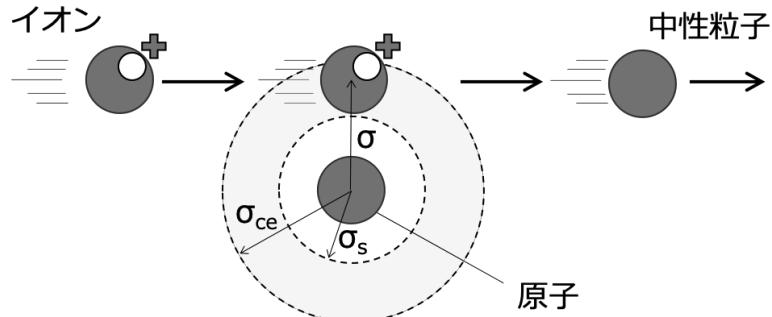


図 3-2: 電荷変換による中性粒子の生成モデル

σ とし、イオンと中性粒子が弾性散乱を起こす断面積を弾性散乱断面積 σ_s 、電荷交換を起こす断面積を電荷交換断面積 σ_{ce} とする。また、イオンと中性粒子、イオン同士、中性粒子同士との弾性散乱断面積は同じとする。また、実際には、イオンと原子が近づくほどクーロン力が働くので、中性粒子の軌道は曲がるが、本モデルでは考慮しないとする。

イオンが原子に対し弾性散乱断面積 σ_s より近づく ($\sigma < \sigma_s$) と、イオンと原子の衝突が起きる。衝突時に電荷交換も同時に起こる可能性があるが、衝突によりイオンと原子の方向性は失われ、加工には寄与しないと考えられる。一方、イオンが電荷交換断面積 σ_{ce} よりも十分に遠くを通過するとき ($\sigma > \sigma_{ce}$)、イオンと原子は反応せず通り過ぎてしまう。イオンと原子が、電荷交換を行うためには、 σ が弾性散乱断面積 σ_s よりも大きく、電荷交換断面積 σ_{ce} よりも小さい ($\sigma_s < \sigma < \sigma_{ce}$) という条件が必要となる。このモデルにより、中性粒子流生成効率 P は、式 (3-1) のように与えられる。

$$P = \exp(-\sigma_s n L) [1 - \exp(-\sigma_{ce} n L)] \quad (3-1)$$

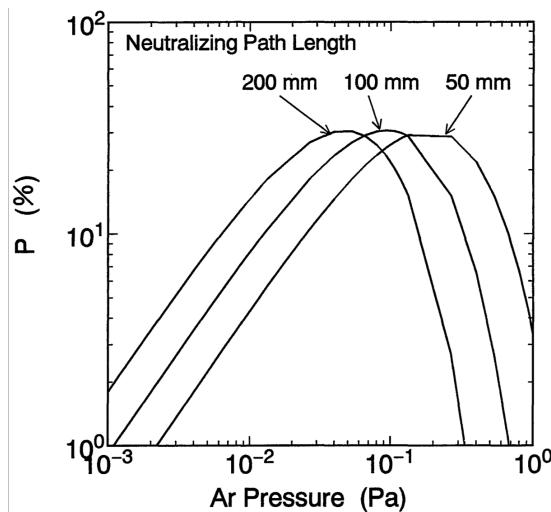


図 3-3: 中性粒子変換効率のアルゴンガス圧依存性

ここで、 n は中性原子の密度、 L は中性化のパスの長さである。この式を用い、アルゴンの中性粒子流生成効率 P を計算した結果を図 3-3 に示す。 σ_{ce} と σ_s は Cramer から報告された値を用いた¹²⁾。図より、ガス圧が 0.08 Pa で中性化のパス長さが 100 mm の時に、約 30% の変換効率となることが分かる。この真空度は、ECR プラズマの生成ガス圧とほぼ等しいため、ECR プラズマを用いることにより効率的に中性粒子流を取り出せる可能性がある。

3.2.3 局所磁場による荷電粒子の除去

ECR プラズマ流から中性粒子を抽出する方法として、(1) プラズマ源からイオンだけを引き出した後に電子中和によりイオンを中性化する方法、(2) リターディンググリッドに電圧を印加し荷電粒子を取り除く方法を検討した。(1) の電子照射は、四重極質量分析器(Quadra-pole mass spectroscopy: QMS)で、イオン化する場合に用いられるが、中和するためには十分狭い領域が必要であるため、加工に必要な領域がとれない可能性があった。また、プラズマ源からイオンを引き出すために電極が必要でコンタミネーションの懸念がある。さらに、電極だけでは完全に電子を取り除くことが難しかった。(2) のリターディンググリッドで荷電粒子(電子、イオン)を除去する方法では、電極によるコンタミネーションとともに、加速されたイオンを十分取り切れないことが懸念された。

そこで、プラズマ流と基板の間に、局所的な磁場を形成して、ローレンツ力により荷電粒子を除去する方法を検討した。ECR プラズマ生成のために、87.5 mT の磁界が必要となり、荷電粒子除去のための磁場が強いとプラズマ生成に影響することが懸念された。そのため、磁場計算を行い、局所的な磁場形成が可能な永久磁石を、プラズマ源から十分に離した基板直上に配置することとした。磁場としては、図 3-4 のように、(a) カップス磁場を形成する永久磁石と、(b) 平行磁場を形成する永久磁石を用いて検討することとした。

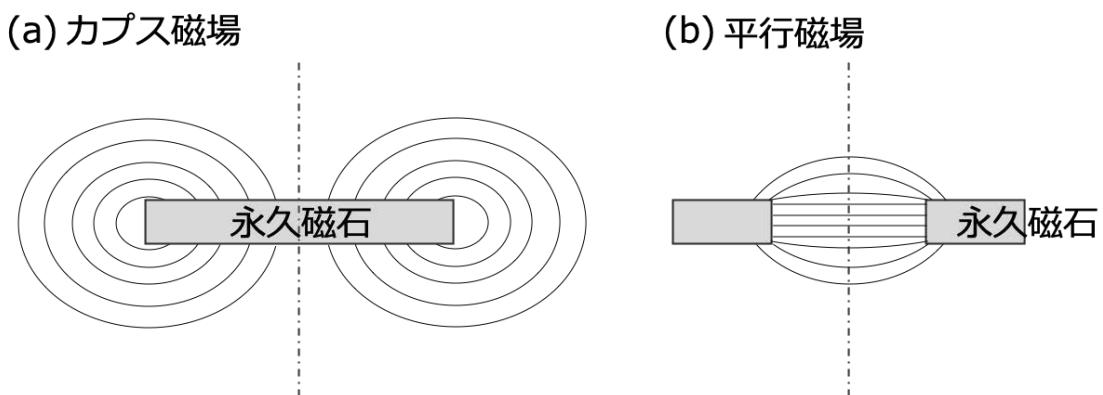


図 3-4: カップス磁場と平行磁場

3.3 カスプ磁場による中性粒子流の抽出と加工への応用

3.3.1 カスプ磁場による中性粒子流の抽出

図 3-5 に、カスプ磁場を用いた中性粒子流抽出の装置構成を示す⁹⁾。(a)に示すような ECR エッチング装置¹³⁾の基板付近を改良した。ECR プラズマ生成には、ECR 条件となる磁場が必要であるため、磁気コイルによりプラズマ室に磁場を印加する。(b)のように、その磁場に対し、反射型のカスプ磁場を形成するように、基板直下に円板型永久磁石(Permanent magnet)を設置する。磁気コイルと永久磁石により形成される磁力線に沿って電子は運動するので、中心付近と基板上部外周の磁力線を遮るように石英のマスクを設置することにより、基板付近はプラズマが到達せず、中性粒子を抽出することができる。

チャンバーを高真空に引いた後、ガスを導入し、0.01~0.12 Pa の真空度にする。プラズマ室に、磁気コイルにより 87.5 mT の磁場と、マイクロ波導入窓を通じて 2.45 GHz のマイクロ波を 400~600 W 導入する。ECR 条件によりプラズマが生成し、磁気コイルによる発散磁界によりプラズマ引き出し窓から、基板方向に向けてプラズマ流が引き出される。基板裏面に永久磁石を設置しない場合は、プラズマ流が基板に照射される。カスプ磁場を形成する永久磁石を設置すると、(a)のように、プラズマ中の荷電粒子は、磁気コイルと永久磁石とで作る磁力線に沿って除去され、基板直上からの発光は見られなくなる。永久磁石は、直径 40 mm、厚さ 10 mm の円板型のフェライト磁石と Sm-Co 磁石を用いた。それぞれの磁束密度は最

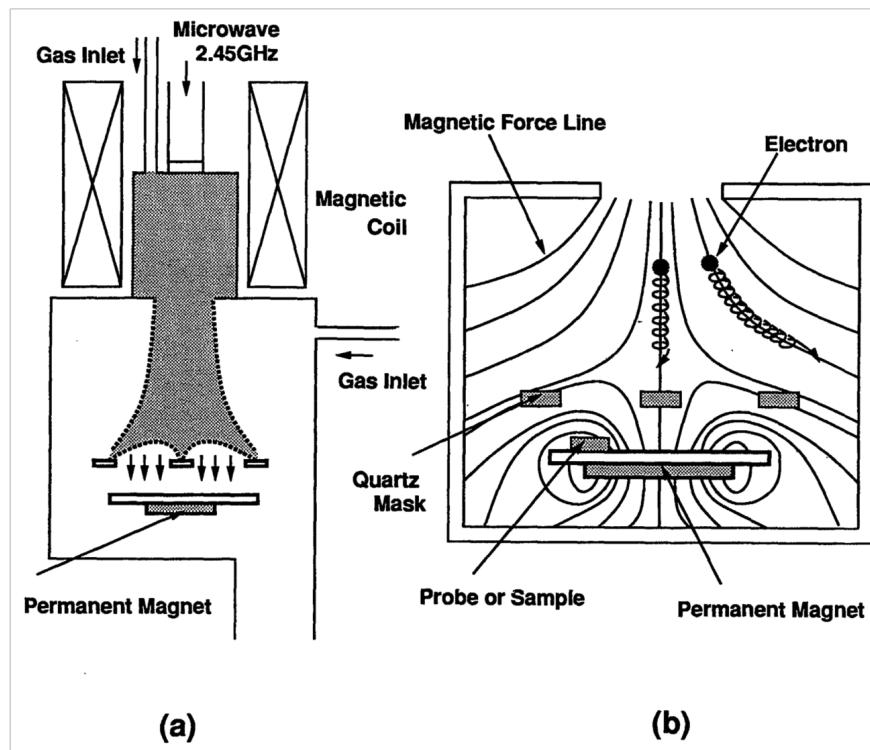


図 3-5: カスプ磁場を用いた ECR プラズマ流からの中性粒子流の抽出

大で、フェライト磁石が 0.1 T、Sm-Co 磁石が 0.2 T であった。永久磁石が作る磁力は、磁気コイルの磁力と比べて、2 倍以上強いが局所的であり、プラズマ室から 170 mm 程度離して設置しているので、プラズマ生成には影響を与えない。

3.3.2 ラングミュアプローブによる基板直上の電位測定

図 3-6 に、直径 3 mm の金(Au)電極のラングミュアプローブ(Langmuir probe)を用いて、基板面での電位を測定した結果を示す。測定は、アルゴンプラズマを用い、永久磁石を設置しないプラズマ流の場合と、Sm-Co 磁石を設置した場合を比較した。永久磁石を設置しないプラズマ流の場合は、電子とイオンの両荷電粒子が照射されるが、電子速度が大きいので、負にチャージアップする。それに対し、永久磁石を設置すると、正のチャージアップとなり、基板中心から 20 mm の位置で 30 V 程度の極大値をとる。この位置は、円板型永久磁石のエッジにあたり、磁束密度が最大となる位置である。そのため、この位置で電子がより多く除去されたと考えられる。

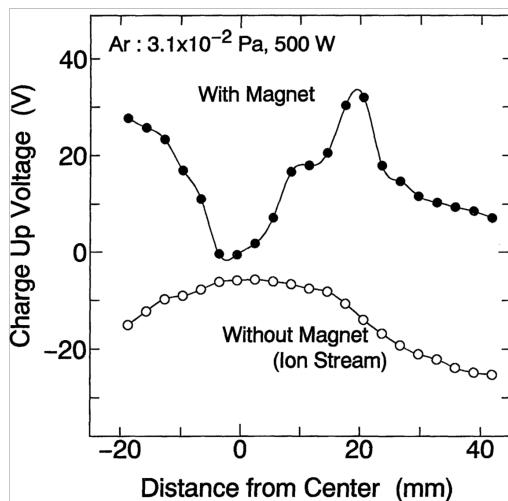


図 3-6: 基板電位の基板位置依存性

図 3-7 は、永久磁石を設置しないプラズマ流の場合と、永久磁石を設置した場合の基板中心から 20 mm の位置の電流密度–電圧測定の結果である。プラズマ流の場合は、-40 V で極小の値となり、最大電流密度は 100 V で 0.3 A/cm^2 であった。この最大電流密度は、プローブに正の電界を印加して、そのときに引き込まれてくる電子密度を表している。一方、永久磁石を設置した場合は、極小値は、フェライト磁石も Sm-Co 磁石も 20 V 程度で大きな違いはない。最大電流密度は、フェライト磁石で約 0.01 A/cm^2 、Sm-Co 磁石で約 0.004 A/cm^2 であり、プラズマ流と比較して、1/60、1/100 の値となった。

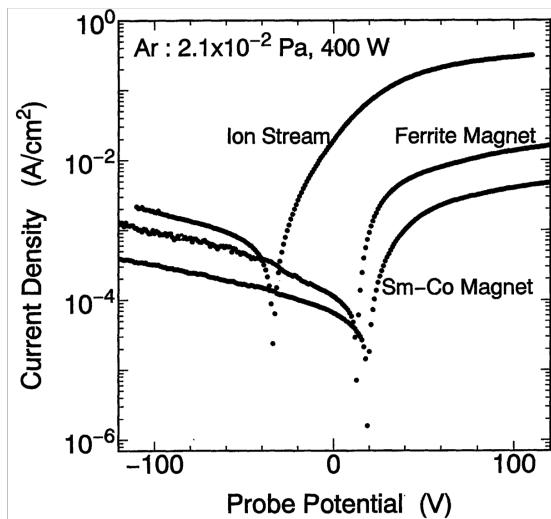


図 3-7: 電流密度の基板電位依存性

3.3.3 Cl_2+SF_6 混合ガスによるシリコンのエッティング加工

Sm-Co 永久磁石を設置したときのシリコン(Si)のエッティング速度について図 3-8 に示す。シリコンの破片を基板中心(0)、10, 20, 25, 30, 40 mm の位置に設置し、エッティングガスとして、 $Cl_2 + 8\%-SF_6$ の混合ガスの 600 W プラズマを生成してシリコンをエッティングした。但し、基板上の石英マスクは、反応生成物抑制のために、取り除いてエッティングを行った。図より、中心付近のエッティング速度は 150 nm/min であった。これは磁力線に沿って電子とイオンが到達したためにエッティング速度が上がったと考えられる。一方、基板中心から 20 mm の位置では、22 nm/min とエッティング速度が低下している。この結果は、永久磁石の磁力により、イオンの到達が抑制されエッティング速度が低下したと考えられる。

Sm-Co 永久磁石を設置した場合のエッティング形状を走査型電子顕微鏡(Scanning

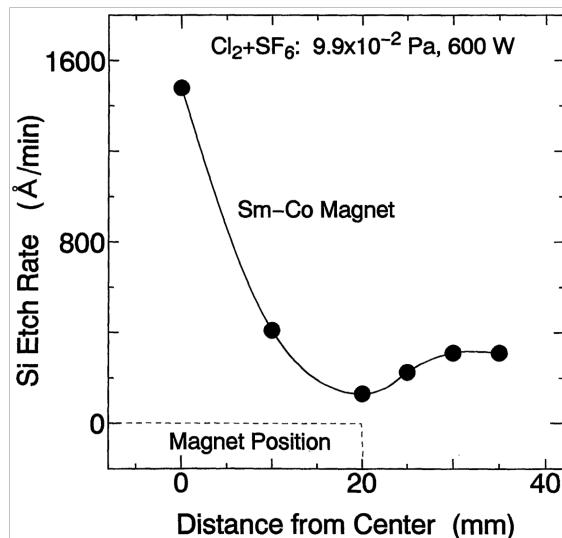


図 3-8: 電流密度の基板電位依存性

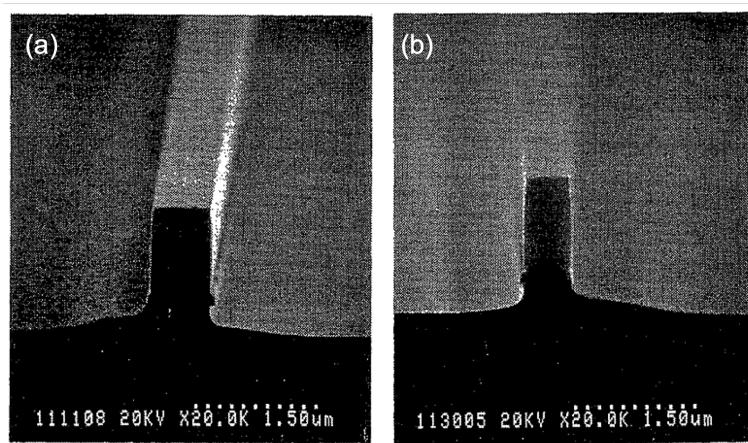


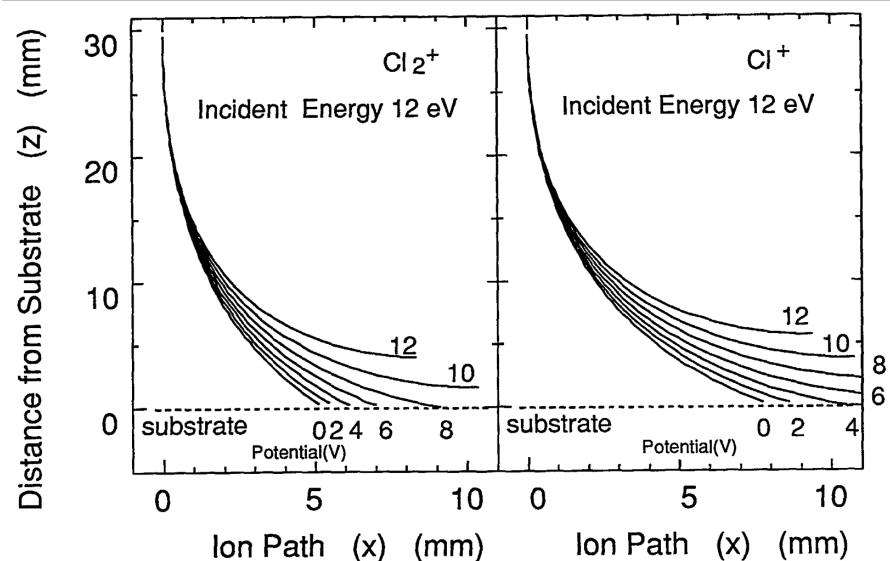
図 3-9: 基板中心から-20 mm と+20 mm の位置のエッティング形状

electron microscopy: SEM)で観察したときの断面写真を図 3-9 に示す。パターン付きシリコンサンプルを基板中心から+20 mm と -20 mm の位置に設置した。図より、エッティング形状が、中心に向かう面と外周に向かい面で異なり対称となっている事が分かる。中心に向かう面のエッティング速度が早く、パターン直下のアンダーカット量も多い。これは、永久磁石によるローレンツ力によりイオンが曲げられ基板外周に向かう流れが生じた可能性がある。

基板中心から 20 mm の位置は、磁束密度が強く、イオンは容易に到達できないと考えられるが、図 3-7 では基板中心から 20 mm の位置で正のチャージアップをしていた。そのことから、イオンが到達している可能性がある。それを確かめるために、基板直上の磁場は均一な平行磁場との仮定をしてイオンの軌道をシミュレーションした。ここで、 x 軸は基板に対して平行磁場によるローレンツ力が均一に働く方向。 y 軸は磁場方向。 z 軸は基板と垂直方向とし、 e を電荷、 m をイオンの質量、 v をイオンの速度、 $B(z)$ を磁束密度、 E を電界強度とすると、イオンの軌道は、次の式(3-2)で表すことができる。

$$\begin{aligned} \frac{mdv_x}{dt} &= -v_z B(z) \\ \frac{mdv_y}{dt} &= 0 \\ \frac{mdv_z}{dt} &= eE + ev_x B(z) \end{aligned} \tag{3-2}$$

この式を用い、 Cl^+ と Cl_2^+ のイオンについて、運動エネルギーを 12 eV とした時の軌道を Runge-Kutta 法を用いて計算した結果を図 3-10 に示す。両イオンの軌道は、磁界によって曲げられることが分かる。これによりイオンの曲がりにより対称形状にエッティングされることが分かった。また、基板の電界強度が増加するほど、イオンの曲がりが大きくなり、 Cl^+ では+6 V

図 3-10: 磁場による Cl^+ と Cl_2^+ のイオン軌道の曲がり

以上で、 Cl_2^+ では +10 V 以上でイオンが基板に到達できなくなることが分かった。この結果は、基板に正電圧をかけることによって、イオンが除去できることを意味し、中性粒子流のみを基板に供給できる可能性を示している。

そこで、基板ホルダー上に電圧を印加できるように白金(Pt)薄膜で覆ったシリコン基板を設置し、その上にパターン付きシリコンサンプルを設置した。白金に外部から正電界を印加した上で、 $\text{Cl}_2 + \text{SF}_6$ 混合ガスを導入し、400 W のマイクロ波による ECR プラズマを生成したときのエッティング形状を観察した。図 3-7(b)のサンプルにおいて、基板中心に向かうパターンより左側のエッティング速度を ER_{left} 、基板外周に向かうパターンより右側のエッティング速度を ER_{right} とし、電界におけるエッティング速度と、エッティング速度の比を図 3-11 に示した。図より、基板に印加する電圧が +5 V と小さいときには、 ER_{left} が ER_{right} よりも 1.5 倍以上大きく、

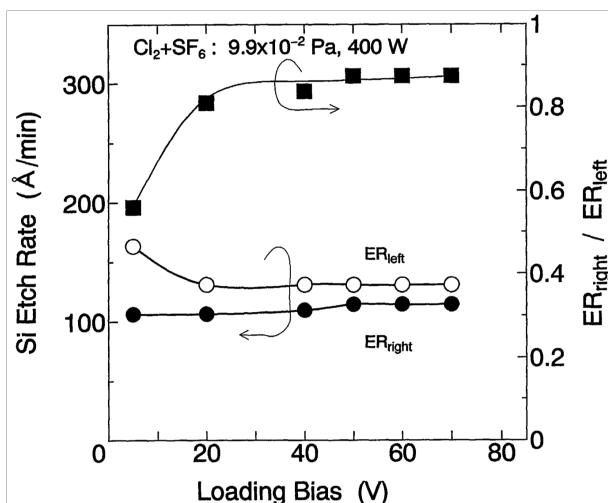


図 3-11: パターンの左右によるエッティング速度の違い

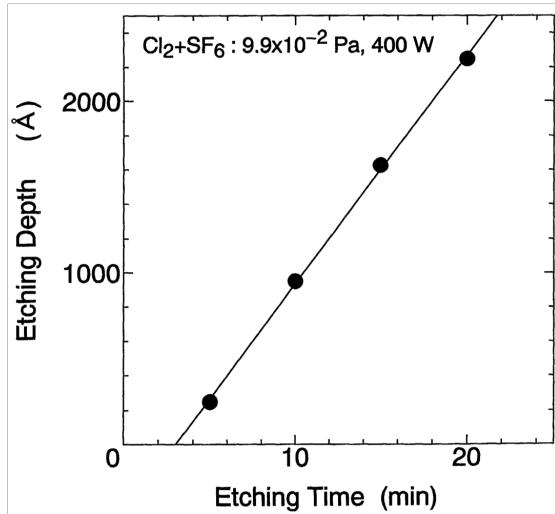


図 3-12: シリコンエッチング時のエッチング時間依存性

ER_{left}/ER_{right} 比が 0.5 とパターンの非対称性が見られる。しかしながら、基板電圧を+20 V 以上に大きくすると対称性が増し、 ER_{left}/ER_{right} 比が 0.9 となる。このことから、シミュレーションで予測されたように、基板電圧を印加することで、基板へのイオンの到達を抑制し、中性粒子流だけで加工ができる事を示した。しかし、+20 V 以上でも、 ER_{left}/ER_{right} 比は 0.9 で飽和している。これは、ローレンツカで曲げられたイオンが電荷交換で中性化し、角度を持って基板に入射する中性粒子成分が残っていると考えられる。

3.3.4 中性粒子流のエッチング特性

基板上部に磁場を配置し、基板に正電圧を印加することで、プラズマ流中の荷電粒子を除去できることが分かったので、基板に+50 V の電圧を印加し、 $\text{Cl}_2 + \text{SF}_6$ 混合ガスと 400 W のマイクロ波の ECR プラズマを生成した上で、基板中心から 20 mm の位置で、中性粒子流によるエッチングを試みた。中性粒子流によるシリコンのエッチング深さのエッチング時間依存性を図 3-12 に示す。図より、最初の 3 分間は、エッチングされないが、その後シリコンはエッチングされ、時間とともにエッチング深さが直線的に増加することが分かる。エッチング開始 3 分間でシリコンがエッチングされないのは、シリコン表面に形成された自然酸化膜 (SiO_2) が除去されるまでの時間と考えられる。エッチングガスとして導入した Cl_2 では、 SiO_2 はエッチングできないことが知られているため、 SF_6 を添加し SiO_2 を除去したが、イオンよりも中性粒子流の運動エネルギーが小さいために、 SF_6 による SiO_2 の除去に時間がかかったと考えられる。自然酸化膜が除去された後は、 Cl_2 によりシリコンがエッチングされ、エッチング深さは時間とともに直線的に増加した。

図 3-13 に、 Cl_2 エッチングガスでシリコンをエッチングしたときの、マスク直下のエッチング速度と、アンダーカット量の SF_6 流量依存性を示す。マイクロ波は 400 W とした。 SF_6 を増加させると垂直方向のエッチング速度は増加するが、アンダーカット量はわずかにしか増加しな

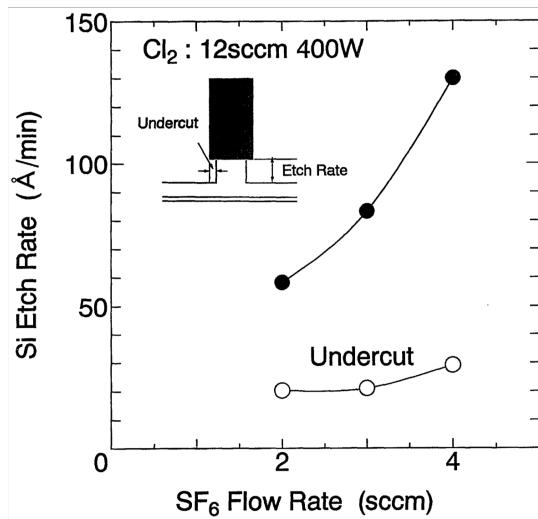


図 3-13: エッティング速度とアンダーカット

いことが分かる。SF₆を増加させるとアンダーカット量が増加してしまう懸念があったが、垂直方向のエッティングへの寄与が大きく、安定的なエッティングが可能であることが分かった。

図 3-14 に、Cl₂ + SF₆混合ガスを導入し、基板に+50 V の正電圧を印加したときのシリコンのエッティング速度のマイクロ波パワー依存性を示す。比較として、永久磁石を設置しないプラズマ流でのエッティング時の結果を示す。但し、プラズマ流のエッティング速度は、1/10の値で図示している。中性粒子流、プラズマ流のどちらともマイクロ波パワーの増加により、シリコンのエッティング速度は直線的に増加することが分かる。400 W のプラズマ生成では、中性粒子流では 10.5 nm/min であり、プラズマ流によるエッティングの 1/10 程度であった。しかし、600 W では、中性粒子流では 13 nm/min、プラズマ流では 170 nm/min と、プラズマ流の増加が大きい。これは、マイクロ波パワーの増加によるプラズマ中のイオンの増加に比べて、中性粒子流の増加が少ないためと考えられる。これは、マイクロ波パワーが増加による塩素イオンの

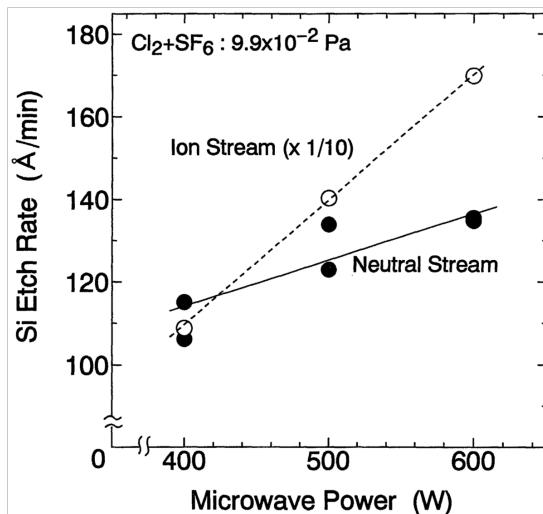


図 3-14: マイクロ波パワー依存性

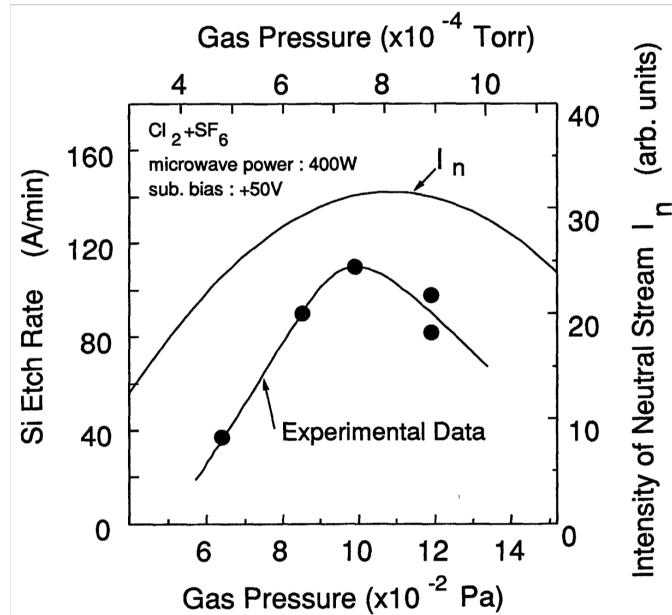


図 3-15: ガス圧依存性

比(Cl_2^+ イオンと Cl^+ イオンの比)の変化が、中性粒子流生成効率に関係していると考えられる。

図 3-15 に、 $\text{Cl}_2 + \text{SF}_6$ 混合ガスと 400 W のマイクロ波を導入し、基板に+50 V の正電圧を印加したときの、シリコンエッチング速度のガス圧依存性を示す。式の中性粒子流生成効率と測定された Cl_2 の電流密度から計算された中性粒子流生成量(Intensity of neutral stream, I_n)を併記する。計算では、 Cl_2 の電荷交換断面積が不明であったので、アルゴンの電荷交換断面積を用いて計算した。図より、シリコンエッチング速度は、ガス圧に対し 0.1 Pa をピークとする関係となっており、計算された中性粒子流生成量の傾向と良く合っていることが分かる。この結果は、電荷交換により生成した中性粒子流がシリコンエッチングに寄与していることを示している。しかし、中性粒子流によるエッチング速度は、プラズマ流によるエッティング時よりも 1/10 も小さい。図 3-3 に示した計算では、イオンから中性粒子として引き出せる中性粒子流生成効率は、最大でも 30%程度としたが、イオンの運動エネルギーは一定として計算した。しかし、実際のプラズマ流中のイオンは、発散磁界で加速されるので分布を持っていると考えられる⁸⁾。中性粒子流も運動エネルギーの分布を持ち、運動エネルギーの小さいものも含まれていると考えられ、エッティングに寄与するエネルギーを持つ中性粒子流の総量が少なくなっていると推測できる。

3.3.5 中性粒子流のエッティング形状の特徴

プラズマ流によるエッティングにおいて、マイクロローディング(Micro-loading)効果という課題がある。これは、デバイスの高密度化によりパターンが密集してくると、パターンサイズによりエッティング速度が変化してしまう課題である。特に低エネルギー plasma でのエッティングで顕著となり問題となっている²⁻⁴⁾。そこで、中性粒子流によるエッティング時にマイクロローディ

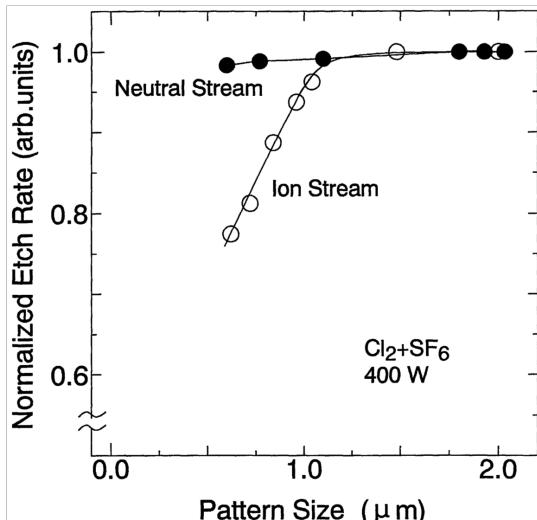


図 3-16: パターンサイズ依存性

ング効果が改善されるかを検討した。図 3-16 は、 $\text{Cl}_2 + \text{SF}_6$ 混合ガスで基板に+50 V の正電荷を印加しシリコンエッティングした場合のパターンサイズを変化させたときのエッティング速度(ノーマライズ)を示す。比較のためにプラズマ流でエッティングを行った場合も示す。プラズマ流でエッティングを行ったときには、パターンが 1.0 μm よりも狭くなると、エッティング速度が急激に落ち、0.6 μm パターンでは 25% も速度が低下してしまった。これは、パターンが密集してくると、エッティングされる基板表面での帯電が影響してイオンがパターンの底まで到達できなくなることでエッティング速度が低下してしまうと考えられている。一方、中性粒子流でエッティングしたものは、1.0 μm 以下のパターンとなってもエッティング速度の低下は見られない。これは、電荷に関する影響が中性粒子流ではないことを示しており、中性粒子流がマイクロローディングの抑制に効果があることが分かった。

プラズマ流によるエッティングにおいて、ノッチング(Notching)という課題がある。ノッチングとは、加工すべき膜をエッティングし下層膜まで到達した時から、面内均一にパターン形状を整えるためにオーバーエッティング(Overetching)を行うが、図 3-17 (a)のように、パターン直下の加工すべき膜が内側に抉れてゆく現象をいう。ノッチングは、ラインアンドスペース(Line and space: L&S)パターン時に起きやすく、外側パターンと内側パターンの帯電状態がことなることから外側パターンの底部が選択的にエッティングされてしまう深刻な問題である。そこで、 $\text{Cl}_2 + \text{SF}_6$ 混合ガスで基板に+50 V の正電荷を印加した中性粒子流を用いて 100% オーバーエッティングを行った。但し、プラズマ流でのエッティングでは、 Cl_2 ガスの ECR プラズマを用いた。図 3-17 のように、エッティングパターン形状を SEM で断面観察した。プラズマ流でエッティングしたものは、外側パターンの内側底部に大きなノッチングが発生しているが、中性粒子流でエッティングしたものは、ノッチングは見られない。この結果から、中性粒子流はノッチングの抑制に効果があることが分かった。しかし、エッティング速度がプラズマ流に比べて 1/10 と遅いので、大きなアンダーカットとなってしまった。

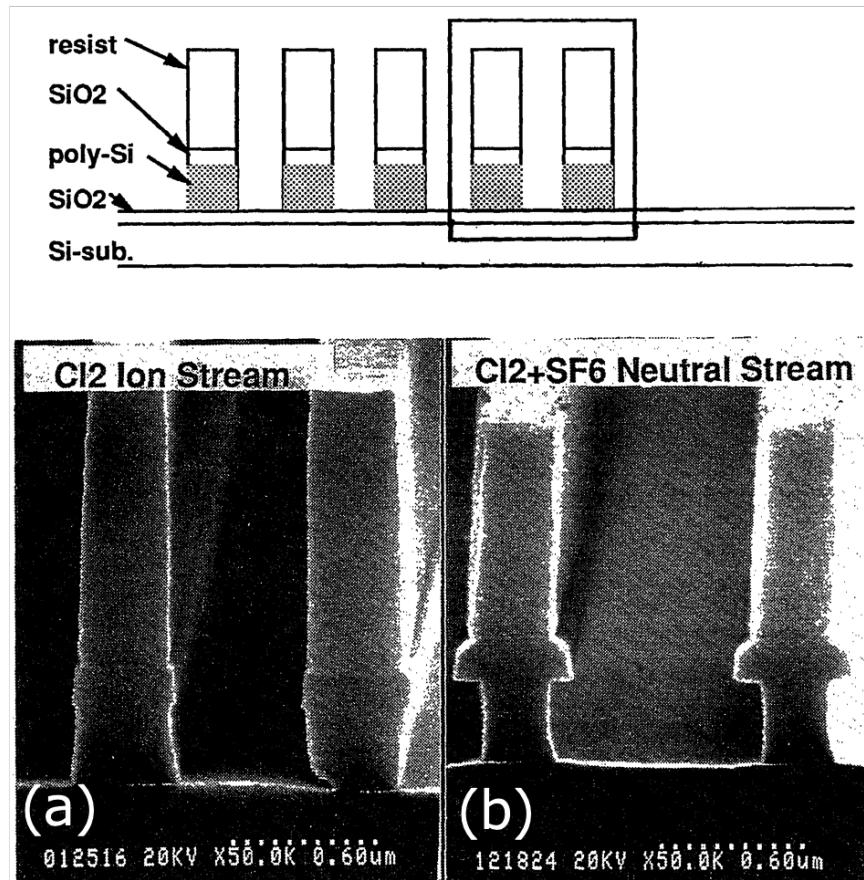


図 3-17: Si エッティング時のノッチングの発生

3.4 平行磁場による中性粒子流の抽出と加工への応用

3.4.1 平行磁場による中性粒子流の抽出

カプス磁場による中性粒子流の抽出により、中性粒子流のエッティング特性を明らかにすることができた。しかし、カプス磁場では、永久磁石のエッジ付近の狭い領域でしか取り出すことができなかった。そこで中性粒子流をより広い面積で取り出す方法を検討し平行磁場を用いて抽出することとした¹⁰⁾。

図 3-18(a)に平行磁場による中性粒子流抽出装置の概略図を示す。カプス磁場と同様に ECR プラズマエッティング装置¹³⁾のプラズマ引き出し窓から 180 mm 離れた基板位置に局所磁場を発生させる永久磁石を設置した。永久磁石の設置位置での磁気コイルによる磁場強度を測定すると 0.015 T 程度であった。幅 60 mm、厚さ 15 mm の永久磁石をギャップ 20 mm で対向させるように配置した永久磁石にて平行磁場を形成した。平行磁場は、ギャップの中心で 0.03 T と 0.075 T の磁束密度となる様に 2 種類準備した。また、プラズマ流の荷電粒子からの衝撃を抑制するために石英カバーで永久磁石の上面とギャップ面を保護した。エッティング基板は、図 3-18(b)のように平行磁場を形成する永久磁石の下端から 20 mm

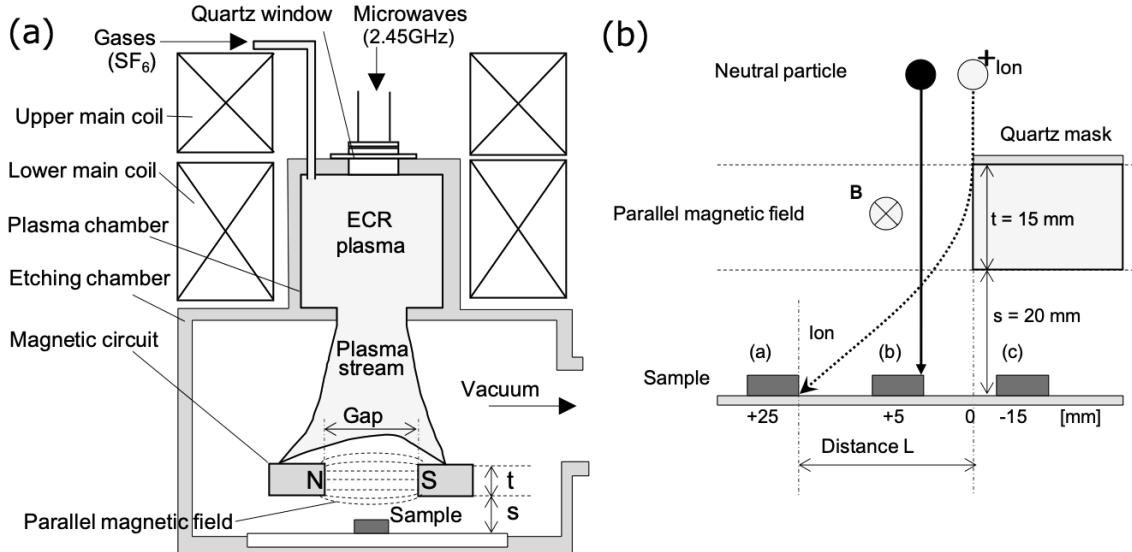


図 3-18: 平行磁場による中性粒子流抽出装置

離して設置した。エッティングサンプルとしては、シリコン基板上に、厚さ 5 nm の自然酸化膜 (SiO_2)を形成し、その上に厚さ 300 nm のポリシリコン(Poly-Si)を成膜し、さらに厚さ 150 nm の SiO_2 マスクをパターニングしたものを用いた。エッティングガスとしては、75%– Cl_2 + 25%– SF_6 の混合ガスを用い、試料室の真空度が 0.036 Pa となるように調整した。ECR プラズマは、400 W のパワーで生成した。

3.4.2 平行磁場による荷電粒子の除去

ECR プラズマでは、発散磁界により、荷電粒子(電子やイオン)が 10-30 eV 程度の運動エネルギーに加速されている^{7,8)}ので、平行磁場によりイオンがどの程度除去できるかを推定するためにシミュレーションを行った。

計算をシンプルにするため、図 3-18(b)のように平行磁場は、永久磁石の厚さ t で一様の磁束密度 B であるとする。また、永久磁石の下端から基板表面までの距離 s では、イオンは磁場の影響を受けないとする。イオンは、平行磁場に速度 v で垂直に侵入するとする。イオンが平行磁場に侵入すると、磁場によるローレンツ力を受け軌道が変わる。イオンの平行磁場への侵入位置からの曲がった距離を L とすると、 L は、式(3-3)のように表すことができる。

$$L = r(1 - \cos \theta) + s \tan \theta \quad (3-3)$$

$$r = \frac{mv}{eB}$$

$$\theta = \arcsin(t/r)$$

ここで、 r は Lamor 半径であり、 θ はイオンの侵入角度、 e は電荷である。

この式を用いて、イオンの曲がった距離 L の平行磁場の厚さ t の依存性を計算した結果を図 3-19 に示す。ここで、イオン種は Cl_2^+ とし、イオンエネルギーは 10 eV、平行磁場から基板までの距離 s を 20 mm、平行磁場の磁束密度は 0.03 T, 0.075 T, 0.1 T とした。図より、平

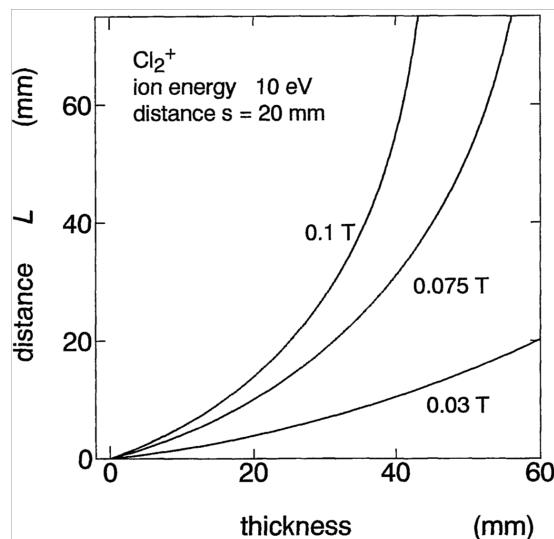
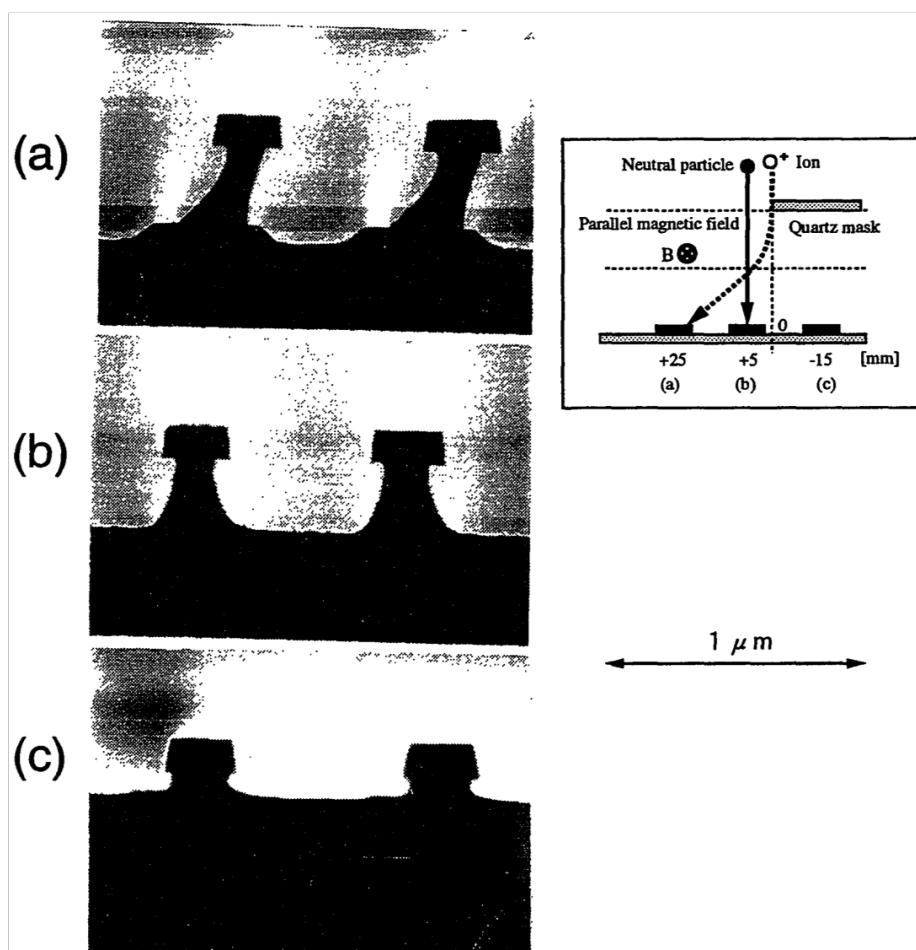
図 3-19: 平行磁場によるイオンの曲がる距離 L 

図 3-20: 平行磁場によるシリコンエッティング形状の位置依存性

行磁場の厚さ t が増すとイオンの曲がり L も大きくなることが分かる。磁束密度が 0.075 T のとき、平行磁場の厚さ t が 20 mm の時に、約 10 mm の曲がりになり、平行磁場上部から距離 L までは、電子とイオンは除去され、中性粒子流のみを基板に照射することができる。

そこで、平行磁場に設置したマスクから +25 mm, +5 mm, -15 mm の位置にエッティングサンプルをおいて、エッティングを行った時のエッティング形状の SEM 断面写真を図 3-20 に示す。平行磁場の磁束密度は、0.075 T、厚さ t は 15 mm、平行磁場から基板までの距離 s は 20 mm とした。(c)-15 mm の位置は、平行磁場を形成する永久磁石の直下にあり、イオンは到達できないが、2 nm/min のエッティング速度で等方性エッティングしている。室温エッティングでは、 Cl_2 からの塩素ラジカルによるシリコンの等方性エッティングは起きづらいため、 SF_6 からのフッ素ラジカルによるものと考えられる。一方、(a)+25 mm と (b)+5 mm に置いたエッティングサンプルでは、-15 mm と同様の等方性エッティングとともに、垂直方向の異方性エッティングが見られる。(a)+25 mm のサンプルでは、斜めにエッティングされている。この位置では、イオンを除去できる距離 L よりも外側にあり、中性粒子流とともに軌道が曲げられたイオンも照射されたためにと考えられる。(b)+5 mm のサンプルは、アンダーカットも見られるが、ほぼ垂直の異方性エッティングが観測された。これは、距離 L よりも内側に配置したため、中性粒子流のみでのエッティングが行われるためである。この結果より、マスクエッジより距離 L の間で中性粒子流によるエッティングが可能となった。

距離 L に対する磁束密度依存性を図 3-21 に示す。距離 L は、SEM 断面観察により垂直形状が見られる距離から実験的に求めた。また式より、 Cl^+ イオンと Cl_2^+ イオンが、10 eV の運動エネルギーを持つとして計算した軌道から求められる距離 L を合わせて示す。図より、0.03 T と 0.075 T の磁束密度時の距離 L は、 Cl^+ イオンの軌道に乗ることが分かる。これは、10 eV 程度の運動エネルギーを持つ Cl^+ イオンがエッティングに寄与していると考えられる。ECR プラ

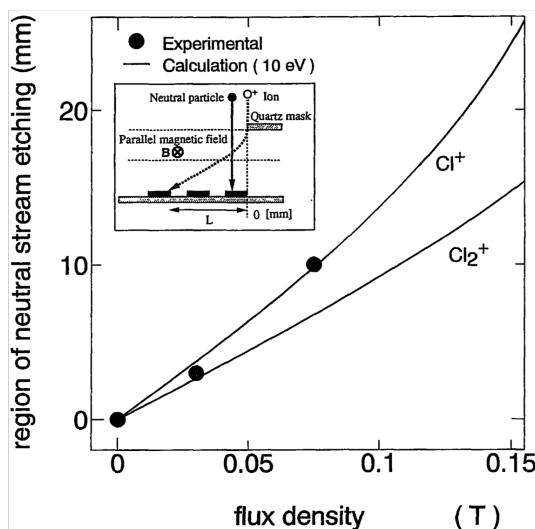


図 3-21: 距離 L の平行磁場の磁束密度依存性

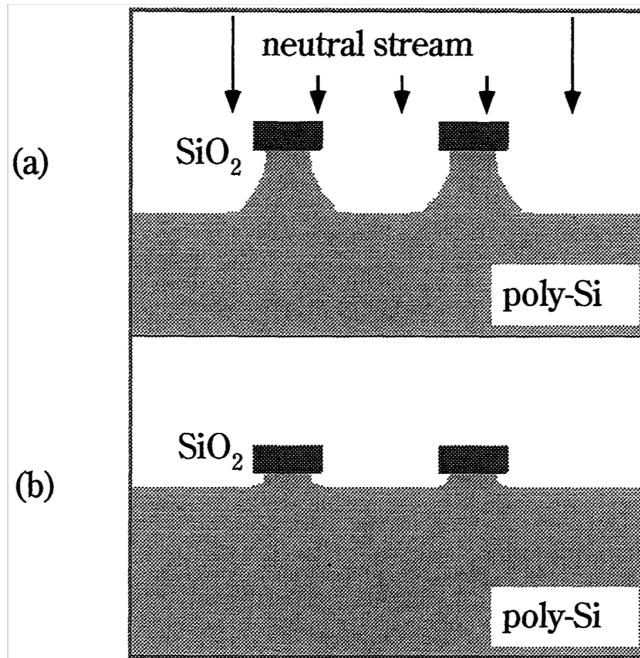


図 3-22: 形状シミュレーター(DEER)結果

ズマでは、高密度なプラズマを発生できるため ECR ポイント近傍で分子が原子に分解されてイオン化できると考えられる¹⁴⁾。Cl₂⁺イオンのように重いイオンはプラズマ室から引き出された後に再結合して生成されるため、発散磁界による加速で得られる運動エネルギーは、Cl⁺イオンなどの軽いイオンよりは小さい。そのため、0.075 T の平行磁場でも荷電粒子を除去することができたと考えられる。

図 3-20 (b)で得られたエッチング形状の妥当性を検証するために、成膜とエッチングの反応を計算できる形状シミュレータ(Deposition Etching Reaction Simulator: DEER)を用いて評価を行った¹⁵⁾。このシミュレータでは、入射する粒子の量と運動エネルギーを独立に考慮して、基板表面でのエッチング反応を推測できる。等方性エッチングを司るラジカル粒子と、異方性エッチングを司る粒子の比をパラメータとして、計算を行った。計算結果を図 3-22 に示す。(a)は、異方性エッチング成分に対し、等方性エッチング成分を 30%とした場合、(b)は、等方性エッチング成分を 100%とした場合の計算結果である。(a)は図 3-20 (b)を、また、(b)は図 3-20 (c)の形状とマッチしていることが分かる。この結果より、中性粒子流は高い異方性を持っていることが分かった。

3.5 中性粒子流の運動エネルギーの測定

ECR プラズマからカスプ磁場あるいは平行磁場を用いて中性粒子流を抽出し、シリコンのエッチング加工への適用性を検討した。しかし、中性粒子流の運動エネルギーを直接測定していなかった。そこで、飛程時間(Time-of-flight: TOF)法を用いて、直接的に中性粒子流の

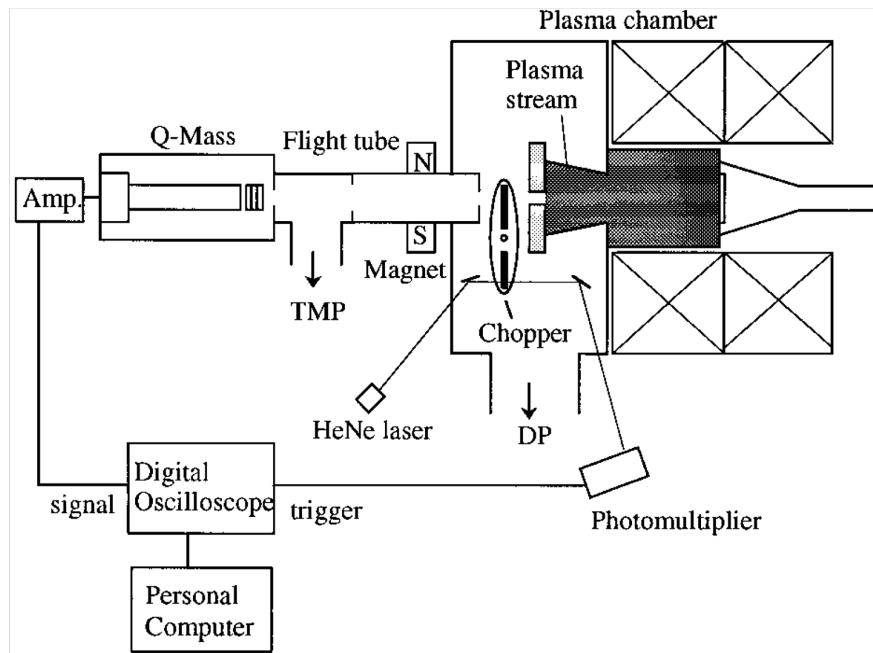


図 3-23: TOF による運動エネルギー測定装置

運動エネルギーを測定する検討を行った¹¹⁾。

図 3-23 に中性粒子流の運動エネルギーを測定する装置概略図を示す。図 3-18 で示した ECR プラズマ流から平行磁場により中性粒子流を抽出する装置において、平行磁場の後段にあった基板ホルダーの代わりに、中性粒子流を断続的に遮る回転チョッパー (Chopper)をプラズマ引き出し窓から 200 mm の位置に設置し、その後段に直径 1.5 mm のアパー チャーのライト管(Flight tube)と四重極質量分析器(QMS)を設置した。チョッパーから QMS ディテクタまでの距離は、95 cm とした。チョッパーの回転数をモニタリングする光電子増倍管(Photomultiplier)の信号をトリガーとして QMS からのパルス信号を增幅してデジタルオシロスコープに取り込みパーソナルコンピュータで信号処理を行った。

ECR プラズマ室を高真空中に引いた後、Ar ガスを導入し 0.023 Pa (1.8×10^{-4} Torr) の真空中度とした後、350 W のマイクロ波パワーを導入して ECR プラズマを生成する。ECR プラズマを発散磁界により引き出した後、Sm-Co 永久磁石による平行磁場により荷電粒子を除去し中性粒子流を抽出し、中性粒子流をチョッパーにて断続的に透過させた。チョッパーは、直径 100 mm のディスクに 1 mm 幅のスリットが施されており、直流モータにより 5000 rpm で回転させた。チョッパーを透過した粒子は、ライト管を通じ QMS にて測定した。QMS の引き出し電界とフォーカシング電界は 0V として測定を行った。ライト管は、個別にターボ分子ポンプ(Turbo molecular pump: TMP) で 4×10^{-4} Pa(3×10^{-6} Torr) を維持するように真空引きした。

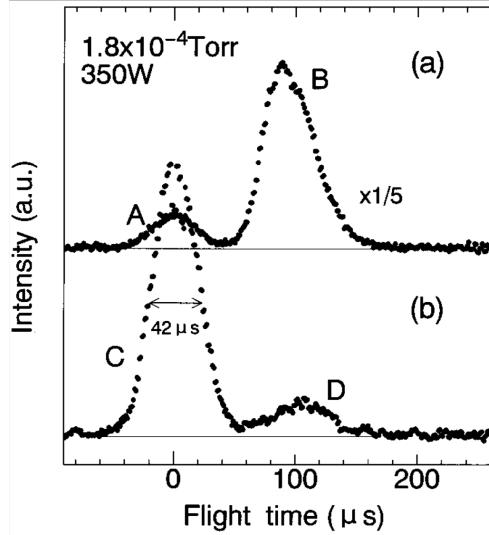


図 3-25: TOF 測定結果

図 3-25 に TOF 信号を示す。図 3-25 (a)は、永久磁石を設置していない場合で QMS のイオナイザーは使用せず測定を行った。図 3-25 (b)は、永久磁石を設置した場合で QMS のイオナイザーを使用して測定を行った。A と C の信号は、ECR プラズマの真空紫外光のフォトンをチョッパーがあいた瞬間に QMS でセンシングした信号である。この信号の半値幅(Full width at half-maximum)は、42 μ s であり、チョッパーの回転速度から推測される値と同程度であった。B 信号は、92 μ s 付近にピークを持つ信号で、磁石を設置せず QMS のイオナイザーを使用しない時に現れる。この信号は、磁石を設置し QMS のイオナイザーを使用したときには現れないので、ECR プラズマ流のイオンの信号と考えられる。一方、D の信号は、100 μ s よりも長い時間でピークを持ち、磁石を設置し QMS のイオナイザーを使用したときのみ現れ

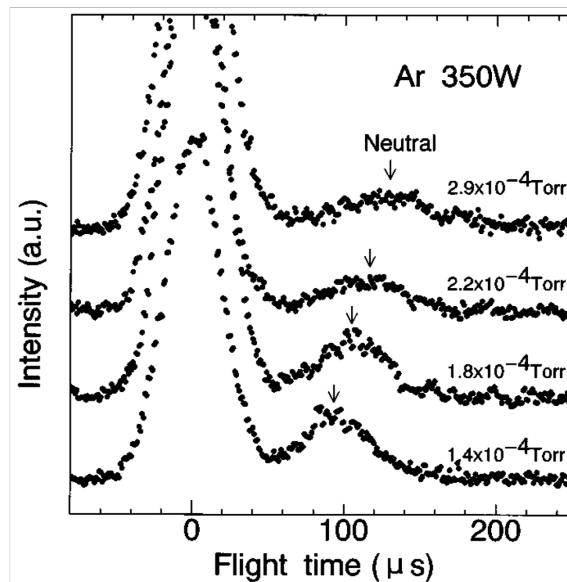


図 3-24: TOF 信号のガス圧依存性

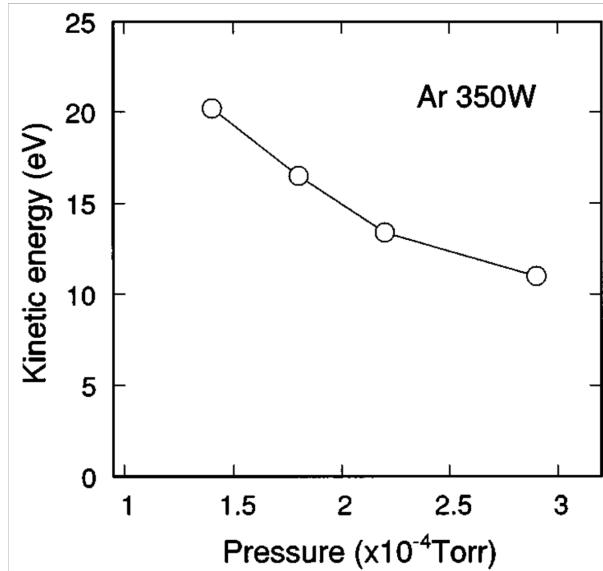


図 3-26: 中性粒子流の運動エネルギーのガス圧依存性

る信号であり、ECR プラズマ流中の中性粒子流の信号と考えられる。TOF のピーク位置から平均エネルギーを計算すると、B のイオンは 23 eV、D の中性粒子流は 18 eV であった。

図 3-24 は、中性粒子流の TOF 信号のアルゴンガス圧依存性である。アルゴンのガス圧は、 $0.019 \text{ Pa} (1.4 \times 10^{-4} \text{ Torr})$ から $0.039 \text{ Pa} (2.9 \times 10^{-4} \text{ Torr})$ まで変化させた。図より、アルゴンのガス圧が増加すると、TOF 信号は遅れて行くことが分かる。このことは、ガス圧が増加すると中性粒子流の運動エネルギーが減少することを示している。図 3-26 に、TOF 信号から求められる中性粒子流の運動エネルギーを示す。図より 0.019 Pa から 0.039 Pa にガス圧を増加させると、20 eV から 10 eV に運動エネルギーが減速することが分かる。ECR プラズマ流中のイオンの運動エネルギーも同様にガス圧増加により減少することが報告されている^{7,8)}。そのため、高速エネルギーの中性粒子流を生成するためには、十分にイオンを加速するパスが必要である。 0.019 Pa から 0.039 Pa にガス圧を増加させると、平均自由行程は 28 cm から 13.5 cm に減少する¹⁶⁾ことから、高速エネルギーを持つ中性粒子流を生成するためには、より低いガス圧とすることが必要となる。しかし、低いガス圧となると電荷変換反応の確率が下がり、中性粒子流生成確率が下がるというトレードオフの関係となる。

3.6 まとめ

本章では、ECR プラズマ流中より、永久磁石による磁場を用いて、中性粒子流の抽出と、中性粒子流を用いたエッティング加工について明らかにした。永久磁石を用いることにより、ECR プラズマの生成に影響を与えることなく、中性粒子流を引き出せることを明らかとした。

永久磁石により形成したカスプ磁場と平行磁場により中性粒子流を抽出できることを実証し、基板のチャージアップや基板電位の基本特性を明らかとともに、基板に正電圧を

印加することにより、荷電粒子を除去できることを示した。

また、中性粒子流によるシリコンエッチングを試み、マイクロローディングやノッティングのプラズマ流エッチングでの課題が中性粒子流で抑制できることを示し、優れた加工特性であることを示した。

運動エネルギーを持つ中性粒子流は、プラズマ流中のイオンが電荷変換して生成されるモデルで説明できることを示し、ガス圧により中性粒子流生成効率が極大値をとることを示した。また、TOF測定により、中性粒子流の運動エネルギーを測定し、10~20 eV のエネルギーを持っていることを示した。

参考文献

1. 関口忠, 一丸節夫, ‘プラズマ物性工学’(オーム社, 1969).
2. T. Morimoto, C. Takahashi, and S. Matsuo, Proc. Symp. Dry Process 1991, 57 (Denki Gakkai, Tokyo 1991).
3. S. G. Ingram, J. Appl. Phys. **68**, 500 (1990).
4. J. C. Arnold and H. H. Swain, J Appl. Phys. **70**, 5314 (1991).
5. T. Mizutani and T. Yunogami, Jpn. J. Appl. Phys. **29**, 2220 (1990).
6. T. Mizutani and S. Nishimatsu, J. Vac. Sci. Technol. **B7**, 547 (1989).
7. S. Matsuo and M. Kiuchi, Jpn. J. Appl. Phys. **22**, 210 (1983).
8. T. Ono, M. Oda, C. Takahashi, and S. Matsuo, J. Vac. Sci. Technol. **B4**, 696 (1986).
9. T. Tsuchizawa, Y. Jin, and S. Matsuo, Jpn. J. Appl. Phys. **33**, 2200 (1994).
10. Y. Jin, T. Tsuchizawa, and S. Matsuo, Jpn. J. Appl. Phys. **34**, L465 (1995).
11. T. Tsuchizawa, Y. Jin, and S. Matsuo, Appl. Phys. Lett. **69**, 149 (1995).
12. W. H. Cramer, J. Chem. Phys. **30**, 641 (1959).
13. C. Takahashi and S. Matsuo, Jpn. J. Appl. Phys. **31** 2272 (1992).
14. M. Shimada, I. Watanabe, and Y. Torii, Nuclear Instruments and Methods in Physics Research **B39**, 242 (1989).
15. S. Tazawa, S. Matsuo, and K. Saito, IEEE Trans. Semicon. Manufac. **5**, 27 (1992).
16. R. I. Martinez and S. Dheandhanoo, Journal of Research of the National Bureau of Standards **92**, 229 (1987).

第4章 ECR プラズマ流による化合物半導体 IC 用ゲート電極加工

4.1 はじめに

トランジスタの発明¹⁾以来、半導体素子を基板上に多数形成する集積回路の技術が発展し、その製造方法としてシリコン基板中に不純物を拡散する工程を繰り返して半導体集積回路を作るプレーナ技術が開発された。この技術により、集積化が飛躍的に進み、微細化することにより素子の高性能化が可能となった。基板上に微細な素子を作製するためには、リソグラフィーにより形成したフォトレジストパターンをマスクとして、シリコンや金属、絶縁体材料に溝やホールなどのパターンをエッチングにより製作することが必要であった。しかし、1960年台までは、エッチングは、溶液を用いたウェットエッチングが主流であり、溶液の回り込みなどにより、アンダーカット(Undercut)が発生し、1 μm より微細なパターンは実現できなかった。そこで、1970 年代に入ると、ウェットエッチングに代わり、プラズマ中の活性な原子・分子や荷電粒子(イオンや電子)を利用してドライエッチング技術が開発され、飛躍的に微細化が進んだ。

当初、ドライプロセスは、酸素プラズマによるフォトレジストの灰化(アッシング: Ashing)技術への応用から始まった。従来、有機溶媒で溶解できなかったフォトレジストを強酸により除去していたが、酸素プラズマを照射することにより、ドライプロセスにより効率的にレジストを除去できるようになった。さらに、パターン寸法の微細化と加工精度の向上が求められ、高周波プラズマ(CCP)を用いた反応性イオンエッチング(RIE)が開発²⁻⁴⁾されて、ミクロン級の加工精度による半導体プロセスの基盤技術となった。

しかし、サブミクロン級の加工精度が求められるようになると、10~100 Pa で生成していたプラズマのガス圧を下げイオンの方向性を上げると同時に、10⁹ cm⁻³ 程度であったプラズマ密度を高めることで高速加工の検討が進められた。RIE における低ガス化は 1~10 Pa まで改善ができたが、プラズマ生成のための高周波バイアスがプラズマを介してイオンシースにも重畠し、静電ダメージを与えてしまう課題^{5, 6)}が顕在化した。そのため、より低エネルギーでパターン精度の良いドライエッチング技術が求められた。

そこで、低ガス圧で高密度・低エネルギーのプラズマ生成が可能な ECR プラズマに注目した。ECR プラズマ流では、発散磁界によりイオンが 10~30 eV 程度に加速された⁷⁻⁹⁾イオンを基板に照射することにより、低ダメージのエッチング加工ができる。これまでに塩素系ガスを用いたポリシリコン(poly-Si)エッチングの検討が行われた^{10, 11)}が、金属系薄膜エッチング加工への適用については、検討が行われていなかった。

本章では、ECR プラズマ流を GaAs-MESFET 用の WSiN ゲート電極のエッチング加工に適用する検討について述べる¹²⁻¹⁵⁾。

4.2 GaAs-MESFET における高融点ゲート電極薄膜

4.2.1 GaAs-MESFET における WSiN ゲート電極の必要性

化合物半導体である砒素化ガリウム(GaAs)は、シリコンよりも電子の移動度(Mobility)が大きい特徴を活かし、高周波デバイスへ適用されている。GaAs を用いた金属半導体電界効果トランジスタ(Metal semiconductor field effect transistor: MESFET)は、シリコン型デバイスの上限使用周波数よりも高い周波数で使用することができるため、モノリシックマイクロ波集積回路(Monolithic microwave integrated circuit: MMIC)などの高周波(RF)素子で活用されている。さらなる高周波・高速動作を目指した検討が行われ^{16, 17)}、40 Gbps 以上の高速動作、60 GHz 以上の高周波動作が可能な GaAs-MESFET では、高耐圧化・低雑音化のために、窒化シリコンタンクステン(WSiN)をゲート電極膜として使用することが検討され、ゲート幅は約 100 nm と極細線とする必要となった¹⁸⁾。

WSiN は、ゲート電極材料という機能の他に、GaAs-MESFET 作製上で課題となっていたイオン注入後の活性化処理におけるガリウム(Ga)および砒素(As)の外方への拡散を防止するアニール保護膜として導入された¹⁹⁻²¹⁾。また、WSiN は、耐熱性が高く、800 °C、20 分の活性アニールを行っても、GaAs 界面の急峻性が保てる特徴を持つ。WSiN は、高周波スパッタ(RF スパッタ)法により W_5Si_3 ターゲットをアルゴン(Ar)と窒素(N_2)の混合ガスでスパッタリングすることでアモルファス膜として堆積した。

4.2.2 2 層 WSiN ゲート GaAs-MESFET 構造

エッチング対称となる WSiN ゲート GaAs-MESFET の構造を図 4-1 に示す。WSiN は、熱耐保護性と熱処理時の反応性抑制、電極抵抗率低減のために単層膜ではなく、下層が $W_{0.77}Si_{0.13}N_{0.10}$ 、上層が $W_{0.50}Si_{0.13}N_{0.37}$ と組成が異なる 2 層膜である²²⁻²⁶⁾。表 4-1 の条件下 GaAs にイオン注入したのち、RF スパッタ法により、 W_5Si_3 をスパッタターゲットとして、 $W_{0.77}Si_{0.13}N_{0.10}$ 膜を Ar : N2 = 34 sccm : 5 sccm、300 W の条件で 25 nm 成膜し、その後連続して $W_{0.50}Si_{0.13}N_{0.37}$ 膜を Ar : N2 = 38 sccm : 1 sccm、300 W の条件で 375 nm 成膜した。その後連続して、300 W の逆スパッタリングにより表面をエッチングした後、 SiO_2 ター

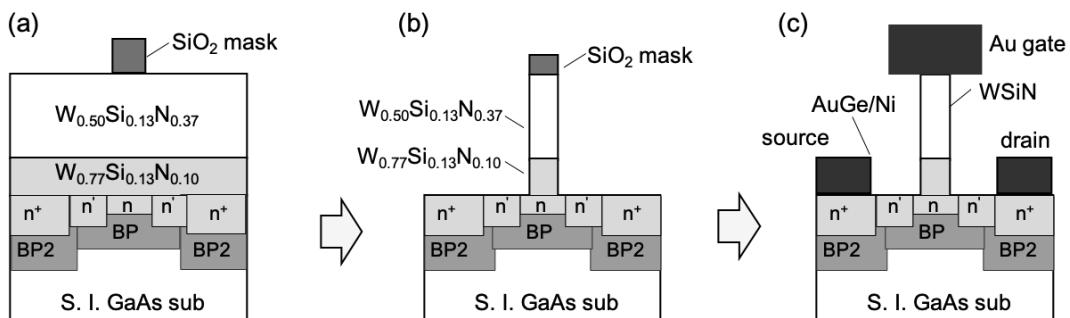


図 4-1: GaAs-MESFET 構造と WSiN ゲートエッティング

表 4-1: GaAs-MESFET のイオン注入条件

	イオン種	エネルギー keV	ドーザ量 cm ⁻²
チャネル層	Si	10	9.0×10^{13}
	P	40	3.0×10^{13}
n' 層	Si	40	4.0×10^{13}
n ⁺ 層	Si	80	8.6×10^{13}
埋込Bp層	Be	50	2.0×10^{13}
埋込Bp2層	Be	90	4.0×10^{13}

ゲットを原料として SiO_2 層を 200 nm 堆積した。その後、フォトリソグラフィーにてレジストパターンを形成し、レジストをマスクとして RIE にて $\text{CF}_4 + \text{H}_2$ 混合ガスを用い、60 W で SiO_2 膜をエッティングし、図 4-1 (a)ののような構造とした。

その後、図 4-1 (a)を(b)のように WSiN 膜を 100 nm の幅にエッティングした後、金属電極形成プロセスを経て、(c)の MESFET の構造とする。本研究の目的は、図 4-1 (b)のように、 $\text{W}_{0.77}\text{Si}_{0.13}\text{N}_{0.10}$ と $\text{W}_{0.50}\text{Si}_{0.13}\text{N}_{0.37}$ の金属ゲート 2 層膜を 100 nm 幅の垂直を保ったままで異方性エッティング(Anisotropic etching)することである。

4.2.3 WSiN のエッティング加工の課題

理想的には、図 4-2(a)のように、 SiO_2 マスクに基づき WSiN が垂直に等方性エッティングされ、かつ GaAs にダメージを与えないことである。しかし、WSiN は、重金属であるタンクステン(W)を含み、金属シリサイド(Metal silicide)と窒化物(Nitride)の性質を持ち合わせているため、垂直形状のエッティング加工は難しい。六フッ化硫黄(SF_6)ガスを用いた RIE では、フッ素(F)の化学反応性が高いために、側壁までエッティングされてしまう等方性エッティング(Isotropic etching)となってしまい、図 4-2 (c)の右側のようにアンダーカット(Undercut)が入ってしまった。また、垂直形状とするために、エッティング対象である基板の温度を下げて化学

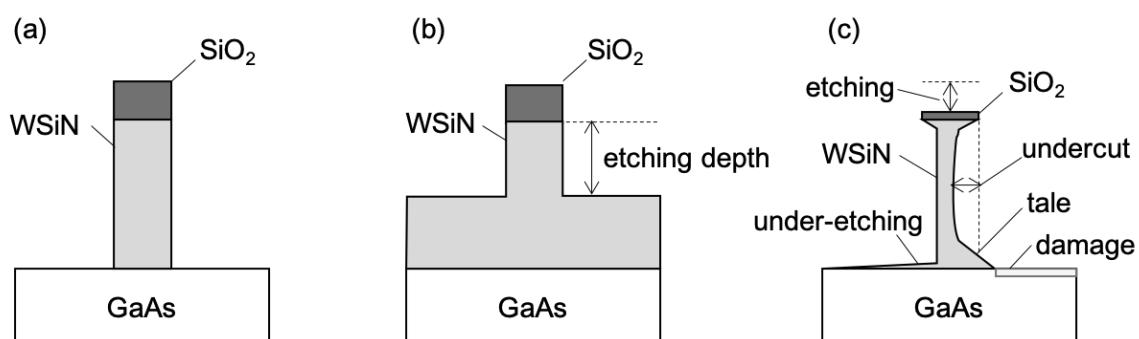


図 4-2: GaAs-MESFET で求められる WSiN 形状と課題

反応性を弱めるとともに、RIE の高周波パワーを上げ物理的エッチング性能を上げて垂直性向上を狙ったが、下地の GaAs に対するダメージが大きくなってしまった。そこで、プラズマ生成時のガス圧を下げ、イオンの指向性を強めることを検討したが、RIE では、原理的に 1 Pa 程度のガス圧が必要で、低ガス圧化での放電維持は困難であった。

エッチングでは、図 4-2(c)のような(1)等方性エッチングによるアンダーカット、(2)裾あるいはテール(tale)、(3)エッチングされずに残るエッチング不足(under-etching)、(4)活性層となる下地へのダメージ(damage)、(5)選択性不足によりマスクとなる SiO₂ のエッチングあるいは消滅、の問題がないかを評価する必要がある。

さらに、エッチング速度(Etching rate: ER)は、図 4-2(b)のようにエッチング深さ(Etching depth: ED)をエッチング時間(Etching time: ET)で除した値で、次のように計算される。

$$ER [nm/min] = ED [nm] / ET [min] \quad (4-1)$$

4.3 ECR プラズマ流による WSiN ゲート膜のエッチング

4.3.1 WSiN ゲート膜用 ECR プラズマ流エッチング装置

RIE では、1 Pa 以下のガス圧で高密度のプラズマ生成を行うのは困難であったが、ECR プラズマでは、0.01 Pa 程度の分子流領域高真空中でプラズマを生成することができる。その

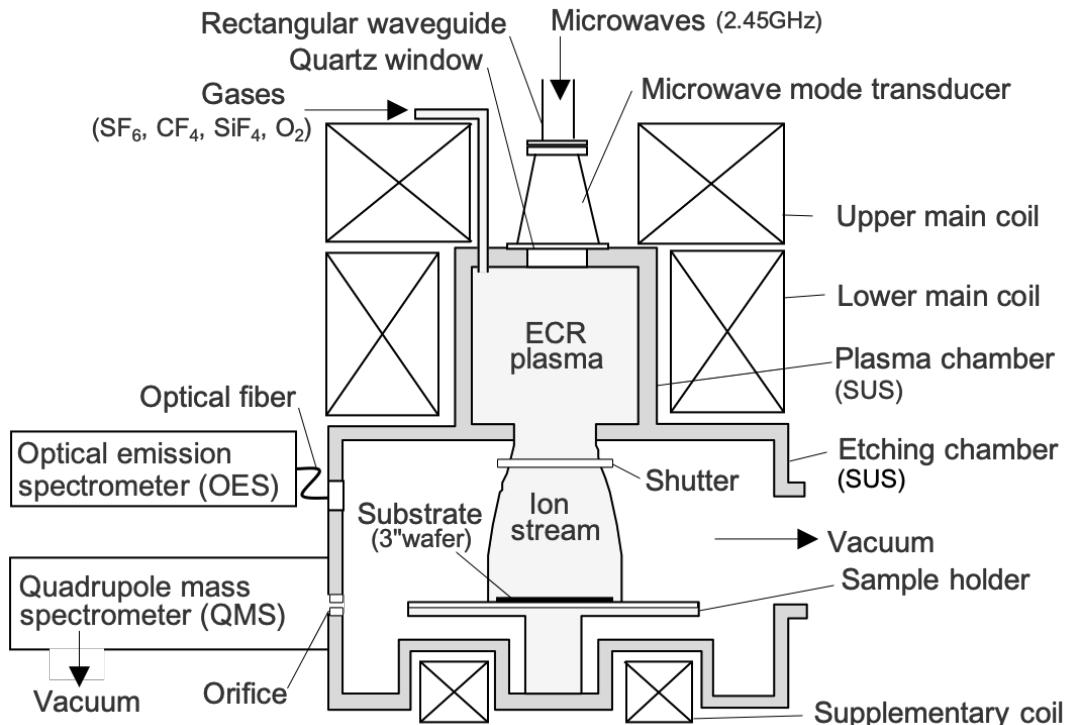


図 4-3: ECR プラズマ流エッチング装置

ため、イオンの平均自由行程が長くなり、イオンの指向性も高められると考えられる。また、イオンの運動エネルギーは、10~30 eV 程度であるので、GaAs にダメージを与えることなくエッチャングが行えると期待できる。

図 4-3 に、ECR プラズマ流エッチャング装置の概略図を示す¹⁴⁾。プラズマ室(Plasma chamber)から ECR プラズマ流(Ion stream)を発散磁界(Divergent magnetic field)により基板方向に引き出し、基板上で反応性ガスによりエッチャングを行う^{10, 11)}。特長として、(1)3 インチウエハでの均一なエッチャングを行うために、上部磁気コイル(Upper main coil)と下部磁気コイル(Lower main coil)との径を変えるとともに、試料台(Sample holder)の裏面にプラズマ流の形状を整形する補助コイル(Supplementary coil)を設置した。(2)フッ素型エッチャングガスによる反応生成物を抑制するために、プラズマ室内と試料台の石英部品を排除した。(3)エッチャング状況をリアルタイムにモニタリングするために、四重極質量分析器(QMS)と分光器(Optical emission spectrometer: OES)によるエッチャングモニターを接続した。(4)基板付近での化学反応性を弱め、等方性エッチャング成分成分を抑制するために、基板裏面にヘリウム(He)を吹きつけ基板温度を下げた。

エッチャング基板を試料台に設置後、エッチャング室(Etching chamber)を高真空中に引いた後で、プラズマ室よりエッチャングガスを導入し、0.035 Pa 程度のガス圧となる様に調整する。その後、プラズマ室に磁気コイルにより 87.5 mT の磁場を印加すると同時に、矩形導波管(Rectangular waveguide)、マイクロ波モード変換器(Microwave mode transducer)、マイクロ波導入窓(Quartz window)を通じ 2.45 GHz のマイクロ波を導入すると、ECR 条件により ECR プラズマが生成する。そのプラズマを基板方向に弱くなるように設計した傾斜磁場の発散磁界によりプラズマ流として引き出し、基板上にプラズマを照射する。プラズマ室とエッチャング室との間には、シャッターが設けてあり、エッチャング条件が整うまでシャッターを閉じておくことができる。そのため、シャッターの開閉時間によりエッチャング時間を正確に制御することができる。また、基板裏面に配置した補助コイルによる磁場により、基板に入射するイオンの方向性を制御することができる。エッチャング中は、基板には、基板温度を 20 °C に一定に保つため裏面から冷却用の He が吹き付けられているが、高周波バイアスなどの外部電界は印加していない。

4.3.2 チャンバー壁の影響

WSiN は、高融点材料で安定な材料であるが、フッ素(F)を含むエッチャングガスと反応し、WF₆ と SiF₄ と N₂ の反応生成物として揮発し排気されることでエッチャングすることができる。当初、ECR プラズマ流エッチャングの検討では、プラズマ源内や試料台には保護用の石英インナーチューブや石英板を設置した状態で、SF₆ をエッチャングガスとして WSiN のエッチャング特性を検討していた^{12, 13)}。しかし、WSiN 側壁のアンダーカットが抑制できなかつたので、四フッ化炭素(CF₄)を導入し WSiN 側壁保護の検討を行った。しかし、CF₄ を導入しても WSiN

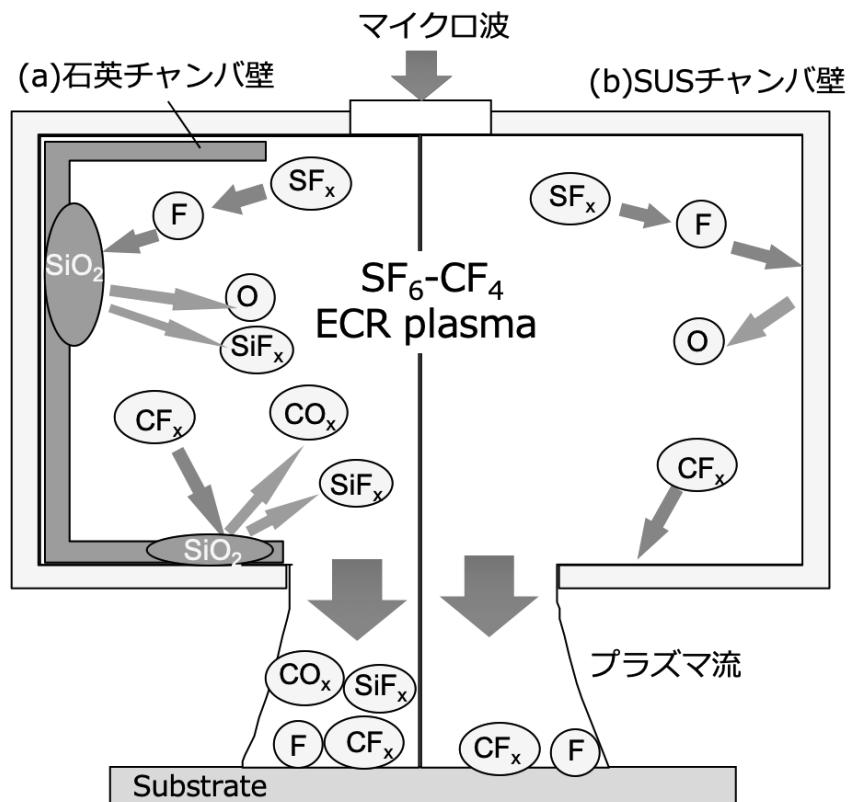


図 4-4: チャンバー壁の影響

側壁のアンダーカットは抑制されないどころか、 CF_4 の導入量が増すとアンダーカットが増加してしまった。

この状況で、装置構成品を含めた反応系を再検討した結果、プラズマ室内や基板周りの石英部品がアンダーカットを誘引する反応生成物を発生させていることを見いだした。図 4-4 にプラズマ室のチャンバー壁の影響について図示した。 SF_6 と CF_4 をエッティングガスとして ECR プラズマを生成すると、 SF_6 からは SF_x とフッ素(F)が発生する。また、 CF_4 からは CF_x と F が発生する。図右側のように、プラズマ室に石英部品(SiO_2)があると、 SiO_2 と F が反応して、フッ化シリコン(SiF_x)と酸素(O)の反応生成物が発生する。また、 SiO_2 とフッ化炭素(CF_x)と O が反応して SiF_x と一酸化炭素(CO)の反応生成物が生成される。これらの SiF_x 、CO、 CF_x 、F が反応生成物としてプラズマ流として基板に輸送される。反応生成物の CO は、W とカルボニル基を作りやすく、また蒸気圧も高いので WSiN にとって等方性エッティング成分となりアンダーカットを引き起こすと原因となる。 SiF_x は、マスクの SiO_2 を保護する役目を果たし堆積成分と考えられるが、石英との反応で発生するため、エッティングガスとして制御できない不確定要因となってしまう。

そのため、プラズマ源内のインナーチューブや試料台の石英板など、マイクロ波の導入窓以外の石英部品を取り除き、ステンレス(Stainless steel: SUS)チャンバー壁とした。図右側の

表 4-2: SUS チャンバー壁時のコンタミネーション

	Ga	As	Si	Cr	Fe	Ni
(1) Rinse	1191	9505	46	0.0	0.7	1.8
(2) Plasma	1621	4640	1115	8.2	20.7	6.4
(3) Plasma + Rinse	1220	8431	120	0.0	1.2	2.9

(× 10¹⁰ atoms / cm²)(Plasma) SF₆ / CF₄ / O₂ / SiF₄ = 6 / 4 / 0.5 / 2 sccm, 250 W, Exposed time: 10 min

(Rinse) HCl solution

(Measurement) Total reflection X-ray fluorescence (TRXF)

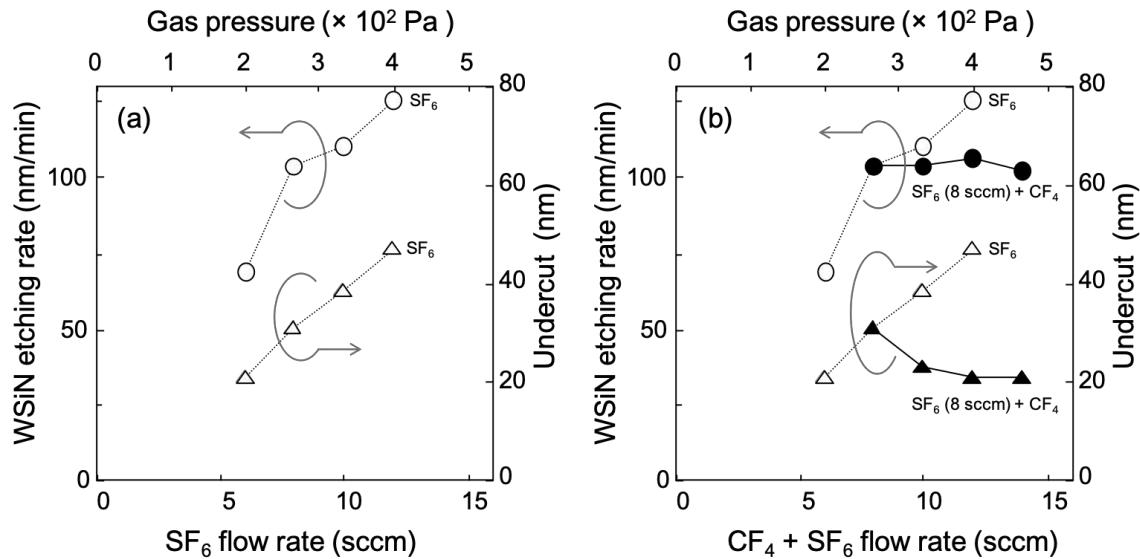
ように、チャンバー壁がステンレスの場合には、基本的に F や CF_x は部材と反応することができないので、基板には、F や CF_x のまま輸送されると考えられる。CO などのアンダーカット成分を抑制することができるので、エッチングの制御性を向上させることができることが期待できる。

しかし、プラズマ生成に近い場所にステンレスがあると、重金属汚染が懸念される。そのため、チャンバー壁をステンレスにした場合のプラズマ照射前後の重金属汚染について測定を行った。表 4-2 は、GaAs 基板を(1)HCl 溶液で洗浄した場合、(2)SF₆+CF₄+SiF₄+O₂ のプラズマを 10 分間照射した場合、(3)プラズマ照射後 HCl 溶液で洗浄した場合、の表面状態を全反射蛍光 X 線(Total reflection X-ray fluorescence: TRXF)分析したものである。それぞれの条件について、Ga, As, Si, Cr, Fe, Ni について測定した。測定結果から、(1)の HCl 洗浄したものと比べて、(2)のプラズマ照射したものは Cr と Fe と Ni が増加して、ステンレス部材の元素成分が観測されることが分かる¹⁵⁾。但し、10 分間のプラズマ照射を行ったことを考慮すれば、比較的少ない量だと考えられる。また、プラズマ照射後に HCl で洗浄したものは、Cr は観測されず、Fe と Ni も低下していることから、エッチング後に HCl 洗浄を行うことで影響を十分に抑えられることが分かった。この結果から、最低限のオーバーエッチング時間とするためのエッチングモニターの必要性が示された。

4.3.3 SF₆ 流量依存性と CF₄ 流量依存性

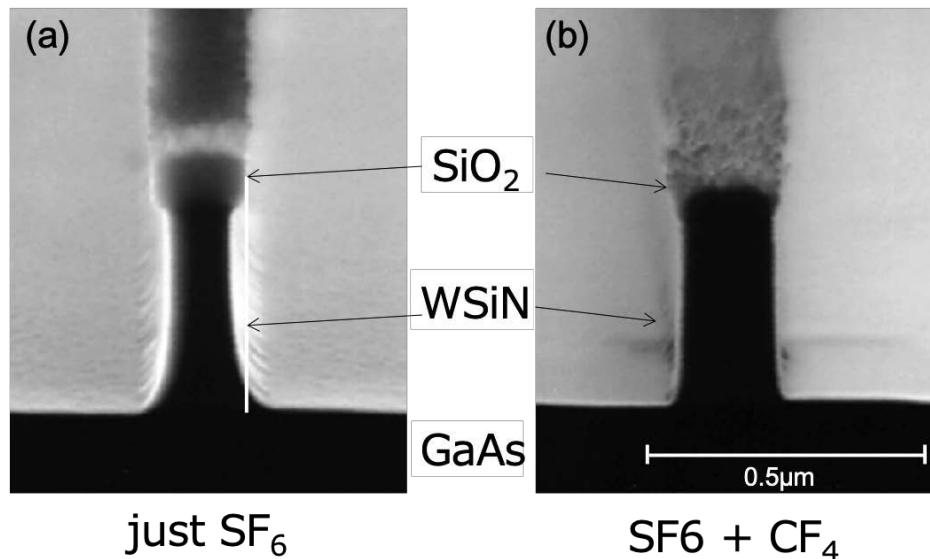
エッチング装置から石英部材を取り除いた状態で、エッチング速度とアンダーカット量の SF₆ と CF₄ の流量依存性を検討した。450 nm 膜厚 200 mm² の W_{0.50}Si_{0.13}N_{0.37} 膜(WSiN)について、エッチング速度と WSiN 側壁のアンダーカット量の SF₆ 流量依存性を図 4-5(a) に示す。マイクロ波パワーは 300 W とした。SF₆ 流量が増すと、エッチング速度もアンダーカット量も増加することが分かる。このことより、SF₆ 単体では、流量を下げガス圧を下げることで、ある程度アンダーカットを抑制することができるが、ガス圧を下げるほどエッチング速度も低下してしまうので、十分な抑制は困難であることが分かった。

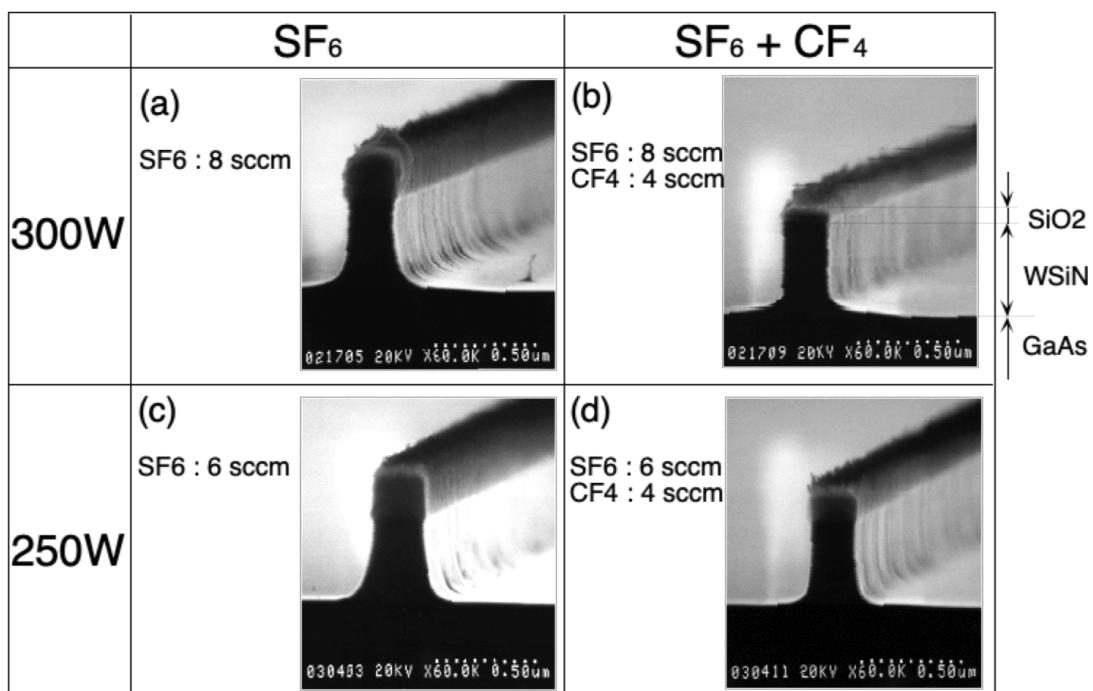
そこで、SF₆ 流量を 8 sccm、マイクロ波 300 W で生成したプラズマに、CF₄ を添加してゆく

図 4-5: SF₆ 流量依存性と CF₄ 流量依存性

検討を行った。WSiN のエッティング速度とアンダーカット量の CF₄ 添加流量依存性を図 4-5 (b)に示す。CF₄ を添加していってもエッティング速度はほとんど変化しないことが分かる。一方、アンダーカット量は、CF₄ 添加量に応じて減少してゆく。CF₄ 添加が WSiN のアンダーカット抑制に有効であることが分かった。

SF₆ 単独と SF₆ + CF₄ 混合ガスの場合のエッティング形状の SEM 断面写真を図 4-6 に示す。図 4-6 (a)は SF₆ 単独で 8 sccm、(b)は SF₆ : CF₄ = 8 : 4 sccm の混合ガスで、いずれもマイクロ波パワーを 300 W でエッティングした場合である。SF₆ 単独でエッティングしたものは、WSiN 側壁のアンダーカットが見られるが、SF₆ + CF₄ 混合ガスでエッティングしたものは、

図 4-6: SF₆ 単独と CF₄ 添加時のエッティング形状

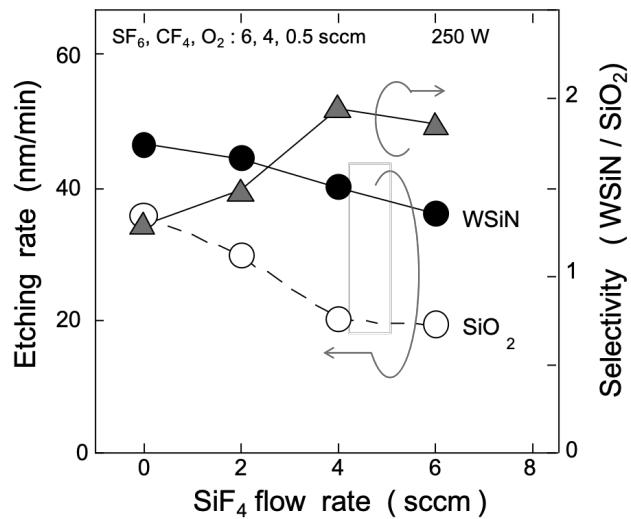
図 4-7: SF₆ 単独と CF₄ 添加時のエッティング形状(マイクロ波パワー依存性)

アンダーカットが抑えられ、垂直に近いエッティング形状が得られている。しかし、SF₆ + CF₄ 混合ガスでは、SiO₂ マスクもエッティングされており、WSiN と SiO₂ マスクの選択比が小さいことが分かる。

同様に、SF₆ 単独と SF₆ + CF₄ 混合ガスの場合のエッティング形状を 250 W と 300 W と比較した結果を図 4-7 に示す。図 4-7 (a)は SF₆ 単独で 8 sccm、図 4-7 (b)は SF₆ : CF₄ = 8 : 4 sccm の混合ガスで、マイクロ波パワーを 300 W とした場合で、図 4-7 (c)は SF₆ 単独で 6 sccm、(d)は SF₆ : CF₄ = 6 : 4 sccm の混合ガスで、マイクロ波パワーを 250 W とした場合である。いずれも、SF₆ 単独でエッティングしたものに対して、CF₄ を添加したものは、アンダーカットが抑えられ、エッティング形状の垂直に近いものであった。しかし、250 W、300 W いずれも SF₆ + CF₄ 混合ガスでは、SiO₂ マスクがエッティングされて残りが少ないことが分かる。この状態では、裾(テール)をオーバーエッティングにより取り除く場合に、SiO₂ マスクが消滅する可能性があり、WSiN のエッティングとともに SiO₂ マスクの保護を行う必要性があることが分かった。

4.3.4 SiF₄ と O₂ の添加による SiO₂ マスクの保護

SiO₂ マスクの保護のために、反応系でデポジション成分として働く四フッ化シリコン(SiF₄)と O₂ の添加を少量ガスとして添加する検討を行った。SF₆ + CF₄ + O₂ 混合ガスに SiF₄ を添加したときの WSiN と SiO₂ のエッティング速度と選択比(WSiN と SiO₂ のエッティング速度の比: ER_{WSiN} / ER_{SiO2})を図 4-8 に示す。SF₆ : CF₄ : O₂ = 6 : 4 : 0.5 sccm の流量比、マイクロ波

図 4-8: SiF₄ 流量依存性

パワーは 250 W とした。SiF₄ を添加してゆくと WSiN と SiO₂ のエッティング速度は、ともに減少するが、SiO₂ のエッティング速度の低下の方が大きく、結果的に WSiN と SiO₂ の選択比は上昇する。選択比は、SiF₄ を 4 sccm 添加したときに最大で 2 まで向上した。

WSiN と GaAs のエッティング速度と、アンダーカット量のマイクロ波パワー依存性を図 4-9 に示す。エッティングガスは SF₆ : CF₄ : SiF₄ : O₂ = 5 : 4 : 2 : 0.3 sccm の流量比とした。マイクロ波パワーは 200~300 W とした。マイクロ波パワーを増加させると、WSiN のエッティング速度は増加するが、アンダーカット量が低下し、異方性が向上することが分かる。しかし、GaAs のエッティング速度は、マイクロ波パワーの増加とともに上昇してしまう傾向となる。マイクロ波パワー 250 W で 2 nm/min 程度と小さいが、オーバーエッティング時の GaAs へのダメージを考慮した場合は、マイクロ波パワーは抑える必要がある。

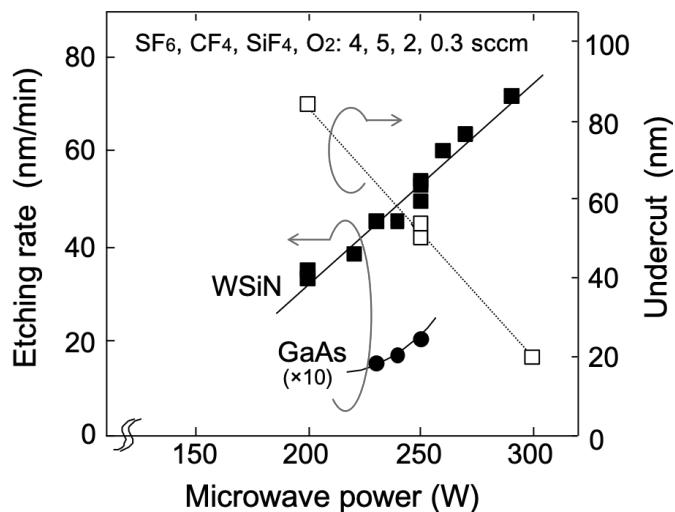


図 4-9: マイクロ波パワー依存性

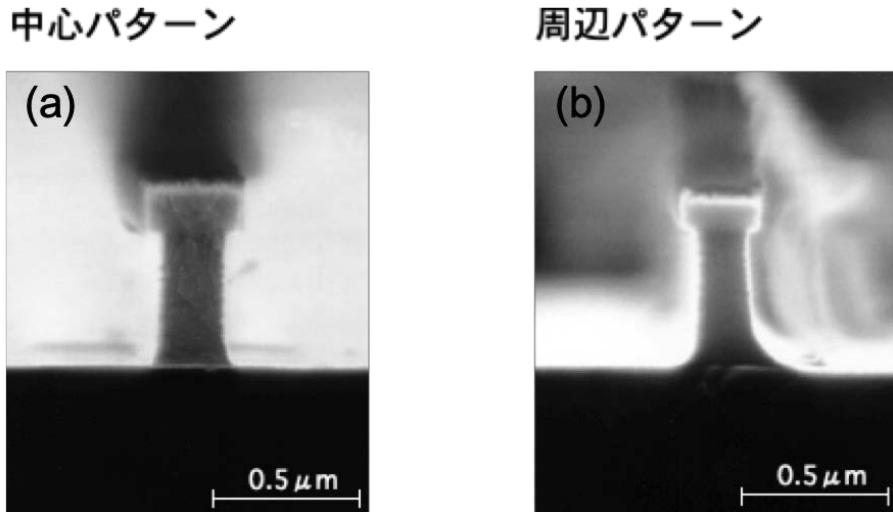


図 4-10: 中心と周辺のエッティング形状の違い

4.4 生産プロセス適用に向けた高均一化の検討

4.4.1 電界の不均一性によるエッティング形状への影響

プラズマ源や試料台の石英部品を取り除き、エッティングガスとして $SF_6 + CF_4 + SiF_4 + O_2$ 混合ガスを用いることにより、100 nm 級幅 WSiN ゲート膜の異方性エッティングを実現させ、基本的なエッティング特性を明らかにできた。しかし、生産プロセス適用に向けて、3 インチウエハでの面内均一性の課題が残っていた。

3 インチウエハの中心の位置と周辺で見られたエッティング形状の不均一性の例を図 4-10 に示す。中心パターンは、左右対称にエッティングされているが、周辺パターンは、ウエハの外側に向かって大きな裾を引く非対称型な形状となっている。ECR プラズマ装置の試料台は、プラズマをアースに接地しないように石英のカバーを行い電気的に絶縁するのが一般的であったが、本検討では、 CF_4 による等方性エッティング成分(CO)の抑制を目的として石英部品を取り除いたため、試料台は導電性のステンレスのままであった。構造上、試料台は、アースには接地せず電気的に浮いていたが、半絶縁性(Semi insulator)である GaAs 基板周りが導電性であると、基板周りの電位が不均一となり、エッティング形状の不均一に影響すると考えられた。そこで、ステンレスにアルミナ溶射²⁷⁾することで、ステンレス表面を絶縁コーティングした。

図 4-11 は、ステンレスの導電性試料台の場合と、アルミナ溶射を行った絶縁試料台の場合の、 SiO_2 マスクとパターン底との差分を示したものである。絶縁性試料台では、ウエハ中心では、マスクとの差分が小さいものの、ウエハ周辺ではマスクとの差分が大きくなり、外周で 50 nm を超える差分となってしまう。それに対し、絶縁試料台とした場合では、ウエハの中心・周辺の位置に関係なく、マスクとの差分が小さく抑えられ、裾引きに改善があることが分かる。

絶縁試料台とした場合の WSiN と SiO_2 と GaAs のエッティング速度の 3 インチウエハの面

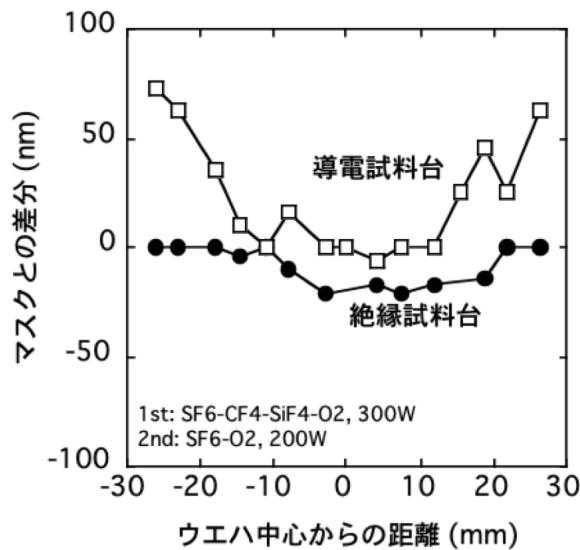


図 4-11: 面内均一性の試料台の違い

内均一性を図 4-12 に示す。エッティングガスは SF₆ : CF₄ : SiF₄ : O₂ = 5 : 4 : 2 : 0.3 sccm の流量比とし、マイクロ波パワーは 250 W とした。図より、3 インチの面内で、均一なエッティングができていることが分かる。WSiN のエッティング速度は約 50 nm/min で、その面内均一性は、±4%程度であった。また、GaAs のエッティング速度は、2 nm/min 以下と低損傷なエッティングであり、WSiN と GaAs のエッティング選択比は、60 以上確保できていることが分かった。

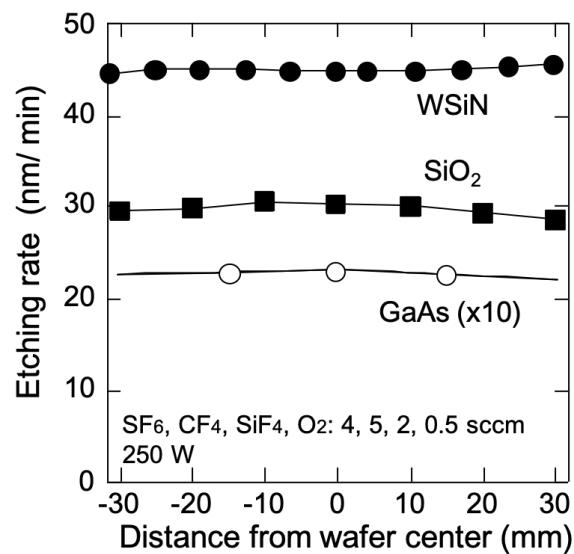


図 4-12: 面内均一性

4.5 リアルタイムエッチングモニタリング²⁵⁾

4.5.1 リアルタイムエッチングモニターの必要性

WSiN 膜は、4.2.2 項で示したように、 W_5Si_3 をスパッタターゲットとして Ar + N₂ 混合ガスを用いて RF スパッタで成膜されるが、3 インチウエハで ±5% 程度の膜厚均一性があり、かつ成膜プロセス毎に堆積される膜厚に数パーセントのばらつきを持っていた²⁶⁾。そのため、WSiN エッチング前に、正確なジャストエッチングを把握することができず、それぞれのウエハ毎に精度の高いエッチング加工を行うことが困難であった。そのため、ウエハ毎に膜厚が異なる WSiN 膜を高精度にエッチングするために、エッチングのエンドポイントを検出できるリアルタイムエッチングモニターが必要となった。エッチング状況をリアルタイムに検出できる技術として、(1) プラズマの発光状態を分光器(OES)で観測する方法と(2) プラズマ中の元素分析を四重極質量分析器(QMS)で行う方法²⁵⁾を候補とした。

図 4-3 の ECR エッチング装置のように、OES と QMS を設置した。OES は、石英窓越しに光ファイバーによりプラズマ発光を取り込み、分光器で波長スペクトルを解析した。また、QMS は、ANELVA 製の QIG-360 用い、エッチング室から直径 1 mm のオリフィス(Orifice)を通じエッチング時のガスを 60 l/s のターボ分子ポンプ(TMP)で差動排気させている QMS 分析室に取り込み測定した。QMS 分析室の真空度は、 3×10^{-4} Pa であった。

4.5.2 WSiN エッチング中のプラズマ分光

図 4-13 に、SF₆ + CF₄ + SiF₄ + O₂ 混合ガスで、(a) GaAs と(b) W_{0.50}Si_{0.13}N_{0.37} 膜(WSiN)をエッチングした時のプラズマ発光を OES で分析した結果を示す。エッチング時のガス圧は

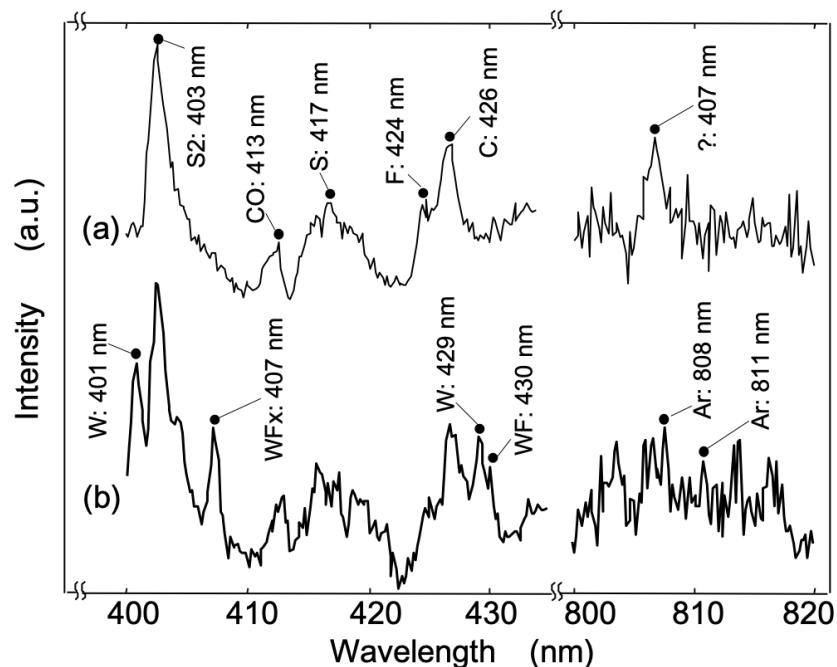


図 4-13: エッチング時の OES 信号

0.033 Pa、マイクロ波パワーは 250 W とした。図 4-13 (a)GaAs をエッチングした場合には、エッチングガス成分の硫黄(S)やフッ素(F)、一酸化炭素(CO)、炭素(C)のスペクトルが見られる。図 4-13 (b)WSiN をエッチングした場合には、エッチングガス成分に加え、タンゲステン(W)からの 401, 407, 429, 430 nm のスペクトルと、アルゴン(Ar)からの 808, 811 nm のスペクトルが観測できる。この結果から、大きな S/N 比の 429 nm のタンゲステンからの発光(以下、W-OES)をエッチングモニターに使用することとした。

4.5.3 WSiN エッチング中の質量分析

図 4-14 に、 $SF_6 + CF_4$ 混合ガスで、(a)GaAs と(b)W_{0.50}Si_{0.13}N_{0.37} 膜(WSiN)をエッチングした時のエッチング室内の雰囲気を QMS での質量分析(M/e)の結果を示す。 $SF_6 + CF_4$ 混合ガスのガス圧は 0.02 Pa、マイクロ波パワーは 250 W とした。(a)GaAs をエッチングした場合には、エッチングガス成分の硫黄(S)やフッ素(F)、炭素(C)の反応生成物や石英部品からと思われる酸素(O)やシリコン(Si)の反応生成物、残留ガスの窒素(N)、水分(H₂O)のスペクトルが見られる。(b)WSiN をエッチングした場合には、エッチングガス成分に加え、M/e = 40 のスペクトルが観測できる。M/e = 40 の信号は、 Ar^+ , SiC^+ , CN_2^+ , C_2O^+ の可能性がある。全反射蛍光 X 線(TRXF)の分析により、RF スパッタで成膜された WSiN 膜には、0.3% のアルゴンが膜中に取り込まれているので、M/e = 40 の信号は、WSiN から放出されるアルゴン Ar^+ の信号だと考えたが、モニタリングを行うためには、同定の検証が必要である。

候補となる信号の内、 SiC^+ は蒸気圧が低いために検出されないと考えた。また、GaAs のエッチング時には、M/e = 12 (C⁺)と 14 (N⁺)が検出されているにもかかわらず、M/e = 40 の信

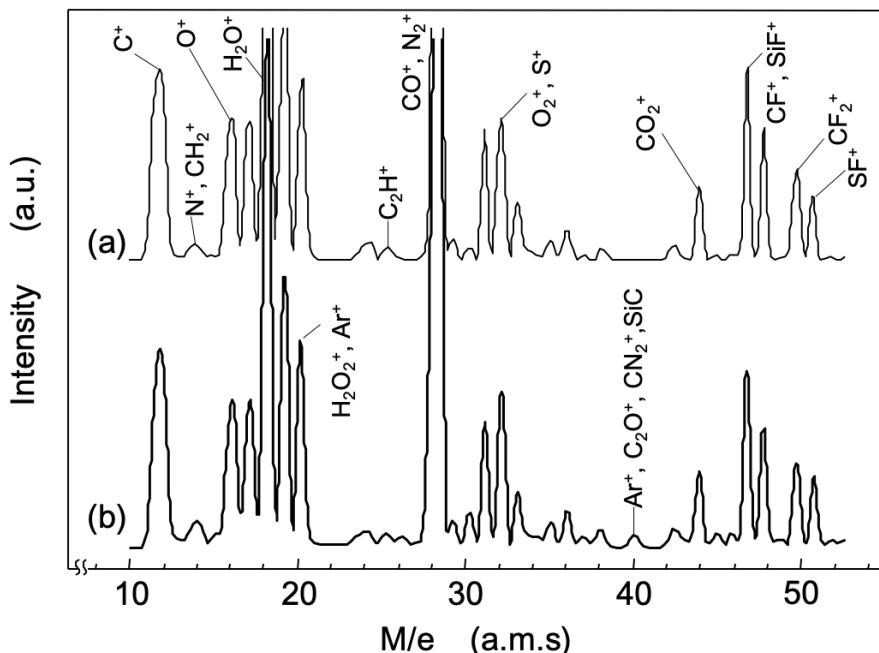


図 4-14: エッチング時の QMS 信号

号を検出していなかったので、 CN_2^+ ではないと考えた。しかし、QMS では、 O_2 分圧があるときに QMS 内のタンクステンフィラメントからの放出により炭素成分の信号が増加することが報告されている^{29, 30)}。WSiN ゲート膜のエッチングでは、 SiO_2 マスクを保護するために O_2 を添加する必要がある。そのため、炭素化合物である C_2O^+ の可能性について検討する必要がある。

図 4-15 は、試料台にサンプルを設置せず、かつ、プラズマ生成を行わずプラズマ室に $SF_6 + O_2$ 混合ガスを導入したときの $M/e = 12, 28, 40, 44$ のスペクトルの酸素分圧依存性を示したものである。それぞれの信号は、 $M/e = 12 (C^+), 28 (CO^+), 40 (C_2O^+), 44 (CO_2^+)$ である。図 4-15 より、 O_2 分圧が増加してゆくと C^+, CO^+, CO_2^+ の信号は増加しないのにもかかわらず、 C_2O^+ の信号は増加することが分かる。この結果は、 $M/e = 40$ の信号は、酸素分圧が高い場合には、 Ar^+ の信号のみならず C_2O^+ の信号を考慮しなければならないことを示している。しかしながら、 $SF_6 + CF_4 + SiF_4 + O_2$ 混合ガスでの O_2 分圧はわずか 4% であり、図 4-15 から分圧 4% 時の C_2O^+ の信号強度は十分に小さいことから、 C_2O^+ の影響は少ないと考えられた。

WSiN の構成元素である窒素に関わる $M/e = 14(N^+), 28(N_2^+)$ 信号をエッチャリングモニターとして使用することも候補の一つである。しかし、窒素は高真空中にてもバックグラウンドに存在するため、膜からの放出なのかバックグラウンドの残留かを明確に切り分けられない欠点があった。そこで、エッチャリングモニタリングに求められる高い安定性を考慮して、バックグラウンドには存在しない $M/e = 40(Ar^+)$ を QMS のエッチャリングモニター種(Ar-QMS)として使用することとした。

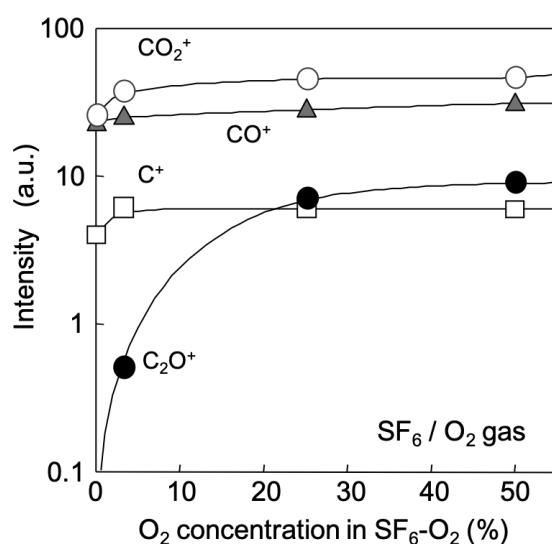


図 4-15: 酸化炭素系の QMS 信号

4.5.4 WSiN エッティングのリアルタイムモニタリング

$W_{0.5}Si_{0.13}N_{0.37}$ 膜(WSiN)を $SF_6 + CF_4 + SiF_4 + O_2$ 混合ガスでエッティングした時の Ar-QMS 信号と W-OES 信号の時間変化を図 4-16 に示す。(a)は Ar-QMS 信号で、(b)は W-OES 信号である。プラズマは、シャッターを閉めた状態で生成し、 $t_{a,QMS}$ および $t_{a,OES}$ でシャッターを開けることでエッティングを開始した。

図 4-16 (a)の Ar-QMS 信号は、シャッターが開いて間もなく $t_{b,QMS}$ のように増加する。プラズマが照射しエッティングが開始されたことを示している。Ar-QMS 信号は、 $t_{b,QMS}$ から $t_{c,QMS}$ まで強度を保つが、その後緩やかに強度が落ちる。WSiN の成膜均一性を考慮して、ジャストエッティング(Just etching)を $t_{c,QMS}$ 時の信号強度の 20%になったとき、つまり 80%低下したときと定義して $t_{d,QMS}$ でジャストエッティングとなる。その後、 $t_{d,QMS}$ から $t_{e,QMS}$ までオーバーエッティング(Overetching)を行い、シャッターを閉めてエッティングを終了する。Ar-QMS の信号の追従性は、1 秒以内であった。WSiN の成膜では、3 インチで $\pm 5\%$ の面内均一性がある²⁶⁾ので、エッティング時間を $t_{a,QMS}$ から $t_{d,QMS}$ までの時間と定義した。WSiN の膜厚から、エッティング時間を除した値から、エッティング速度を 0.88 nm/s (52.8 nm/min)と見積もった。また、 $t_{c,QMS}$ から $t_{d,QMS}$ までの遷移時間は、WSiN の面内均一性を反映している時間である。そこで、 $t_{c,QMS}$ から $t_{d,QMS}$ までの遷移時間を $\delta T_{QMS} = t_{d,QMS} - t_{c,QMS}$ と定義して、エッティング状況把握の一

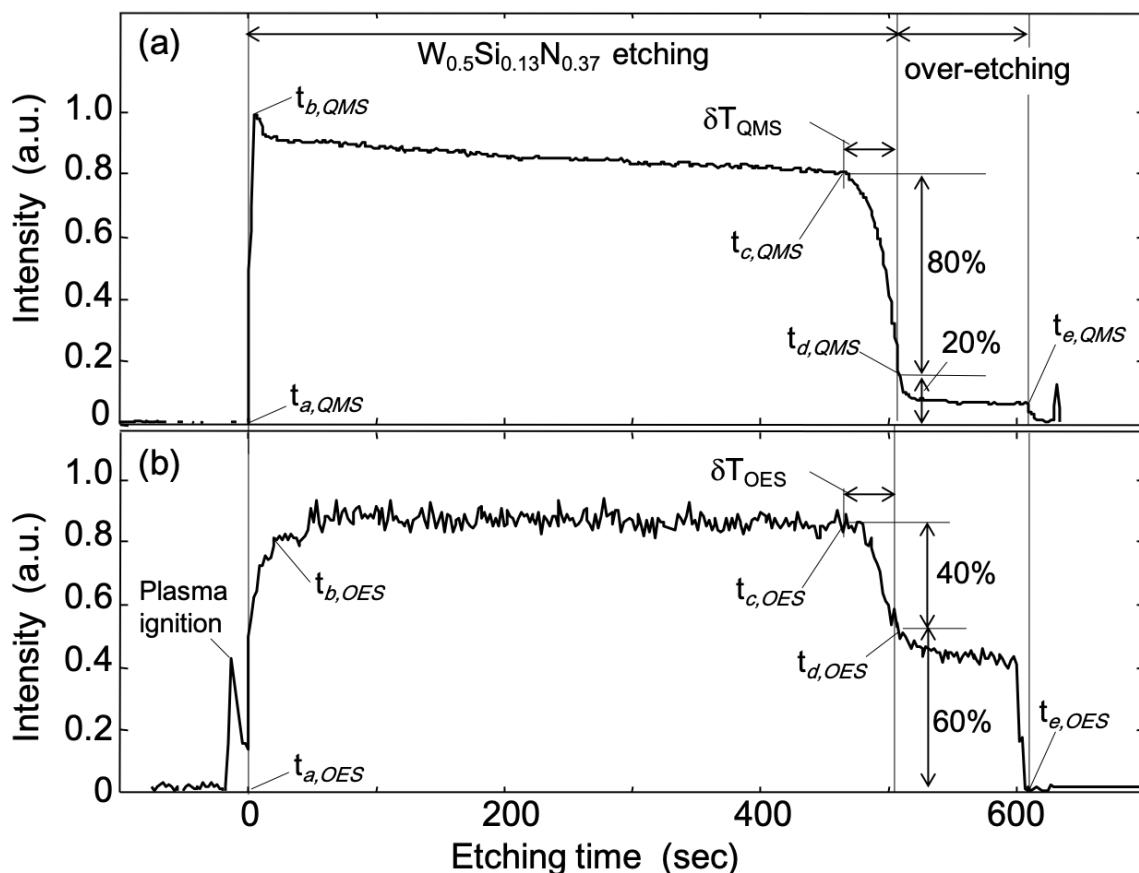


図 4-16: エッティング時の Ar-QMS 信号と W-OES 信号

表 4-3: GaAs へのダメージ

Microwave power (W)	200	250	300
Etch depth of GaAs (nm)	1.2	2.3	3.2
(Etching time: 60 sec)			

つの指標とした。

図 4-16 (b)の W-OES 信号でも同様にエッチングに応じた信号を観測できるが、 $t_{d,OES}$ から $t_{e,OES}$ までのオーバーエッチングの W-OES 信号が、 $t_{c,OES}$ の 50% であったので、ジャストエッチングを $t_{c,OES}$ 時の信号強度の 60% になったとき、つまり 40% 低下したときと定義した。また、 $t_{c,OES}$ から $t_{d,OES}$ までの遷移時間を $\delta T_{OES} = t_{d,OES} - t_{c,OES}$ と定義した。

$W_{0.50}Si_{0.13}N_{0.37}$ 膜(WSiN)を $SF_6 + CF_4 + SiF_4 + O_2$ 混合ガスでのエッチングを Ar-QMS 信号と W-OES 信号でリアルタイムモニタリングした時の、走査型電子顕微鏡(SEM)の断面写真を図 4-17 に示す。(a)はジャストエッチング時($t_{d,QMS}, t_{d,OES}$)の形状であり、(b)は 100 秒オーバーエッチングしたとき($t_{e,QMS}, t_{e,OES}$)の形状である。(a)では、裾が残っている形状であったが、(b)の 100 秒のオーバーエッチングを行ったものでは、理想的な側壁が垂直な矩形のエッチング形状となっており、オーバーエッチングの工程が必須であることが分かる。

$SF_6 + CF_4 + SiF_4 + O_2$ 混合ガスプラズマのオーバーエッチングが GaAs に与えるダメージを見積もった。その結果を、表 4-3 に示す。プラズマ室に $SF_6 + CF_4 + SiF_4 + O_2$ 混合ガスを導入した後、マイクロ波パワー 200, 250, 300 W の ECR プラズマを生成し、それぞれ 60 秒ずつ GaAs 基板に照射した。GaAs 基板に形成した活性層の膜厚をエッチング前とプラズマ照射 + HCl 洗浄した後にエリプソメータで測定して、消失した膜厚をダメージとして換算し

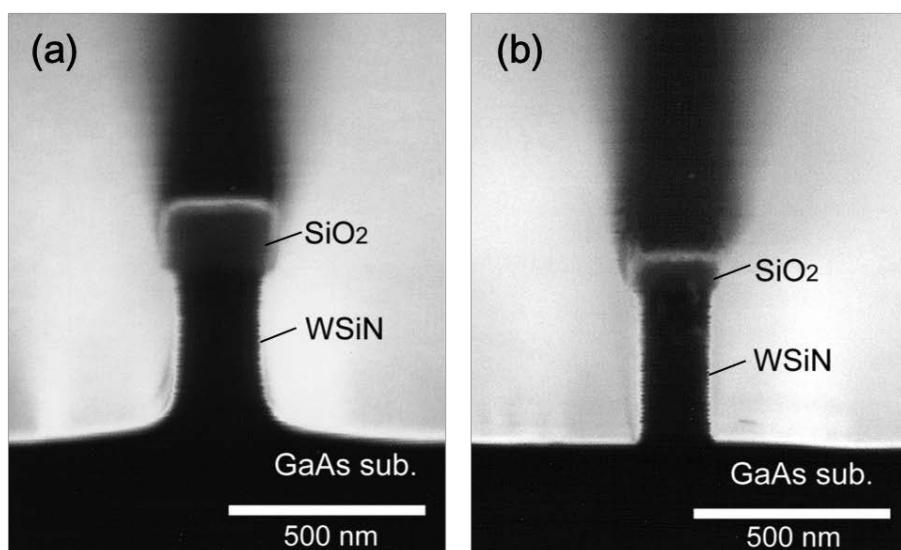


図 4-17: ジャストエッチングと 100 秒オーバーエッチング時の形状

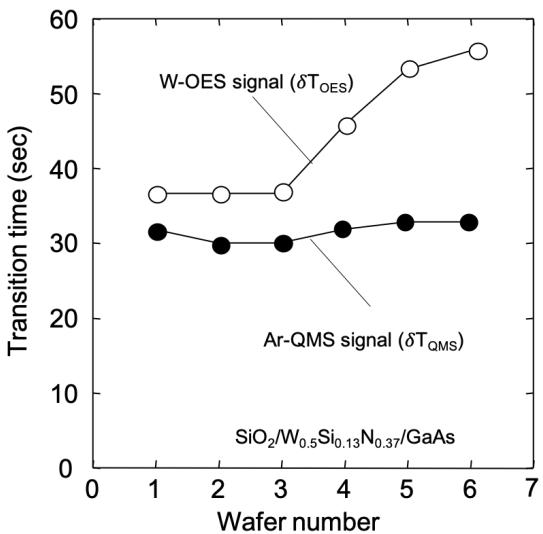


図 4-18: プロセスの安定性

た。表 4-3 より、250 W プラズマを 60 秒照射した場合の GaAs のエッチング深さは 2.3 nm であり、オーバーエッチング時に 100 秒照射することを考慮すると、5 nm の GaAs がエッチングされることになる。この値は、GaAs-MESFET のゲート作製にとって許容されるダメージ量であった。

生産におけるエッチングプロセスは、ウエハ 8 枚のロット(Batch, Lot)ごとに連続して行われる。エッチングモニターとしては、連続したロットに対して安定性が求められる。そのため、連続したウエハプロセスについて Ar-QMS と W-OES 信号の安定性を検証する必要がある。SF₆ + CF₄ + SiF₄ + O₂ 混合ガスでの W_{0.50}Si_{0.13}N_{0.37} 膜付きウエハを 6 枚連続でエッチングした時の遷移時間 Ar-QMS($\delta T_{QMS} = t_{d,QMS} - t_{c,QMS}$)信号と W-OES 信号($\delta T_{OES} = t_{d,OES} - t_{c,OES}$)の結果を図 4-18 に示す。ウエハ番号(Wafer number)は、エッチングを行ったときのウエハの順番を示している。Ar-QMS 信号の δT_{QMS} は、ウエハの順番に関わらず、約 30 秒の時間で推移しているが、W-OES 信号の δT_{OES} は、4 枚目から増加し、6 枚目では 55 秒まで増加してしまった。WSiN の平均膜厚が 400 nm であり、3 インチでの面内均一性が $\pm 5\%$ だとすると、WSiN の膜ばらつきは最大で 40 nm と換算される。WSiN のエッチング速度が 0.08 nm/sec であることから、遷移時間 δT_{QMS} , δT_{OES} は 45 秒以内に収まらなくてはならない。しかし、W-OES 信号では、45 秒を 10 秒も超えてしまった。これは、エッチングの反応生成物として WF_x などのタングステン化合物が生成するが、WF_x の蒸気圧が比較的低いために排気されずにチャンバー壁に吸着・残留するものが、オーバーエッチング時にプラズマに取り込まれ発光すると考えられる。吸着したタングステン化合物は、一定時間で脱離して排気されるが、連続したエッチングプロセスでは、排気が足りず残留する化合物が蓄積され、後工程に影響が及んでしまうと考えられる。この結果から、エッチングモニターとしては、反応性が低い Ar を用いた Ar-QMS 信号の方が有利であることが分かった。

4.5.5 多層膜 WSiN ゲートのエッティングモニター

図 4-1 で示したように、本研究でエッティングを行う WSiN 膜は単層ではなく、下層が $W_{0.77}Si_{0.13}N_{0.10}$ 、上層が $W_{0.50}Si_{0.13}N_{0.37}$ と組成が異なる 2 層膜である。WSiN が 2 層膜の場合にエッティングがモニタリングできるかを検討した。図 4-19 は、GaAs 基板上に、 $W_{0.77}Si_{0.13}N_{0.10}$ (100 nm)と $W_{0.50}Si_{0.13}N_{0.37}$ (100 nm)が積層されたサンプルをエッティングした時の Ar-QMS 信号と W-OES 信号の時間推移を見たものである。図 4-19 より、W の組成により、Ar-QMS と W-OES の信号強度が異なり、明確なステップとなることが分かる。Ar-QMS 信号では、W の組成が増えるとアルゴンの WSiN 膜への取り込み量が減ると考えられ、信号強度が小さくなるが、オーバーエッティング時との信号強度が大きく異なり、エッティング状況を明確に読み取れる。また、W-OES 信号では、W の組成が増えると信号強度が増加するが、Ar-QMS 同様に組成の違いが明確に判別できる。この結果から、組成が異なる WSiN 多層膜でも Ar-QMS と W-OES を用いることでエッティングモニターが可能であることが分かった。さらに、この結果から、それぞれの膜について、エッティング速度は、 $W_{0.77}Si_{0.13}N_{0.10}$ で 0.98 nm/s、 $W_{0.50}Si_{0.13}N_{0.37}$ で 0.88 nm/s と求められる。

$SF_6 + CF_4 + SiF_4 + O_2$ 混合ガスを用い、GaAs 上に $W_{0.77}Si_{0.13}N_{0.10}$ (25 nm)、 $W_{0.50}Si_{0.13}N_{0.37}$ (375 nm)を積層した 2 層 WSiN ゲート膜を、 SiO_2 マスクを通じてエッティングした時の Ar-QMS 信号でのエッティングモニタリングの図 4-20 に結果を示す。図 4-20 (a)はモニタリング全体を示し、図 4-20 (b)は信号強度が落ち始めてからオーバーエッティングになるまでの拡大図である。 $t_{a,QMS}$ のシャッター開と同時に $t_{b,QMS}$ まで信号が立ち上がり $t_{c,QMS}$ エッティングまで信号強度が強い状況が続くが、 $t_{d,QMS}$ で信号が落ち始める。しかし、 $t'_{d,QMS}$ で信

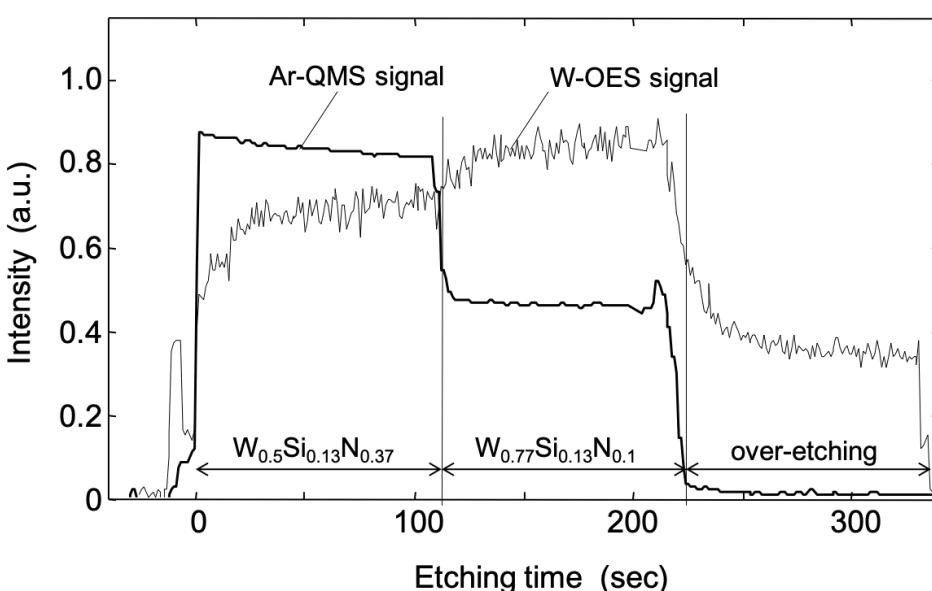


図 4-19: 2 層 WSiN の Ar-QMS 信号と W-OES 信号

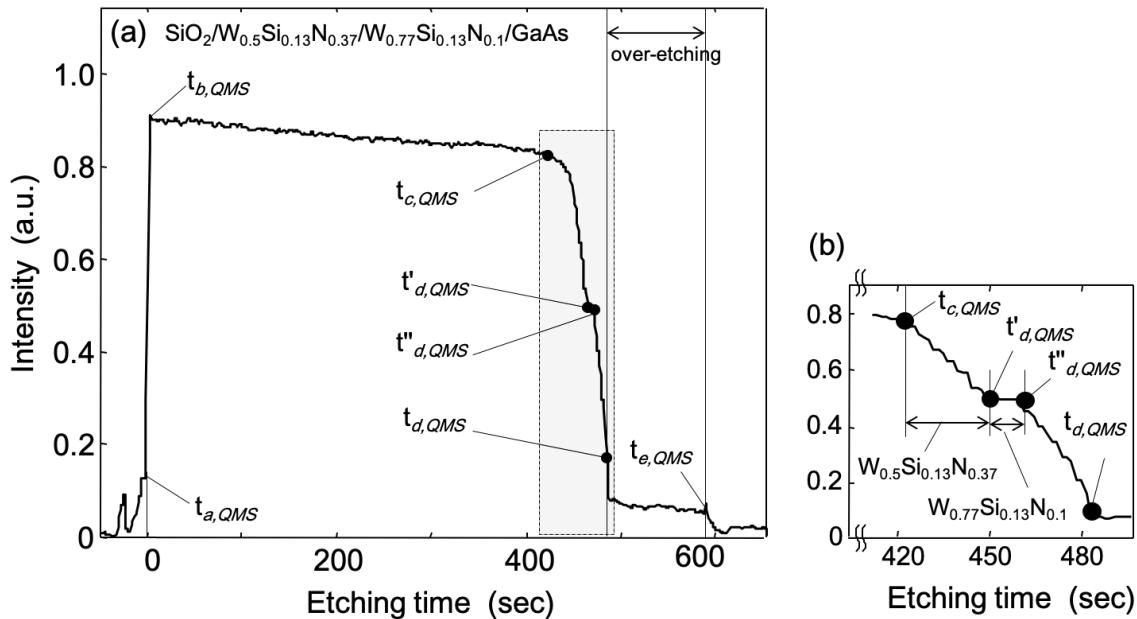


図 4-20: 2 層 WSiN エッティング時の Ar-OES 信号

号低下が止まり、 $t''_{d,QMS}$ までステップとなる。その後、信号は低下 $t_{d,QMS}$ でジャストエッティングとなる。Ar-QMS 信号は、 $W_{0.5}Si_{0.13}N_{0.37}$ よりも $W_{0.77}Si_{0.13}N_{0.1}$ の信号強度が小さいことから、 $t_{c,QMS}$ から $t'_{d,QMS}$ までは $W_{0.5}Si_{0.13}N_{0.37}$ の残った膜が主にエッティングされ、 $t'_{d,QMS}$ から $t''_{d,QMS}$ までは $W_{0.77}Si_{0.13}N_{0.1}$ が主にエッティングされていると考えている。このように Ar-QMS では、厚さと組成の異なる WSiN のエッティングを正確にモニタリングできることが分かる。

図 4-21 は、多層 WSiN 膜をエッティングした後の断面 SEM 写真である。図の $t_{d,QMS}$ のジャストエッティングから $t_{e,QMS}$ の 100 秒間オーバーエッティングを行った。エッティング後に、プラズマ CVD を用いて窒化シリコン(SiN)を成膜した。図より、組成の異なる多層 WSiN 膜が垂直に矩形にエッティングできていることが分かる。

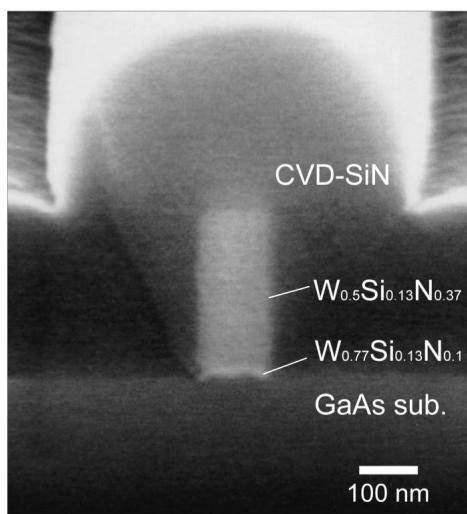


図 4-21: 2 層 WSiN エッティング時の SEM 写真

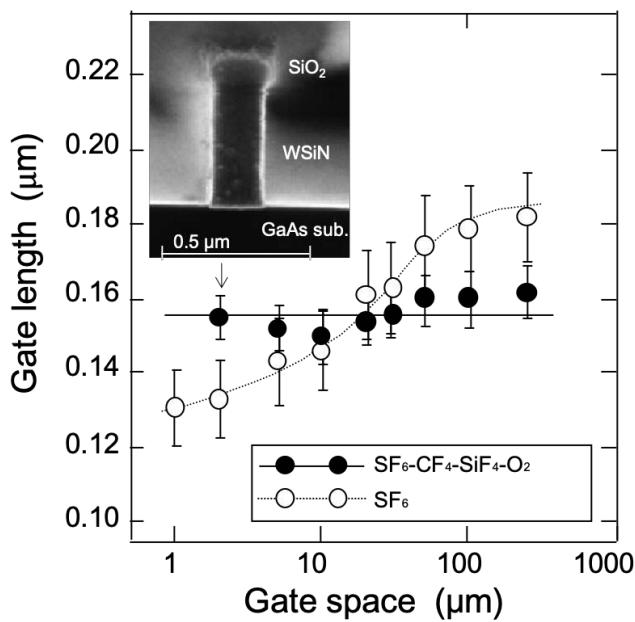


図 4-22: ゲート長のゲート間隔依存性

4.6 ECR プラズマ流エッチング後の GaAs-MESFET 特性

ポリシリコンゲート膜のエッチング加工において、デバイスの高密度化によりパターンが密集してくると、パターンサイズによりエッチング特性が変化するマイクロローディング効果という課題が報告されている³¹⁻³³⁾。そのため、本研究の WSiN ゲート加工においても検討を行った。ゲート間隔(Gate space)に対して、加工されるゲート長がどのように変化するかを図 4-22 に示した。SF₆ 単独のエッチングでは、ゲート間隔が狭くなってくると、ゲート長が設計長よりも大幅に細くなってしまった。例えば、160 nm のゲート設計長に対して、ゲート間隔が 1 μm と狭くなってくると、130 nm と 30 nm も細くなってしまい、逆にゲート間隔が 100 μm と広くなると、180 nm と 20 nm も太くなってしまい、FET 化した場合の回路特性に大きな影響が懸念された。これは、パターン密度による等方性エッチング成分の分布が影響しているものと考えられる。一方、SF₆ + CF₄ + SiF₄ + O₂ 混合ガスでは、ゲート間隔によらず、160 nm のゲート長でエッチングができる。挿入した SEM の断面写真からも分かるとおり、垂直形状の異方性エッチングができていることが分かる。

図 4-24 に、SF₆ 単独の従来技術と SF₆ + CF₄ + SiF₄ + O₂ 混合ガスの本技術の条件で WSiN をエッチングした FET を作製した時の電流-電圧特性を示す。それぞれ、ゲート間隔が十分に離れたゲートの孤立 FET と、密集したゲートのペア FET の結果を示す。(b)の SF₆ 単独でエッチングした場合は、ゲート間隔によりゲート長が異なるので、孤立 FET とペア FET の閾値電圧がシフトしているが、本技術では、ゲート間隔によりゲート長は影響を受けないので、孤立 FET とペア FET の閾値電圧の見られないことが分かる。

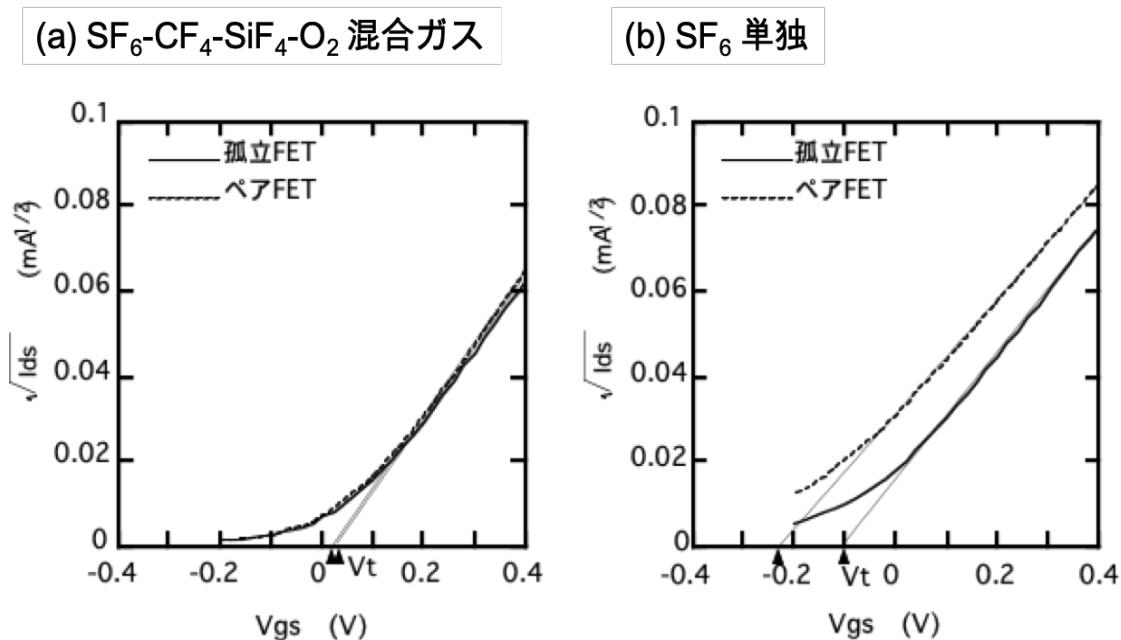


図 4-24: ゲート間隔による I-V 特性の違い

図 4-23 は、作製した GaAs-MESFET の遮断周波数 f_T のゲート長 L_g 依存性を示す。100 nm のゲート長の時に、131.4 GHz の平均遮断周波数と非常に高速で、そのばらつきも 3σ で 5 GHz と小さい FET が実現していることが分かる。

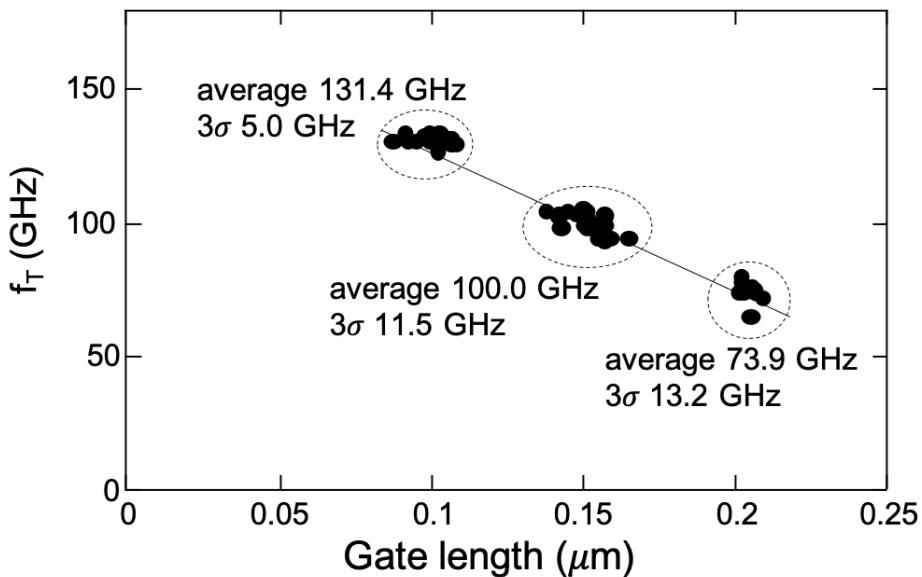


図 4-23: GaAs-MESFET のゲート長の遮断周波数依存性

4.7 まとめ

本章では、100 nm 級の GaAs-MESFET 用の WSiN ゲートの高精度加工について検討を行った。当初の $SF_6 + CF_4$ 混合ガスの検討では、装置内の石英部品がアンダーカットの原因となることを明らかにし石英部品の排除を行い、アンダーカットを抑制した。また、 $SF_6 + CF_4$ 混合ガスに $SiF_4 + O_2$ を添加することにより、WSiN と SiO_2 マスクとの選択比を向上させ、異方性エッ칭を実現することができた。さらに、試料台をアルミナ溶射し絶縁することでエッチングの面内均一性を向上させることができた。

エッチングのエンドポイントを正確に行うこと目的として、QMS を活用したリアルタイムエッチングモニターを開発し、WSiN の膜厚ばらつきや連続成膜の影響、さらには、組成の異なる多層 WSiN 膜のエッチングに対応することを明らかにした。

また、下地 GaAs へのダメージも低く抑えられ、金属汚染に関しても許容範囲であることなどを示し、本技術を用いた GaAs-MESFET において、131 GHz の遮断周波数で、 3σ も 5 GHz とばらつきの小さい良好な FET 特性を実現できた。

以上より、ECR プラズマ流エッチングは、GaAs-MESFET の製造に十分に適用可能であることを示した。

参考文献

1. W. Shockley, Bell Syst. Tech. J. **28**, 435 (1949).
2. H. R. Koenig and L. I. Maissel, IBM J. Res. Dev. **14**, 168 (1970).
3. Y. Horiike and M. Shibagaki, Jpn. J. Appl. Phys. **15**, 13 (1976).
4. J. W. Coburn and H. F. Winters, J. Appl. Phys. **50**, 3189 (1979).
5. M. Sekine, K. Horioka, Y. Yoshida, and H. Okano, Jpn. J. Appl. Phys. **34**, 6268 (1995).
6. 関根誠, J. Plasma Fusion Res. **83**, 319 (The Japan Society of Plasma, Science and Nuclear Fusion Research, 2007).
7. S. Matsuo and M. Kiuchi, Jpn. J. Appl. Phys. **22**, 210 (1983).
8. T. Ono, M. Oda, C. Takahashi, and S. Matsuo, J. Vac. Sci. Technol. **B4**, 696 (1986).
9. H. Nishimura, M. Kiuchi, and S. Matsuo, Jpn. J. Appl. Phys. **32**, 322 (1993).
10. C. Takahashi and S. Matsuo, Jpn. J. Appl. Phys. **31**, 2272 (1992).
11. C. Takahashi and S. Matsuo, J. Vac. Sci. Technol. **B12**, 3347 (1994).
12. C. Takahashi, Y. Jin, K. Nishimura, T. Ono, and S. Matsuo, Proceedings of the 9th Int. Micro Process Conference, Kitakyushu, p.160 (The Japan Society of Applied Physics, Tokyo 1996).
13. C. Takahashi, Y. Jin, K. Nishimura, and T. Ono, Proceedings of the 20th Symposium on Dry Process, Tokyo, p 135 (The Institute of Electrical Engineers of Japan, Tokyo, 1998).
14. Y. Jin, C. Takahashi, K. Nishimura, T. Ono, and S. Matsuo, J. Vac. Sci. Technol. **B15**, 2639

(1997).

15. C. Takahashi, Y. Jin, K. Nishimura, and S. Matsuo, Jpn. J. Appl. Phys. **39**, L3672 (2000).
16. P. C. Chao, A. J. Tessmer, K. H. G. Duh, P. Ho, M. Y. Kao, P. M. Smith, J. M. Ballingall, s. M. J. Liu, and A. A. Jabra, IEEE Electron device Lett. **11**, 59 (1990).
17. H. Kawasaki, T. Shiono, M. Kawano, and K. Kamei, IEEE MTT-S Int. Microwave Symp. Dig. **19**, 423 (1989).
18. K. Nishimura, K. Onodera, S. Aoyama, M. Tokumitsu, and K. Yamasaki, IEEE Trans. Electron Devices **44**, 2113 (1997).
19. S. Sugitani, K. Yamasaki, and H. Yamasaki, Appl. Phys. Lett. **51**, 806 (1987).
20. K. Asai, H. Sugahara, Y. Matsuoka, and M. Tokumitsu, J. Vac. Sci. Technol. **B6**, 1526 (1988).
21. H. Sugahara and J. Nagano, Appl. Surf. Sci. **41/42**, 207 (1989).
22. K. Onodera, M. Tokumitsu, M. Tomizawa, and K. Asai, IEEE Trans. Electron Devices **38**, 429 (1991).
23. K. Onodera, K. Nishimura, K. Asai, and S. Sugitani, IEEE Trans. Electron Devices **40**, 18 (1993).
24. M. Tokumitsu, K. Nishimura, M. Hirano, and K. Yamasaki, IEICE Trans. Electronics **E78-C**, 1189 (1995).
25. Y. Jin, C. Takahashi, and T. Ono, J. Vac. Sci. Technol. **A21**, 1589 (2003).
26. K. Shiojima, K. Nishimura, M. Tokumitsu, T. Nittono, H. Sugawa, and F. Hyuga, J. Vac. Sci. Technol. **B14**, 3543 (1996).
27. 菅野幹男, 佐竹忠昭, 来次浩之, 塚本正司, 高橋孝志, J. Ceramic Society of Japan **100**, 1309 (1992).
28. J. J. Wanger and Veprek, Plasma Chemica. Plasma Process **2**, 95 (1982).
29. P. O. Schissel and O. C. Trulson, J. Chem. Phys. **43**, 737 (1965).
30. J. H. Shingleton, J. Chem. Phys. **45**, 2819 (1966).
31. T. Morimoto, C. Takahashi, and S. Matsuo, Proc. Symp. Dry Process 1991, 57 (Denki Gakkai, Tokyo 1991).
32. S. G. Ingram, J. Appl. Phys. **68**, 500 (1990).
33. J. C. Arnold and H. H. Swain, J Appl. Phys. **70**, 5314 (1991).

第5章 ECRスパッタ法による金属酸化膜の成膜

5.1 はじめに

薄膜は物質の形状の一つであるが、物質・材料の3次元的固まり状の“バルク”と比べると極めて薄い2次元的面状の物質・材料であり、学術的にも工業的にも極めて重要な研究開発対象となっている^{1, 2)}。薄膜には、非晶質(Amorphous: アモルファス)、多結晶(Poly-crystal)、単結晶(crystal)など色々な構造を取るが、近年では多結晶と非晶質を組み合わせた構造や、ナノメートル級の粒子からなる構造(Nano-particle, Nano-crystal)など複雑な構造を持つ薄膜が注目されるようになっている。薄膜は、面の占める割合が非常に多い物質であるため、バルクだけでは不可能な機能や特徴を持っている。薄膜にすることで発現する効果としては、(1)バンド構造の変化、(2)キャリア数の減少、(3)光の反射干渉、(4)磁気的性質などがあるが、この性質を活用することで現在のIT技術の発展に寄与してきた重要な物質・材料の形状であると言っても過言ではない²⁾。

薄膜技術は、生物や化学的応用に見られるような支持する基板(Substrate)を持たず薄膜そのものを作製する場合と、基板があってその上に薄膜を作製する場合があるが、ここでは、後者の基板上の薄膜を考える。図5-1に薄膜作製技術全般の概略を示す¹⁾。

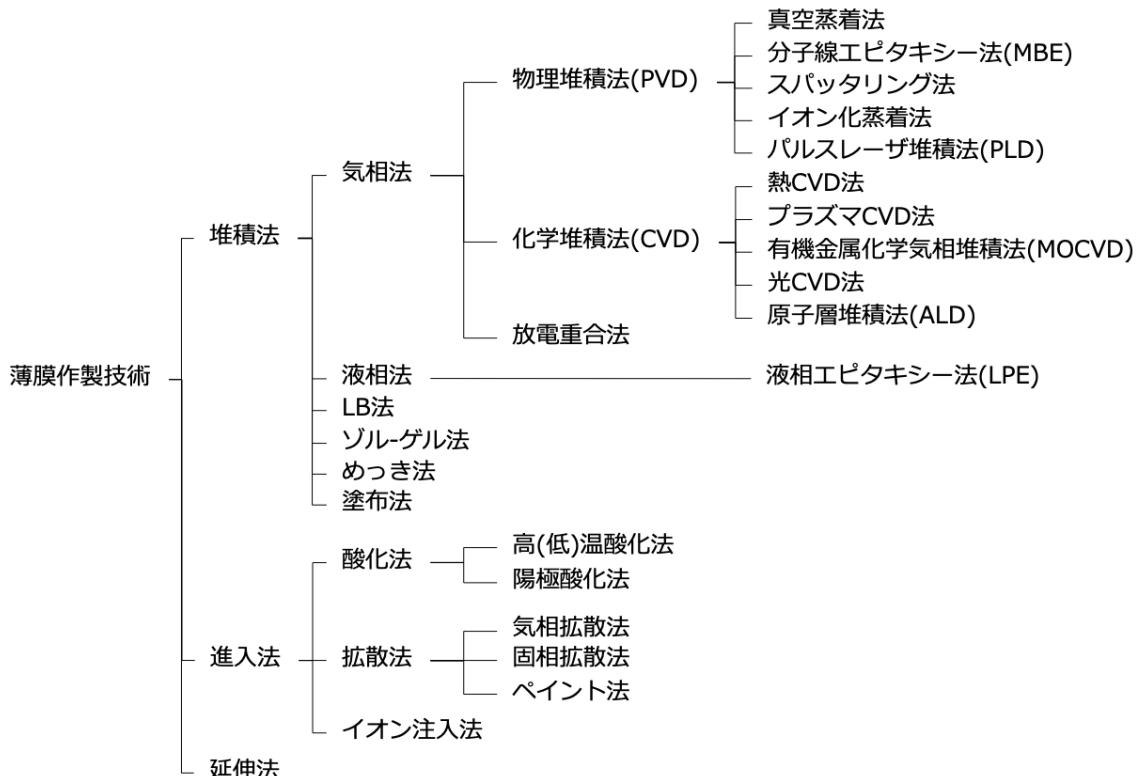


図5-1: 薄膜作製技術

一方、無電極でのプラズマ生成やイオン輸送・加速が可能であるECRプラズマは、反応性や腐食性の高いガスに対しても安定動作する特長があった。そこで、プラズマ流エッチング、イオンシャワーエッチングなどのエッチング加工装置への応用、さらには、成膜技術への応用展開が期待されていた。1982年には、ECRプラズマによる化学気相堆積法(CVD)が提案された³⁾。しかし、CVDでは、金属酸化物・窒化物の薄膜原料を化合物ガスの形で供給する必要があったため、成膜できる膜に制限があった。また、高周波プラズマ(CCP)を応用したRFスパッタで様々な薄膜形成が試みられていたが、基板を加熱することなしには高品質な膜を得るのは難しかった。RFスパッタでは、反応制御が十分ではなく、金属酸化膜や窒化膜の膜質にも課題があった⁴⁾。そのため、品質の良い金属酸化物や窒化物の成膜を行うために、ECRをスパッタ法に拡張することが求められていた。1984年に、ECRプラズマの特長を活かし、金属固体ターゲットを原料としスパッタリングによって成膜を行うスパッタ型ECRプラズマ成膜装置(ECRスパッタ装置)が提案された⁵⁾。以来、金属酸化物薄膜や窒化物薄膜の成膜、導電成膜への適用が研究されてきた⁶⁻⁸⁾。

本章では、新たに開発した8インチ対応の大面積・高安定なECRスパッタ装置について述べ、酸化膜の成膜特性について述べる^{9, 10)}。

5.2 スパッタ型ECR成膜装置(ECRスパッタ装置)とその成膜特性

5.2.1 ECRスパッタ装置の特徴

図5-2に、ECRスパッタ装置を示す。(a)は、初期の検討に用いられた装置で⁵⁾、(b)は、8インチ対応の大面積かつ高安定なスパッタ成膜するために改良が行われた装置である⁹⁾。まず、図5-2(a)でECRスパッタ装置の基本構成と基本的な成膜工程を示す。

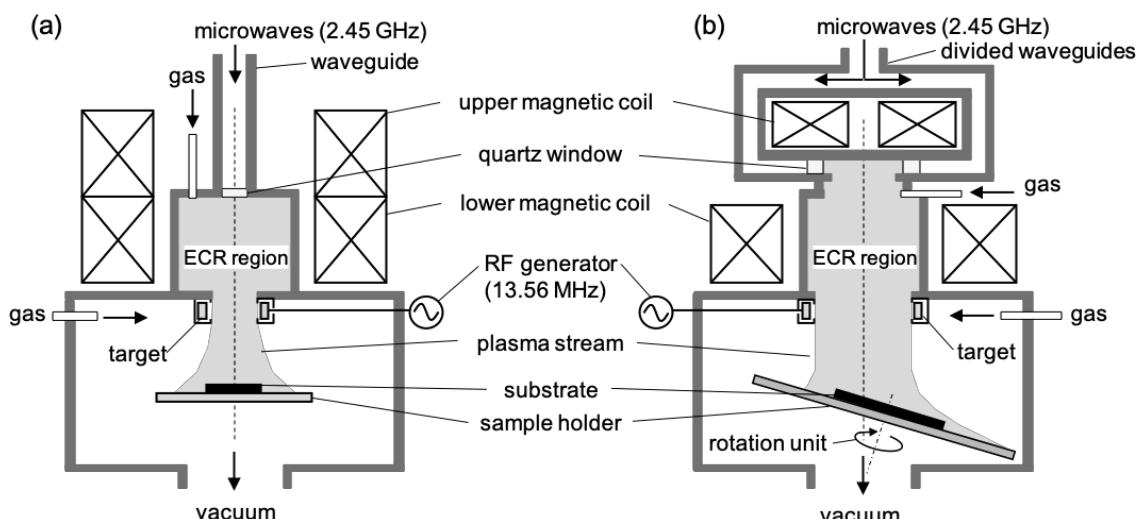


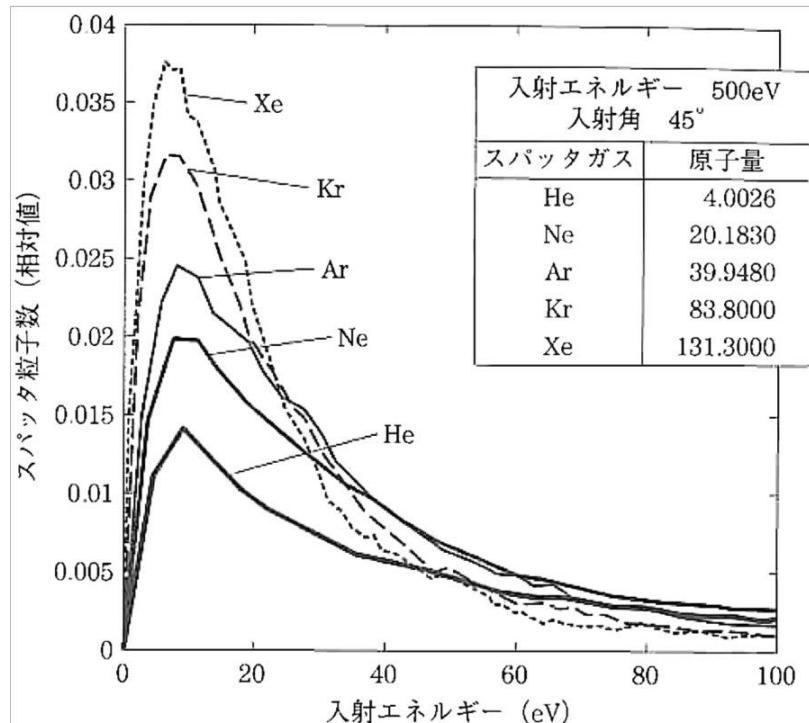
図 5-2: ECRスパッタ装置

プラズマ源とプラズマ流の引き出し構成は、ECR プラズマ流エッチング装置と同様であるが、プラズマ室と試料室との間の試料室引き出し窓の部分にプラズマ流を取り囲むように円筒形のターゲットを配置し、13.56 GHz の高周波を印加することにより、プラズマ流中からのイオンをターゲットに引き込み、スパッタリングを起こさせる構造となっている。プラズマ流を取り囲む形でターゲットを配置したことにより、プラズマ生成室からの発散磁界で輸送されてくる高密度のイオンを効率的にターゲットに引き込むことができる。ターゲットは、常に冷却されており、スパッタリング時に発生する熱を除熱して安定的なスパッタリングが行えるようになっている。

試料室を一旦 10^{-5} Pa 台の高真空中に排気した後、プラズマ室あるいは試料室にガスを導入し、0.01~0.1 Pa の所望の圧力とし、磁気コイルにより 87.5 mT の磁場を印加し、マイクロ波導入窓から 2.45 GHz のマイクロ波を印加すると ECR 条件によりプラズマ室に ECR プラズマが生成する。磁気コイルの磁場を ECR ポイントから基板方向に緩やかに発散する磁界(発散磁界)となるように設計しておくと、プラズマ中のイオンが発散磁界による電子のドリフトに追従するようにプラズマ流として引き出され、基板方向に加速・輸送される。引き出されるプラズマ流を取り囲むようにして、配置した円筒状の金属ターゲットに 13.56 MHz の高周波バイアスを印加することにより、プラズマ流中のイオンがターゲットに引き込まれて、スパッタリングが起きる。ターゲットからスパッタされた粒子は、試料室に設置している基板表面に供給されるとともに、プラズマ流として供給されるイオン照射によって酸化膜、窒化膜、酸窒化膜などの化合物形成や結晶性制御などがアシストされる。

基板を構成している原子は、基板加熱を行なわなくとも微小な熱振動をしているが、プラズマ流から照射されるとイオンの弾性衝突エネルギーにより、熱振動が激しくなり擬似的に基板原子が高温に晒された状態となる。ECR プラズマ流におけるイオンは 10~30 eV のエネルギーであり、数 mA/cm^2 の高密度であるため、基板原子が、過熱される状態は、深さ方向に 10 nm であり、時間は 10 ps 程度と見積もられる。これは、他のプラズマ法と比較すると、十分微小領域で、短時間の現象であるが、プラズマ密度が高いために、表面状態が連続的に高温を維持している状態となる。この状態に、スパッタリングによる原子が到達すると、酸素や窒素などの反応性ガスとの反応が効率的に進行する。一方、RF バイアスを印加するターゲット表面にもプラズマ流からのイオンが衝突するが、通常 RF バイアスは 500~1000 V を印加するので、500~1000 eV の高エネルギー状態で、ターゲット表面に衝突・侵入し、多数の原子が飛び出すスパッタリングが発生する。

スパッタするために用いられるガスとしては、一般的に単原子分子である希ガスが用いられる。図 5-3 に、希ガスの違いによるスパッタ率(1 つのイオンでどれだけの粒子をスパッタできるかの指標: atoms/ion)を示す¹¹⁾。スパッタされる粒子は、スパッタする原子に寄らず 10 eV 程度にピークを持つ分布となることが分かる。質量が大きい原子ほど低エネルギーの粒子

図 5-3: 希ガス元素のスパッタ率¹¹⁾

が多くなり、高エネルギーの粒子が少なくなる傾向となる。つまり、質量の大きなスパッタ原子を用いると、基板にはエネルギーレベルの比較的揃った粒子が照射されることになるが、質量が大きいために、その運動エネルギーは大きくなり、膜への進入が多くなり、膜応力が大きくなる傾向となる。しかし、反応性が上がるのに緻密性や堅さなどは向上する可能性がある。ECR プラズマ生成では、いずれの希ガスのプラズマも容易に生成することができるが、成膜の反応性とダメージを考慮して、また、工業的なコストメリットを考慮して、アルゴン(Ar)をスパッタ原子として用いてスパッタ成膜を行った。

図 5-2(a)の装置では、マイクロ波をイオン源に対して水平方向からマイクロ波導入窓(Quartz window)を通じて導入していたが、成膜時にターゲットからスパッタされる粒子が到達し意図せず膜が導入窓に付着してしまう。そのため、長時間安定的にプラズマを維持するのが困難であった。また、プラズマ源に対して基板を対向させるように垂直に設置していたが、ターゲットから基板に到達するスパッタ粒子の制御が難しく、ウエハ面内で均一な膜厚分布とすることが困難であった。そのため、図 5-2(b)の改良装置では、(1)マイクロ波を一旦分岐導波管(Divided waveguide)で分岐して、イオン源の垂直方向から結合させるように導入した。このことで、ターゲットから見込めない位置にマイクロ波導入窓を設置することができるようになり、石英窓にスパッタ膜が付着せず長時間のプラズマ安定性が確保できた。また、(2)プラズマ流の発散磁界を適正化するために、上下の磁場コイルを異なる径とした。さらに(3)基板をイオン源に対して傾斜させ、オフセットをかけて回転させることにした。このことで、成膜の均一性が格段に向上することができ、8 インチウエハのプロセスが可能となった。

5.2.2 メタルモードと酸化物モード

RFスパッタや、イオンビームスパッタでは、酸化膜を成膜する場合、成膜した膜の化学量論的組成を確保するために、あらかじめ酸化している金属酸化物ターゲットを用いることが一般的である。そのため、RFスパッタでは、金属薄膜を形成時には高速に成膜できるが、酸化膜成膜時には、成膜速度が極端に遅くなる問題があった。一方、ECRスパッタでは、ECRプラズマの反応性が高いために、原料に金属ターゲットを用いることができ、反応性ガスとして酸素を導入することで化学量論的組成の酸化物を形成することができる。さらに、窒素を導入すれば窒化物を、酸素と窒素を同時に導入すれば酸窒化物を成膜することができる。この特長は、従来のスパッタ成膜法にはないもので、ECRスパッタの最大のメリットである。

ここでは、金属酸化物の成膜を例に、ECRスパッタの特長を述べる。図5-4～図5-7に、Si, Al, Zr, Taを金属固体ターゲットと酸素ガスを原料として、アルゴンをスパッタガスとして供給し、 SiO_2 , Al_2O_3 , ZrO_2 , Ta_2O_5 を成膜した場合の、成膜速度(DR)と屈折率(Refractive index: RI)に対する酸素流量依存性を示す。それぞれの膜を100 nm程度成膜した後、632.8 nmの波長のエリプソメトリで膜厚と屈折率を測定し、膜厚をスパッタ成膜時間で除した値から成膜速度を算出している。

図5-4の SiO_2 成膜では、半導体基板原料として用いられる高純度のシリコンインゴットを固体ソースターゲットとして使用し、スパッタ粒子のアルゴンと同時に酸素を導入することで酸化反応を行い、 SiO_2 成膜を成膜した。ECRプラズマ生成のために導入したマイクロ波パワーは500 Wであり、スパッタするためにターゲットに印加した高周波バイアスは500 Wであった。成膜時の酸素流量が7 sccm以下の少ないとには、成膜速度は、12 nm/minであるが、屈折率が1.48を越え、理想的な SiO_2 の屈折率よりも大きな値となっている。これは、

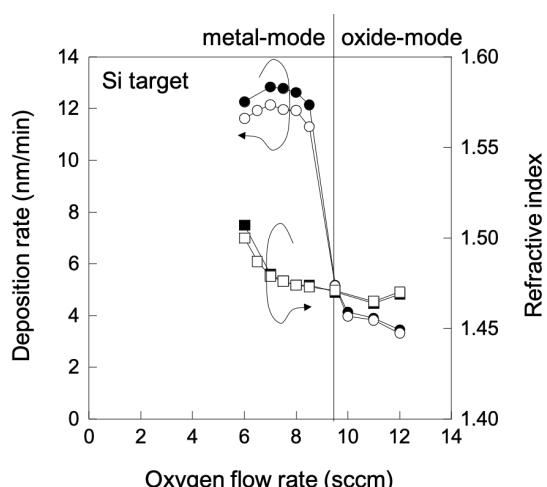
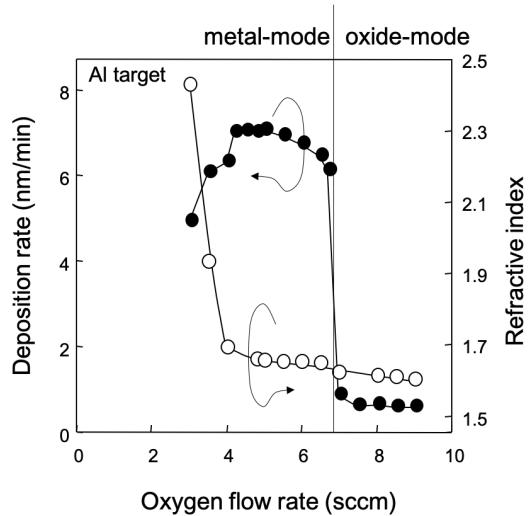
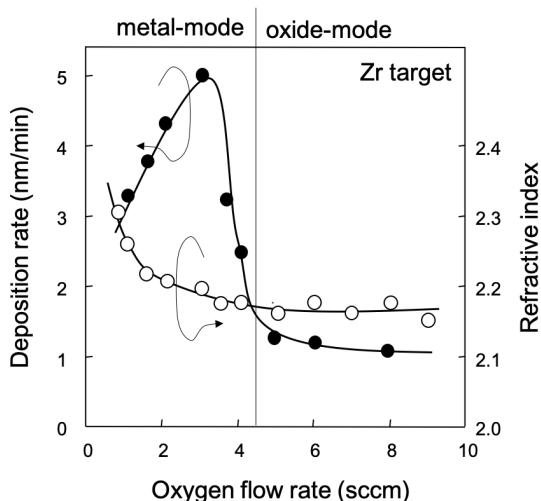


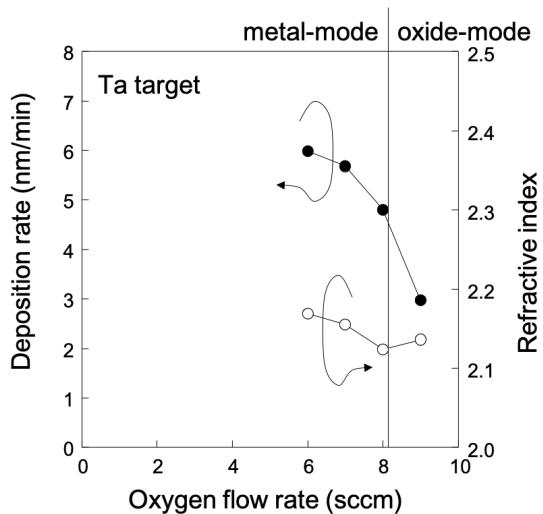
図5-4: ECRスパッタによる SiO_2 成膜

図 5-5: ECR スパッタによる Al_2O_3 成膜

酸素分圧が不足していることにより酸素と結合できていない Si ボンドが残存し、 SiO_{2-x} となっていると考えられる。さらに酸素を 7~9 sccm と増加させたとき、12 nm/min 以上の成膜速度であり、屈折率が理想的な SiO_2 に近い 1.46 程度となる。さらに、酸素を増加させると、屈折率は大きな変化はないが、成膜速度が急激に 4 nm/min 以下となり、1/3 程度に落ちる。成膜速度が速いモードをメタルモード(Metal mode)、遅いモードを酸化物モード(Oxide mode)と呼ぶ。また、屈折率が変わらず、導入する酸素流量により、成膜速度が急激に変化するポイントを f_0 と呼ぶ。ECR スパッタ以外でも f_0 は観測されるが、ECR スパッタでは、より明確に観測できる。

同様に、図 5-5 の Al ターゲットを用いた Al_2O_3 成膜、図 5-6 の Zr ターゲットを用いた ZrO_2 成膜、図 5-7 の Ta ターゲットを用いた Ta_2O_5 成膜でも、 f_0 の位置は異なるものの、導入する酸素流量により、成膜速度が急激に低下する現象が見られる。詳細に見ると材料により、成

図 5-6: ECR スパッタによる ZrO_2 成膜

図 5-7: ECRスパッタによる Ta_2O_5 成膜

膜速度の変化に違いがあり、 Ta_2O_5 成膜では、他の材料と比較するとメタルモードから酸化物モードへの変化は緩やかである。表 5-1 に示すアルゴンイオンに対するスパッタ率¹²⁾のように、同じ元素でも金属と酸化物では大きくスパッタ率が異なる。例えば、Al のスパッタ率は 1.05 であるが、 Al_2O_3 では 0.034 と 1/30 になってしまう。このことにより、金属のスパッタ率と金属酸化物のスパッタ率の違いが影響して、成膜速度が低下する現象が見られると考えられる。

金属ターゲットを用いた場合の成膜速度が大きく変化する現象について、図 5-8 のモデルのようにターゲット表面の状態が異なるためであると考えられる。図 5-8 (b)に示す酸化物モードでは、酸素流量が多く酸素分圧が高いため、ターゲット表面は余剰酸素により酸化された状態となる。その状態で Ar イオンによりスパッタされ、金属酸化物粒子の状態で基板に到達し、基板上でプラズマのアシストにより酸化物として成膜する。一方、図 5-8(a)に示すメタルモードでは、酸素分圧が低いためにターゲット表面は酸化されず、金属原子の状態でスパッタされ基板上に輸送・到達する。金属原子は、基板上でプラズマ酸化され、金属酸化物とし

表 5-1: アルゴンイオンに対するスパッタ率

ターゲット原子	スパッタ率
Al	atoms/ion 1.05
Si	0.50
Ta	0.57
Si	0.65
Al_2O_3	molecules/ion 0.034
SiO_2	0.10

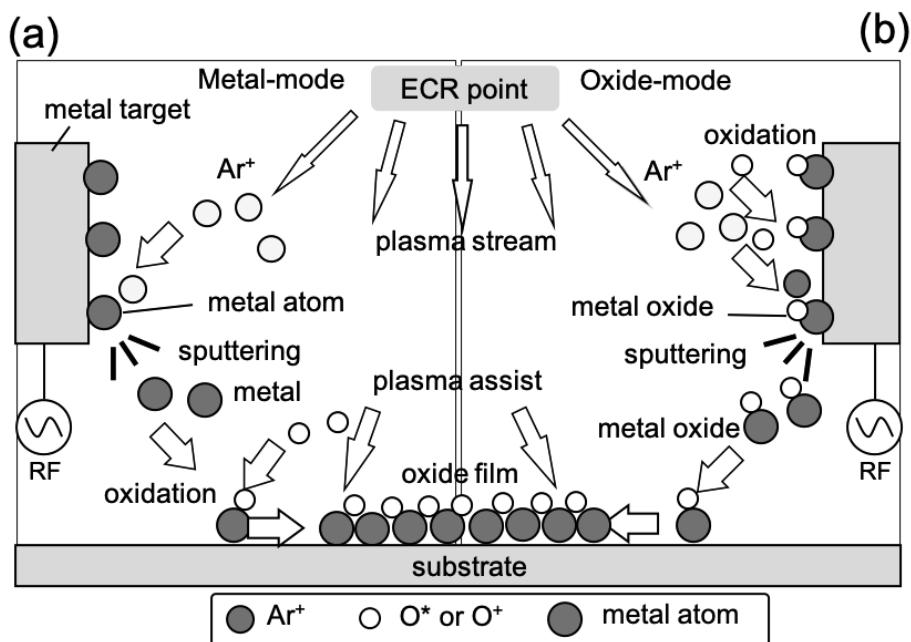
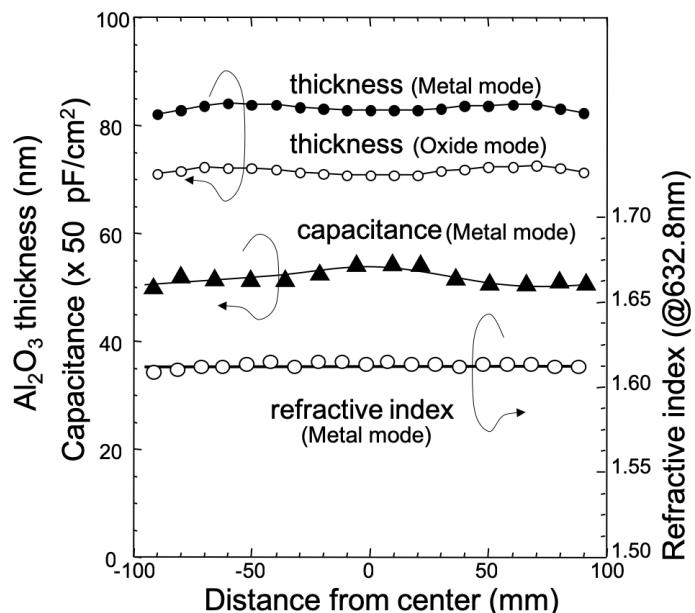


図 5-8: メタルモードと酸化物モードの出現のメカニズム

て成膜する。ECR プラズマ流におけるイオンエネルギーは、10~30 eV であり、基板表面で酸化反応をアシストするのに適度なエネルギーであるために、効率的に化学量論的組成の酸化膜を形成できると考えられる。

図 5-9: Al_2O_3 成膜の均一性

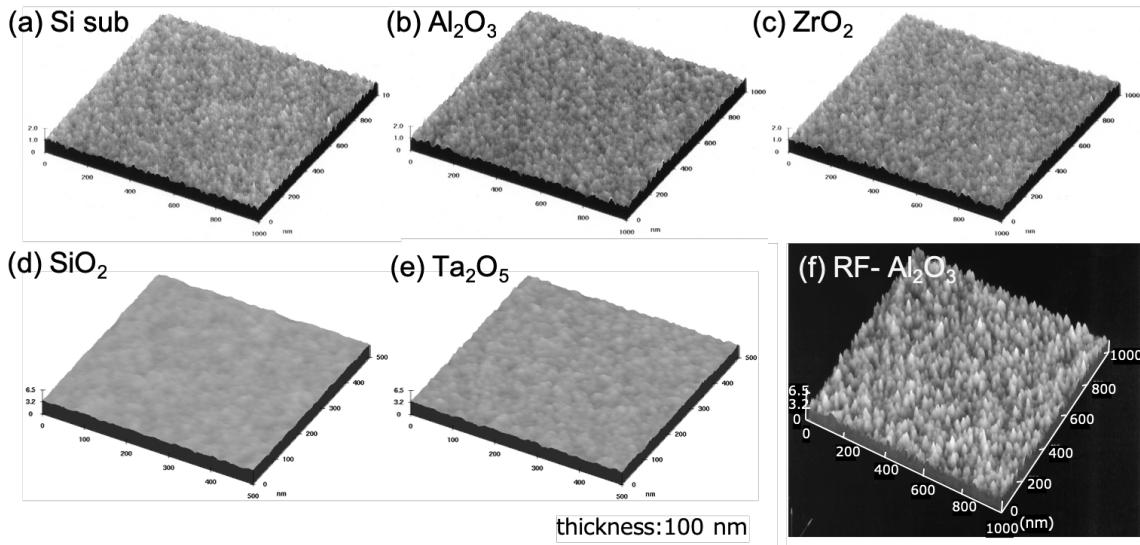


図 5-10: AFM で観測した表面モフォロジ

5.3 成膜モードによる酸化物特性の違い

5.3.1 面内均一性と表面モフォロジ

図 5-9 に、Al ターゲットを用いた Al_2O_3 膜の 8インチ面内の成膜均一性を示す。8インチのシリコン基板の上に、メタルモード膜を 80 nm 程度、酸化物モード膜を 70 nm 程度成膜した時の膜厚、メタルモード膜の屈折率、メタルモード膜のキャパシタンスをウエハ中心からの距離で示している。先に説明したとおり、基板をイオン源に対して傾斜させ、オフセットをかけて回転させることにより、8インチで膜厚が $\pm 1.3\%$ 、屈折率が $\pm 0.03\%$ 、キャパシタンスが $\pm 2.5\%$ と均一な成膜ができていることが分かる。

図 5-10 に、ECR スパッタで酸化膜を 100 nm 成膜した場合の原子間力顕微鏡(Atomic force microscope: AFM)測定した結果を示す。(b) Al_2O_3 , (c) ZrO_2 , (d) SiO_2 , (e) Ta_2O_5 の結果と共に、比較のために成膜前の(a)シリコン基板、(f)RF スパッタで成膜した Al_2O_3 膜を

表 5-2: 表面モフォロジの Rq (RMS)

酸化物薄膜	Rq(RMS)	二乗平均粗さ $Rq(RMS) = \sqrt{\frac{1}{l} \int_0^l f(x) ^2 dx}$
(a) Si sub.	0.113 nm	
(b) Al_2O_3	0.116 nm	
(c) ZrO_2	0.113 nm	
(d) SiO_2	0.190 nm	
(e) Ta_2O_5	0.130 nm	
(f) RF- Al_2O_3	5.3 nm	

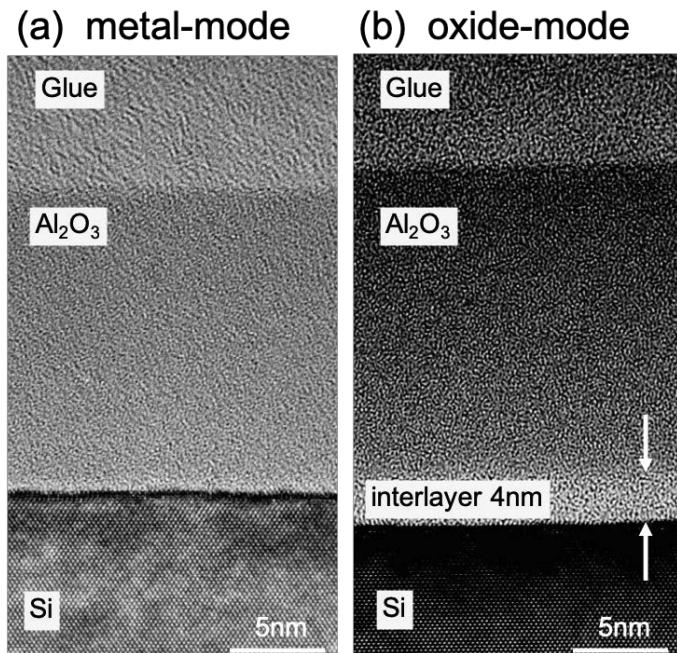


図 5-11: メタルモードと酸化物モードの TEM 断面写真

示す。また、表 5-2 に表面モフォロジの Rq (RMS)の値を示す。RF スパッタ成膜した Al_2O_3 膜と比較して、ECR スパッタで成膜した酸化膜はいずれもシリコン基板と同等の表面モフォロジでかなり平滑であることが分かる。

5.3.2 ECR スパッタで成膜した Al_2O_3 膜の構造分析

図 5-11 に、メタルモードと酸化物モードで成膜した Al_2O_3 膜の透過型電子顕微鏡

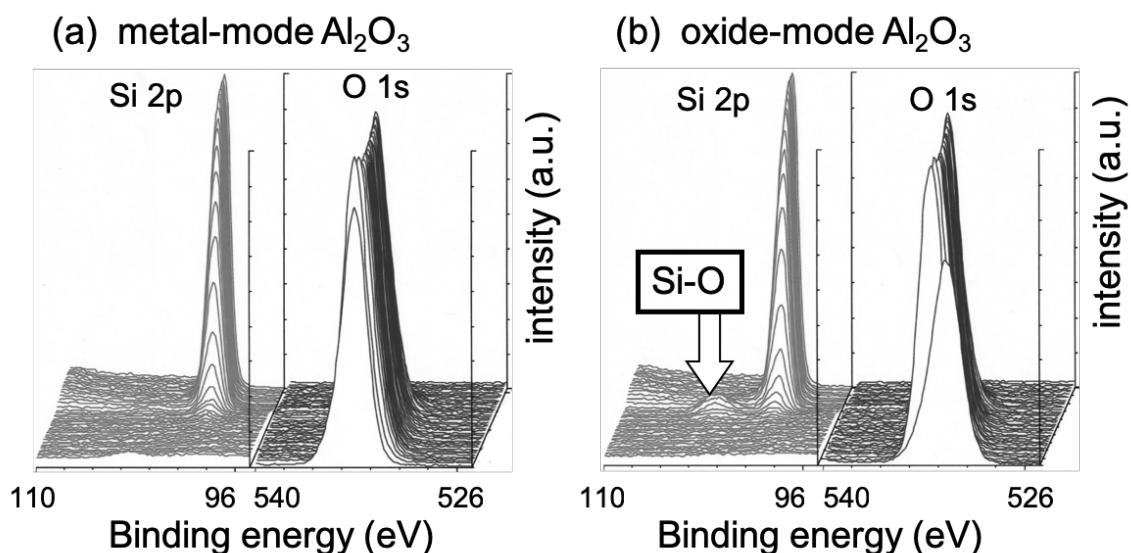


図 5-12: メタルモードと酸化物モードの XPS 分析

表 5-3: メタルモードと酸化物モードの組成分析

	atomic concentration (%)	
Al_2O_3	Al	O
metal-mode film	38.7	61.3
oxide-mode film	38.9	61.1
sapphire substrate	39.0	61.0

(Transmission electron microscope: TEM)で観察した断面写真を示す。(a)メタルモードでは、 Al_2O_3 膜と Si 基板表面との間に界面層は確認できないが、(b)酸化物モードで成膜したものは、 Al_2O_3 膜と Si 基板表面との界面に 4 nm もの界面層が見られる。

図 5-12 に、界面状態を X 線光電子分光法(X-ray photoelectron spectroscopy: XPS)で観察した結果を示す。(a)メタルモードでは、界面に Si-O などの酸化に関わるピークは確認できなかったが、(b)酸化物モードでは、界面に Si-O ピークが見られ、界面に酸化層が形成されていることが分かった。このことにより、TEM で観測された 4 nm の界面層は、シリコンの酸化層であることが分かった。

表 5-3 に、メタルモードと酸化物モードで成膜した Al_2O_3 膜を XPS で原子組成を測定した結果を示す。比較のために、 Al_2O_3 の結晶であるサファイア基板の XPS 結果と共に示す。表より、酸化物モードは、サファイア基板とほぼ同程度のアルミニウムと酸素の組成であるが、メタルモードは、アルミニウムの組成が少なく、酸素の組成が多い結果となった。ただし、XPS の精度を考慮すると、メタルモードも酸化物モードも、ほぼサファイア基板と同等の組成であることが分かった。

5.4 まとめ

本章では、ECR プラズマの特徴を活かし、スパッタ成膜に適用した 8 インチ対応の大面積かつ高安定な ECR スパッタ装置の構成と、 SiO_2 , Al_2O_3 , ZrO_2 , Ta_2O_5 膜の成膜基本特性を示した。

ECR スパッタにより金属酸化膜を成膜する場合、導入する酸素流量によって、成膜速度が大きく異なるメタルモードと酸化物モードの 2 つのモードが発現することを明らかにした。その原因として、金属ターゲット表面の酸化状態が関係していることを示した。

また、ECR スパッタで成膜した SiO_2 , Al_2O_3 , ZrO_2 , Ta_2O_5 膜は、シリコン基板と同等の平滑性を持っていることを示した。さらに、8インチで膜厚が $\pm 1.3\%$ 、屈折率が $\pm 0.03\%$ 、キャパシタ

ンスが $\pm 2.5\%$ と均一な成膜ができていることを示した。

TEM断面分析とXPS解析により、メタルモードでは界面酸化層は形成されないが、酸化物モードでは、シリコン基板との界面に4 nm程度の界面酸化層が形成されることを示した。

参考文献

1. 金原粲, ‘薄膜作製応用ハンドブック’(エヌ・ティー・エス, 権田俊一監修, 1995), ISBN4-900830-06-2.
2. 権田俊一, ‘21世紀版 薄膜作製応用ハンドブック’(エヌ・ティー・エス, 権田俊一監修, 2003), ISBN4-86043-019-0.
3. S. Matsuo and M. Kiuchi, Jpn. J. Appl. Phys. **22**, 210 (1983).
4. J. L. Vossen, J. Vac. Sci. Technol. **8**, s12 (1971).
5. T. Ono, M. Oda, C. Takahashi, and S. Matsuo, J. Vac. Sci. Technol. **B4**, 696 (1986).
6. H. Nishimura, M. Kiuchi, and S. Matsuo, Jpn. J. Appl. Phys. **32**, 322 (1993).
7. M. Shimada, T. Amazawa, T. Ono, S. Matsuo, and H. Oikawa, Vacuum **59**, 727 (2000).
8. M. Shimada, T. Ono, H. Nishimura, and S. Matsuo, J. Vac. Sci. Technol. **A13**, 815 (1995).
9. Y. Jin, K. Saito, M. Shimada, and T. Ono, J. Vac. Sci. Technol. **B21**, 942 (2003).
10. Y. Jin, M. Shimada, and T. Ono, J. Vac. Sci. Technol. **A22**, 2431 (2004).
11. 白木康寛, 吉田貞史, ‘薄膜工学’(丸善, 日本学術振興会薄膜第131委員会編集, 金原粲監修, 2016) ISBN978-4-621-30098-5.
12. G. Gater and J. S. Colligon, ‘Ion Bombardment of Solids’, p42 (Heinemann Educational Books, N. Y. 1968). あるいは、Gencoia技術資料(富士交易).

第6章 ECRスパッタ法による高誘電体ゲート酸化膜の成膜

6.1 はじめに

1970年台初頭に大規模集積回路(Large scale integrated circuit: LSI)が実用化されて以来、チップあたりのトランジスタ数は年率1.4倍のMooreの法則に則り集積度が増し、素子の最小線幅は年率0.9倍で微細化が進んでいた。半導体技術開発の指標は、米国半導体工業会(Semiconductor Industry Association: SIA)が、1998年より、'National Technology Roadmap for Semiconductors: (NTRS)'として発行していた米国内向けのロードマップが、1998年より、世界中の半導体関係者の協力で国際的なロードマップ'International Technology Roadmap for Semiconductors: ITRS'として示すことで、素子、材料、プロセス、装置などが一体となり開発が進められるようになった¹⁾。ITRSでは、最小線幅(ノード)が2001年では150 nmノード、2005年で100 nm、2014年で35 nmが微細化の目標となっていた。ダイナミックランダムアクセスメモリ(Dynamic random access memory: DRAM)やマイクロプロセッサ(Micro-processing unit: MPU)は、高速動作を実現するために、ゲート長の微細化を主要な指標としている。ITRSでは、微細化するゲートパターンのスケーリング則に従い、ゲート酸化膜の膜厚は、2001年で1.5~2 nmであったが、2005年では1 nm、2014年で0.5 nmとなる目標値を立てている。しかしながら、ゲート酸化膜として用いられてきた二酸化シリコン(SiO_2)では、3 nm以下の膜厚になると原理的にトンネル電流が増大し、素子の消費電力が急増し、発熱により素子の動作が不安定となる懸念があった²⁾。

そこで、 SiO_2 に代わる比誘電率(ϵ_r)の大きな材料を用いることで、物理的な膜厚はある程度確保した上で、 SiO_2 膜換算膜厚(Equivalent oxide thickness : EOT)を小さくし、リーク電流を小さくする試みがされてきた³⁾。比誘電率が大きな高誘電体の膜は、high-k膜と呼ばれる。high-k膜としては、多くの材料が提案されているが、指標として、誘電率、絶縁耐圧、シリコン基板と電極材料とのプロセス相性など多くの条件をクリアする必要がある。現在では、 Si_3N_4 , Al_2O_3 , Ta_2O_5 , ZrO_2 , HfO_2 の単層膜、あるいは複合膜が候補として盛んに研究が進められている⁴⁻⁶⁾。

high-k膜を成膜する方法については、前章で述べた各種薄膜成膜法の適用が検討され、原子層堆積(ALD)⁷⁻⁹⁾、有機金属熱堆積法(MOCVD)¹⁰⁾、ジェット気相堆積法¹¹⁾、などが提案されている。high-k膜の成膜には、高品質であるとともに、シリコン基板との相性や低ダメージ性が求められる。本章では、高真空中で、高密度・低エネルギーなプラズマを生成できるECRスパッタを用いて¹²⁻¹⁶⁾、high-k膜の成膜を検討する¹⁷⁻²⁴⁾。

6.2 ECRスパッタにより成膜した Al_2O_3 薄膜の high-k 特性

6.2.1 薄膜形成用 ECRスパッタ装置と実験手順

図 6-1 に、high-k 成膜用に用いた ECR スパッタ装置の概略図を示す¹⁸⁾。8 インチ対応の大面積でかつ高安定なスパッタ成膜が行える装置である。

試料室を一旦 10^{-5} Pa 台の高真空に排気した後、プラズマ室あるいは試料室にガスを導入し、 $0.01\sim0.1$ Pa の所望の圧力とし、磁気コイルにより 87.5 mT の磁場を印加し、マイクロ波導入窓から 2.45 GHz のマイクロ波を印加すると ECR 条件によりプラズマ室に ECR プラズマが生成する。プラズマで発生したイオンは、磁場を ECR ポイントから基板方向へに発散するように設計することにより基板方向にプラズマ流として加速・輸送することができる。プラズマ室と試料室との間の試料室引き出し窓の部分に、プラズマ流を取り囲むようにして配置した円筒状の金属ターゲットに 13.56 MHz の高周波バイアスを印加することにより、プラズマ流中のイオンがターゲットに引き込まれて、スパッタリングが起きる。ターゲットからスパッタされた粒子は、試料室に設置した基板表面に供給されるとともに、プラズマ流によって酸化膜の化合物形成ができる。ターゲットは、純度 5N のアルミニウム(Al)を用いた。

成膜する基板としては、p 型シリコン基板($\rho = 3\sim4.4 \Omega\text{cm}$)と p 型シリコン基板($\rho = 1\sim2 \Omega\text{cm}$)、p 型シリコン基板($\rho = 0.08\sim0.11 \Omega\text{cm}$)の基板を用い、成膜前に H_2SO_4 と H_2O_2 の混合液と 1% の HF 水溶液で基板表面を洗浄化し、速やかに 10^{-5} Pa 台高真空の装置に搬入した。ECR スパッタにて Al_2O_3 薄膜を生成した後、成膜面に Al(2% Ga 含有)あるいは TiN の上部電極を形成した。シリコン基板裏面は HF 水溶液でエッチングした後、Al(2% Ga 含有)を下部電極として形成して、金属-絶縁膜-Si のダイオード構造を作製し、電気的特性を測定した。

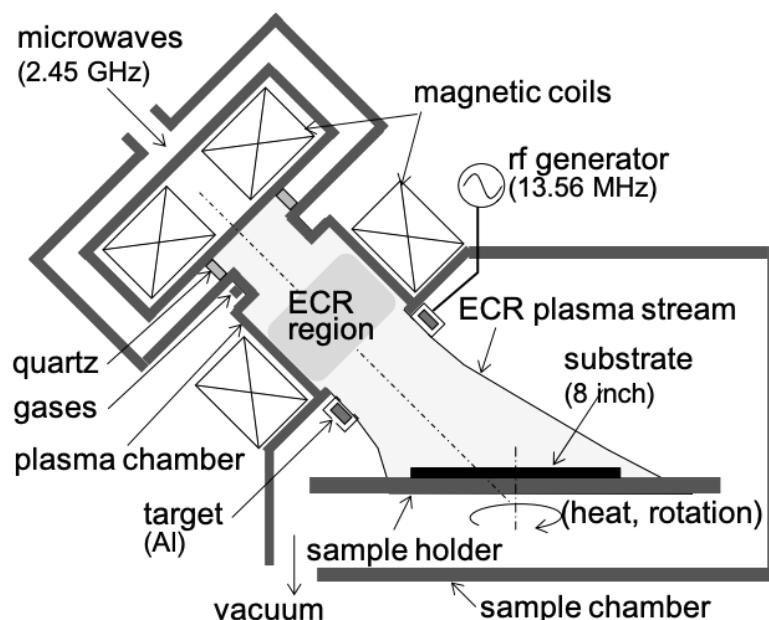
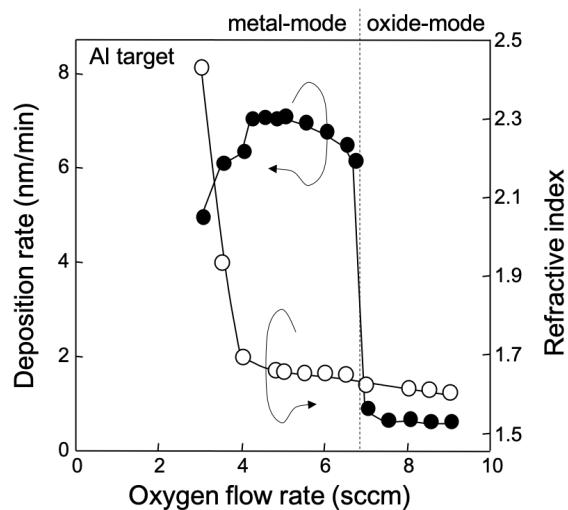


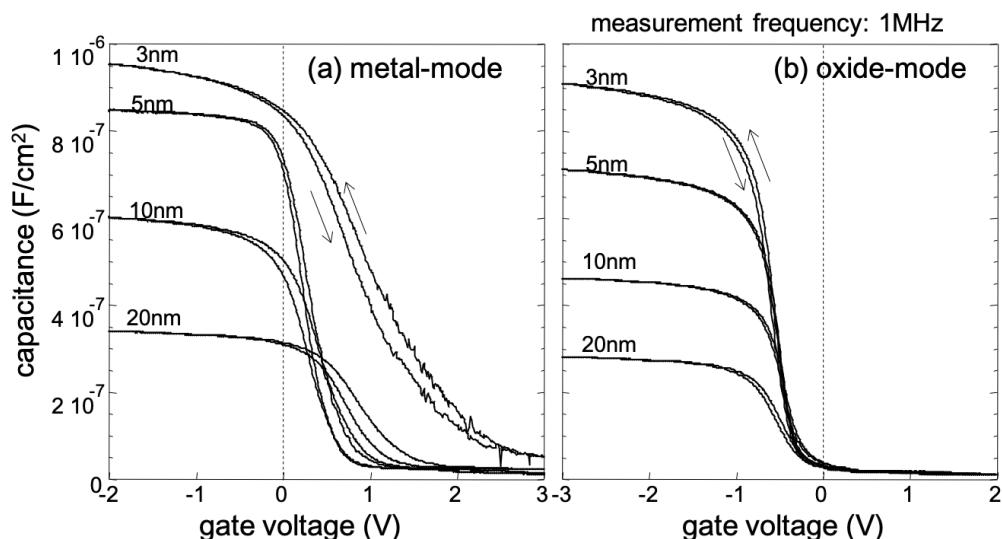
図 6-1: ECR スパッタ装置

図 6-2: Al_2O_3 成膜時の酸素流量依存性

成膜した Al_2O_3 薄膜は、632.8 nm のエリプソメトリにより膜厚と屈折率を測定した。作製したダイオードは、インピーダンスアナライザーにより電流電圧特性を測定し、1 MHz の高周波によるキャパシタンス(C - V)特性を測定した。詳細な断面構造は、透過型電子顕微鏡(TEM)により測定し、表面モフォロジーは原子間力顕微鏡(AFM)で観測した。薄膜の組成は、X 線光電子分光法(XPS)にて分析した。

6.2.2 電気的特性の Al_2O_3 成膜モードによる違い

先章で述べたように、ECRスパッタでは、アルミニウムターゲットと酸素を導入して Al_2O_3 薄膜を形成するが、酸素流量により、成膜速度の大きいメタルモードと成膜速度が小さい酸化物モードの2つの成膜モードが現れる(図 6-2)。酸素流量 4~6.5 sccm の領域のメタルモー

図 6-3: Al_2O_3 膜の C-V 特性

ドでは、7 nm/min 程度の成膜速度であるが、7.5 sccm 以上の酸化物モードでは、0.5 nm/min と低速の成膜速度となる。どちらのモードで成膜しても Al_2O_3 膜は、理論値に近い 1.6 の屈折率であり、組成を XPS で分析するとほぼ化学量論的組成である。

この 2 つの成膜モードで成膜した Al_2O_3 膜が、high-k 膜としての特性が異なるのかを確認するために電気的特性を測定した。図 6-3 は、(a)メタルモードと(b)酸化物モードの C-V 特性である。それぞれの Al_2O_3 膜厚は、3 nm, 5 nm, 10 nm, 20 nm とした。上部電極は Al を用いている。図より、メタルモードで成膜した Al_2O_3 膜は、酸化物モードよりも、同じ膜厚でキャパシタンスが大きいことが分かる。しかし、酸化物モードで成膜したものは、電圧掃引の方向性により C-V ヒステリシス(C-V hysteresis)は見られないが、メタルモードで成膜したものは、大きな C-V ヒステリシスが見られ、カーブの立ち上がりが正極側にシフトしている。

金属-酸化膜-半導体のダイオード構造において、キャパシタンスは、金属と半導体の仕事関数差や界面電荷の影響でバイアスを印加せずとも、半導体のバンドが曲がっている。p 型半導体の仕事関数よりも小さな仕事関数を持った電極材料を用いると、半導体のフェルミレベルと金属の仕事関数が一致するように、絶縁膜のバンド傾斜し、半導体のバンドが曲がる。この状態で金属に負極のバイアスを印加すると、金属のバンドが持ち上がる。内蔵電位を打ち消して半導体のバンドがフラットになる電圧をフラットバンド電位(Flat-band voltage: V_{FB})、理想的なフラットバンド電位と観測されるフラットバンド電位の差をフラットバンドシフト(ΔV_{FB})と呼ぶ。金属の仕事関数を ϕ_m 、半導体の仕事関数を ϕ_s 、その差 $\phi_{ms} = \phi_m - \phi_s$ とし、絶縁膜の電気容量を C_{ox} 、界面電荷を Q_s とすると、電極として用いている Al の仕事関数は、 $\phi_m = 3.2 \text{ eV}$ であるので、フラットバンド電圧は次のように表される。

$$V_{FB} = \phi_{ms} - \frac{Q_s}{C_{ox}} \quad (6-1)$$

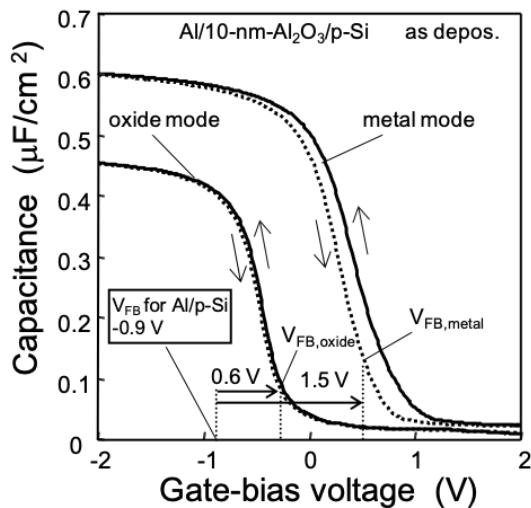
但し、p 型シリコンの仕事関数は、

$$\phi_s = 4.6 + \frac{kT}{q} \log \frac{n_a}{n_i} \quad (6-2)$$

で表される。ここで、k はボルツマン定数、T は温度、q は電荷、 n_a はアクセプタキャリア密度、 n_i は真性キャリア密度(Intrinsic carrier density)である。

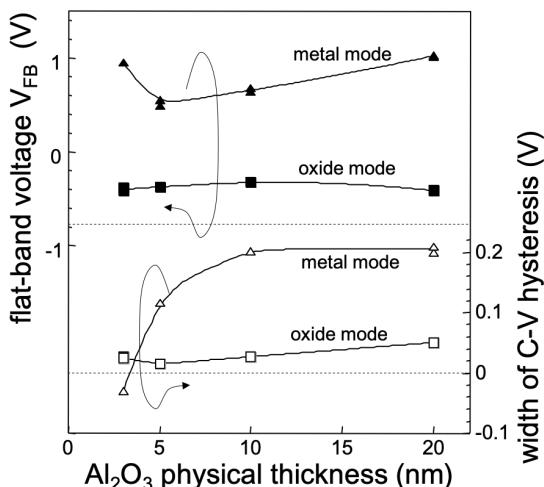
フラットバンド電圧は、C-V 特性において、 C_{ox} と同じ要領になるバイアスであるので、C-V 特性から容易に読み取ることができる。 ϕ_{ms} は、計算できるので、フラットバンド電圧を実測することで、界面の電荷密度を推定することができる。

図 6-4 に、 Al_2O_3 膜厚を 10 nm とした時のメタルモードと酸化物モードの C-V 特性を示す。

図 6-4: Al_2O_3 の C-V 特性

上部電極は Al とした酸化物モードで成膜した Al_2O_3 膜は、飽和キャパシタンスは $0.45 \mu\text{F}/\text{cm}^2$ 以下と大きくないが、C-V ヒステリシスは見られない。また、理想的な Al と p-Si 基板のフラットバンド電圧(-0.9 V)から 0.6 V 正極側にシフトしていることが分かる。一方、メタルモードで成膜した Al_2O_3 膜は、飽和キャパシタンスは $0.6 \mu\text{F}/\text{cm}^2$ 程度であるが、明確な C-V ヒステリシスが見られ、フラットバンド電圧も 1.5 V の大きなシフトをしている。この結果より、 Al_2O_3 膜中か Al_2O_3 膜とシリコン基板の界面に、大きな負の固定電荷(Negative fixed charge: NFC)が存在していることが分かった。

図 6-5 に、メタルモードと酸化物モードで成膜した Al_2O_3 膜について、フラットバンド電圧と C-V ヒステリシスの物理膜厚依存性を示す。上部電極は Al とした。酸化物モードで成膜した場合、膜厚が増加してもフラットバンドシフトは大きく変化せず、C-V ヒステリシスの幅も大きく変化しないことが分かる。一方、メタルモードで成膜した Al_2O_3 膜は、5 nm, 10 nm, 20

図 6-5: Al_2O_3 の V_{FB} と C-V ヒステリシス

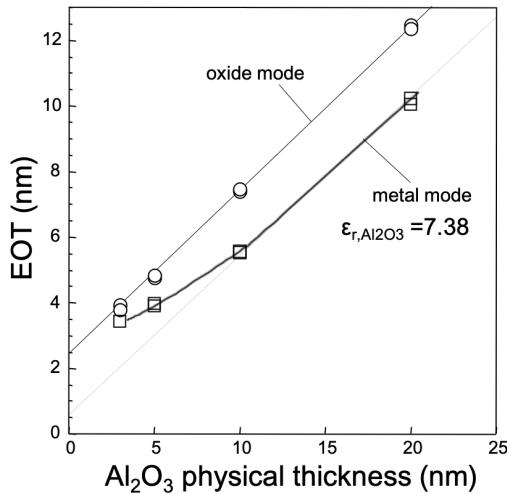


図 6-6: EOT の物理膜厚依存性

nm と膜厚が増えると、フラットバンドシフトも大きくなつて行く傾向である。C-V ヒステリシリスは、膜厚が 3 nm, 5 nm, 10 nm と大きくなり、10~20 nm で 0.2 V 程度で飽和する。

high-k 膜は、SiO₂ 膜換算膜厚 (EOT) により評価される。EOT は、次のように示される。

$$EOT = \frac{\varepsilon_{SiO_2}}{\varepsilon_{Al_2O_3}} \times d \quad (6-3)$$

ここで、 ε_{SiO_2} はシリコンの比誘電率、 $\varepsilon_{Al_2O_3}$ は Al₂O₃ 膜の比誘電率、d は Al₂O₃ 膜厚である。 ε_{SiO_2} は 3.9 とし、 $\varepsilon_{Al_2O_3}$ は C-V 特性から飽和キャパシタンスとして測定される。

図 6-6 に、メタルモードと酸化物モードで成膜した Al₂O₃ 膜について、EOT の物理膜厚依存性を示す。酸化物モードでは、物理膜厚が薄くなると EOT が直線的に小さくなるが、物理膜厚を 0 nm に外挿した場合にも 2 nm 以上の EOT となる。一方、メタルモードでは、同様に物理膜厚に対して EOT が小さくなるが、10 nm 以下で EOT が小さくならない。また、物理膜厚を 0 nm に外挿した場合、0.5 nm となり、メタルモードの Al₂O₃ 膜を改質することで小さな EOT が実現できる可能性を見出した。メタルモードの傾きから Al₂O₃ 膜の比誘電率を求めるとき $\varepsilon_{Al_2O_3}$ は 7.38 と計算された。

どちらの成膜モードでも小さな EOT を実現できない理由を明らかにするために、断面 TEM 観測した結果を図 6-7 に示す。(a)メタルモードでは、Al₂O₃ 膜と Si 基板表面との間に界面層は確認できないが、(b)酸化物モードで成膜したものは、Al₂O₃ 膜と Si 基板表面との界面に 4 nm もの界面層が見られる。

また、図 6-8 に、界面状態を X 線光電子分光法(XPS)で観察した結果を示す。(a)メタルモードでは、界面に Si-O などの酸化に関わるピークは確認できなかつたが、(b)酸化物モード

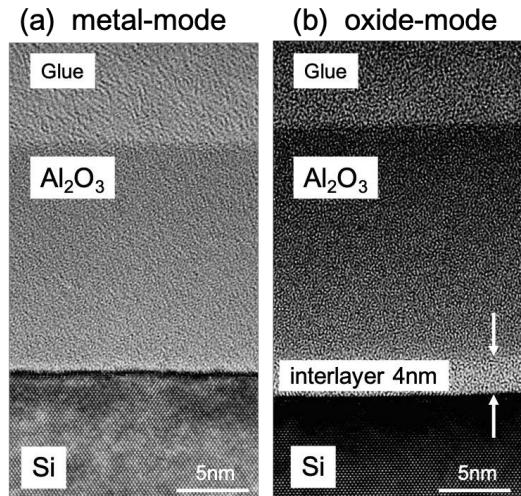


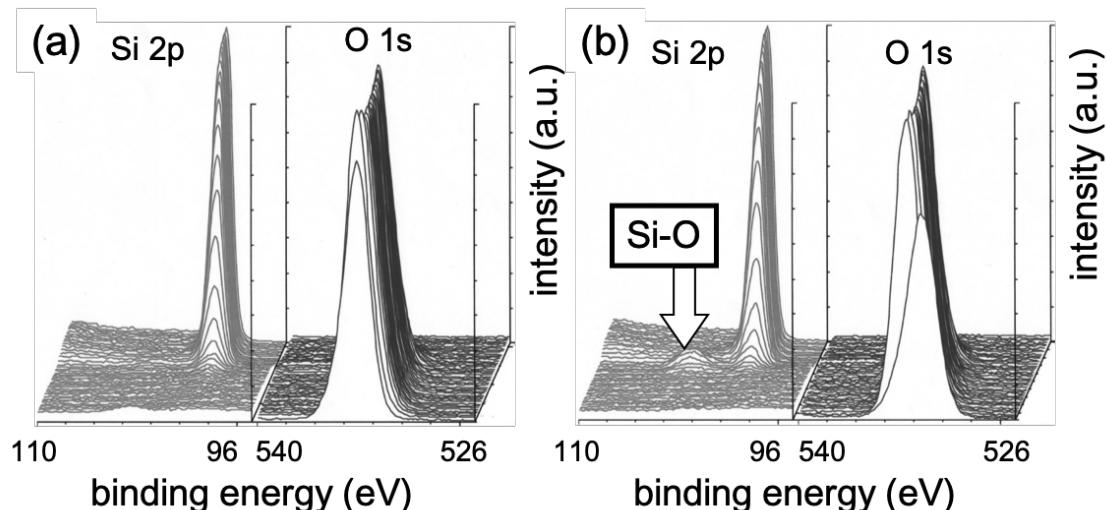
図 6-7: 断面 TEM 写真

では、界面に Si-O ピークが見られ、界面に酸化層が形成されていることが分かった。このことにより、TEM で観測された 4 nm の界面層は、シリコンの酸化層であることが分かった。

酸化物モードで成膜した膜は、メタルモードと比較した、C-V ヒステリシリスが小さく、フラットバンドシフトも小さいという電気的特性の利点があったが、界面層にシリコン酸化層が存在し、EOT も 2 nm 以下にすることが難しいことが分かった。一方、メタルモードでは、シリコンの界面酸化層は見られないが、C-V ヒステリシリスとフラットバンドシフトも大きく、負の固定電荷も存在するため、膜質を改善しなければ、high-k 膜への適用は難しいことが分かった。

6.2.3 高真空中のアニール処理による膜質改善検討

メタルモードで成膜した Al_2O_3 膜の膜質を改善するために、ECR スパッタで成膜した後に、 10^{-2} Pa 程度の低真空中でアニール処理(低真空アニール)と、 10^{-4} Pa 程度の高真空中でアニール処理(高真空アニール)を行う検討を行った。

図 6-8: Al_2O_3 膜の XPS 分析

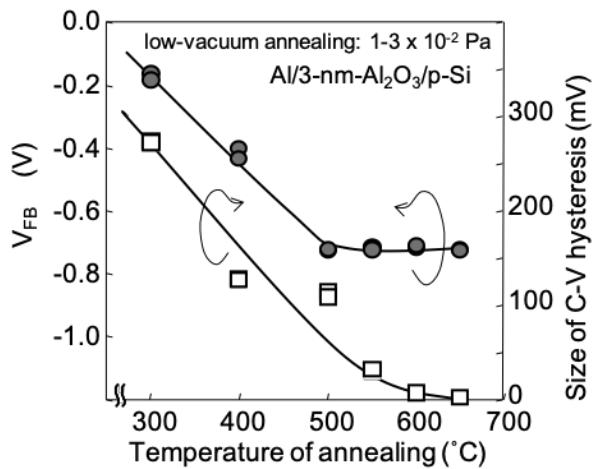


図 6-9: 低真空アニール温度依存性

図 6-10 に 3 nm のメタルモード Al_2O_3 膜を低真空アニールした時の、フラットバンド電圧と C-V ヒステリシリスの変化を示す。それぞれのアニールは 2 分間行った。C-V ヒステリシリスは、300~500 °C のアニール処理で改善されるが、500 °C 以上で 150 mV で飽和してしまった。一方、フラットバンド電圧は、300~650 °C とアニール温度を上げてゆくと負極にシフトして行くことが分かる。500 °C 以上のアニール処理では、理想的なフラットバンド電圧よりも負極にシフトしてしまい正の固定電荷(Positive fixed charge: PFC)が発生したことが分かる。これは、 10^{-2} Pa 程度の真空度では、真空雰囲気中に酸素が残存し、界面に界面酸化層が形成されたと考えている。ECR スパッタで SiO_2 を成膜した場合に、正の固定電荷が見られている²⁵⁾。

図 6-11 に、3 nm のメタルモード Al_2O_3 膜を高真空アニールした時の、フラットバンド電圧と C-V ヒステリシリスの変化を示す。C-V ヒステリシリスの大きさは、400~700 °C の真空アニ

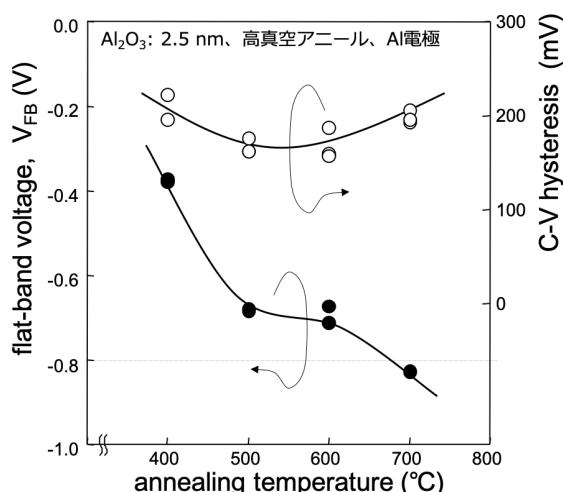


図 6-10: 高真空アニールの効果

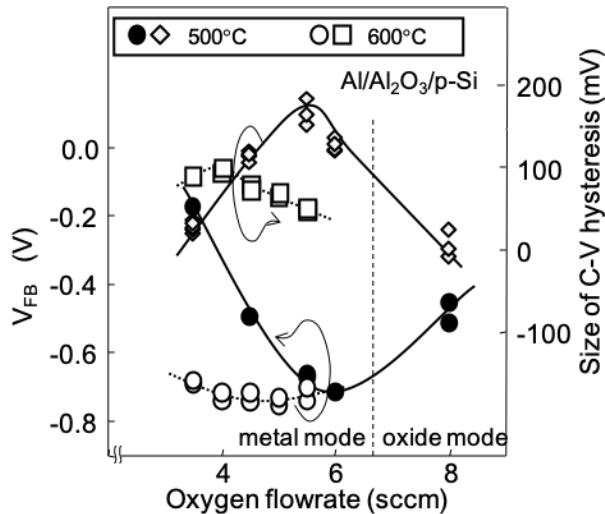


図 6-11: フラットバンド電位と CV ヒステリシリスの酸素流量依存性

ールにより大きくは変化しないが、フラットバンド電圧は、温度上昇とともに小さくなり、500 °Cと600 °Cで理想的な-0.8 Vに近づき改善されることが分かった。

3 nm の Al_2O_3 成膜後に 500 °C と 600 °C で真空アニールした時の酸素流量に対してのフラットバンド電圧と C-V ヒステリシリスの変化を図 6-9 に示す。結果を図より、500 °C で真空アニールした場合には、酸素流量に対して、フラットバンドと C-V ヒステリシリスが変化することが分かる。酸素流量が 6 sccm の時に、フラットバンドシフトが理想値に近づくが、C-V ヒステリシリスは、200 mV と極大値となる。一方、600 °C で真空アニールした場合には、4~6 sccm の酸素流量が少ないとてもフラットバンド電圧は理想値に近い値となり C-V ヒステリシリスは 100 mV 以下と安定していることが分かる。この結果より、 Al_2O_3 成膜では、酸素流量を 5 sccm とし、600 °C の高真空アニールを行うこととした。

図 6-12 に、 Al_2O_3 膜を 600 °C で真空アニールした場合の電流電圧特性を示す。(a)は上部電極に印加したバイアス電圧に対する電流密度(J-V 特性)、(b)は Poole-Frenkel (P-F) 特性、(c)は Fowler-Nordheim (F-N) 特性を示す。P-F 伝導の式²⁶⁾は、

$$J \propto E \exp \left[\frac{-q(\phi_B - \sqrt{qE/\pi\varepsilon_{\text{Al}_2\text{O}_3}})}{kT} \right] \quad (6-4)$$

と表され、F-N 伝導の式²⁶⁾は、

$$J \propto E^2 \exp \left[\frac{-4\sqrt{2m^*}(q\phi_B)^{3/2}}{k3q\left(\frac{\hbar}{2\pi}\right)E} \right] \quad (6-5)$$

と表される。ここで、 J は電流密度、 E は電界、 q は素電荷、 ϕ_B はバリア障壁、 $\epsilon_{Al_2O_3}$ は Al_2O_3 膜の比誘電率、 k はボルツマン定数、 T は温度、 m^* は実効的な質量、 h はプランク定数である。

図 6-12 (a)の J-V 特性では、膜厚が薄くなるとリーク電流が大きくなる傾向が分かる。また、1.5 nm の膜では、直線の関係が見られる。1.5nm 膜厚では、膜厚が非常に薄いため、直接トンネル(Direct tunneling: DT)が起きていると考えられる。図 6-12 (b)の P-F 特性では、5 nm と 10 nm の膜厚で $1500\sim2000 (V/cm^2)^{1/2}$ の領域で直線の関係が見られ、膜中の中間トラップが介する P-F 伝導が起きていることが示唆される。もしも Al_2O_3 膜中に多くのトラップ準位が存在する場合、P-F 伝導が主となる。しかしながら、図 6-12 (c)の F-N 特性でも 5 nm と 10 nm の膜厚で $2\sim4 \times 10^{-6} cm/V$ の領域で直線の関係が見られる。これは、中間トラップを介さずコンダクションバンドを越えて伝導する F-N 伝導の可能性も高いことを示している。

Al_2O_3 膜では、P-F 伝導と F-N 伝導の可能性があることを示した。P-F 伝導は、膜中の中間準位を介する伝導であり、F-N 伝導は、膜中の中間準位を介さない伝導であるため、 Al_2O_3 膜を high-k 膜として適用するにあたり、伝導プロセスを明確にしておく必要があった。上記の 2 つの式より、F-N 伝導の式には、温度 T に関する項はなく、P-F 伝導では、温度 T がある。

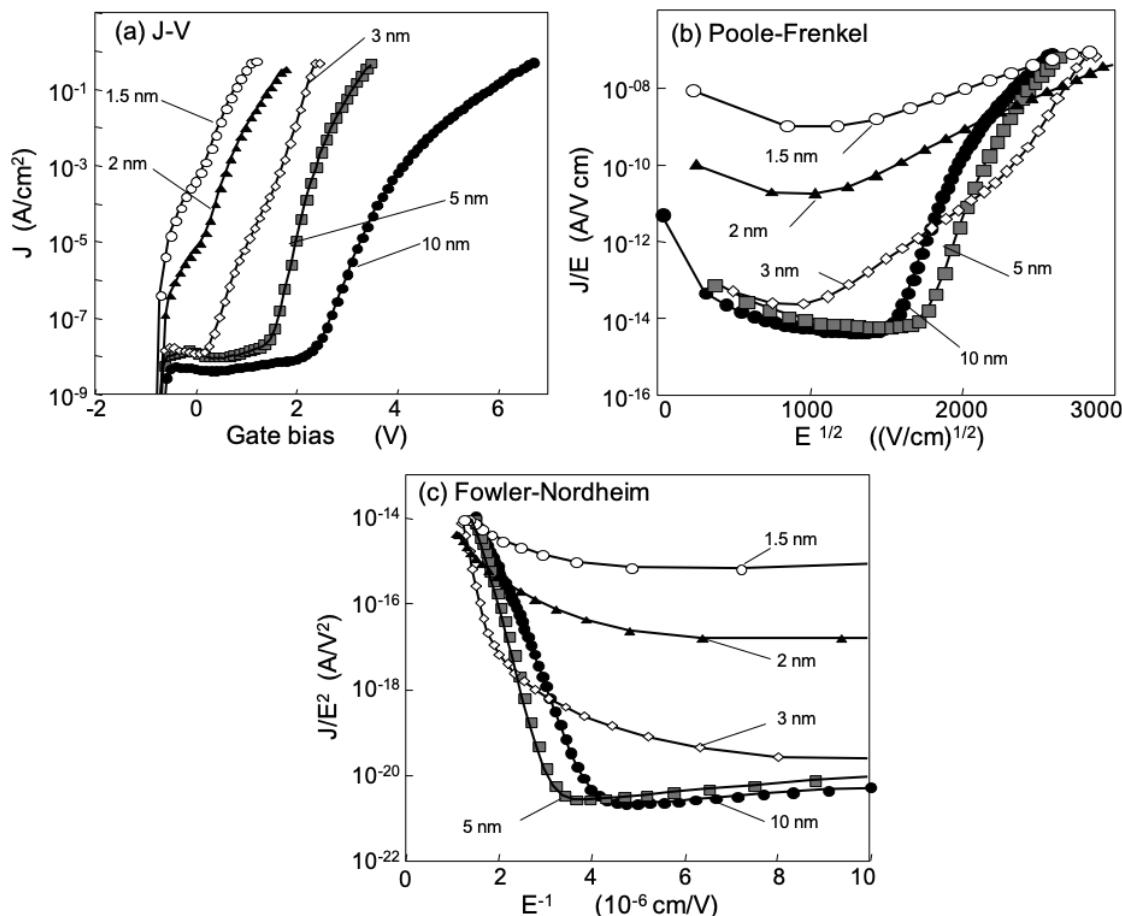


図 6-12: 高真空アニール後の J-V 特性、PF 特性、FN 特性

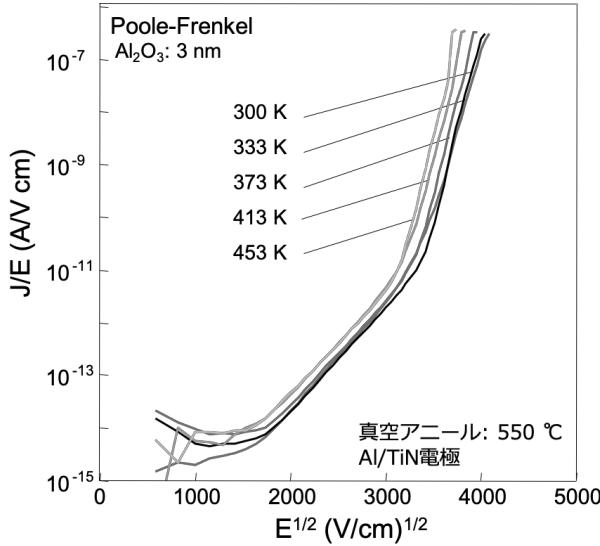


図 6-13: 高真空アニール後の PF 特性の測定温度依存性

そこで、測定温度を 300~453 K とした時の P-F 特性の測定温度依存性を測定した。Al₂O₃ 膜厚は 3 nm を 550 °C で真空アニールを行った結果を図 6-13 に示す。電極は、TiN/Al の積層を用いた。図より、測定温度を変化させても P-F 特性に大きな変化はないことが分かった。

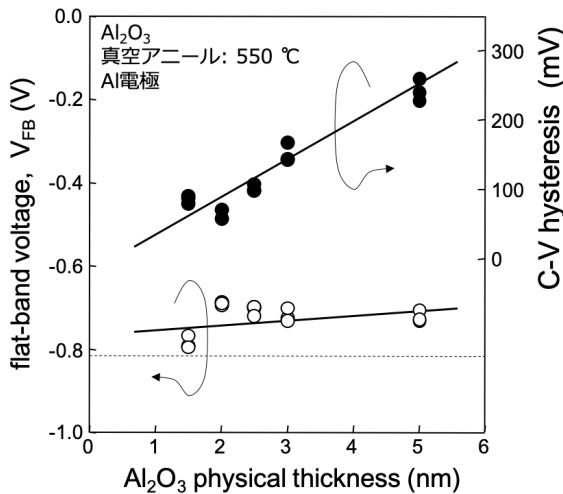
また、絶縁膜および界面に存在している電荷 Q_t は次のような式で表される。

$$Q_t = \int_0^d x \rho_t(x) dx \quad (6-6)$$

ここで、d は Al₂O₃ 膜厚であり、 $\rho_t(x)$ は、Al₂O₃ 膜とシリコン基板の界面に存在する界面準位、あるいは、Al₂O₃ 膜中に存在するトラップ準位の密度である。もしも、Al₂O₃ 膜中にトラップ準位が存在するのであれば、 Q_t は d の 2 乗の関係となり、Al₂O₃ 膜中にトラップ準位が存在せず界面準位が存在すれば、 Q_t は d に比例の関係となる。そこで、フラットバンド電圧と C-V ヒステリシリスの Al₂O₃ 膜厚依存性を図 6-14 に示す。図より、フラットバンド電圧も C-V ヒステリシリスも Al₂O₃ 膜厚と比例の関係となることが分かる。この結果から、Al₂O₃ 膜中のトラップ準位の影響は少なく、界面準位が伝導に影響していることが分かった。フラットバンド電圧により、次式により、界面準位 Q_t は、 $7 \times 10^{10} \text{ cm}^2$ 程度と見積もられた。

$$\Delta V_{FB} = \frac{Q_t}{C_{ox}} = \frac{Q_t}{\epsilon_{Al2O3}} d \quad (6-7)$$

但し、 ΔV_{FB} は、フラットバンドシフト、 C_{ox} は Al₂O₃ 膜のキャパシタンス、 ϵ_{Al2O3} は Al₂O₃ 膜の比

図 6-14: 高真空アニール後の V_{FB} と ΔCV

誘電率、dは Al_2O_3 膜の膜厚である。

界面準位として考えられる固定電荷の起源は、Al-Al 結合、Al-Si 結合、Al-O 結合が考えられる²⁷⁾。XPS 分析で界面状態を分析したところ、Al 2p 信号に 4 eV 程度のピークシフトが見られた。これは、Al-Al 結合と、Al-Si 結合ではなく、Al-O 結合から見られるもので、十分酸化されていない Al-O 結合による固定電荷が 10^{10} cm^{-2} 程度存在していると考えられる。この酸化不足による界面準位を 10^{-2} Pa 程度の低真空アニールで改善できたとの報告²⁸⁾もあるが、我々の低真空アニールの結果では、界面準位を除去することはできなかった。

図 6-15 に、 Al_2O_3 膜と SiO_2 膜の電流密度の EOT 依存性を示す。 Al_2O_3 膜は 600°C の高真空アニールを行い、TiN/Al の電極を形成した。 SiO_2 膜は、 800°C のドライ酸化法で形成し、上部電極として TiN を形成した。上部電極に印加するバイアス電圧は、-1 V とした。 Al_2O_3 膜と SiO_2 膜のどちらの膜でも、EOT が小さくなると直線的に、電流密度が大きくなるが、 SiO_2

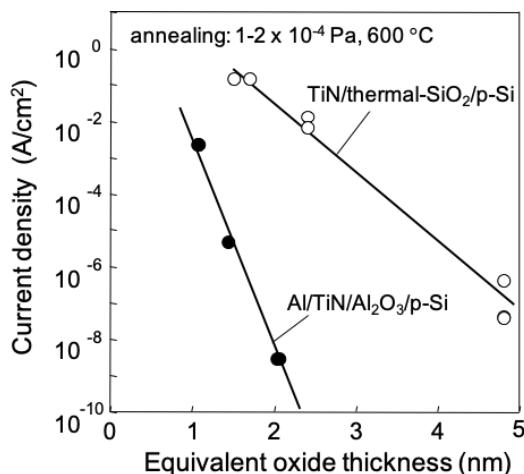


図 6-15: 電流密度の EOT 依存性

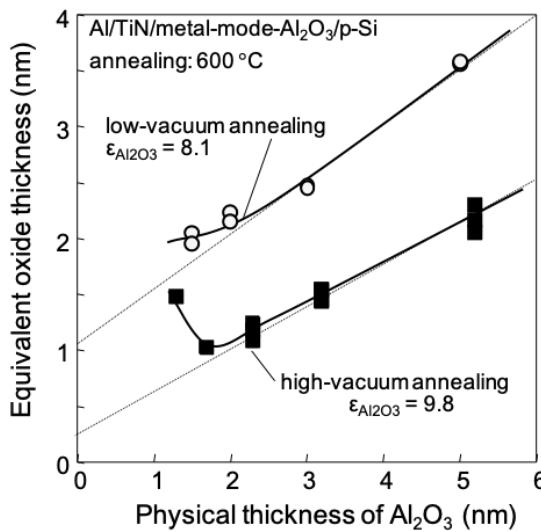


図 6-16: 高真空アニール後の EOT

膜の電流密度が大きいことが分かる。1.5 nm の SiO_2 膜では、 0.1 A/cm^2 と大きな電流密度となってしまう。一方、 Al_2O_3 膜では、小さな電流密度が得られており、1.0 nm の EOT で 10^{-3} A/cm^2 と 2 衍以上小さな値となっている。

図 6-16 に、メタルモードで成膜した Al_2O_3 膜を $600 \text{ }^\circ\text{C} \cdot 10^{-2} \text{ Pa}$ の低真空アニールを行った場合と、 $600 \text{ }^\circ\text{C} \cdot 10^{-4} \text{ Pa}$ の高真空アニールを行った場合の EOT の物理膜厚依存性を示す。どちらもアニール後に Ti/AI の電極を形成した。どちらのアニールを行った Al_2O_3 膜でも、物理膜厚が薄くなると EOT も直線的に小さくなる傾向が見られる。低真空アニールでは、物理膜厚を 0 nm に外挿した場合にも 1 nm 以上の EOT となる。一方、高真空アニールを行った Al_2O_3 膜では、物理膜厚が 1.6 nm のときに 1.0 nm の最小の EOT を得られた。しかし、物理膜厚が 1.1 nm となると、EOT は 1.5 nm と大きくなってしまった。これは、 Al_2O_3 膜とシリコン基板の界面に自然酸化膜が形成されたと考えられる。また、物理膜厚を 0 nm に外挿した場合、0.3 nm となり、メタルモードの Al_2O_3 膜の改質の方法を最適化すると、より小さな EOT が実現できる可能性を見出した。プロットの傾きから Al_2O_3 膜の比誘電率を求めるとき、低真空アニールでは $\epsilon_{\text{Al}_2\text{O}_3}$ は 8.1、高真空アニールでは $\epsilon_{\text{Al}_2\text{O}_3}$ は 9.8 と計算された。

6.2.4 水素アニールによる膜質改善検討

ECRスパッタにより成膜したメタルモード Al_2O_3 膜は、成膜後の高真空アニールにより改質され、 $\text{EOT}=1.0 \text{ nm}$ を実現することができた。しかし、 Al_2O_3 膜とシリコン基板界面に Al-O 結合による界面準位(固定電荷)が観測され、高真空アニールでも改善が困難であった。そこで、自然酸化膜で形成された SiO_2 膜とシリコン基板でも行われている水素雰囲気中でのアニール(水素アニール)で界面準位が除去できるかを検討した。

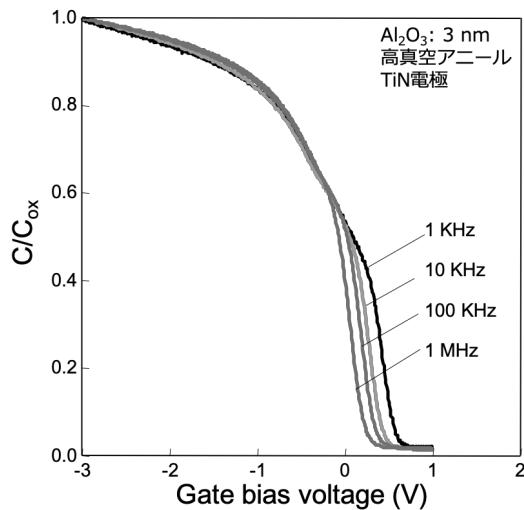


図 6-17: 高真空アニール後の C-V 特性

図 6-17 は、ECR スパッタで 3 nm で成膜したメタルモードの Al₂O₃ 膜を、550 °C の高真空アニールを行い、重畠する測定周波数を変えて C-V 測定を行った結果である。上部電極は TiN 電極とした。一般的に C-V 測定は、1 MHz の高周波バイアスを重畠して測定するが、周波数が高いと、測定周波数に追従できない遅いトラップは観測できない。しかし、重畠する周波数バイアスを下げて行くと遅いトラップが観測される。図より、1 MHz の高周波バイアス測定では、C-V カーブに肩が現れ、遅いトラップが観測されていることが分かる。high-k 膜として適用するためには、この遅いトラップも除去する必要がある。

ECR スパッタ成膜後に 550 °C の高真空アニールを行い、その後、400 °C の水素アニールを 10 分間施した場合の 1 kHz と低周波で C-V 測定を行った結果を図 6-18 に示す。上部電極は TiN 電極とし、水素アニールしない(without)サンプルと併記して示した。図より、水素アニールしていないものは、C-V カーブに肩が現れているが、水素アニールしたものは肩

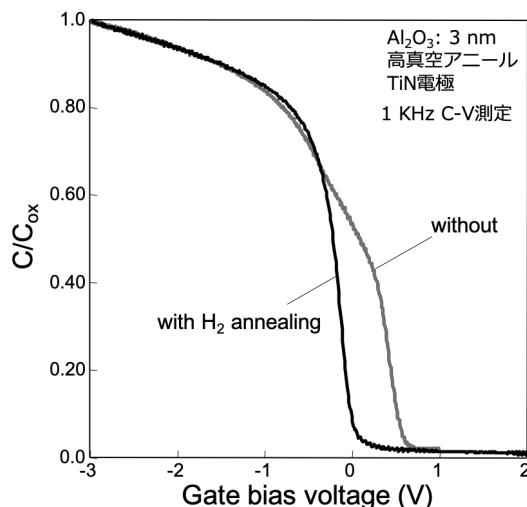


図 6-18: 水素アニール後の C-V 特性

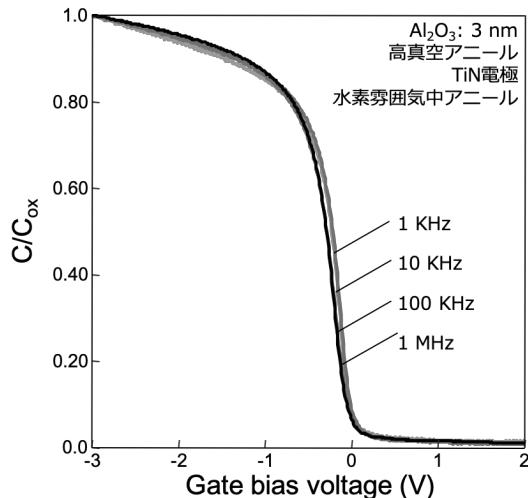


図 6-19: 水素アニール後の C-V 特性

が消えていることが分かり、遅いトラップの除去に水素アニールが有効であることが分かった。

図 6-19 に、400 °C の水素アニールした場合の、測定周波数を 1 MHz, 100 kHz, 10 kHz, 1 kHz と変えた場合の C-V 特性を示す。3 nm で成膜したメタルモードの Al_2O_3 膜を 550 °C の高真空アニールを行い、TiN 電極を形成して測定した。図より、全ての測定周波数で肩が見られない C-V カーブが得られていることが分かる。

図 6-20 に、メタルモードの Al_2O_3 膜を変えたときの 1 kHz の C-V 特性を示す。550 °C の高真空アニールを行い、TiN 電極を形成して測定した。(a) 水素アニールを行っていないものは、膜厚が薄い場合、C-V カーブに肩が見られる。膜厚が厚い場合、C-V カーブが正極側にシフトして、フラットバンドシフトが大きくなることが分かる。一方、(b) 400 °C の水素アニールを行ったものは、10 nm や 20 nm の厚い膜の場合は、フラットバンドシフトが大きく改善されて

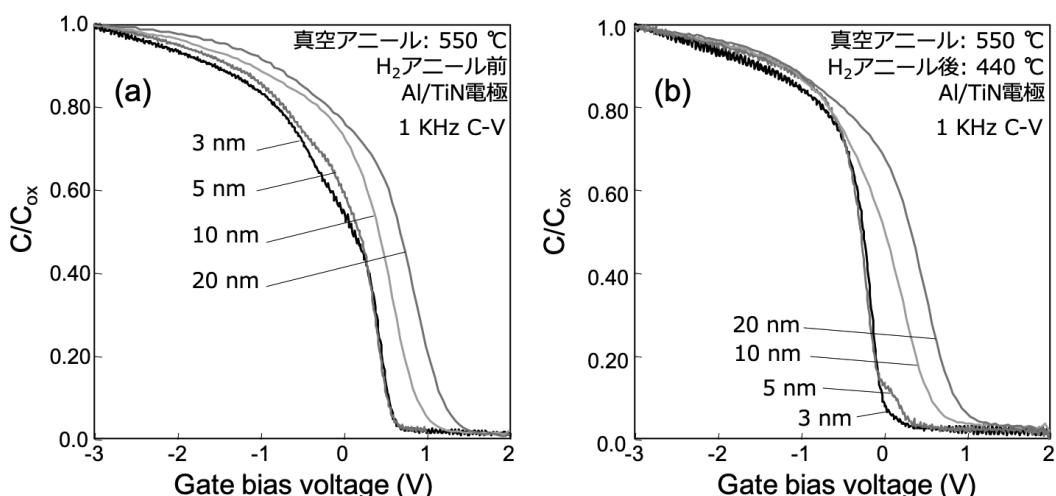


図 6-20: 水素アニール後の C-V 特性(膜厚依存性)

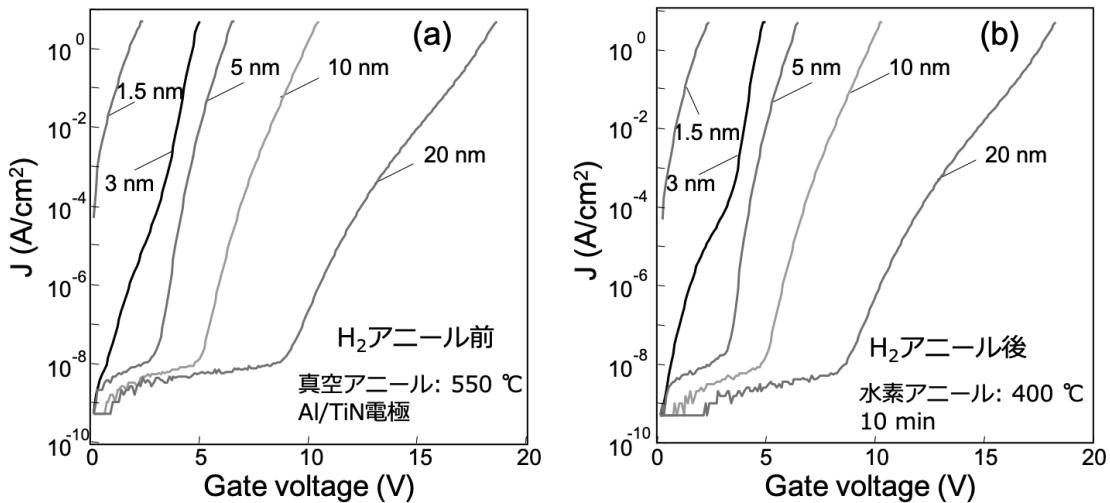


図 6-21: 水素アニール後のリーク電流(膜厚依存性)

いなないが、5 nm 以下の膜厚で改善が見られる。しかし、5 nm でも 0 V 付近に小さな肩が残り、3 nm 程度の薄膜で水素アニールの効果が現れることが分かった。

図 6-21 に、水素アニールの有無の電流電圧特性を示す。(a)水素アニールを行っていないもの、(b)水素アニールを行ったものの結果である。いずれのサンプルも 550 °C の高真空アニールを行い、TiN 電極を形成して測定した。図より、(a)水素アニールを行っていないものと、(b)水素アニールを行ったものは、どちらとも膜厚を薄くすると、電流密度が増える傾向となるが、両者に殆ど変化がないことが分かる。この結果より、Al₂O₃ 膜のリーク電流に水素アニールは影響がないことが分かった。

図 6-22 に、水素アニールを行った場合の P-F 特性と F-N 特性を示す。いずれのサンプルもメタルモードで Al₂O₃ 成膜した後、550 °C の高真空アニールと 400 °C、10 分の水素アニ

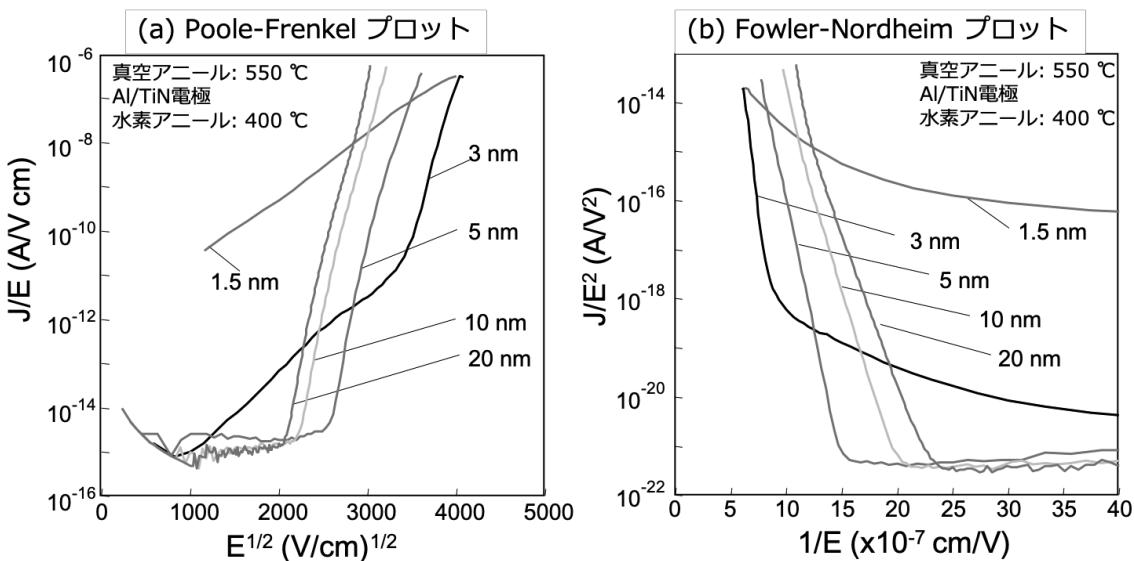


図 6-22: 水素アニール後の P-F 特性と F-N 特性

ールを行い、TiN電極を形成して測定した。図6-22(a)のP-F特性では、5~20 nmで2000~3000 (V/cm)^{1/2}の範囲で直線的な振る舞いが見られるが、図6-22(b)のF-N特性の3~20 nmの膜厚で見られる5~23 × 10⁻⁷ cm/Vの領域で見られる直線性の方が強い。

図6-23に、フラットバンド電圧のAl₂O₃膜厚依存性を示す。(a)水素アニールを行なわず1 kHzで測定を行ったもの、(b)水素アニールを行なわず1 MHzで測定を行ったもの、(c)水素アニールを行い1 MHzで測定を行ったものである。いずれも550 °Cの高真空アニールを行いTiN/Al電極を形成して測定した。(a)水素アニールをせず1 kHzで測定したものから遅いトラップが10¹² cm⁻²程度、(b)水素アニールをせず1 MHz測定しても10¹¹ cm⁻²程度の界面準位が存在していることが分かる。(c)水素アニールを行ったものは、10¹⁰ cm⁻²程度に界面準位が低減されていることが分かり、遅いトラップと速いトラップとともに水素アニールの効果があることが分かった。

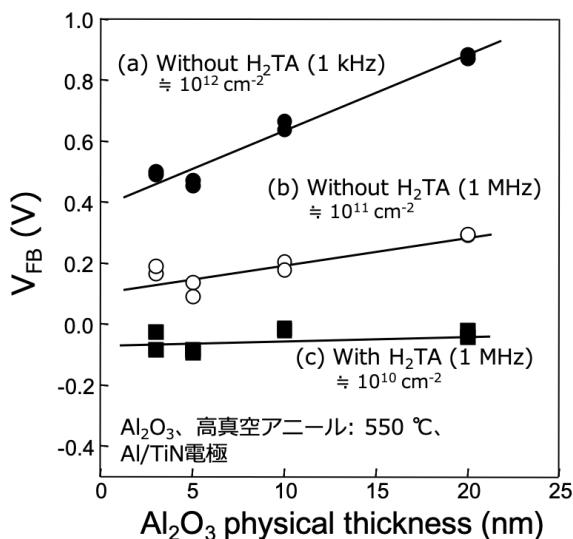


図6-23: 水素アニール後のV_{FB}

6.2.5 プラズマ酸化による膜質改善検討

これまで、ECRスパッタで成膜したAl₂O₃膜の膜質改善として、高真空アニールでフラットバンドシフトを、水素アニールで遅いトラップの界面準位の改善を行い、1.0 nmのEOTを実現した。しかし、Al₂O₃膜とシリコン基板界面に10¹⁰ cm⁻²程度に界面準位が存在しており、更なる膜質改善が必要であると考えた。

ECRスパッタ装置では、ECRプラズマ生成とスパッタ成膜の機構が独立であるため、ターゲットに高周波バイアスを印加する／しないにより、基板へのスパッタ成膜とプラズマ照射とを明確に制御することが可能である。この装置特性を活かし、ECRスパッタでメタルモード成膜したAl₂O₃膜に、真空状態を保ち、連続してAr/O₂プラズマを照射することにより、膜質改善が行えるかを検討した。

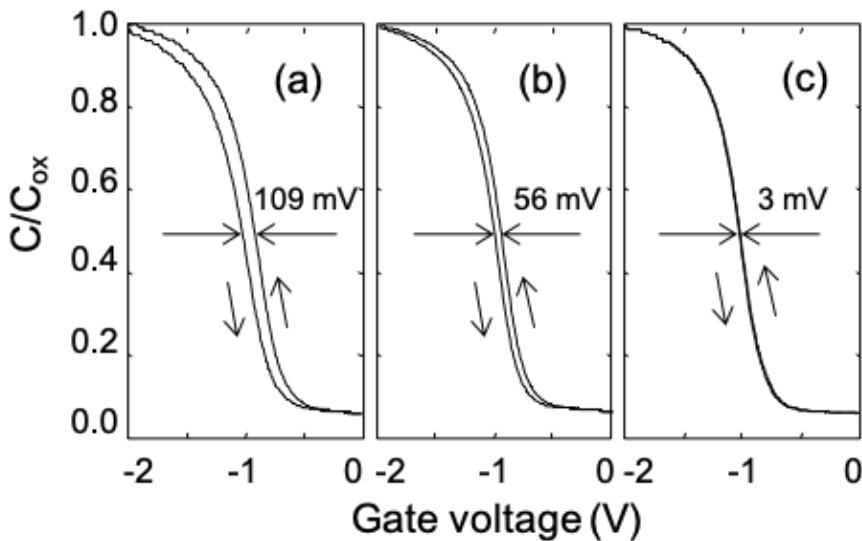


図 6-25: プラズマ照射後の C-V 特性

図 6-25 に、ECR スパッタで 1.5 nm で成膜したメタルモード Al_2O_3 膜の 1 MHz の C-V 特性を示す。(a)成膜後に 550 °C の高真空アニールを行ったもの、(b)成膜後に Ar プラズマを 30 秒照射し 550 °C の高真空アニールを行ったもの、(c) 成膜後に Ar/O_2 プラズマを 20 秒照射し 550 °C の高真空アニールを行ったものである。全てのサンプルは、Al を上部電極として形成して測定を行った。測定されるキャパシタンス(C)は、-2 V 時のキャパシタンスを飽和キャパシタンス(C_{ox})として、 C/C_{ox} として正規化した。 Ar/O_2 プラズマでは、29%の酸素が含まれる混合ガスからなる ECR プラズマを生成して照射した図 6-25 (a)では、C-V ヒステリシリスが 109 mV もり、 Al_2O_3 膜とシリコン基板界面に負の固定電荷が存在していることが分かる。図 6-25 (b)の Ar プラズマを 30 秒照射したものでは、C-V ヒステリシリスの改善が見られ、56 mV となっている。図 6-25 (c)の Ar/O_2 プラズマを 20 秒照射したものでは、C-V ヒ

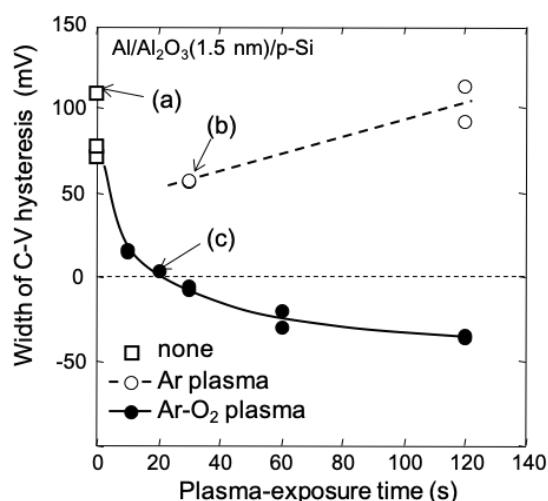


図 6-24: C-V 特性のプラズマ照射時間依存性

テリシリスは3 mVまで改善をしている。このことより、C-Vヒステリシリスの改善には、ArプラズマよりもAr/O₂プラズマの方が有効であることが分かった。

図6-24に、1.5 nm-Al₂O₃膜のC-Vヒステリシリスのプラズマ照射時間依存性を示す。(a)はプラズマ照射を行わないもの、(b)はArプラズマを照射したもの、(c)はAr/O₂プラズマを照射したものである。図6-24(a)のプラズマ照射を行わないものでは、+70~+100 mVの大きなC-Vヒステリシリスが見られ、負の固定電荷の存在が示されている。図6-24(b)のArプラズマを照射したものは、30秒照射で+56 mVと改善が見られたものの、照射時間を120秒まで増やすと+100 mVのC-Vヒステリシリスとなり膜質が悪化してしまった。これは、発散磁界により加速されたECRプラズマ中のイオンのアシスト効果により、30秒程度の照射では膜質改善が行えるが、120秒だとプラズマ中のArイオン衝撃によるプラズマダメージが起きていたと考えられる²⁹⁻³¹⁾。しかしながら、図6-24(c)のAr/O₂プラズマを照射したものは、10~20秒までの照射でC-Vヒステリシリスが大きく改善する。20秒の照射では、C-Vヒステリシリスが非常に小さくなつた。しかし、30秒以上の照射を行うと、逆のヒステリシリスが見られるようになった。この逆のヒステリシリスは、正の固定電荷(PFC)によるもので、プラズマダメージによるものと、過剰酸素によるAl-Si-O等のような酸化起因の結合が現れていると考えられる。

図6-26に、V_{FB}のプラズマ照射時間依存性を示す。上部電極は、Alを形成した。V_{FB}は、式(6-1)から次式(6-8)のように表すことができる。

$$\phi_{ms} \equiv \phi_m - \left(\chi_{Si} + \frac{E_g}{2q} + \psi_B \right) \quad (6-8)$$

$$V_{FB} = \phi_{ms} - \frac{Q_s}{C_{ox}} = \phi_m - \left(\chi_{Si} + \frac{E_g}{2q} + \psi_B \right)$$

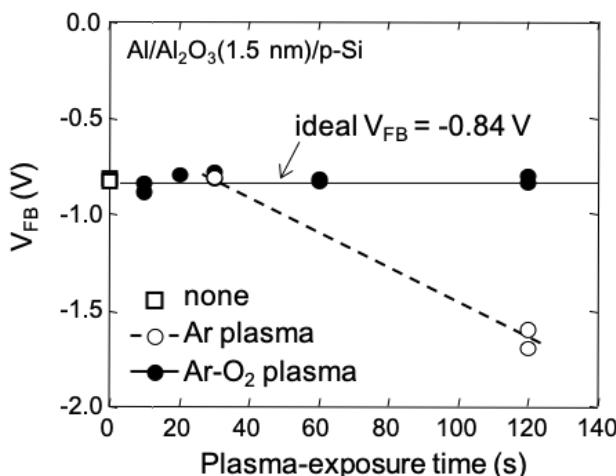


図6-26: プラズマ照射後のV_{FB}

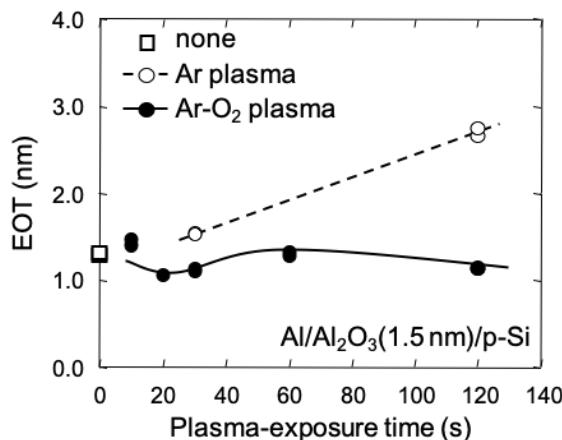


図 6-27: プラズマ照射後の EOT

ここで、 ϕ_m は Al の真空準位で 4.1 eV、 χ_{Si} はシリコンの電子親和力で 4.05 eV、 E_g はシリコンのバンドギャップで 1.23 eV、 ψ_B は真空準位とフェルミレベルとの差で p 型シリコンの場合はアクセプタ濃度から求められる。シリコンのアクセプタ濃度は $5 \times 10^{15} \text{ cm}^{-3}$ であり、測定温度は 300 K とすると、 ψ_B は 0.33 eV となる。これらの値より、理想的な V_{FB} は -0.84 V と計算される^{26, 27)}。図 6-26 より、Ar プラズマ照射したものは、30 秒での照射では変化がなかったが、120 秒の照射で -1.7 V と負極側に大きなシフトをすることが分かる。一方、Ar/O₂ プラズマを照射したものは、120 秒の照射時間を行ってもフラットバンドシフトは見られなかった。

図 6-27 は、EOT のプラズマ照射時間依存性である。プラズマ照射を行わない場合は、1.2 nm の EOT であったが、Ar プラズマを照射すると 1.5~2.7 nm に大きくなってしまった。これは、プラズマダメージにより Al₂O₃ 膜の結合が切れるなどして実効的な比誘電率が小さくなってしまったためと考えられる。しかしながら、Ar/O₂ プラズマを照射したものは、EOT に大きな変化はなく、20 秒照射時に 1.0 nm の EOT を得ることができた。

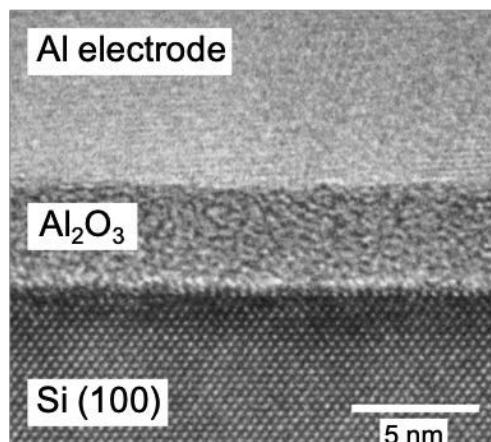


図 6-28: プラズマ照射後の TEM 写真

Ar/O₂ プラズマ照射したときの Al₂O₃ 膜とシリコン基板の断面 TEM 写真を図 6-28 に示す。3.5 nm-Al₂O₃ 膜に Ar/O₂ プラズマを 30 秒照射したものである。界面付近に 0.5 nm 程度の薄い界面酸化層があるが、ECR スパッタで Al₂O₃ 膜を成膜したときに形成されていた²⁰⁾ためで、Ar/O₂ プラズマにより酸化層が増加してはいないと考えられる。

図 6-29 に、Al₂O₃ 膜にプラズマ照射した場合の電流電圧特性を示す。(a)は上部電極に印加したバイアス電圧に対する電流密度(J-V 特性)、(b)は Poole-Frenkel (P-F) 特性、(c)は Fowler-Nordheim (F-N) 特性である。Al₂O₃ 膜厚は 3 nm であり、プラズマ照射をしないもの、Ar プラズマ照射を 30 秒、Ar/O₂ プラズマ照射を 30 秒したものを比較して示している。全てのサンプルは 550 °C の高真空アニールを行っている。図 6-29 (a)の J-V 特性から Ar プラズマ照射したものと、Ar/O₂ プラズマ照射したものは、しないものと比べて、リーク電流が小さくなっていることが分かる。-1 V 時のリーク電流が、プラズマ照射しないものが、 2.6×10^{-4} A/cm² であったが、Ar プラズマ照射により、 1.3×10^{-4} A/cm² となり、Ar/O₂ プラズマ照射を行ったものは、 2.0×10^{-5} A/cm² と 1 衍以上改善した。図 6-29 (b)の P-F 特性では、プラズマ照射を行わない場合は、直線性が見られず、Ar プラズマ照射を行っても直線性は見られなかった。しかし、Ar/O₂ プラズマ照射を行ったものは、1000~2800 (V/cm)^{1/2} の領域で直線の関係が見られるようになった。プラズマ照射により P-F 伝導が起きている可能性がある。しかし、図 6-29 (c)の F-N 特性では、Ar/O₂ プラズマ照射を行ったものに、 $0.1 \sim 0.12 \times 10^{-6}$ cm/V

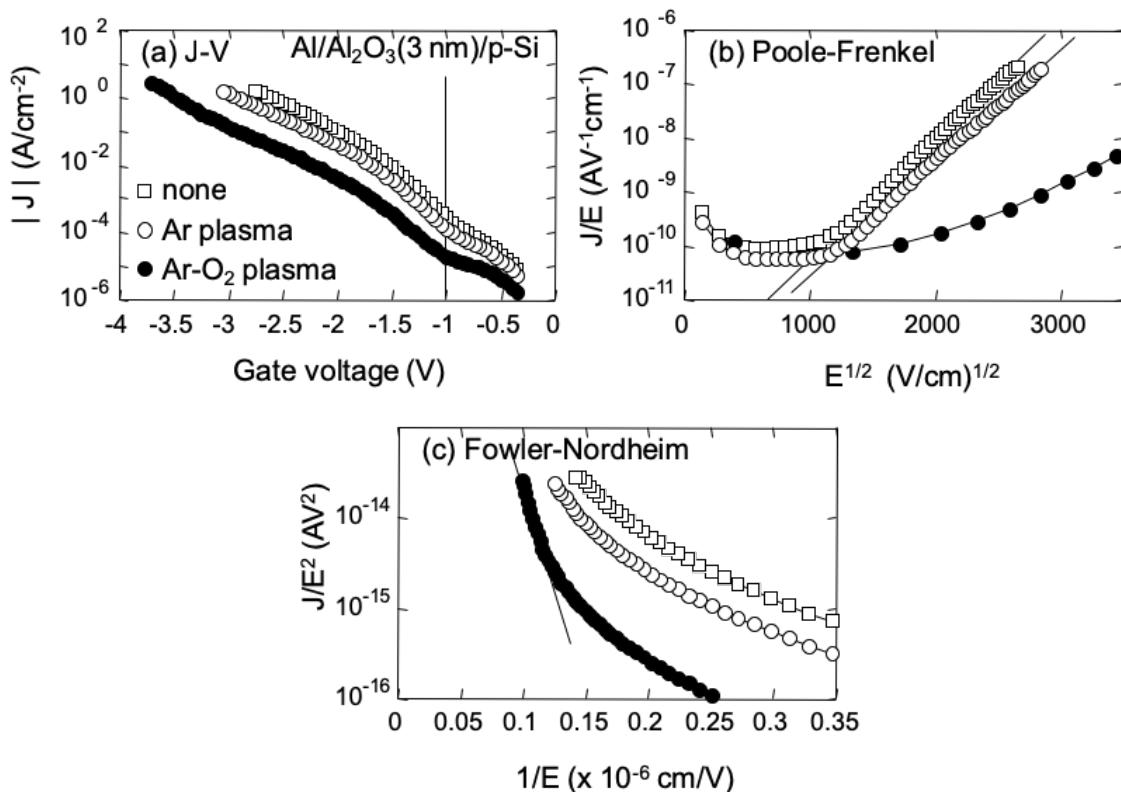


図 6-29: プラズマ照射後の J-V 特性、PF 特性、FN 特性

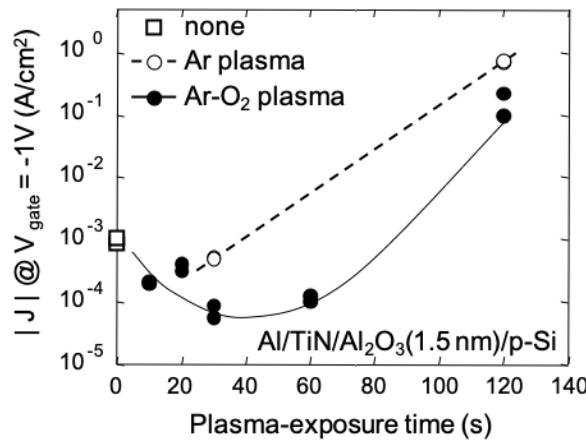


図 6-30: プラズマ照射後のリーク特性

の領域で直線性が見られるようになったので、F-N伝導の可能性もある。

電気伝導を確認するために、3 nm 膜厚の Al_2O_3 膜に Ar/O_2 プラズマを 30 秒管照射したサンプルを 30~80 °C の測定温度で電流電圧(J-V)特性を測定した。もしも、P-F 伝導をしているのであれば、温度特性が見られるはずである。しかし、温度により J-V 特性の変化はなく P-F 伝導でないことが分かった。これにより、 Ar/O_2 プラズマ照射した Al_2O_3 膜では、F-N 伝導が支配的であると考えられる。

図 6-30 に、-1 V 時の電流密度のプラズマ照射時間依存性を示す。1.5 nm の Al_2O_3 膜に照射を行った。図より、プラズマ照射を行わない場合、 10^{-3} A/cm^2 程度のリーク電流であるが、 Ar プラズマ照射を行うと、30 秒で $5 \times 10^{-4} \text{ A/cm}^2$ に改善するも、120 秒照射で 1 A/cm^2 まで悪化してしまった。 Ar/O_2 プラズマ照射した場合は、30 秒照射で $8 \times 10^{-5} \text{ A/cm}^2$ に改善することが分かった。しかし、120 秒の照射では $1 \times 10^{-1} \text{ A/cm}^2$ に悪化してしまった。この結果より、1.5 nm という薄膜の Al_2O_3 膜では、30 秒の Ar/O_2 プラズマ照射が適度だということが分かった。

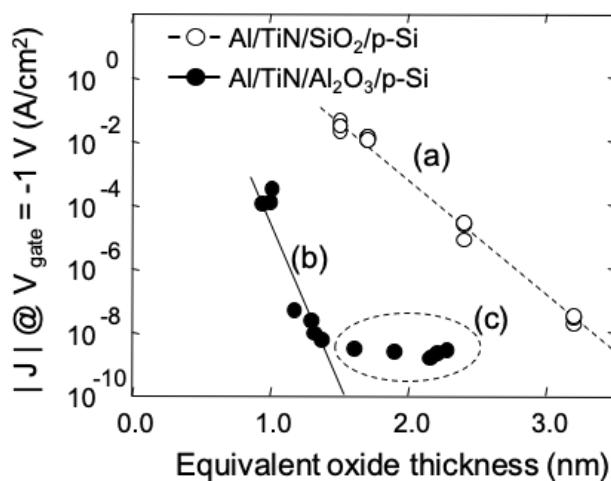


図 6-31: プラズマ照射後の EOT

図 6-31 に、-1 V 時の電流密度の EOT 依存性を示す。上部電極として TiN/Al を用い、比較のため SiO₂ 膜の結果とともに示す。Al₂O₃ 膜はメタルモードで成膜した後、連続して Ar/O₂ プラズマ照射を 30 秒行った。SiO₂ 膜は、800 °C のドライ酸化により形成した³²⁾。SiO₂ 膜は、1.5 nm の膜厚で約 0.1 A/cm² と大きなリーキ電流であるが、Ar/O₂ プラズマ照射を行った Al₂O₃ 膜は、EOT が 1.0 nm で 1.5×10^{-4} A/cm² と小さなリーキ電流になっている事が分かる。また、図 6-31(a)のように、SiO₂ 膜では 1.5~3.0 nm で直線の関係となっているが、Ar/O₂ プラズマ照射を行った Al₂O₃ 膜は、EOT が 1.0~1.3 nm で図 6-31(b)のように直線の関係が見られる。この EOT 領域の Al₂O₃ 膜物理膜厚は、1.5~2.0 nm であることから、直接トンネル(DT)伝導が起きていると考えられる。しかしながら、Al₂O₃ 膜の EOT が 1.3~2.3 nm の図 6-31(c)の領域では、直線から外れている。この EOT 領域の Al₂O₃ 膜物理膜厚は、3~5 nm であることから、F-N 伝導が支配的になっていると考えられる。

図 6-32 に、Al₂O₃ 膜の X 線光電子分光法(XPS)で分析した Si 2p と Al 2p の信号を示す。Al₂O₃ 膜は 1.5 nm 膜厚である。(a) プラズマ照射を行わないものと(b) Ar/O₂ プラズマ照射を 30 秒行ったものである。XPS 測定では、電荷中和処理を行っていないので、もしも膜が帶電すると高エネルギー側にピークがシフトすることがある。(a) プラズマ照射を行わないものは、Si 2p ピークが 99.2 と 99.5 eV に見られるが、Si 2p ピークにピークシフトは見られなかったため、帶電はない測定ができていることが分かる³³⁾。Si-O ピークである 103 eV のピークが観測され、Al₂O₃ 膜の成膜中に Si が僅かに酸化されていることが分かる。(b) Ar/O₂ プラズマ照射を 30 秒行ったものは、Si 2p のシフトは見られないが、照射前の 103 eV のピークが 102.4 eV に移動している。これは、Si-O-Al 結合であると考えられる³⁴⁻³⁶⁾。Ar/O₂ プラズマ照射により Si-Al ボンドが酸化され、Si-O-Al 結合となり、Si 2p の 102.4 eV のピークが強くなったと考えられる。一方、Al 2p 信号においては、(a) プラズマ照射を行わないものは、Al₂O₃ 膜、あるいは AlO_x 膜の 75.2 eV に信号があるが、(b) Ar/O₂ プラズマ照射により、74.8 eV にピークが見えている。これは、Al-O-Si のような Al シリケート結合の信号だと考えられる。

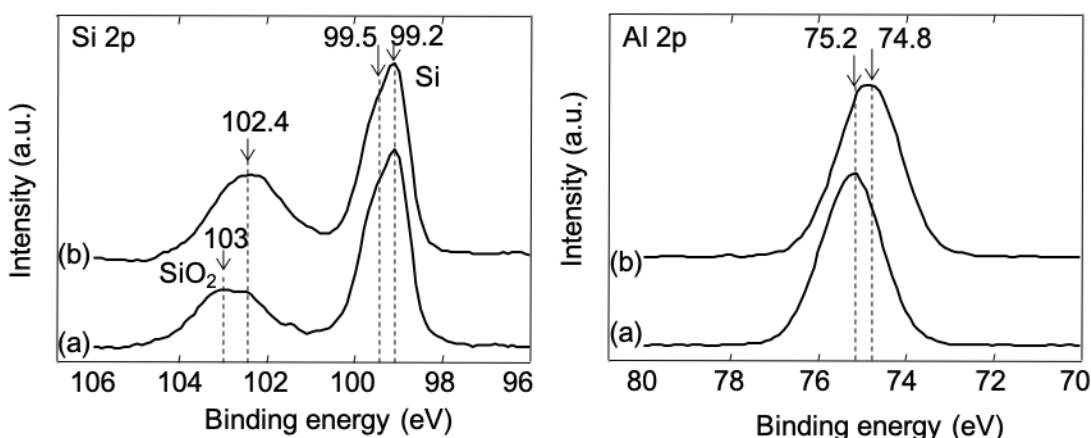
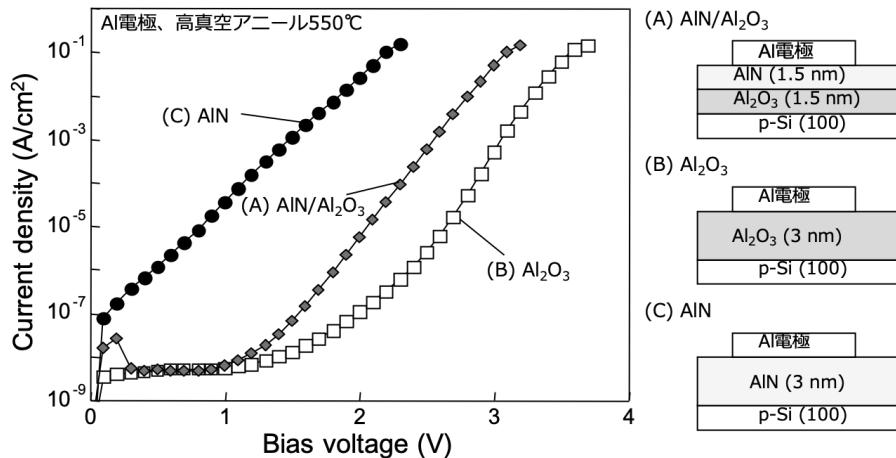


図 6-32: プラズマ照射後の XPS 分析

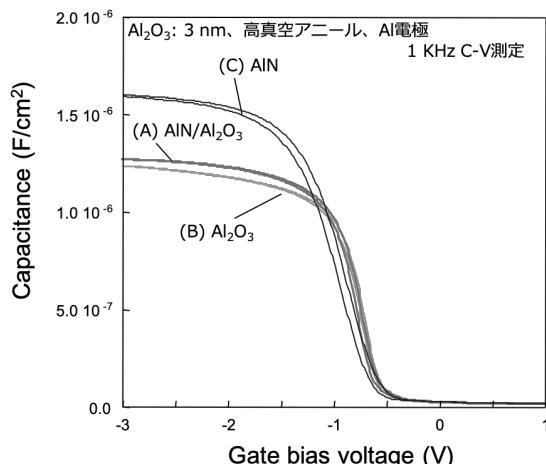
図 6-33: AlN/Al₂O₃ 積層膜の電流電圧特性

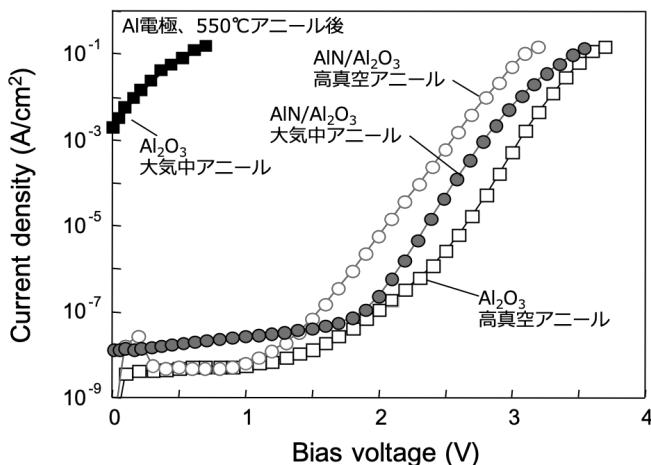
6.3 AlN/Al₂O₃ 積層膜の MIS キャパシタ特性

6.3.1 ECRスパッタ装置の特徴

ECRスパッタで成膜した Al₂O₃ 膜を高真空アニール、水素アニール、Ar/O₂ プラズマ照射により、改善を図った。しかし、high-k 特性を改善するために行うアニール時に界面酸化層が増加してしまう傾向があった。この界面酸化層を抑制するために、AlN と Al₂O₃ 膜を積層した膜を検討した³⁶⁾。実験用のサンプルは 2 種類作製した。Al₂O₃ 膜を成膜した後、連続して Ar/O₂ プラズマ照射を行うまでは同一だが、その後、(a) ECRスパッタ成膜で AlN を成膜するサンプルと、(b) 再び ECRスパッタで Al₂O₃ 膜を成膜するサンプルの 2 種類である。その後、550 °C の高真空アニールを 2 分行い、電気特性を測定した。

図 6-33 に、Si 基板上に(a)AlN/Al₂O₃ 膜を 1.5 nm ずつ積層したもの、(b)Al₂O₃ 膜を 3.0 nm 堆積したもの、(c)AlN 膜を 3.0 nm 堆積したものの電流電圧(J-V)測定を示す。全て、堆

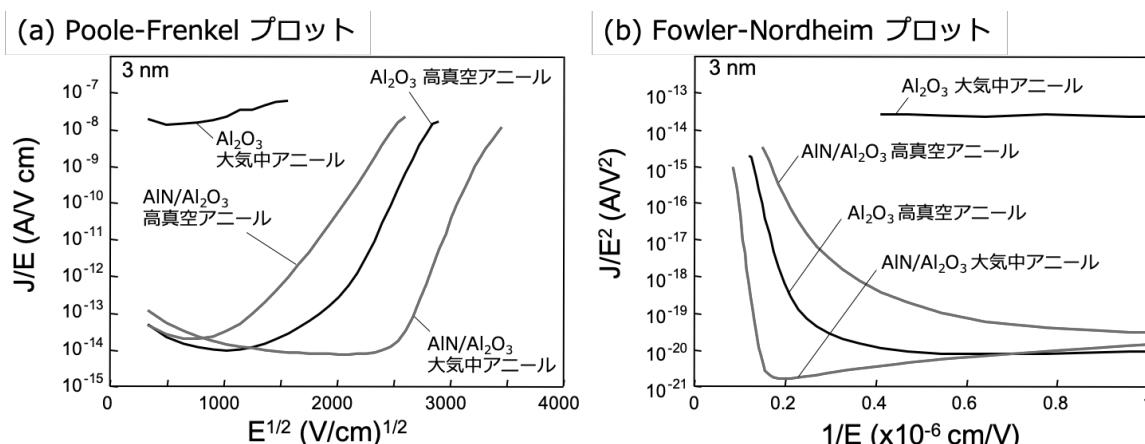
図 6-34: AlN/Al₂O₃ 積層膜の C-V 特性

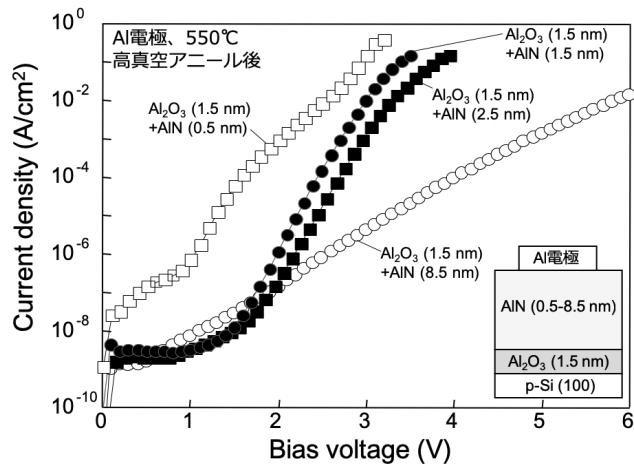
図 6-35: AlN/Al₂O₃ 積層膜のアニール効果

積後に 550 °C の高真空アニールを行い、上部電極として Al 電極を形成している。図より、(B)Al₂O₃ 膜のリーク電流は小さいが、(c)AlN 膜は大きなリーク電流が見られる。(b)AlN/Al₂O₃ 膜は、Al₂O₃ 膜と同程度のリーク電流に抑えられていることが分かる。

図 6-34 に、(a)AlN/Al₂O₃ 膜を 1.5 nm ずつ積層したものの、(b)Al₂O₃ 膜を 3.0 nm 堆積したもの、(c)AlN 膜を 3.0 nm 堆積したものの 1 kHz の低周波数の C-V 特性を示す。Al 電極であるので、理想的なフラットバンド電圧は、-0.8 V 付近である。図より、(a)AlN/Al₂O₃ 積層膜と (b)Al₂O₃ 単膜では、ほぼ同じ C-V カーブを示す。(c)AlN 単膜では、より大きなキャパシタンスが得られているが、C-V ヒステリシスが見られ、フラットバンド電圧が負極に若干シフトしている。この結果より、AlN 膜では、正の固定電荷が存在していることが分かった。

図 6-35 に、AlN/Al₂O₃ 積層膜と Al₂O₃ 単膜で、真空アニールと大気中アニールを行った場合の電流電圧(J-V)特性を示す。膜厚は 3 nm とし、Al₂O₃ 単膜は、真空アニールを行うと小さなリーク電流が得られるが、大気中でアニールすると、大きなリーク電流となることが分かる。一方、AlN/Al₂O₃ 積層膜では、真空中アニールでも大気中アニールでも、Al₂O₃ 単層膜と同

図 6-36: AlN/Al₂O₃ 積層膜の PF 特性と FN 特性

図 6-37: AlN/Al₂O₃ 積層膜の電流電圧特性

程度のリーク電流が得られ、AlN の酸素のバリア性が高いことが分かった。

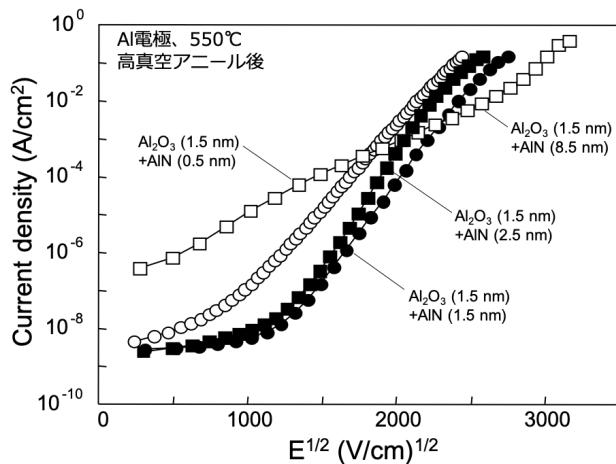
図 6-36 に、AlN/Al₂O₃ 積層膜と Al₂O₃ 単膜で、真空アニールと大気中アニールを行った場合の P-F 特性と F-N 特性を示す。Al₂O₃ 単膜は、真空アニールを行ったサンプルに直線性が観測される。一方、AlN/Al₂O₃ 積層膜では、大気中アニールを行ったサンプルで直線性が観測される。しかし、F-N 特性でも、Al₂O₃ 単層膜の高真空アニールと AlN/Al₂O₃ 積層膜の大気中アニールを行ったものに直線性が見られる。

図 6-37 に、AlN/Al₂O₃ 積層膜で積層する膜厚を変えたときの電流電圧(J-V)測定の結果を示す。1.5 nm 膜厚の Al₂O₃ 膜に連続して、0.5~8.5 nm の AlN 膜を積層し、2.0~10.0 nm の AlN/Al₂O₃ 積層膜とした。積層後の 550 °C, 2 分間の高真空アニールを行い、Al 電極を上部電極として形成して測定した。AlN(0.5 nm)/Al₂O₃(1.5 nm) の積層膜では、比較的大きなリーク電流であるが、Al₂O₃(1.5 nm) 膜に AlN 膜を 1.5 nm 以上積層した膜では、小さなリーク電流で抑えられていることが分かる。しかし、AlN 膜を 8.5 nm と厚くしても顕著なリーク電流の改善は見られない。これは、リーク電流が Al₂O₃ 膜厚で決まっており、AlN 膜を厚くしてもリーク電流に対しては大きな効果がないためであると考えられる。

図 6-38 に、AlN/Al₂O₃ 積層膜で積層する膜厚を変えたときのショットキー特性を示す。1.5 nm 膜厚の Al₂O₃ 膜に連続して、0.5~8.5 nm の AlN 膜を積層し、2.0~10.0 nm の AlN/Al₂O₃ 積層膜とした。積層後の 550 °C, 2 分間の高真空アニールを行い、Al 電極を上部電極として形成して測定した。ショットキー伝導は、次のように与えられる²⁶⁾。

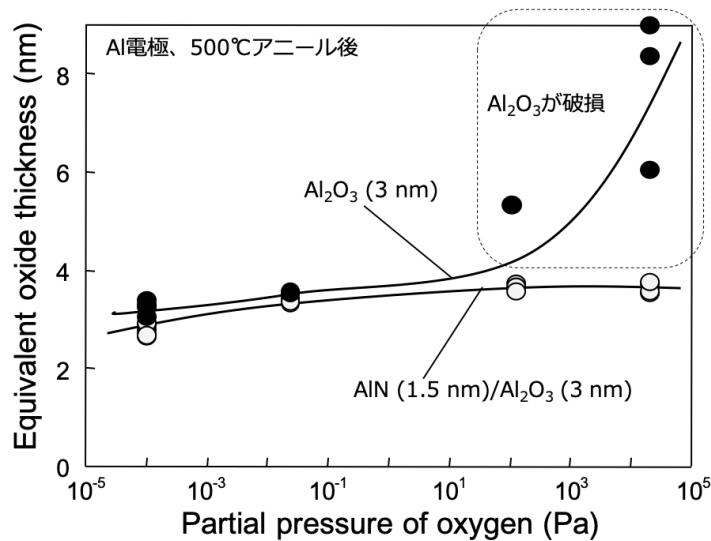
$$J \propto A^* T^2 \exp \left[\frac{-q(\phi_B - \sqrt{qE/4\pi\varepsilon_{Al2O3}})}{kT} \right] \quad (6-9)$$

ここで、J は電流密度、A* は実効的なりチャードソン定数、T は温度、φ_B はバリア障壁、q は素

図 6-38: AlN/Al₂O₃ 積層膜のショットキ特性

電荷、E は電界、 $\epsilon_{\text{Al}_2\text{O}_3}$ は Al₂O₃ 膜の比誘電率、k はボルツマン定数である。この式より、ショットキー伝導の場合には、電流密度 J が電界 E の 1/2 乗に比例関係を持つことが予想される。図より、Al₂O₃(1.5 nm)膜に AlN 膜を 0.5 nm, 1.5 nm, 2.5 nm と積層した膜では、明確な直線性は見られないが、AlN(8.5 nm)/Al₂O₃(1.5 nm)積層膜では、明確な直線性があることが分かり、厚い AlN 膜では、ショットキー伝導であると考えられる。

AlN 膜は、Al₂O₃ 膜に比較して高い酸素バリア性を持っている可能性がある。それを確認するため、AlN/Al₂O₃ 積層膜と Al₂O₃ 膜を高酸素雰囲気中でアニールした。一般的に、アニールする場合は、酸素を極力避けて行うものだが、この実験では、敢えて酸素 100% の雰囲気中で 500 °C で 10 分間アニールを行った。図 6-39 に、AlN(1.5 nm)/Al₂O₃(3.0 nm)積層膜と Al₂O₃(3.0 nm)単層膜を酸素雰囲気中でアニールした時の EOT の変化を示す。図より、

図 6-39: AlN/Al₂O₃ 積層膜の酸素バリア特性

3 nm の Al_2O_3 単層膜では、0.01 Pa の酸素雰囲気中では約 3 nm の EOT であったが、酸素分圧を 100 Pa 以上にすると Al_2O_3 膜が破損し、急激に EOT が増加・悪化することが分かる。一方、 $\text{AlN}/\text{Al}_2\text{O}_3$ 積層膜では、酸素分圧が 100 Pa, 10000 Pa と高圧にしても AlN バリア性が保たれ、EOT が増加することはなかった。このことにより、 AlN の高い酸素バリア性が示された。

6.4 ECRスパッタで成膜した ZrO_2 の high-k 特性

6.4.1 ZrO_2 のメタルモードと酸化物モード

ECRスパッタにより ZrO_2 膜を成膜する場合には、ターゲットとして純 Zr 金属を用いて、酸素を導入する。図 6-40 に示すとおり、酸素導入量を増やして行くと成膜速度の大きいメタルモード(metal mode)と成膜速度が小さい酸化物モード(oxide mode)の 2 つの成膜モードが現れる。酸素流量 3~4 sccm の領域のメタルモードでは、最大で 5 nm/min の成膜速度であるが、5 sccm 以上の酸化物モードでは、1 nm/min と低速の成膜速度となる。屈折率は、成膜モードの違いにより異ならず、ほぼ 2.15 である。これまでの Al_2O_3 膜の検討と同様に、 ZrO_2 膜の high-k 特性を検討した。

成膜する基板としては、抵抗率の異なる p 型シリコン基板($\rho = 3 \sim 4.4 \Omega\text{cm}$, $\rho = 0.08 \sim 0.11 \Omega\text{cm}$)の基板を用い、成膜前に H_2SO_4 と H_2O_2 の混合液と 1% の HF 水溶液で基板表面を洗浄化し、速やかに 10^{-5} Pa 台高真空の装置に搬入した。ECRスパッタにて ZrO_2 薄膜を生成した後、成膜面に TiN の上部電極を形成した。シリコン基板裏面は HF 水溶液でエッチング下後、Al(2% Ga 含有)を下部電極として形成して、金属-絶縁膜-Si のダイオード構造を作

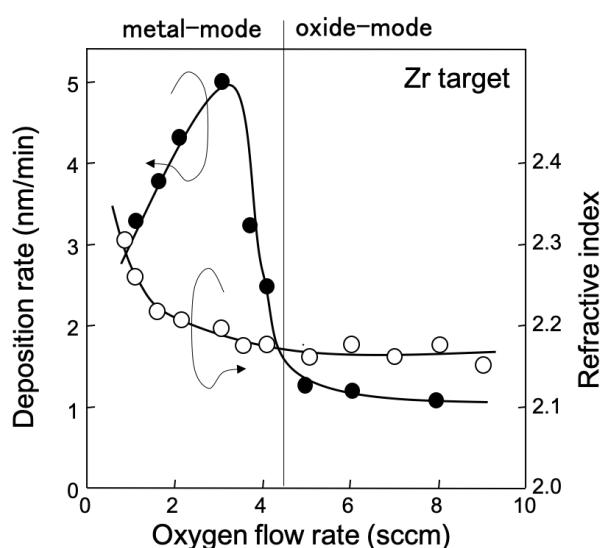
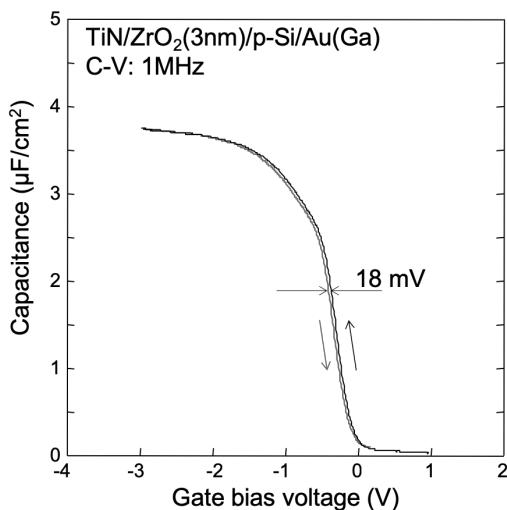


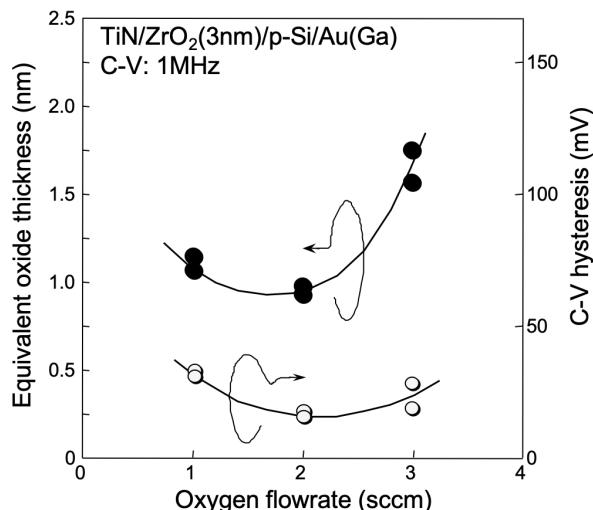
図 6-40: ZrO_2 成膜時の酸素流量依存性

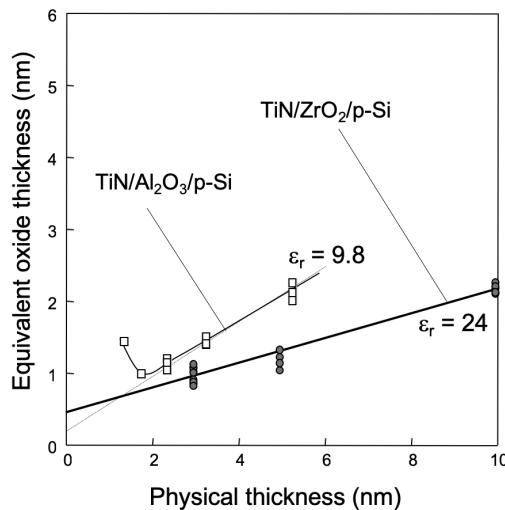
図 6-41: ZrO₂ の C-V 特性

製し、電気的特性を測定した。 Al_2O_3 膜で行ったような、高真空アニール、水素アニール、 Ar/O_2 プラズマ照射は行わなかった。

ECRスパッタにより成膜したZrO₂薄膜は、632.8 nmのエリプソメトリにより膜厚と屈折率を測定した。作製したダイオードは、インピーダンスアナライザーにより電流電圧(I-V)特性を測定し、1 MHzの高周波によるキャパシタンス(C-V)特性を測定した。詳細な断面構造は、透過型電子顕微鏡(TEM)により測定した。

図 6-41 に、3 nm 膜厚の ZrO₂ 膜の 1 MHz の周波数で測定した C-V 特性を示す。図より、C-V ヒステリシスが 18 mV と小さい C-V カーブが得られている。また、-3 V 印加時の飽和キャパシタンス(C_{ox})も Al_2O_3 膜と比べて 3.5 倍以上大きな値を得られている。但し、TiN を電極とした場合、理想的なフラットバンド電圧は、0 V 付近であるが、図より、負極側にシフトして

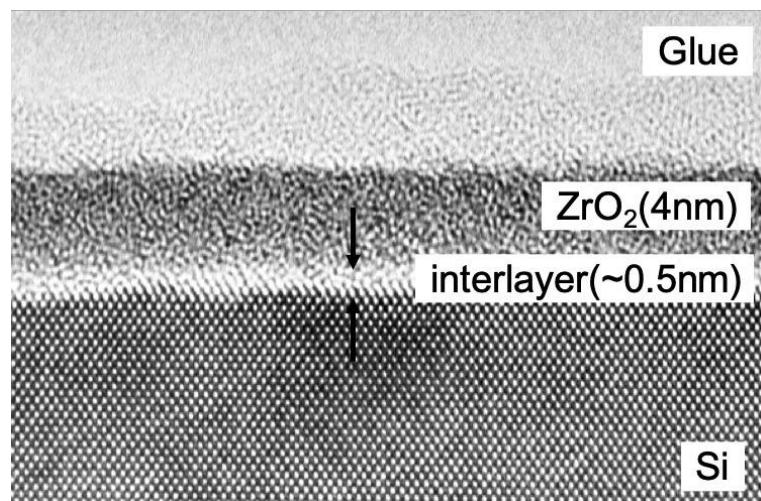
図 6-42: ZrO₂ 成膜時の EOT と CV ヒステリシスの酸素流量依存性

図 6-43: ZrO_2 膜の EOT

いることが分かる。これは、正の固定電荷が存在している可能性を示している。

図 6-42 に 3 nm 膜厚の ZrO_2 膜の EOT と C-V ヒステリシリスの酸素流量依存性を示す。図より、酸素を 1, 2, 3 sccm と増加していくと、2 sccm で EOT が 1.0 nm、C-V ヒステリシリスが 20 mV と極小となることが分かる。

図 6-43 に、 ZrO_2 膜の EOT の物理膜厚依存性を示す。比較のために、高真空アニールを行った Al_2O_3 膜の特性を合わせて示す。高真空アニールを行い改質した Al_2O_3 膜では、比誘電率 $\epsilon_r = 9.8$ であり、1.0 nm の EOT を達成できている。 ZrO_2 膜は、比誘電率 $\epsilon_r = 24$ と Al_2O_3 膜の 2 倍以上も高く 2.8 nm の物理膜厚で 0.8 nm の EOT を達成している。しかし、 Al_2O_3 膜では物理膜厚を 0 nm に外挿した界面層の膜厚が 0.25 nm に対し、 ZrO_2 膜では、0.5 nm の界面層が存在していると考えられる。

図 6-44: ZrO_2 膜の断面 TEM 写真

実際に、TEM断面写真を観察すると、図6-44のように ZrO_2 膜とシリコン基板界面に0.5 nmの界面酸化層があることが分かる。high-k膜として使用するためには、 ZrO_2 膜とシリコン基板界面の界面酸化層の低減が必要となる。

図6-45に、-1 V印加時の電流密度のEOT依存性を示す。比較のために、 Al_2O_3 膜と SiO_2 膜の結果を合わせて示す。 ZrO_2 膜は成膜後にTiN電極を形成したもので、 Al_2O_3 膜は成膜後に550 °Cの高真空アニールを行いTiNの電極を形成した。 SiO_2 膜は、800 °Cのドライ酸化法で形成し、上部電極としてTiNあるいはAlを形成した。 SiO_2 膜では、1.5 nmの膜厚で0.01 A/cm²を越える大きなリーク電流であるが、 Al_2O_3 膜では1.0 nmのEOTで 1×10^{-4} A/cm²である。 ZrO_2 膜も1.0 nmのEOTで 1×10^{-4} A/cm²と同等の特性であることが分かった。

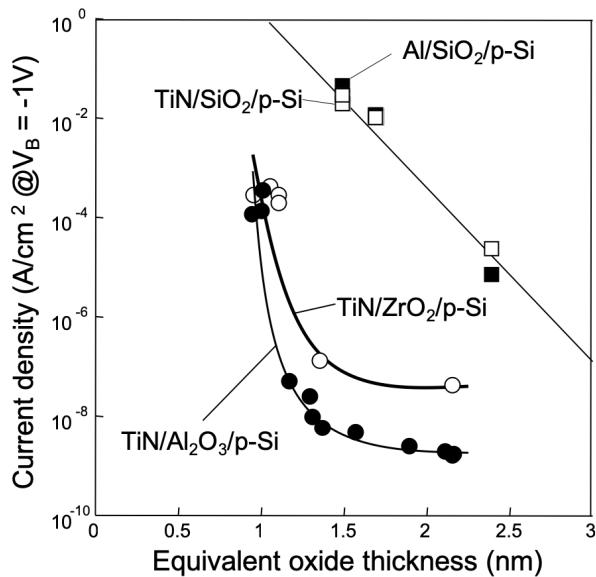


図6-45: ZrO_2 膜のリーク特性

6.5 まとめ

本章では、ECRスパッタ法を高誘電体ゲート(high-k)膜に適用するために、 Al_2O_3 膜とAlN/ Al_2O_3 積層膜、 ZrO_2 膜の薄膜を形成し、high-k特性や構造解析を行った。

Al_2O_3 膜の形成では、ECRスパッタ成膜時の酸素流量により、成膜速度の速いメタルモードと遅い酸化物モードがあることを示し、界面酸化層を形成しないメタルモードのhigh-k特性改善を行った。フラットバンドシフトやC-Vヒステリシリスの原因として、 Al_2O_3 膜とシリコン基板界面の負の固定電荷であることを示し、 Al_2O_3 膜を成膜後に、550 °Cの高真空アニールすることにより、フラットバンドシフトが改善できることを示した。また、1 kHzの測定周波数

で見られる C-V カーブの肩の遅いトラップを、水素アニールで改善できることを示した。さらに、成膜後に Ar/O₂ プラズマ照射を 30 秒照射することにより、C-V ヒステリシリスの改善を行うことを示した。P-F 特性と F-N 特性の伝導の可能性を示し、Al₂O₃ 膜中のトラップを介さない F-N 伝導であることを示した。それらの結果を基に、1.0 nm の EOT と 10⁻⁴ A/cm² の小さなリーク電流の Al₂O₃ 膜を作製することができた。

high-k 特性を改善するために行うアニール時に界面酸化層が増加してしまうことを抑制するため、AlN/Al₂O₃ 積層膜を検討した。AlN 単層膜では、大きなリーク電流が見られるが、AlN/Al₂O₃ 積層膜では Al₂O₃ 膜程度のリーク電流に抑えられること、アニール時の酸素バリア性があることを示した。特に、酸素雰囲気中の 500 °C アニールでは、Al₂O₃ 膜では耐えきれない 100 Pa 以上の酸素分圧で界面酸化層を増やさない酸素バリア性を示すことができた。

ZrO₂ 膜の検討では、メタルモードで成膜した ZrO₂ 膜が大きな飽和キャパシタンス、小さな C-V ヒステリシリス特性を持ち、Al₂O₃ 膜よりも 2 倍以上高い ϵ_r であること、Al₂O₃ 膜と同程度のリーク電流に抑えられることを示した。0.8 nm の EOT と 10⁻⁴ A/cm² の小さなリーク電流の ZrO₂ 膜を作製することができた。しかし、メタルモードで成膜した ZrO₂ 膜は、成膜直後に、0.5 nm 程度の自然酸化膜を形成するために、さらに小さな EOT とするためには成膜条件の最適化が必要であることを明らかにした。

参考文献

1. Semiconductor industry association, '2015 International Technology Roadmap for Semiconductors (ITRS 2015)', <https://www.semiconductors.org/>
2. Y. Ma, Y. Ono, L. Stecher, D. R. Evans, and S. T. Hsu, Tech. Dig. -Int. Electron Devices Meet. 1999, 149 (1999).
3. 岩井洋、大見俊一郎, 応用物理 69, 4 (2000) .
4. A. Chin, c. C. Liao, C. H. Eu, W. J. Chen, and C. Tsai, Extended Abstract of the Symposium on VLSI Technology, 135 (Kyoto, Japan, 1999).
5. B. H. Lee, L. Kang, W.-J. Qi, R. Nieh, Y. Jeon, K. Onishi, and J. C. Lee, Tech. Dig. -Int. Electron Device Meet. 1999, 149 (1999).
6. S. J. Lee, H. F. Luan, W. P. Bai, C. H. Lee, T.S. Jeon, Y. Senzaki, D. Roberts, and D. L. Kwong, Tech. Dig. -Int. Electron Devices Meet. 2000, 31 (2000).
7. P. Ericsson, S. Bengtsson, and J. Skarp, Microelectron. Eng. 36, 91 (1997).
8. E. P. Gusev, M. Copel, E. Cartier, I. J. R. Baumvol, C. Krug, and M. A. Gribelyuk, Appl. Phys. Lett. 76, 176 (2000).
9. C. M. Perkins, B. B. Triplett, P. C. McIntyre, K. C. Saraswat, S. Haukka, and M. Tuomisenen,

- Appl. Phys. Lett. **78**, 2357 (2001).
10. H. Yang and G. Lucovsky, Tech. Dig. -Int. Electron Devices Meet. 1999, 245 (1999).
11. X. Guo, X. Wang, Z. Luo, T. P. Ma, and T. Tamagawa, Tech. Dig. -Int. Electron Devices Meet. 1999, 137 (1999).
12. S. Matsuo and M. Kiuchi, Jpn. J. Appl. Phys. **22**, 210 (1983).
13. T. Ono, M. Oda, C. Takahashi, and S. Matsuo, J. Vac. Sci. Technol. **B4**, 696 (1986).
14. H. Nishimura, M. Kiuchi, and S. Matsuo, Jpn. J. Appl. Phys. **32**, 322 (1993).
15. M. Shimada, T. Amazawa, T. Ono, S. Matsuo, and H. Oikawa, Vacuum **59**, 727 (2000).
16. M. Shimada, T. Ono, H. Nishimura, and S. Matsuo, J. Vac. Sci. Technol. **A13**, 815 (1995).
17. K. Saito, Y. Jin, and M. Shimada, Appl. Phys. Lett. **81**, 3582 (2002).
18. Y. Jin, K. Saito, M. Shimada, and T. Ono, J. Vac. Sci. Technol. **B21**, 942 (2003).
19. K. Saito, Y. Jin, T. Ono, and M. Shimada, Jpn. J. Appl. Phys. **43**, L765 (2004).
20. Y. Jin, K. Saito, M. Shimada, and T. Ono, J. Vac. Sci. Technol. **B23**, 1480 (2005).
21. K. Saito, Y. Jin, T. Ono, and M. Shimada, Jpn. J. Appl. Phys. **43**, L765 (2004).
22. T. Ono, K. Kato, H. Toyota, Y. Fukuda, and Y. Jin, Jpn. J. Appl. Phys. **45**, 7345 (2006).
23. 小野俊郎, 応用物理学会結晶工学分科会第6回結晶工学セミナー, p23 (応用物理学会, 2000).
24. 小野俊郎, 斎藤國夫, 神好人, 電気学会電子材料研究会 EFM-01-7, p7 (電気学会, 2001).
25. T. Amazawa, T. Ono, M. Shimada, S. Matsuo, and H. Oikawa, J. Vac. Sci. Technol. **B17**, 2222 (1999).
26. S. M. Sze, 'Physics of Semiconductor Devices' (Wiley, New York, 1981) 2nd ed., ISBN 0-471-05661-8.
27. G. D. Wilk, R. M. Wallace, and J. M. Anthony, J. Appl. Phys. **89**, 5243 (2001).
28. H. Watanabe, Appl. Phys. Lett. **78**, 3083 (2001).
29. G. S. Oehrlein and J. F. Rembetski, IBM J. Res. Dev. 36, 140 (1992).
30. N. Blayo, I. Tempermeister, J. L. Benton, G. S. Higashi, T. Boone, A. Onuoha, F. P. Klemens, D. E. Ibbotson, J. T. C. Lee, and H. H. Sawin, J. Vac. Sci. Technol. **B12**, 1340 (1994).
31. R. Muniandy, r. Boylan, R. Chin, N. Bell, and R. Sankaman, J. Vac. Sci. Technol. **B15**, 1913 (1997).
32. H. Yamada, J. Appl. Phys. **93**, 4902 (2003).
33. National Institute of Standards and Technology, 'NIST X-ray Photoelectron Spectroscopy Database', URL: <https://www.nist.gov>.
34. A. Mesarwi, W. C. Fan, and A. Ignatiev, J. Appl. Phys. **68**, 3609 (1990).
35. W. -K. Choi, S. -K. Koh, and H. -J. Jung, J. Vac. Sci. Technol. **A17**, 3362 (1999).
36. D. Hasha, L. S. de Saldarriaga, P. E. Hathaway, D. f. Cox, and M. E. Davis, J. Am. Chem. Soc. **110**, 2127 (1988).

37. 神好人, 斎藤國夫, 嶋田勝, 'ECRスパッタAIN/Al₂O₃積層膜のMISキャパシタ評価, MIS-diode characteristics of AlN/Al₂O₃ stack films deposited by ECR sputtering' 2003年秋季応用物理学
会講演会.

第7章 ECRスパッタ法による光学多層膜フィルタの成膜

7.1 はじめに

近年の通信ネットワークの急激な進展は、それを支える光通信システムの大規模化と高速化を求めており、波長分割多重方式(Wavelength division multiplexing: WDM)技術は、光通信ネットワークの大容量化と可用性、フレキシビリティを支える技術として重要な技術である^{1, 2)}。WDMシステムは、光分岐挿入装置(Optical add-drop multiplexer: OADM)、光クロスコネクトスイッチ(Optical cross-connect switch: OXC)、波長可変レーザ光源(Tunable laser source: TLS)、光変調デバイス(Optical modulation devices: OMD)、WDMフィルタ(WDM filter)からの多くの光デバイスおよびモジュールから構成されている。WDMフィルタは、システムを構成するための重要なパッシブデバイスであり、光信号を波長合分波(Multiplexer/Demultiplexer: DEMUX)する機能を担っている。光通信の標準化を行っている国際電気通信連合(International telecommunication union: ITU)は、将来の通信ネットワークの高度化に対応するため、WDMフィルタに対して、より狭帯域で波長確度の高いバンドパスフィルタを求めている。特に、損失やクロストークを抑えて良好な光特性を得るために、波長の正確性が求められている。

この要求に応えるべく、様々なWDMフィルタの開発が進められている。WDMフィルタには、大きく分けて(1)多層膜フィルタ(Multilayer)³⁾と(2)プレーナ光波回路(Planner lightwave circuit: PLC)⁴⁾の2つのタイプがある。多層膜フィルタは、狭帯域WDMフィルタとして開発されており、ファブリ・ペロー(Fabry-Perot etalon: FP)干渉計に基づき誘電体多層膜により構成されている。狭帯域WDMフィルタとして機能させるためには、少なくとも2つ以上のPF干渉計と、100層以上の多層膜が必要となる^{5, 6)}。WDMフィルタの設計上、ターゲットとするバンドパスの中心波長は、PF干渉計のキャビティ長(Cavity length)で決定される。WDMフィルタに要求されるバンドパスの急峻性やクロストークレベル、バンド幅などの光学特性は、キャビティ数と膜構成によって改善が図られる。WDMフィルタの製造では、光学基板の上に、屈折率の異なった2つ以上の誘電体を反射層として、ターゲット波長(中心波長)の1/4波長($\lambda/4$)で交互に積層する。反射効率を上げるために、屈折率の大きく異なる誘電体材料が用いられる。例えば、低屈折率材料として SiO_2 が、高屈折率材料として Ta_2O_5 や TiO_2 が誘電体ペアとして用いられる。

多層膜誘電体構造を成膜するために、反応性蒸着法(Reactive evaporation)^{7, 8)}、イオンビームアシストスパッタ法(Ion-beam assisted sputter deposition: IAD)^{9, 10)}、イオンビームスパッタ法(Ion-beam sputter deposition: IBS)¹¹⁾、反応性RFスパッタ法(RF sputter)¹²⁾、化学気相堆積法(CVD)¹³⁾、ヘリコンプラズマスパッタ法(Helicon plasma sputter deposition: HPS)¹⁴⁾、など多くの成膜技術により検討が進められている。しかし、多層膜WDMフィルタ構造を正確に製造するために、成膜技術に対して、誘電体の膜厚制御性や基板面内の均一

性が求められているが、現在の成膜技術に対して成膜均一性など課題が残っている。

そこで、本章では、ECRプラズマ¹⁵⁻¹⁷⁾を用いたスパッタ成膜^{18, 19)}を、光学用誘電体多層膜フィルタの製造に適用することを検討する。ECRスパッタ法を用いて、これまでバリア膜²⁰⁾や誘電体ゲート膜²¹⁻²⁶⁾として高品質な誘電体膜を形成することを示してきた。そこで、このECRスパッタを光学多層膜フィルタ製造に適用し、SiO₂膜とTa₂O₅膜の多層積層膜の基本フィルタ特性を明らかにすることを目的とする²⁷⁾。

7.2 誘電体多層膜用 ECRスパッタ

7.2.1 誘電体多層膜用 ECRスパッタ装置

図 7-1 に、誘電体多層膜用に用いた ECRスパッタ装置の概略図を示す²⁷⁾。8 インチまで対応する大面積成膜が可能なスパッタ成膜が行える装置である。一つの成膜室に ECR プラズマ室を 2 台接続している。それぞれのプラズマ室で、SiO₂膜と Ta₂O₅膜の成膜を行うために、5N の Si と 4N の Ta の円筒形ターゲットを、各々のプラズマ室と成膜室の間に配備している。試料室をターボ分子ポンプ(TMP)とロータリーポンプ(Rotary pump: RP)を用いて 10⁻⁵ Pa 台の高真空中に排気した後、プラズマ室あるいは試料室にアルゴン(Ar)と酸素(O₂)の混合ガスを導入し、0.01~0.1 Pa の所望の圧力とする。87.5 mT の磁場を印加し、マイクロ波導入窓から 2.45 GHz のマイクロ波を印加すると ECR 条件によりプラズマ室に ECR プラズマが生成する。マイクロ波は、一旦 2 方向に分岐し、石英窓を通じて対向して結合されることにより、長期間安定な成膜が行える¹⁹⁾。成膜速度を速めるために、500~800 W のマイクロ波を導入した。プラズマは、ECR ポイントから発散磁界によりプラズマ流として引き出され 8 インチ(200 mm)の基板が置かれた試料台方向に加速・輸送される¹⁹⁾。Si と Ta の円筒形

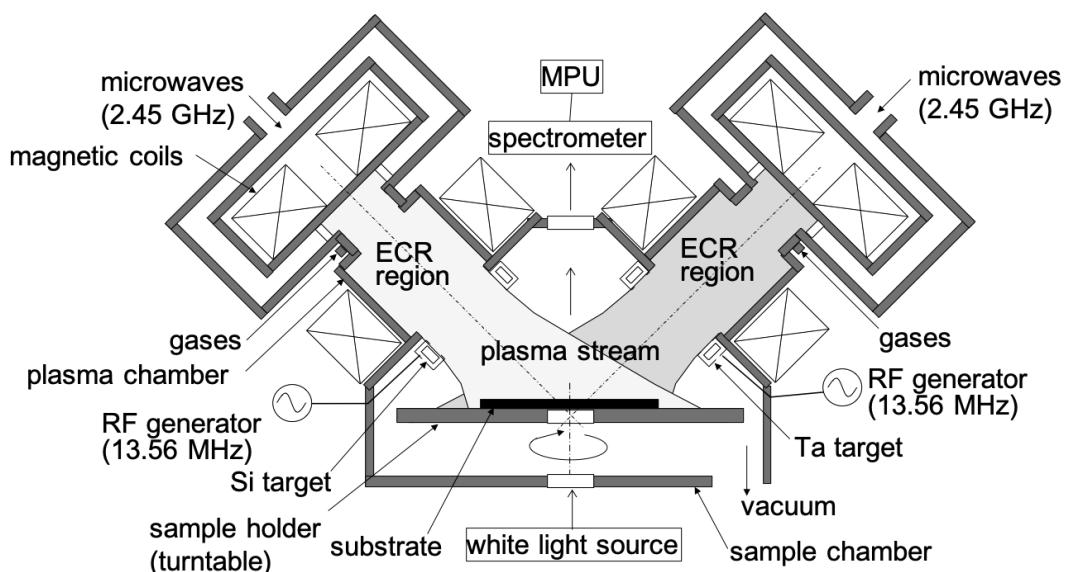


図 7-1: 多層膜成膜用 ECRスパッタ装置

ターゲットには、500~1000 W の高周波電界(13.56 MHz)を印加して、ECR プラズマ流中のイオンをターゲット表面に引き込んでスパッタする。スパッタされた粒子は、試料室に設置している基板表面に供給されるとともに、プラズマ流として供給されるイオン照射によって SiO₂ 膜と Ta₂O₅ 膜の酸化物形成が行える。光学多層膜フィルタを形成する上で、ウエハの面内均一性の確保が必要となる。直径 200 mm の均一性を得るために、プラズマ源に対して、基板を 40°傾けて 30 rpm で回転させた。

7.2.2 実験手順

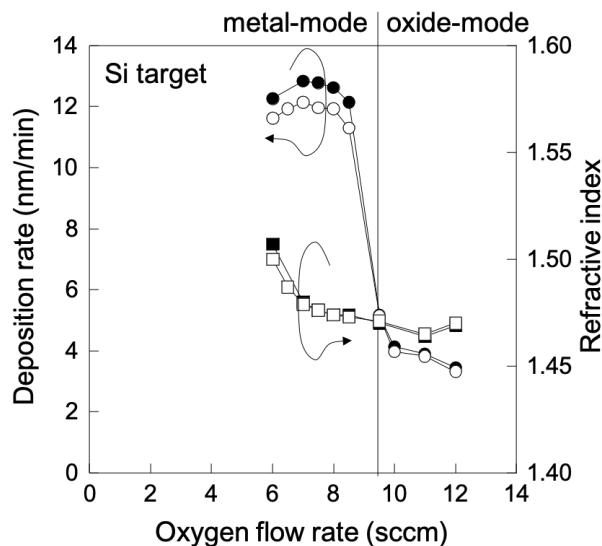
実験には、成膜基本特性を評価するための 8 インチ(200 mm 直径)の p 型シリコン基板(100)と、光学フィルタを形成するための 100 mm 直径の光学ガラス基板(オハラ製、WMS-13)を用いた。光学ガラス基板は、塩酸水溶液(HCl + H₂O)に 60 秒浸した後、ドライ窒素雰囲気で乾燥させた。基板は、電気的に絶縁された資料室内の試料台に設置されて、外部電圧などは印加せず成膜した。成膜時に基板加熱はせずに、冷却も行わなかった。そのため、成膜中に照射される ECR プラズマ流により、基板は 100 °C 程度に加熱される。

SiO₂ 膜と Ta₂O₅ 膜の膜厚と屈折率は、632.8 nm のエリプソメータで測定した。光学損失係数(Optical loss coefficient: OLC)と屈折率は、分光エリプソメータ(Spectral ellipsometry)で 1000~1700 nm の領域で測定した。表面モフォロジーは、原子間力顕微鏡(AFM)で観察した。詳細な断面構造の解析は、高精度透過型電子顕微鏡(High-resolution transmission electron microscope: HRTEM)と透過型電子顕微鏡(SEM)で観察した。多層膜の光学特性は、光スペクトルアナライザ(Optical spectrum analyzer: OSA)で分析した。SiO₂ 膜の元素分析は、X 線光電子分光法(XPS)を用いて分析した。Ta₂O₅ 膜の元素分析は、ラザフォード後方散乱分析(Rutherford back-scattering: RBS)と核反応解析法(Nuclear reaction analysis: NRA)を用いて分析した。

7.3 ECR スパッタにより成膜した SiO₂ 膜と Ta₂O₅ 膜の基本特性

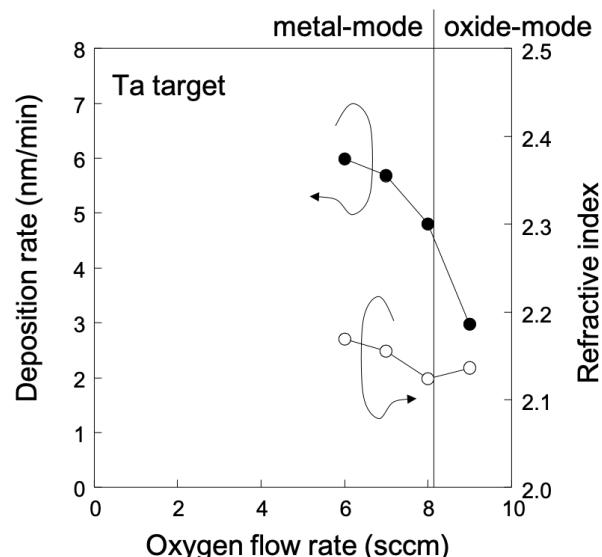
7.3.1 メタルモードと酸化物モードの成膜特性

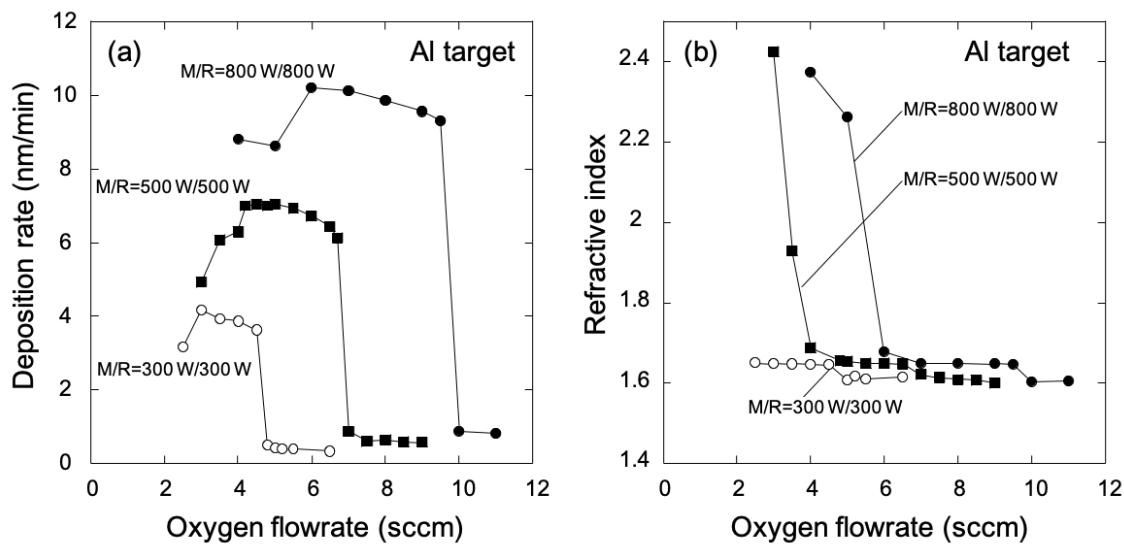
先章で述べたように、ECR スパッタでは、金属ターゲットと酸素を導入して酸化物を成膜する場合、酸素流量により、成膜速度の大きいメタルモードと酸化物モードの 2 つの成膜モードが現れる¹⁹⁻²¹⁾。図 7-2 に、Si ターゲットを用い、SiO₂ 膜を成膜したときの酸素流量依存性を示す。マイクロ波パワーと RF パワーを共に 500 W とした。酸素流量が 6~8.5 sccm の領域のメタルモードでは、12 nm/min 程度の成膜速度であるが、10 sccm 以上の酸化物モード

図 7-2: ECRスパッタによる SiO_2 成膜

では、4 nm/min 以下の低速の成膜速度となる。また、図 7-3 に、Ta ターゲットを用い、 Ta_2O_5 膜を成膜したときの酸素流量依存性を示す。マイクロ波パワーと RF パワーは共に 500 W とした。 SiO_2 成膜の場合ほど明確なモードの切り替えは見られないが、酸素流量が 6~6.5 sccm の領域のメタルモードでは、6 nm/min 程度の成膜速度であるが、9 sccm 以上の酸化物モードでは、3 nm/min 以下の低速の成膜速度となる。

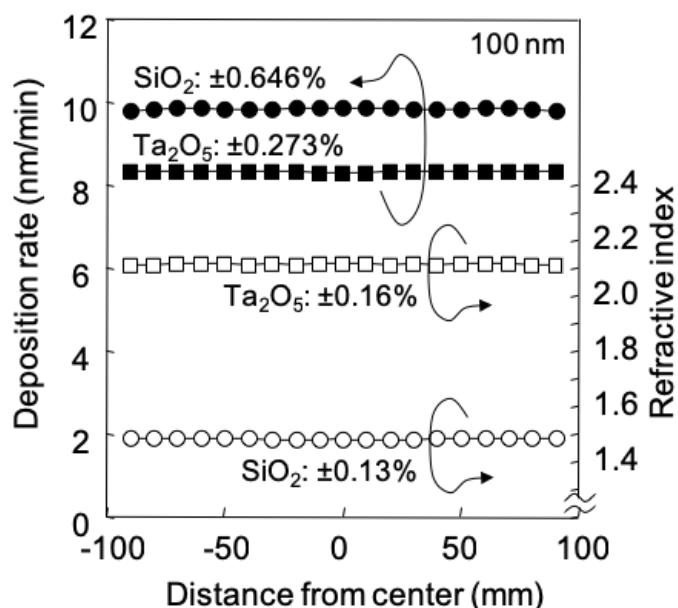
ECR スパッタでは、マイクロ波パワーと RF パワーは、独立のパラメータとして制御が可能であるが、通常は、マイクロ波パワーと RF パワーは、共に 500 W で成膜することが多い。しかし、多層膜フィルタは、全層で 100 層を越えることがあるので、できるだけ速い成膜速度にして、生産性を上げることが肝要である。そのため、マイクロ波パワーと RF パワーを上げて成

図 7-3: ECRスパッタによる Ta_2O_5 成膜

図 7-4: Al_2O_3 成膜マイクロ波パワー依存性

膜速度を上げられるかを検討する必要があった。

図 7-4 は、ターゲットとして Al を用いたときに、マイクロ波パワーと RF パワーを共に 300 W, 500 W, 800 W とした時の成膜速度と屈折率の酸素流量依存性を示したものである。 (a)より、マイクロ波パワーと RF パワーを大きくしていくと、メタルモードでの成膜速度が 300 W では 4 nm/min であったが、500 W で 7 nm/min、800 W で 10 nm/min と向上することが分かる。また、メタルモードから酸化物モードに遷移する酸素流量(f_0)は、マイクロ波パワーと RF パワーの増加により、300 W で 5 sccm、500 W で 7 sccm、800 W で 10 sccm と酸素流量が多い方にシフトすることが分かる。しかし、(b)に示す屈折率の酸素流量依存性を見

図 7-5: SiO_2 成膜と Ta_2O_5 成膜の均一性

ると、メタルモードよりも酸化物モードの屈折率が若干小さくなっている程度で、マイクロ波パワーと RF パワーの増加に寄らず、屈折率の変化は見られない。この結果により、マイクロ波パワーと RF パワーを増加させることにより、屈折率を変えることなく成膜速度を上げることができることが分かった。

図 7-5 に 8 インチ(200 mm 径)での面内均一性を示す。SiO₂ 成膜では、マイクロ波パワーを 800 W、RF パワーを 1000 W とすることで、成膜速度を 9.85 nm/min とでき、0.94 monolayers/秒での成膜が行えた。この場合の屈折率は 1.484 であった。また、Ta₂O₅ 成膜でも、マイクロ波パワーを 800 W、RF パワーを 1000 W とすることで、成膜速度を 7.78 nm/min とでき、0.65 monolayers/秒での成膜が行えた。この場合の屈折率は 2.114 であった。また、プラズマ源に対して、基板を 40°傾けて回転させることにより、SiO₂ 膜と Ta₂O₅ 膜の成膜均一性を向上することができ、8 インチ(200 mm 径)での面内均一性は、SiO₂ 膜の場合、成膜速度が±0.646%、屈折率が±0.13%であり、Ta₂O₅ 膜の場合、成膜速度が±0.273%、屈折率が±0.16%であった。マイクロ波パワーと RF パワーを上げても、8 インチ面内で高均一な成膜が実現できた。

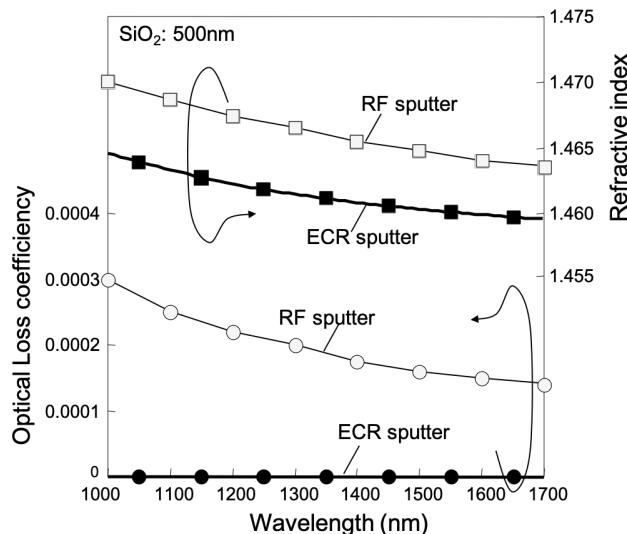
7.3.2 ECR スパッタでメタルモード成膜した SiO₂ 膜と Ta₂O₅ 膜の基本特性

表 7-1 に、SiO₂ 膜と Ta₂O₅ 膜を元素分析した結果を示す。分析した膜は、共にメタルモード成膜したもので、膜厚は 500 nm とした。SiO₂ 膜は XPS で分析し、Ta₂O₅ 膜は RBS/NRA で分析した。表より、SiO₂ 膜と Ta₂O₅ 膜ともリファレンスとして分析した石英基板と理想値の値とほぼ等しい値であり、化学量論的組成の膜であることが確認できた。

図 7-6 は、分光エリプソメータで測定した SiO₂ 膜の屈折率と光学損失係数(OLC)である。比較のために、SiO₂ ターゲットを Ar/O₂ ガスを用いて RF スパッタで成膜した SiO₂ 膜の分析結果を併記する。RF スパッタでの SiO₂ 膜の成膜速度は 1 nm/min 以下(0.1 monolayers/秒)であった。測定は、1000~1700 nm の波長で行った。ECR スパッタおよび RF スパッタで

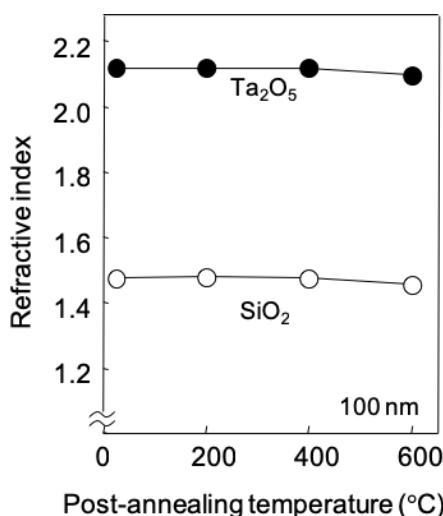
表 7-1: SiO₂ 膜と Ta₂O₅ 膜の組成分析

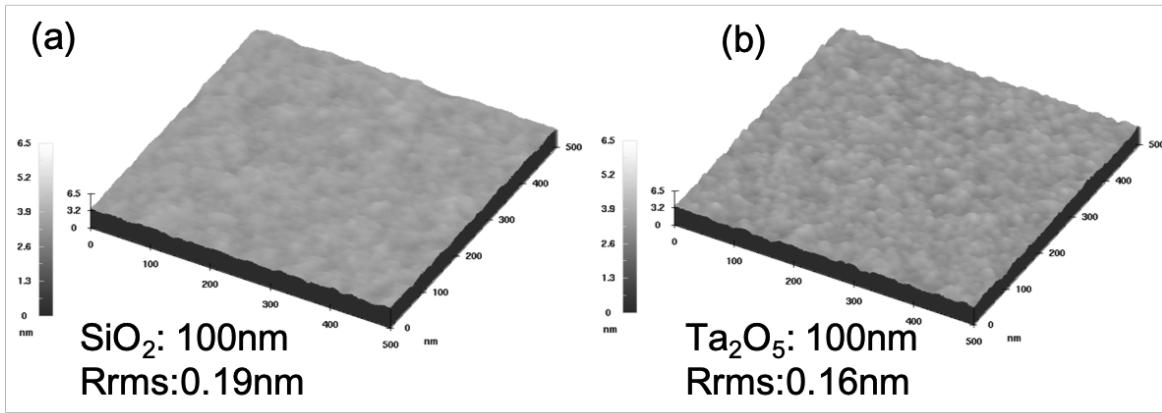
Al ₂ O ₃	atomic concentration (%)			method of analysis
	Al	Ta	O	
metal-mode SiO ₂	36.4	-	63.6	XPS
quartz substrate	36.1	-	63.9	XPS
metal-mode Ta ₂ O ₅	-	28.2	71.8	RBS/NRA
ideal Ta ₂ O ₅	-	28.6	71.4	-

図 7-6: SiO_2 膜の光学特性

成膜した SiO_2 膜は、共に波長が長くなると屈折率が小さくなって行く。通信波長帯の 1550 nm の屈折率を比較すると、ECR スパッタでは 1.460 であったが、RF スパッタでは 1.465 と、RF スパッタで成膜した SiO_2 膜は屈折率が大きかった。また、光学損失係数は、ECR スパッタで成膜した SiO_2 膜では、測定波長領域で観測できなかったが、RF スパッタでは $1.5 \sim 3 \times 10^{-4}$ の損失係数であることが分かった。このことにより、ECR スパッタ成膜では、成膜速度を比較的速くすることができ、かつ、光学損失が小さい膜を実現できることが分かった。同様に Ta_2O_5 膜の光学損失係数を測定したが、 SiO_2 膜と同様に測定限界以下であった。また、 Ta_2O_5 膜の通信波長帯の 1550 nm の屈折率は、2.10 であった。

光学フィルタ特性は、加熱により影響を受けるという報告がある²¹⁾。そこで、ECR スパッタでシリコン基板上に SiO_2 膜と Ta_2O_5 膜を 100 nm ずつ積層して、 $2 \times 10^{-2} \text{ Pa}$ の真空中でラン

図 7-7: SiO_2 膜と Ta_2O_5 膜の熱的安定性

図 7-8: SiO_2 膜と Ta_2O_5 膜の表面モフォロジ

ブヒーターを用い、5 分間のアニーリングを行った。その後、632.8 nm のエリプソメータにて屈折率の変化を測定した。図 7-7 に 200, 400, 600 °C で 5 分間真空アニールした SiO_2 膜と Ta_2O_5 膜の屈折率変化を示す。 SiO_2 膜と Ta_2O_5 膜のどちらとも、アニール温度の上昇と共に、屈折率が下がる傾向にあるが、600 °Cでの変化は、 SiO_2 膜で $\pm 0.48\%$ 、 Ta_2O_5 膜で $\pm 0.40\%$ と非常に小さい値であった。

図 7-8 に、シリコン基板上に SiO_2 膜と Ta_2O_5 膜を 100 nm ずつ成膜した時の AFM 観測による表面モフォロジを示す。 Ta_2O_5 膜の表面はとても平滑であり、Rq(Root mean square: RMS)ラフネスが、0.13 nm とシリコン基板の 0.11 nm と殆ど同じラフネスであった。 SiO_2 膜の表面も平滑であり、RMS が 0.19 nm であった。

7.4 SiO_2 膜と Ta_2O_5 膜の多層成膜特性

7.4.1 多層成膜時の界面構造

光学多層膜フィルタでは、膜と膜の界面のラフネスや結合が光学特性に影響を与える。そこで、ECR スパッタを用いて SiO_2 膜と Ta_2O_5 膜を多層成膜した場合の界面構造を調べた。ECR スパッタ法を用いて、シリコン基板上に、 SiO_2 膜と Ta_2O_5 膜とを積層して 107 層を成膜した。連続成膜動作と成膜安定性の検証を兼ねての成膜であり、 SiO_2 膜は 40 秒、 Ta_2O_5 膜は 55 秒の成膜時間に固定した。それぞれの成膜後に 8×10^{-5} Pa の真空中に引き、できるだけコンタミネーションがない成膜とした。

成膜後の断面形状を XRTEM で観測した結果を図 7-9 に示す。(a)全景に示すように、全ての界面は平滑であり、膜のボイドや乱れは見られなかった。(b)表面付近の拡大図と(c)基板付近の拡大図から、成膜された SiO_2 膜と Ta_2O_5 膜は共にアモルファスであることが分かる。また、界面はとても平滑であり、乱れはなかった。図より、それぞれの界面は 0.5 nm ととても薄いことが分かった。また、HRTEM から膜厚を測定すると、 SiO_2 膜は 6.5 nm、 Ta_2O_5 膜は

8.3 nm と見積もられる。この値は、図 7-5 の値と一致するものであった。さらに、図より、107 層を成膜したときの SiO_2 膜と Ta_2O_5 膜の膜厚の揺らぎを計測すると、成膜中には、ほぼ揺らぎはなかったが、シリコン基板上の SiO_2 膜が他より 1.5 nm 厚かった。これは、成膜前にシリコン基板の洗浄を行わなかったために、自然酸化膜が 1.5 nm 程形成されている状態で成膜を開始したためだと考えられる。

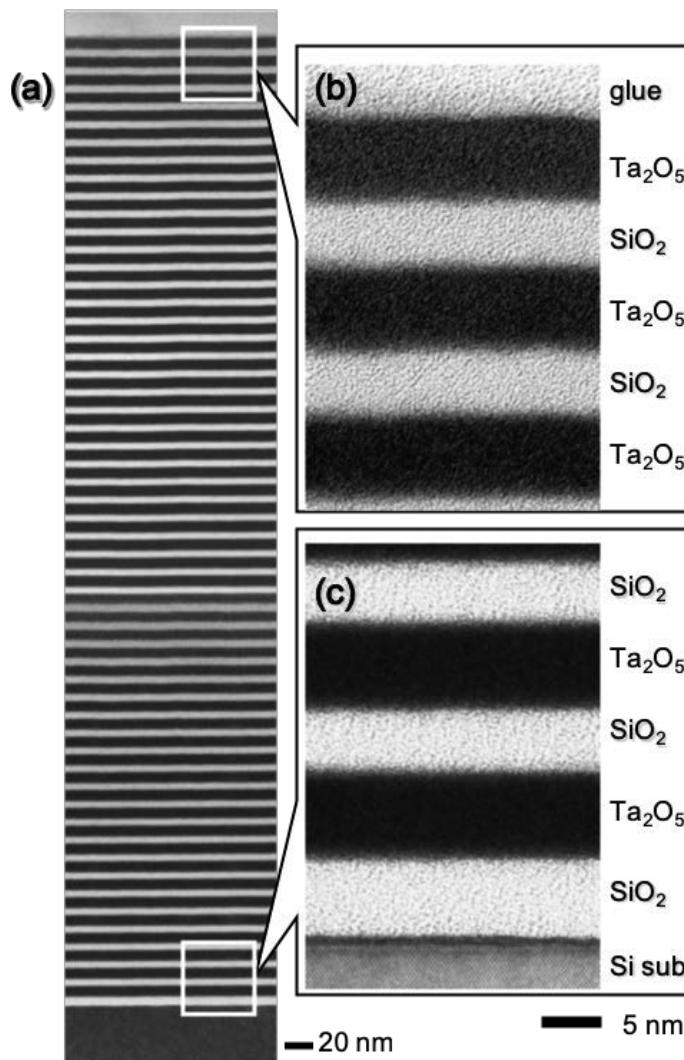


図 7-9: SiO_2 膜と Ta_2O_5 膜の多層膜の TEM 写真

7.4.2 多層膜の熱的安定性

図 7-10 に、 SiO_2 膜と Ta_2O_5 膜とを合わせて 83 層成膜した後、200, 400, 600 °C の真空アニールを行った場合の断面 SEM 写真を示す。厚膜の連続成膜動作の検証を兼ねての成膜であり、光学ガラス基板上に、 SiO_2 膜は 20 分間、 Ta_2O_5 膜は 20 分間の成膜時間に固定した。その後、 2×10^{-2} Pa の真空中でランプヒーターを用い、200, 400, 600 °C の温度で、5 分間のアニーリングを行った。SEM では、界面の乱れを観測するために表面付近を観測

$\text{SiO}_2/\text{Ta}_2\text{O}_5$ multilayer (83 layers)

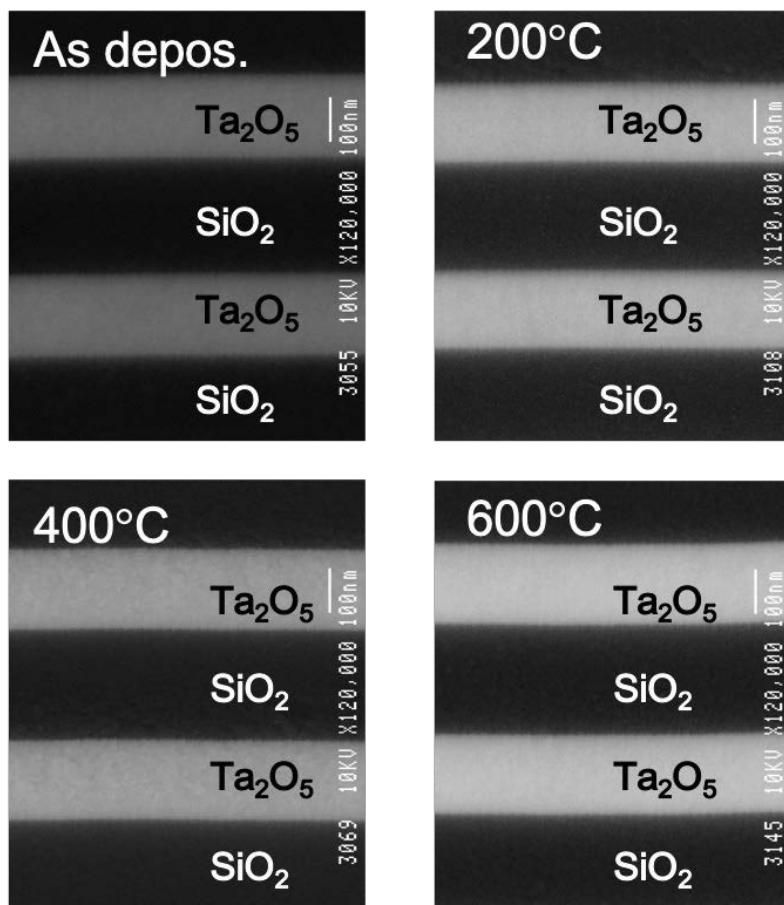


図 7-10: SiO_2 膜と Ta_2O_5 膜の多層膜の温度安定性(SEM 写真)

した。図より、いずれのアニールにおいても、 SiO_2 膜と Ta_2O_5 膜は結晶化は起きていないことが分かる。また、界面も平滑であることが分かる。この結果より、ECR スパッタ法で成膜した SiO_2 膜と Ta_2O_5 膜は、熱的にも安定であることが分かった。

7.5 サブピーク差分法による膜厚モニタによるフィルタ特性の改善

7.5.1 時間制御成膜のフィルタ特性

光学フィルタでは、低屈折率の SiO_2 膜の $\lambda/2$ のキャビティを低屈折率の SiO_2 膜と高屈折率の Ta_2O_5 膜を $\lambda/4$ ずつ積層した反射層で挟む構造とする。ターゲット波長(中心波長)を通信波長帯周波数の $\lambda = 1550 \text{ nm}$ とすると、成膜するべき膜厚 d は、次のように求められる。

$$\lambda = 4 n d \quad (7-1)$$

$$d = \frac{\lambda}{4n}$$

ここで、 n は誘電体膜の屈折率である。 SiO_2 膜と Ta_2O_5 膜の屈折率は、1550 nm で $n_{\text{SiO}_2} = 1.46$ と $n_{\text{Ta}_2\text{O}_5} = 2.10$ と測定されているので、 $\lambda/4$ となる膜厚は、 $d_{\text{SiO}_2} = 265.4$ nm と $d_{\text{Ta}_2\text{O}_5} = 184.5$ nm となる。ここで、「L」 = d_{SiO_2} と「H」 = $d_{\text{Ta}_2\text{O}_5}$ とすると、シングルキャビティ構造の FP 干渉計は、

$$(air)/(HL)^{10}H(2L)H(LH)^{10}/(\text{glass substrate}) \quad (7-2)$$

のような標記となる。この構造は、 $2L$ のキャビティを、 HL の 10 ペア + H で挟む構造である。

(air)/(HL)¹⁰H(2L)H(LH)¹⁰/(sub)の構造について、成膜速度が変化しないとして、一定時間で 4 インチ(100 nm 径)の光学ガラス基板上に、成膜したときのフィルタ特性を図 7-11 に示す。ターゲット波長(中心波長)は、1550 nm とし、 $d_{\text{SiO}_2} = 265.4$ nm と $d_{\text{Ta}_2\text{O}_5} = 184.5$ nm になる様に一定時間で成膜した。図 7-11(a)より、4 インチ全域で良好なフィルタ特性が得られていることが分かる。(b)と(c)のフィルタ特性では、シミュレーションとほぼ同等の良好なバンドパスプロファイルが得られており、挿入損失も -1 dB 以下に抑えられている。しかし、図

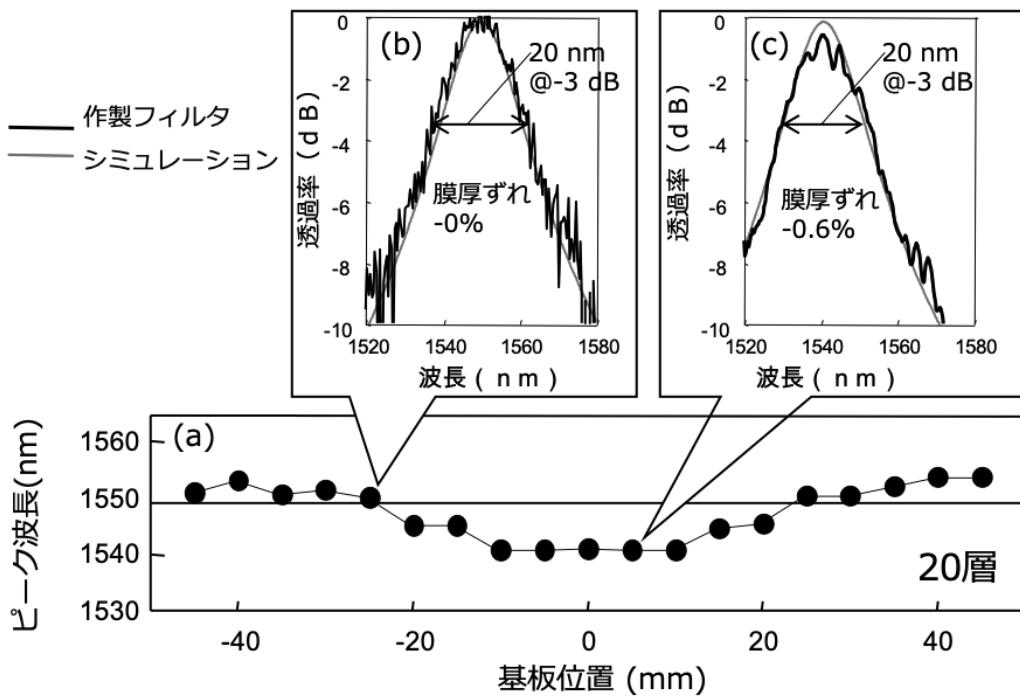


図 7-11: 成膜時間一定としたときのシングルキャビティのフィルタ特性均一性

7-11(a)に示すように、面内でピーク波長が分布を持っており、ウエハの中心で-0.6%のずれが観測されている。これは、10 nm程度の波長シフトとなり光学フィルタとしては改善すべきものである。この検討では、成膜速度が一定と仮定して、成膜時間を一定とした。そのため、膜厚の揺らぎが多層膜を形成している中で蓄積てしまい、波長のずれとして観測されたと考えられる。そのため、多層膜それぞれの膜厚を正確にモニターする技術が必要であることが分かった。

7.5.2 サブピーク差分法による膜厚モニター技術の開発

一般的に、成膜中に膜厚モニターには、水晶振動子マイクロバランス法(Quartz crystal microbalance: QCM)が使われる。QCMでは、水晶振動子の表面に物質が付着すると、厚さの変化に応じて共振数は数が変化することを利用し、1 nm～1 μmの領域で膜厚がモニタリングできる優れた技術である。しかし、プラズマ中では水晶振動子が正常に動作しないため、プラズマを利用しているECRスパッタでは用いることができない。

分光光度計を用いて膜厚をモニタリングする方法として、単色測光法と二色測光法が提案されている。成膜基板、あるいはモニタ基板に白色光を透過・反射させ、モニター光の信号強度により膜厚を推測するものである。図7-12は、単色測光法と二色測光法のモニタリングを示したものである。

単色測光法は、1つの波長を決めてモニタするものである。一般的には、ターゲット波長の信号強度をモニタリングする。図7-12では、1550 nmのターゲット波長をモニタリングして

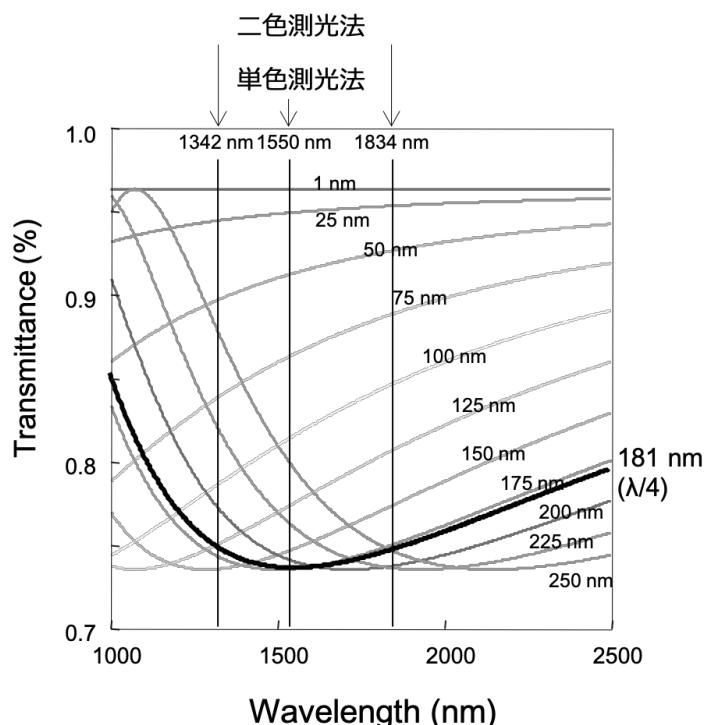


図7-12: 単色測光法と二色測光法でのモニタリング

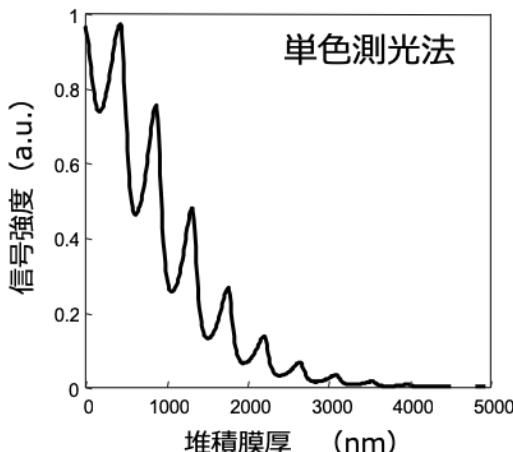


図 7-13: 単色測光法の信号

いる。しかし、単色測光法で得られる信号は、図 7-13 に示すように、堆積する膜厚が増えると、信号の強弱を繰り返しながら、信号が弱くなる。そのため、層数が増すと信号強度が急激に低下し、正確な制御ができない欠点を持つ。

二色測光法は、図 7-12 に示すように、2 つのモニター光で膜厚を推測する。例えば、 SiO_2 成膜において、ターゲット波長の 1550 nm を中心に、波長を逆数に取った波数 (Wavenumber) で等間隔の 1342 nm と 1834 nm のモニター光を選択し、この 2 つのモニター光の強度を観測する。膜厚が増すと 2 つのモニター光はそれぞれ変化するが、 $\lambda/4$ の膜厚 (181 nm)になると、2 つのモニター光は同じ透過率となる。このタイミングで成膜を停止すると 1550 nm に対して、 $\lambda/4$ 膜厚の SiO_2 膜が得られる。しかし、二色測光法においても、单

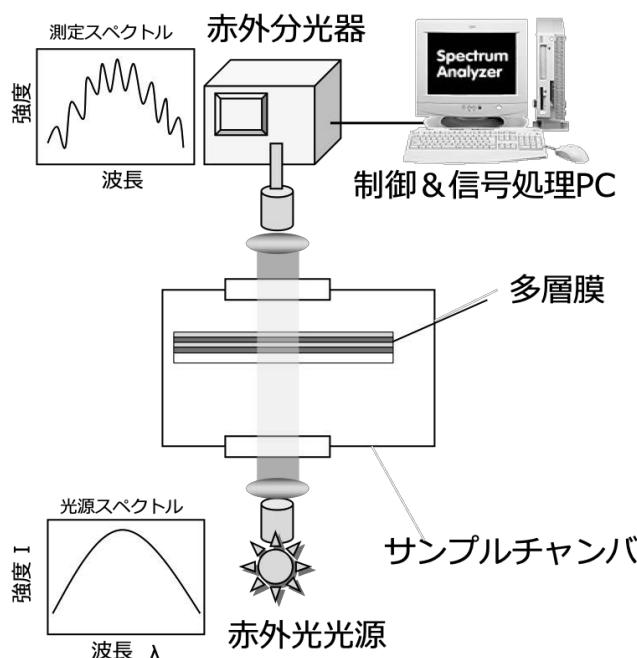


図 7-14: 透過型膜厚モニタシステム

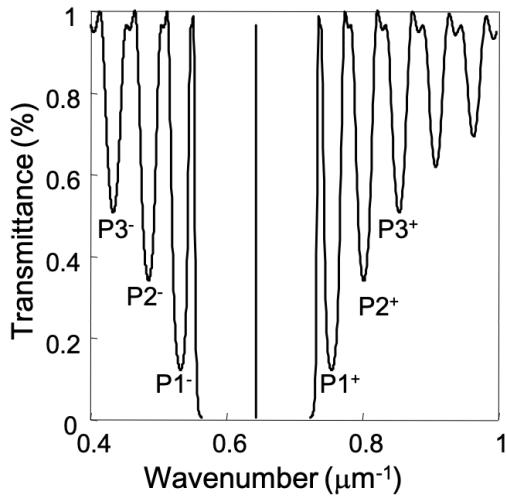


図 7-15: シングルキャビティのサブピーク

色測光法と同様に層数が増すと正確な制御ができなくなる欠点があった。

そこで、新たな膜厚モニタリング方法を考案した。図 7-14 に、膜厚モニターの概略図を示す。基板に赤外線を含む白色光を投光し、成膜している基板そのものを透過させる。透過した光を赤外分光器で分析し、計算機のマイクロプロセッサ(MPU)により分光スペクトルを計算して膜厚をモニタリングする。また、計算機でシステムの制御も行う。図 7-1 の ECR スパッタ装置では、ECR イオン源が基板に対して傾斜しているために、基板の垂直方向から白色光を容易に投光することができる。

図 7-15 に理想的にシングルキャビティのフィルタが積層された基板の分光特性を示す。横軸は波長(Wavelength)ではなく、波長を逆数に取った波数である。縦軸は、透過率(Transmittance)である。図より、ターゲット波長(中心波長 1550 nm)に相当する $0.65 \mu\text{m}^{-1}$

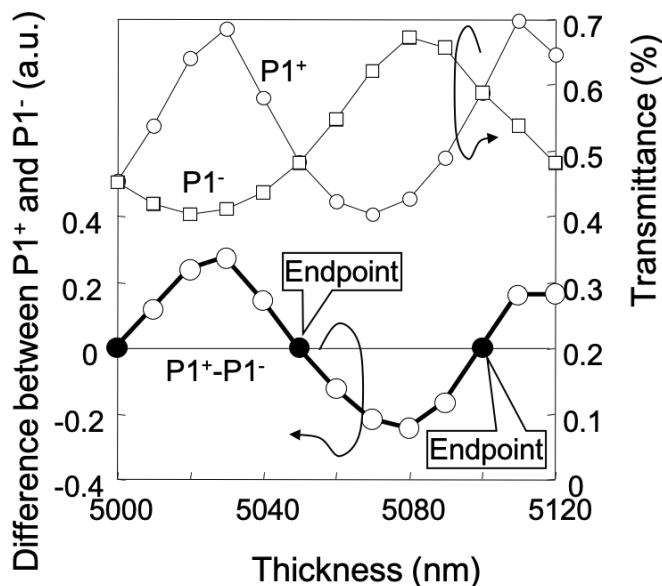


図 7-16: サブピーク差分法による膜厚モニタ

の中心波数を中心に、 P_1^- , P_1^+ , P_2^- , P_2^+ , P_3^- , P_3^+ のペアとなる、吸収サブピークが現れていることが分かる。このサブピークの対は、図 7-16 のように、成膜している膜の膜厚により、信号強度が変化する。例えば、 P_1^- , P_1^+ は、膜厚によりそれぞれ振幅を繰り返すが、膜厚が $\lambda/4$ の整数倍になったときに、一致する性質を持っている。つまり、 $\lambda/4$ の整数倍で $\Delta P_1 = P_1^- - P_1^+ = 0$ となる。再び、膜が積まれて行くと P_1^- , P_1^+ は、それぞれ振幅を繰り返すが、再び膜厚が $\lambda/4$ の整数倍になったときに $\Delta P_1 = P_1^- - P_1^+ = 0$ となる。この $\Delta P_1 = 0$ となった時をエンドポイントとして、成膜を終了することにより、正確に $\lambda/4$ の膜が積層できる。この方法をサブピーク差分法(Sub-peak difference method: SPD)と呼ぶこととした。式(7-1)から、 $\lambda/4 = n d$ であることから、サブピーク差分法では、膜厚と屈折率の積で膜厚をモニタリングしていることになる。一般的には、屈折率の変化は無視できるとしているが、厚膜形成時には、成膜温度がプラズマ照射などにより上昇し、屈折率が変化している可能性があった。ピーク差分法では、膜厚の揺らぎのみならず、屈折率の揺らぎも考慮した膜厚モニタリングが可能となる利点がある。

図 7-17 に、シングルキャビティのフィルタ成膜時の膜厚モニターの例を示す。左の図は、横軸に波数を、縦軸に透過率を示している。また、右の図は、横軸に成膜時間を、縦軸に P_2^+ サブピークのペア(P_2^- , P_2^+)の差分を示している。41 層目を成膜したときには、 P_2 サブピーク対は、透過率が等しく差は 0 である。42 層目の成膜を開始すると、サブピークが変化し、その差も変化する。右の図の例では、差分が正方向に増加した後で、減少する。42 層目の時点で、サブピーク対の透過率は等しくなり、差分が 0 となる。同様に 43 層目の時点でも差分は 0 となる。このように、適切なサブピーク対を追跡し、その差分をモニタリングすることで、 $\lambda/4$ の整数倍で差分が 0 となる性質を利用して光学フィルタとして正確な膜厚を成膜することができる。

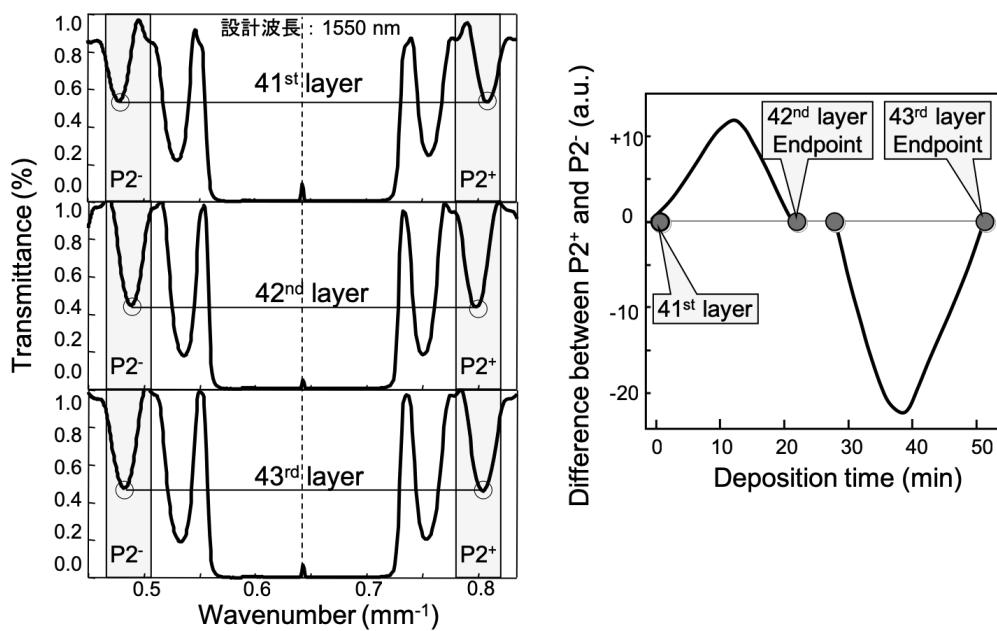


図 7-17: サブピーク差分法によるシングルキャビティのフィルタ成膜時のモニタ

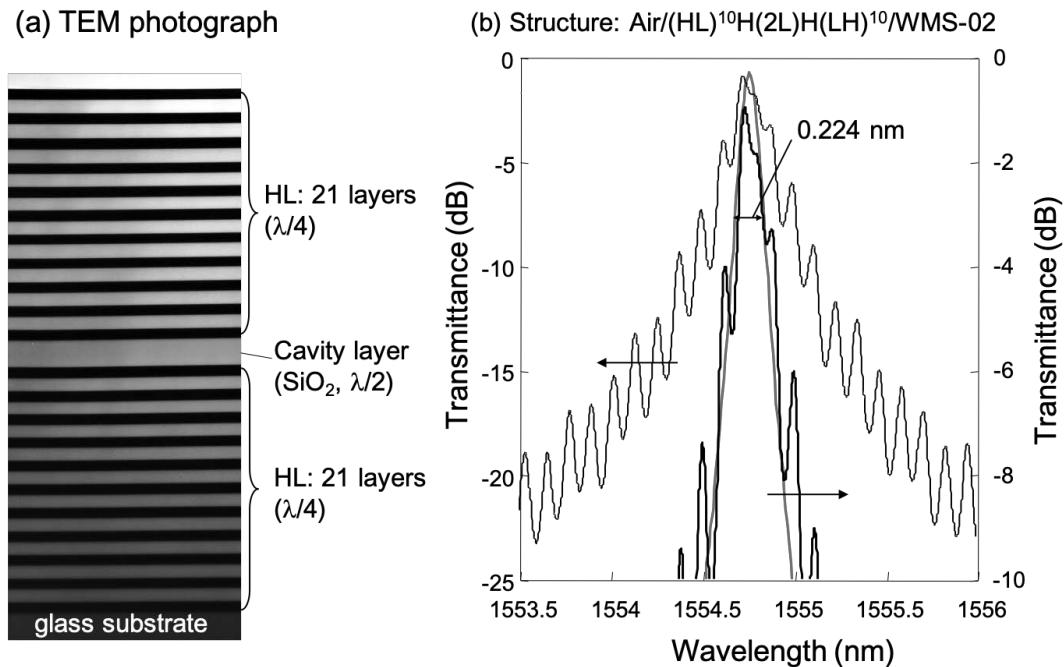


図 7-18: ピーク差分法により成膜したシングルキャビティのフィルタの TEM とフィルタ特性

7.5.3 ピーク差分法を適用した多層膜フィルタ製造とフィルタ特性

ピーク差分法を活用して、シングルキャビティの(air)/(HL)¹⁰H(2L)H(LH)¹⁰/(sub)の成膜を行った。光学ガラス基板を用い、ターゲット波長(中心波長)は、1550 nmとした。図 7-18 に、基板の中心付近の光学多層膜フィルタ特性と断面 HRTEM 写真を示す。図 7-18 (a)HRTEM 写真より、全ての界面は平滑であることが分かる。図 7-18(b)の透過特性には、リップル(Ripple)が見られるが、これは、基板裏面に反射防止膜を施していないためであり、シミュレーションの結果と一致する。しかしながら、透過特性の-3 dB の半値幅(FWHM)は、0.224 nm であり、シミュレーションの値とほぼ一致していた。また、1550 nm をターゲット波長(中心波長)としたが、測定では 1554.7 nm と 4.7 nm も長波長側にシフトしてしまっていた。これは、膜厚が+0.3%ずれていたことを示している。また、1554.7 nm のフィルタとしての光学損失は、-1 dB とシミュレーションよりも大きかった。この光学損失は、膜厚の揺らぎによるものだと考えている。この結果より、膜厚モニタリングの精度向上が必要であることが分かった。

図 7-19 に、ピーク差分法を活用して、成膜した(air)/(HL)¹⁰H(2L)H(LH)¹⁰/(sub)フィルタのピークは長と FWHM の 4 インチ(100 mm 径)の面内均一性を示す。4 インチ面内でのピーク波長の平均値は、1554.9 nm であり、ばらつきは ± 1.7 nm であった。膜厚ばらつきは、ウエハ全体で $\pm 0.1\%$ 以内と推測できる。また、FWHM の面内ばらつきは、 ± 0.031 nm と良好な値であった。

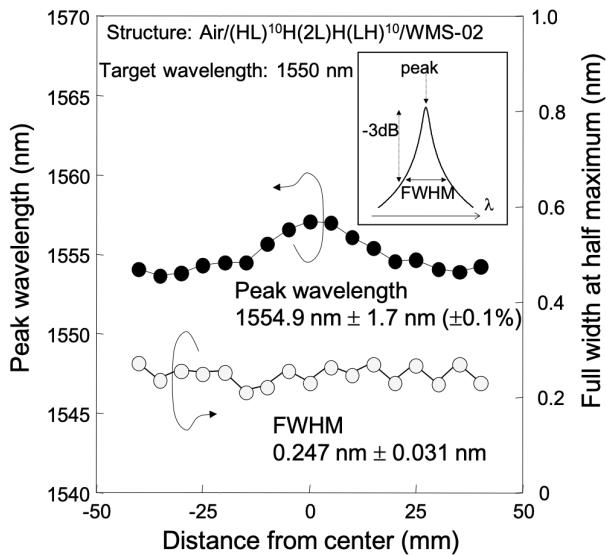


図 7-19: シングルキャビティのフィルタ特性

7.6 まとめ

本章では、ECRスパッタ成膜により光学用誘電体多層膜フィルタの製造への適用性を検討した。ECRスパッタ法を用いて、 SiO_2 膜と Ta_2O_5 膜のメタルモード成膜により、多層積層膜を高精度に成膜することができた。

ECRスパッタ法を用いて8インチ面内で SiO_2 膜は $\pm 0.43\%$ 、 Ta_2O_5 膜は $\pm 0.27\%$ の膜厚ばらつきで高均一な成膜ができることを示した。また、AFMの観測により表面モフォロジは、 SiO_2 膜で $\text{RMS} = 0.19 \text{ nm}$ 、 Ta_2O_5 膜は $\text{RMS} = 0.13 \text{ nm}$ の非常に平滑な表面状態であった。さらに、多層膜の界面は 0.5 nm 程度であり、100層を越える多層膜形成でもばらつきのない成膜が行えていることを明らかにした。

光学多層膜フィルタを作成するにあたり、正確に多層膜の膜厚をモニタリングできるピーク差分法を開発した。この方法を活用して、 SiO_2 膜と Ta_2O_5 膜の43層のシングルキャビティPF干渉フィルタを作成することができた。 0.224 nm というFWHM特性が得られ、100mmの基板面内でも $\pm 0.031 \text{ nm}$ のばらつきに抑えることができた。また、膜厚ばらつきも面内で $\pm 0.1\%$ と非常に小さいものであった。

以上により、ECRスパッタのメタルモード成膜がWDMフィルタ製造に活用できることを明らかにすることができた。

参考文献

- I. P. Kaminow, C. R. Doerr, C. Dragone, T. Koch, U. Koren, A. A. M. Saleh, A. J. Kirby, C. M. Özveren, B. Scholfield, R. E. Thomas, R. A. Barry, D. M. Castagnazzi, V. W. S. Chan, B. R.

- Hemenway, Jr., D. Marquis, S. A. Parikh, M. L. Stevens, E. A. Swanson, S. G. Finn, and R. G. Gallager, IEEE J. Select. Areas Commun. **14**, 780 (1996).
2. K. Sato, IEEE Communications Mag. **34**, 86 (1996).
 3. P. Baumeister, Appl. Opt. **30**, 4066 (1991).
 4. M. Kawachi, Opt. and Quantum Electron. **20**, 391 (1990)
 5. Baumeister, Appl. Opt. **37**, 6609 (1998).
 6. A. V. Tikhonravov and M. K. Trubetskov, Appl. Opt. **41**, 3176 (2002).
 7. H. K. Pulker, G. Paesold, and E. Ritter, Appl. Opt. **15**, 2986 (1976).
 8. J.-S. Chen, S. Chao, J.-S. Kao, H. Niu, and C.-H. Chen, Appl. Opt. **35**, 90 (1996).
 9. A. Zöller, S. Beißwenger, R. Götzemann, and K. Matl, ¥text{Proceedings of The International Society for Optical Engineering (SPIE), Grenoble, 1994}, 2253, pp. 394-402 (1994).
 10. S. Ogura and Q. Tang, ¥text{Proceedings of The International Society for Optical Engineering (SPIE), Boulder, 1996}, 2966, (1996), pp. 214--224.
 11. A. J. Devasahayam, I. Agatic, B. Druz, H. Hegde, I. Zaritsky, S. R. Das, M. Boudreau, T. Yin, R. Mallard, and S. LaFramboise, J. Vac. Sci. Technol. **A20**, 1135 (2002).
 12. Y. Song, T. Sakurai, K. Maruta, A. Matsusita, S. Matsumoto, S. Saisho, and K. Kikuchi, Vacuum, **59**, 755 (2000).
 13. P. V. Bulkin, P. L. Swart, and B. M. Lacquet, Appl. Opt. **35**, 4413 (1996).
 14. X. Wang, H. Masumoto, Y. Someno, and T. Hirai, Appl. Phys. Lett. **72**, 3264 (1998).
 15. S. Matsuo and M. Kiuchi, Jpn. J. Appl. Phys. **22**, 210 (1983).
 16. T. Ono, M. Oda, C. Takahashi, and S. Matsuo, J. Vac. Sci. Technol. **B4**, 696 (1986).
 17. H. Nishimura, M. Kiuchi, and S. Matsuo, Jpn. J. Appl. Phys. **32**, 322 (1993).
 18. M. Shimada, T. Amazawa, T. Ono, S. Matsuo, and H. Oikawa, Vacuum **59**, 727 (2000).
 19. M. Shimada, T. Ono, H. Nishimura, and S. Matsuo, J. Vac. Sci. Technol. **A13**, 815 (1995).
 20. T. Amazawa, T. Ono, M. Shimada, S. Matsuo, and H. Oikawa, J. Vac. Sci. Technol. **B17**, 2222 (1999).
 21. K. Saito, Y. Jin, and M. Shimada, Appl. Phys. Lett. **81**, 3582 (2002).
 22. Y. Jin, K. Saito, M. Shimada, and T. Ono, J. Vac. Sci. Technol. **B21**, 942 (2003).
 23. K. Saito, Y. Jin, T. Ono, and M. Shimada, Jpn. J. Appl. Phys. **43**, L765 (2004).
 24. Y. Jin, K. Saito, M. Shimada, and T. Ono, J. Vac. Sci. Technol. **B23**, 1480 (2005).
 25. K. Saito, Y. Jin, T. Ono, and M. Shimada, Jpn. J. Appl. Phys. **43**, L765 (2004).
 26. T. Ono, K. Kato, H. Toyota, Y. Fukuda, and Y. Jin, Jpn. J. Appl. Phys. **45**, 7345 (2006).
 27. Y. Jin, M. Shimada, and T. Ono, J. Vac. Sci. Technol. **A22**, 2413 (2004).
 28. H. Takashashi, Appl. Opt. **34**, 667 (1995).

第8章 ECRスパッタ法による抵抗変化メモリ膜の成膜

8.1 はじめに

近年は、レガシーな通信ネットワークから、モバイル、クラウド、IoT、ビックデータ、そしてAIの急速な進化により、膨大なデータが生成されるようになり、これらの大量のデータを高速に安定しておくストレージ技術・メモリ技術の進展が求められてきている。データの記録装置としては、これまで分野を牽引してきた DRAM や NAND 型フラッシュメモリ(Not-AND type EEPROM)が、今後も技術的に大容量化が可能であるため、引き続き活用されると見込まれている。

コンピュータやモバイル端末、IoT 端末などのメモリーは、中央演算装置(Central processing unit: CPU)・マイクロプロセッサ(MPU)に近い方から、スタティック RAM(Static random access memory: SRAM)を用いたキャッシュメモリ(Cache memory)、DRAM を用いたメインメモリ、磁気ディスクやフラッシュメモリを用いたストレージメモリの 3 段階で構成されてきた。この順に、求められる動作速度は遅くなり、容量は大きくなり、価格は安くなる。しかし、技術進展により DRAM の動作速度が高速となり、フラッシュメモリなどのストレージメモリの速度がメインメモリに追いつかなくなり、メインメモリとストレージメモリの間に、新たな階層のメモリを置く要求が強くなってきた。この新たなメモリの階層をストレージ・クラス・メモリ(Storage class memory: SCM)と呼ばれ、その開発が急速に行われている^{1, 2)}。この SCM に求められる主要な性能は、(1)DRAM と比較して安価で大容量であること、(2)フラッシュメモリと比べて高速動作であること、(3)フラッシュメモリよりも書き換え回数が遥かに多い不揮発性メモリ(Non-volatile memory: NVM)であること、などである。この SCM を構成する不揮発性メモリの候補として、表 8-1 に示すように³⁾、磁気抵抗メモリあるいはスピノ注入メモリ(Magneto-resistance RAM: MRAM, Spin transfer torque RAM: STT-RAM)⁴⁾、相変化メ

表 8-1: 不揮発性メモリ技術

	MRAM (STT-RAM) 磁気抵抗メモリ	PRAM 相変化メモリ	FeRAM 強誘電体メモリ	RRAM 抵抗変化メモリ	
セルサイズ	6~14F ²	4F ²	6~14F ²	CB-RAM	ReRAM
書込極性	Bipolar	Unipolar	Unipolar	Bipolar	Bi/Uni
書込電圧	1.0-1.5 V	1.5-3.0 V	2 V	1.0-1.5 V	3 V
書込電流	49 μA	100 μA	100 μA	20 μA	25 μA
保持特性	10 years	10 years	10 years	Hour/Day	10 years
書き換回数	10 ¹⁵	10 ¹²	10 ¹²	10 ¹⁰	10 ⁶

モリ(Phase change RAM: PRAM)^{5, 6)}、強誘電体メモリ(Ferroelectric RAM: FeRAM)⁷⁻⁹⁾、抵抗変化メモリ(Resistance RAM: RRAM)¹⁰⁾、などが挙げられている。

このうち、RRAM は、図 8-1(a)に示すように、基本となる単位構造が金属-酸化膜-金属(Metal-oxide-metal: MOM)キャパシタンス構造と単純な構造である。外部から上部電極(Top electrode)と下部電極(Bottom electrode)に与えられる DC 電圧や電圧パルスなどの電気刺激により、図 8-1(b)のように、室温で酸化膜の電気抵抗値が低抵抗状態(Low resistance state: LRS)と高抵抗状態(High resistance state: HRS)に大きく変化する。これらの抵抗状態は、十分小さい読み取り電圧(センス電圧)を用いれば、酸化膜の抵抗状態を変化させることなく、容易に状態を読み取ることができる。また、パルス印加により高速に切り替わり、その状態が長期にわたり安定して維持できるため、SCM として期待されている不揮発性メモリ技術である。

RRAM には、Cu や Ag/GeS などの固体電解質中で抵抗スイッチングを起こすものと、遷移金属などの金属酸化物で抵抗スイッチングを起こすものに分けられる。前者は、CB-RAM(Conductive bridging RAM)¹¹⁻¹⁴⁾と呼ばれ、固定電解質中に金属イオンパスが形成／切断するによりスイッチングを起こす。後者は、金属酸化物における抵抗スイッチング現象で、RRAM あるいは ReRAM と呼ばれるもの¹⁵⁻²²⁾であり、酸化膜と金属との界面での状態変化するメカニズム²⁰⁻²²⁾と、電極間にフィラメントパスを形成するメカニズム¹⁶⁻¹⁹⁾が提案されており、現在でも議論が続いている。これらの抵抗変化メモリでは、双極スイッチ動作(Bipolar sweep switching: バイポーラー)動作だけではなく、单極スイッチ動作(Unipolar sweep switching: ユニポーラー)動作ができるものもある。さらには、TiO₂と TiO_{2-x} の酸素空孔により界面電位障壁が変化する Memristor²³⁾と呼ばれる不揮発性メモリが HP から 2008 年に発表されている。

MOM 構造の外部電界による抵抗変化は、1962 年に報告された古くから知られている現象である²²⁾。1970~80 年代にかけて、Al₂O₃ や Ta₂O₅ や、NbO₂、SiO₂ 等のさまざまな薄膜で抵抗スイッチングが報告された²⁵⁻²⁷⁾。その後、40 K と低温化ではあるものの

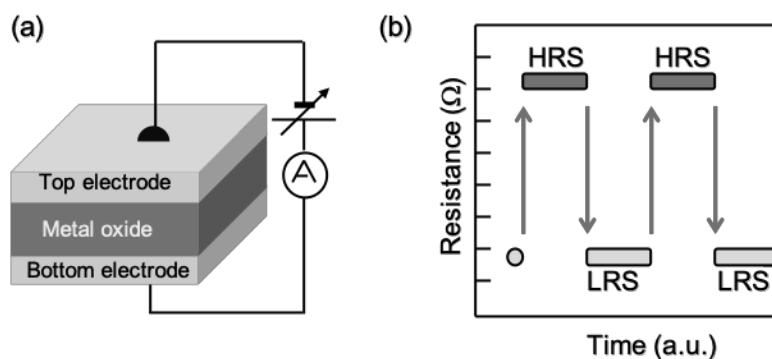


図 8-1: 基本的な抵抗変化メモリ構造と抵抗スイッチ特性

$\text{Pr}_{0.7}\text{Cu}_{0.3}\text{MnO}_3$ 薄膜で発見された巨大な抵抗変化が引き金となり²⁸⁻³⁰⁾、注目を集めることになった。続いてナノメートルスケールの酸化還元反応の視点で詳細に抵抗変化現象が研究される¹⁵⁾と、 MnO ³¹⁻³³⁾, NiO ³⁴⁻³⁷⁾, TiO_2 ³⁸⁻⁴²⁾, CuO ^{11, 12, 43)}, BiFeO_3 ^{16, 44)}, SrZrO_3 ^{45, 46)}, Co 酸化物, Fe 酸化物^{17, 47)}, Ta 酸化物^{48, 49)}, 等の材料にも研究が拡がり、抵抗変化メモリ(RRAM)¹⁰⁾として実用化に向けての研究が盛んとなってきた。抵抗変化メモリには、外部電圧の極性に依存するユニポーラー型と、電圧の極性に依存しないバイポーラー型がある。また、巨大抵抗変化は、CER(Colossal electro-resistance)とも呼ばれ、そのメカニズムとして、金属酸化膜中のフィラメント形成による伝導経路の抵抗変化¹⁶⁻¹⁹⁾や、酸化膜と金属との界面での抵抗変化²⁰⁻²²⁾があると考えられており、研究が活発に行われている。しかし、この現象については、動作原理を始め、疲労特性や繰り返し特性などメモリとして不明な点が多く残っている。

抵抗変化メモリ機能を発現する酸化膜を成膜するために、幾つかの成膜技術が検討されている。反応性蒸着法(RE)⁵⁾、直流スパッタ法(DC sputtering)^{35, 37)}、反応性RFスパッタ法(RF sputter)^{11-14, 17, 20, 36, 49)}、パルスレーザアブレーション法(Pulse laser deposition: PLD)^{16, 19, 31, 33, 38, 40, 45, 46)}、原子層堆積法(ALD)^{18, 41, 42)}、などがあるが、量産を含めて今後の技術開発が必要である。

本章では、ECRスパッタ法を用い、 BiTiO 膜を成膜した MOM 構造において、抵抗変化現象を見出したことを報告する。比較的大きな抵抗値の変化が見られ、DC 電圧と電圧パルスにてスイッチング駆動、データ保持特性等の基本メモリ特性を報告する。その後、詳細な測定温度依存性や構造分析を行い、抵抗変化現象のメカニズムについて考察する。さらに、ECRスパッタで無加熱成膜した BiTiO 膜をポリマー基板上に成膜し、抵抗変化現象を発現したことを報告する⁵⁰⁻⁵³⁾。

8.2 ECRスパッタにより成膜した BiTiO 薄膜の成膜特性

8.2.1 抵抗変化メモリ成膜用 ECRスパッタ装置

図 8-3 に、抵抗変化メモリの成膜に用いた ECRスパッタ装置の概略図を示す⁵²⁻⁶⁴⁾。6インチ対応の大面積でかつ基板加熱機構が備わっているスパッタ成膜が行える装置である。ECR プラズマを生成するプラズマ室(Plasma chamber)とスパッタ粒子を基板上に成膜する試料室(Sample chamber)から成り立っている。プラズマ室及び試料室は、ターボ分子ポンプ(TMP)で真空排気され到達真空度は、 10^{-5} Pa 台前半である。ECR プラズマ源は、マイクロ波を一旦分岐してプラズマ室で再び結合させる分岐結合型 ECR イオン源であり、成膜特性の均一性を向上させるために、プラズマ室の軸は試料台(Sample holder)に対して約 30° 傾斜して設置している。

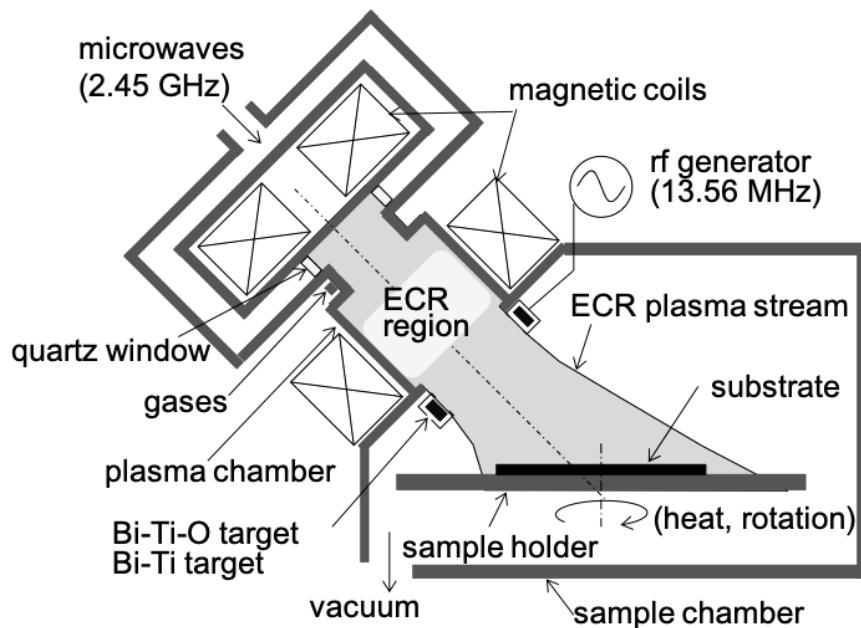


図 8-3: 抵抗変化メモリ膜用の ECR スパッタ装置

原料となるスパッタターゲット(Target)は、円筒形の Bi-Ti-O 酸化物焼結ターゲット(99.99%)と Bi-Ti 金属焼結ターゲット(99.999%)の2種類を用い、プラズマ室と試料室との間に設置した。Bi-Ti-O ターゲットは、 Bi_2O_3 と TiO_2 の粉末を $\text{Bi} : \text{Ti} = 4 : 3$ になる様に混合し焼結させたものであり、Bi-Ti ターゲットは、Bi と Ti の粉末を $\text{Bi} : \text{Ti} = 4 : 3$ になる様に混合し低温で固めたものである。それぞれのターゲットの表面状態を走査型電子顕微鏡(SEM)で観察した結果を図 8-2 に示す。(a)Bi-Ti-O ターゲットでは、Ti 酸化物と Bi 酸化物の粒子が一定の割合で混合されていることが分かる。しかし、粒子と粒子との間の空隙も見られ緻密なターゲット表面ではないことが分かる。一方、(b)Bi-Ti ターゲットでは、Bi と Ti が混合していることが分かる。高周波誘導結合プラズマ発光分光分析法(Inductively coupled plasma - Atomic emission spectrometry: ICP-AES)で Bi-Ti ターゲットを分析したところ、 $\text{Bi} : \text{Ti} = 57.3\% : 52.7\%$ の 4 : 2.98 のほぼ設計通りの組成であった。また、蛍光 X 線分析(X-ray fluorescence: XRF)で、Bi-Ti ターゲットの不純物を測定したところ、B, F, Al, Si, S, Fe が微量(1 at%以下)に含まれていた。

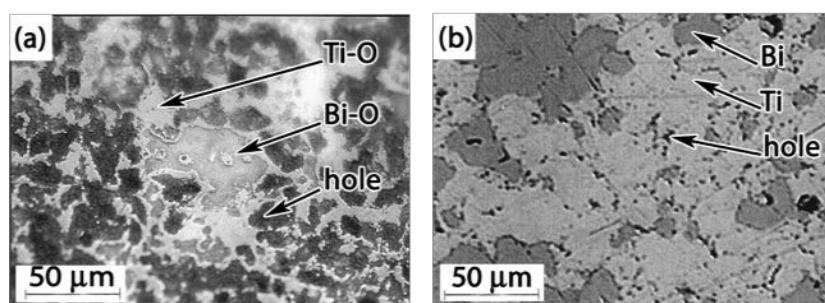


図 8-2: Bi-Ti-O ターゲットと Bi-Ti ターゲットの表面 SEM 写真

8.2.2 成膜手順と測定器

試料室を一旦 10^{-5} Pa 台の高真空中に排気した後、ECR プラズマ生成とスパッタリングに用いるアルゴンガスと酸素ガスをプラズマ室と試料室から導入し、0.01 Pa 程度の真空中度とした。磁気コイルにより 87.5 mT の磁場を印加し、マイクロ波導入窓から 2.45 GHz のマイクロ波を印加すると電子サイクロトロン共鳴(ECR)条件によりプラズマ室内の ECR ポイント(ECR region)に ECR プラズマが生成する。ECR プラズマは、磁気コイルの磁場を ECR ポイントから基板方向へ弱くなるように設計した発散磁界によりプラズマ流として引き出され基板方向に加速・輸送される。プラズマ室と試料室との間の試料室引き出し窓の部分に、プラズマ流を取り囲むようにして配置した円筒状の Bi-Ti-O ターゲットまたは Bi-Ti ターゲットに 13.56 MHz の高周波バイアスを印加することにより、プラズマ流中のイオンをターゲットに引き込んでスパッタ現象を起こす。ターゲットからスパッタされた Bi, Ti あるいは Bi-O, Ti-O のスパッタ粒子は、試料室に設置している基板表面に供給される。基板は、電気的に絶縁されている試料台上に設置されており、外部バイアスは印加していない。ECR スパッタでは、スパッタ粒子と共に ECR プラズマ流が照射されることによって、成膜基板面での酸化反応が促進され⁶²⁻⁶⁴⁾、基板上に BiTiO 薄膜が形成される。基板裏面からの基板加熱機構により、基板を 650 °Cまで加熱することができる。

成膜する基板としては、厚さ 100 nm の熱酸化膜(SiO_2)を形成した p 型シリコン基板(100)に Pt/Ti 積層膜または Ru 膜を下部電極として ECR スパッタ法で成膜したもの用いた。上部電極は、抵抗加熱蒸着(VE)法で成膜した Au 膜または ECR スパッタ法で成膜した Ru 膜を用いた。上部電極の面積は、 $2 \times 10^{-3} \sim 3 \times 10^{-5} \text{ cm}^2$ であった。図 8-4 に示すような、(a)BiTiO 膜を上部電極と下部電極とで挟んだ MOM のキャパシタ構造を作成して、(b)に示

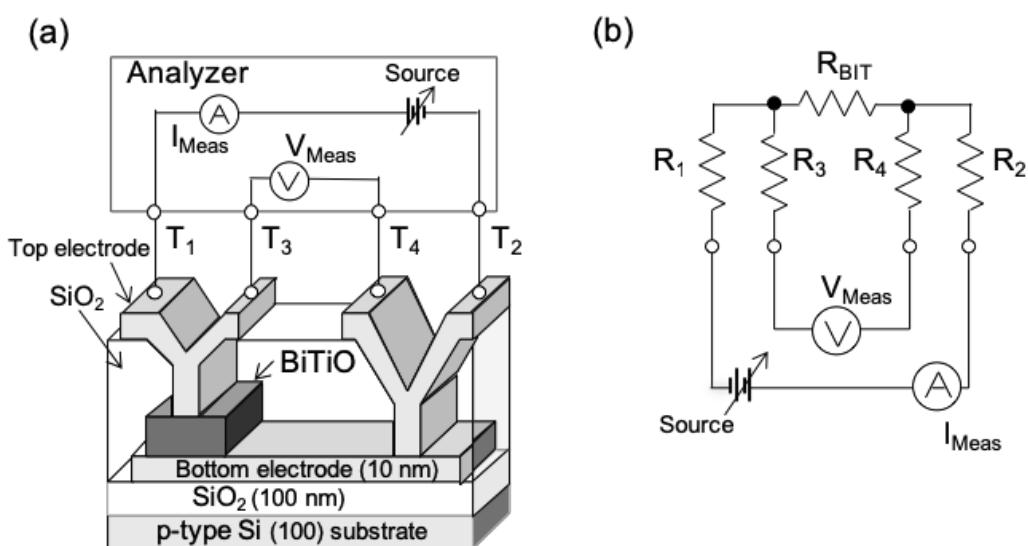


図 8-4: 検討用の素子構造と等価回路

す等価回路に基づき4端子法(4 probe method)で電気特性測定した。一般的には、二端子法(2 probe method)を用いて電気特性を測られることが多いが、測定温度を変化させての測定の場合、温度ストレスや接触抵抗の寄生抵抗を取り除くことが難しい。つまり、二端子法では、図 8-4 (b)の $R_1 = R_3$, $R_2 = R_4$ が寄生抵抗となり、測定インピーダンスが $R_1 + R_{\text{BIT}} + R_2$ となり、正確な測定が難しい。一方、四端子法の場合は、電圧計 V_{Meas} のインピーダンスが十分に大きければ、 R_3 と R_4 にほとんど電流は流れず、 R_{BIT} に印可する電圧(Sample voltage)を正確に計測することができる。

BiTiO 薄膜は、632.8 nm のエリプソメトリにより膜厚と屈折率を測定した。作製したダイオードは、インピーダンスアナライザー(Agilent 4155C/4156C)を用いて直流電圧掃引モード(DC-voltage-controlled mode)により電気的特性を測定した。電圧パルス印加は、パルス発信器(Agilent 41501A/B)を用いた。詳細な断面構造は、透過型電子顕微鏡(TEM)により測定した。薄膜の組成は、エネルギー分散型 X 線分光分析(Energy-dispersive X-ray spectroscopy: EDS)にて分析した。測定素子の冷却は、Joule-Thompson 冷却と液体 He に浸した。

8.2.3 BiTiO 薄膜の成膜特性

図 8-5 に、Bi-Ti-O ターゲットと Bi-Ti ターゲットを用いて BiTiO 膜を室温成膜した場合の成膜速度と屈折率の酸素流量依存性を示す。マイクロ波パワーと RF パワーは、共に 500W とした。図より、Bi-Ti-O ターゲットを用いた場合、成膜速度は 4~5 nm/min 程度であった。この値は、RF スパッタでの BiTiO 成膜の半分程度であった⁶⁵⁾。酸素流量を増加すると成膜速度は若干落ちるが 12 sccm で 4 nm/min 程度であった。また、成膜された膜は、可視光領域で透明であり、屈折率は、酸素を導入しないと 2.4 程度であったが、酸素流量増加と共に屈折率が低下し、8 sccm 以降では 2.0 を切る屈折率となった。一方、Bi-Ti ターゲットを用いた

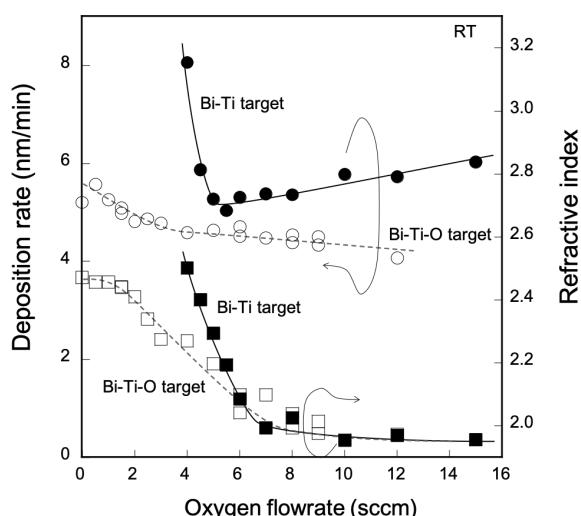


図 8-5: BiTiO 成膜の酸素流量依存性

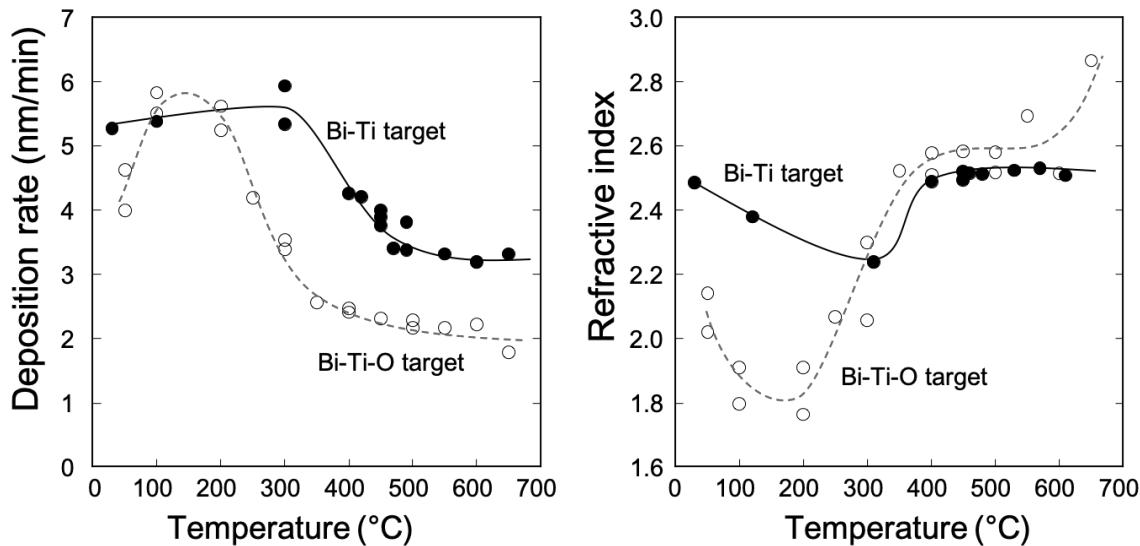


図 8-6: BiTiO 成膜の基板温度依存性

成膜では、ターゲット表面が Bi あるいは Ti の金属面であるので、酸素流量によって大きな変化が見られる。成膜速度は 4 sccm で最大 8 nm/min となり、6 sccm まで急速に低下するが、その後緩やかに速くなつてゆく。屈折率は、4 sccm で 2.4 と大きいが、6 sccm まで急速に低下し、8 sccm 以上で 2.0 を下回る。

図 8-6 は、Bi-Ti-O ターゲットと Bi-Ti ターゲットを用いて BiTiO 膜を室温成膜した場合の成膜速度と屈折率の基板加熱温度依存性である。マイクロ波パワーと RF パワーは、共に 500W とし、酸素流量は共に 5 sccm とした。図より、(a)成膜速度は、室温成膜で Bi-Ti-O ターゲットで 4 nm/min 程度、Bi-Ti ターゲットで 5 nm/min 程度であるが、基板温度を上げて行くと、200 °C以上で Bi-Ti-O ターゲットと Bi-Ti ターゲットのどちらも成膜速度が低下する

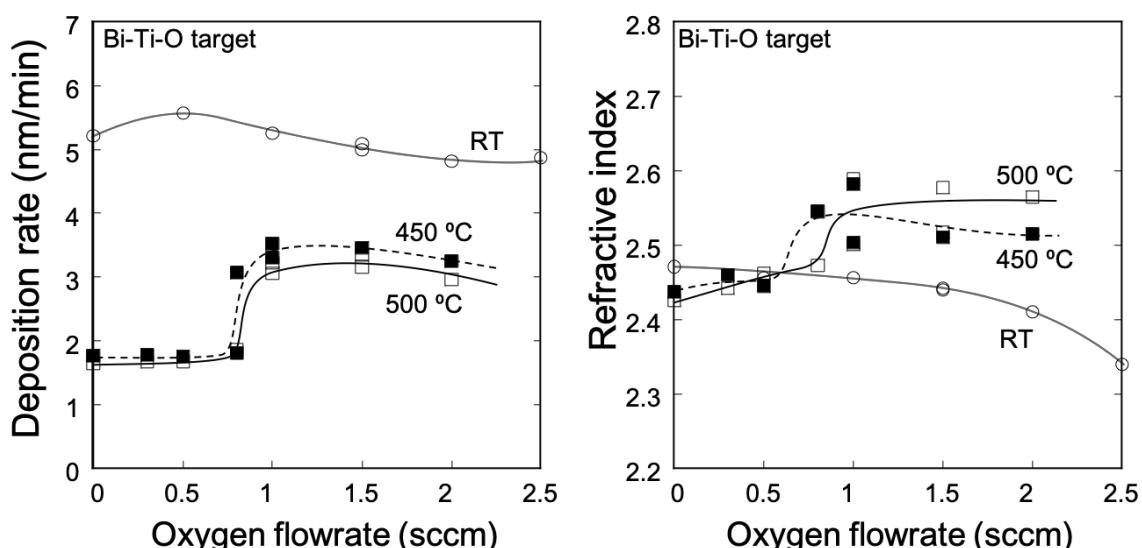


図 8-7: Bi-Ti-O ターゲットを用いた BiTiO 成膜の酸素流量依存性

傾向となる。500 °C以上で低下は飽和し、Bi-Ti ターゲットで 3 nm/min、Bi-Ti-O ターゲットで 2 nm/min 程度となる。一方、(b)屈折率は、基板温度により複雑な傾向を示す。室温成膜では、室温成膜で Bi-Ti-O ターゲットで 2.0 程度、Bi-Ti ターゲットで 2.5 程度であるが、基板温度を上げて行くと急激に屈折率は下がり、200 °C以上で再び屈折率は上昇し、400 °C以上で上昇は飽和し、Bi-Ti ターゲットと Bi-Ti-O ターゲットともに 2.5 程度となる。600 °Cを越えると Bi-Ti-O ターゲットでは再び上昇し、2.9 程度の屈折率となる。

図 8-7 に、Bi-Ti-O ターゲットを用いて BiTiO 膜を成膜した場合の成膜速度と屈折率の酸素流量依存性を示す。マイクロ波パワーと RF パワーは、共に 500 W とした。基板加熱しない場合と 450 °C, 500 °C に基板加熱した場合を比較している。測定酸素流量範囲で、(a)成膜速度は、基板加熱しない場合は 5 nm/min とほぼ一定である。基板加熱を行うと 1 sccm を挟んで、2 nm/min から 3.5 nm/min に成膜速度は急激に増加する。この傾向と成膜速度は、450 °C, 500 °C で同じであった。(b)屈折率は、加熱しない場合、酸素流量を増加させて行くと、2.5 から緩やかに減少して行くが、基板加熱すると 1 sccm を挟んで 2.4 から 2.5 以上に屈折率が増加し飽和する傾向となる。Bi-Ti-O ターゲットの場合、酸化物焼結ターゲットであるため、酸化物粒子がスパッタ粒子として供給されると考えられるが、基板表面での酸化状態が、1 sccm という微小流量の範囲で変化することが分かった。

図 8-8 は、Bi-Ti-O ターゲットを用いて BiTiO 膜を成膜した場合の成膜速度と屈折率のマイクロ波パワー依存性を示す。基板は 450 °C に加熱して、酸素流量は 2 sccm とした。RF パワーは、マイクロ波パワーと同期して入力を増加させた。図より、マイクロ波パワーを 500, 600, 800 W と増加させても、屈折率は大きく変化せず 2.4 程度であることが分かる。成膜速度は、500 W で 3 nm/min, 600 W で 3.5 nm/min, 800 W で 5.5 nm/min とマイクロ波パワーとともに増加する傾向となった。

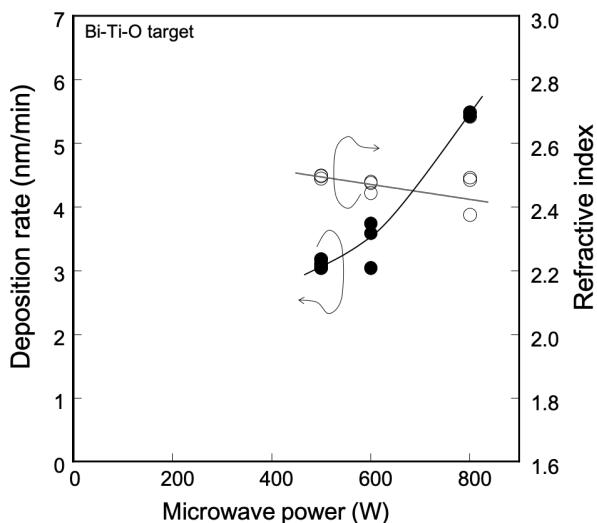


図 8-8: BiTiO 成膜のマイクロ波パワー依存性

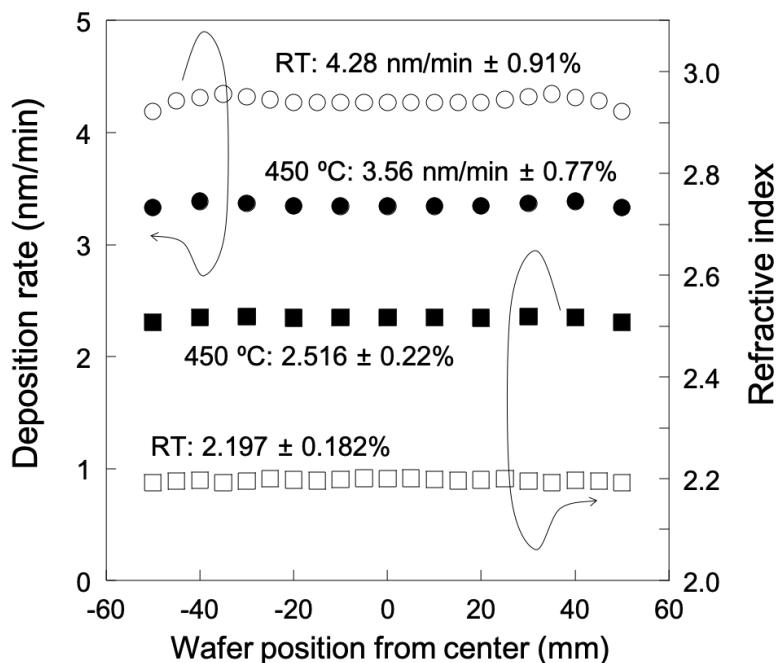


図 8-9: BiTiO 成膜の面内均一性

図 8-9 に、Bi-Ti-O ターゲットを用いて BiTiO 膜を成膜した場合の成膜速度と屈折率の面内均一性を示す。基板として 6 インチ(150 mm 径)シリコンウエハを用い、基板を加熱しない場合と 450 °C に加熱した場合とを比較して示した。基板加熱しない場合、成膜速度は平均で 4.28 nm/min であり、平均屈折率は 2.197 であった。また、基板を 450 °C に加熱した場合は、平均成膜速度は 3.56 nm/min であり、平均屈折率は 2.516 であった。試料台をプラズマ源の軸に対して 30°程度傾斜させ、かつ、基板回転させることにより 6 インチ面内で均一な成膜が可能となり、150 mm 径ウエハ面内の均一性は、成膜速度は±0.91%(室温成膜)、±0.77%(450 °C 成膜)、屈折率は±0.182%(室温成膜)、±0.22%(450 °C 成膜)であった。この良好な均一性は、デバイス製造上有利であると考える。

8.3 ECRスパッタにより加熱成膜した BiTiO 薄膜のスイッチング成膜

8.3.1 BiTiO 薄膜における抵抗変化特性

図 8-10 に、典型的な抵抗スイッチ特性を示す。BiTiO 膜は、下部電極として Ru を成膜した Ru/SiO₂/Si 基板上に 450 °C に加熱して 100 nm の膜厚で成膜し、その後上部電極として Ru を形成した。BiTiO 膜は、成膜後のポストアニールなどは施さずに As-depo の状態での測定を行った。図 8-10(A)において、As-deposition 状態において上部電極に正電圧を徐々に印加すると‘initial’に示すカーブに沿って電流が増加する。このとき、2.5 V の印加電圧に対して 10⁻¹⁰ A 以下の電流値であり高抵抗であることが分かる。しかし、2.5 V を越える正

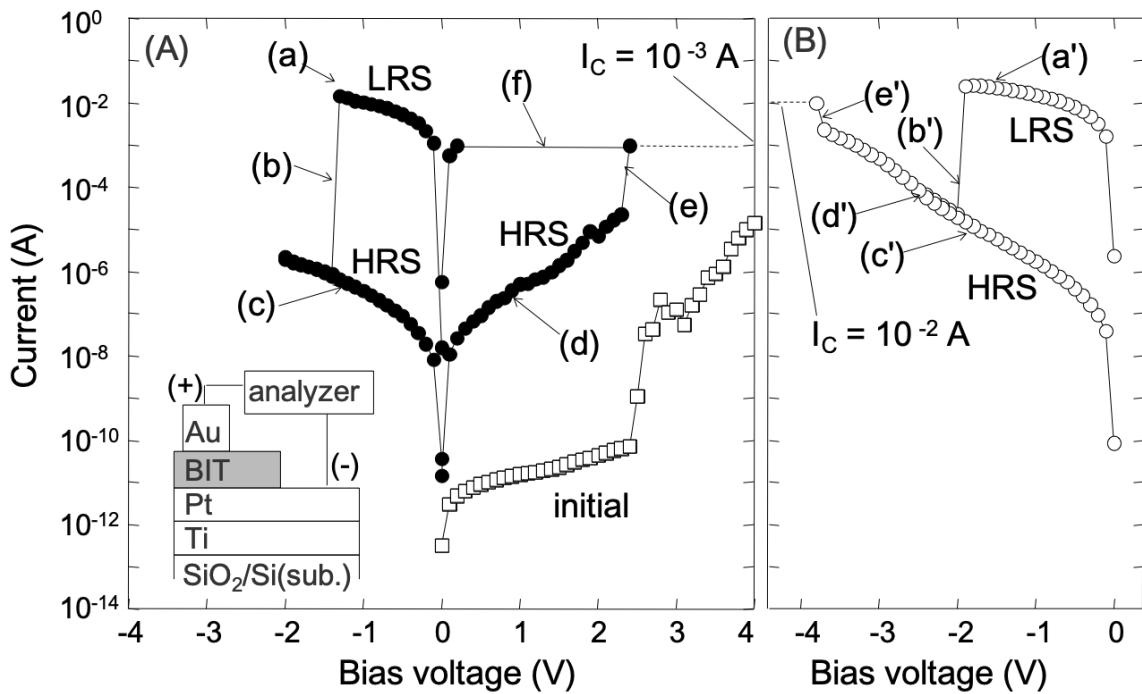


図 8-10: BiTiO 膜の抵抗スイッチ特性

電圧を印加すると急激に電流が流れ抵抗値が小さくなる。これは、‘electroforming’や‘forming’と呼ばれる一種の絶縁破壊(Quasi-breakdown)と考えられ、この処理後に抵抗スイッチ現象が現れる。electroforming 後に負電界を印加すると、(a)のように、-0.1 V の印加電圧に対し 10^{-3} A 以上の電流が流れ、抵抗が低い状態の低抵抗状態(LRS)となる。(a)から更に負電圧を印加して行くと、(b)のように、-1.5 V 程度を越える電圧で急激に電流値が小さくなり、(c)のように、-0.1 V の印加電圧に対して電流値が 10^{-8} A という抵抗が高い状態の高抵抗状態(HRS)となる。さらに、負電圧を印加しても HRS を維持する。そこで、再び正電圧を印加すると、(d)のように HRS で推移するが、+2.0 V を越える正電圧を印加すると、(e)のように急激に電流が流れ、再びLRSに遷移する。以後、正電圧で HRS から LRS へ抵抗スイッチし、負電圧で LRS から HRS へスイッチする現象が観測される。図 8-10(A)では、LRS と HRS の抵抗値の比は、5 衍程度であり、状態は電圧印加をしない 0 V の場合にも保持される。また、状態変化を起こさない十分小さい(例えば、0.1 V)電圧の電圧を読み取り電圧として、抵抗状態を容易に読み出すことができる。HRS から LRS へのスイッチに必要な電流よりも大きな電流が素子に流れることで、ダメージを与えないようにコンプライアンス電流(Compliance current: I_c) を設定した。図 8-10(A)の場合には、 $I_c = 10^{-3} \text{ A}$ とした。

図 8-10(A)では、正電圧により HRS から LRS へ、負電圧により LRS から HRS へのスイッチさせる双極スイッチ動作(Bipolar)を観測したが、図 8-10(B)のように、単極の電圧による抵抗スイッチ(Unipolar)も確認した。バイポーラー動作と同様に、図 8-10(B)では、(b')のように LRS から HRS へ-2.0 V の負電圧印加でスイッチする。しかし、図 8-10(A)の(d)(e)のように

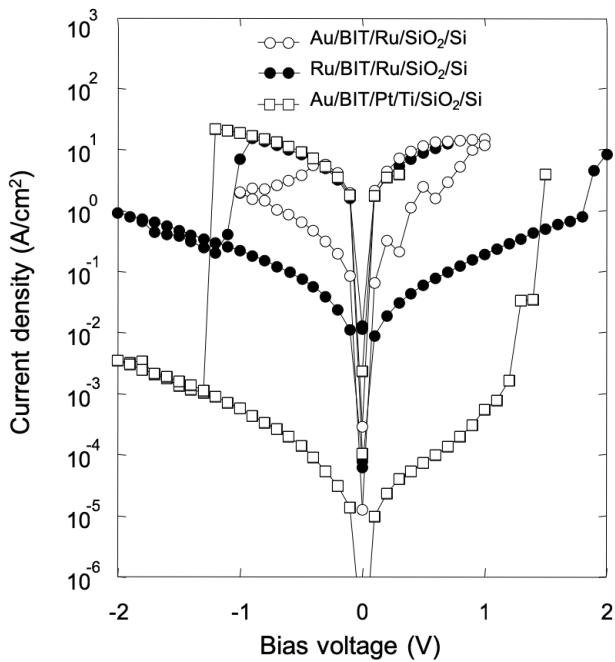


図 8-11：抵抗スイッチ特性の電極材料依存性

に、同極電圧の-3.5 V を越える電圧(e')を印加することで、HRS から LRS へのスイッチングが観測できる。この場合のコンプライアンス電流は、 $I_c = 10^{-2} A$ とした。

MOM 素子構造の電極材料で抵抗変化現象に違いがあるのかを確認するために、Au/BiTIO/Ru/SiO₂/Si、Ru/BiTIO/Ru/SiO₂/Si、Au/BiTIO/Pt/Ti/SiO₂/Si の 3 つの MOM キャパシタ構造のサンプルを作成し電流電圧測定を行った。BiTiO 膜は、450 °Cに加熱した状態で 100 nm の膜厚で成膜した。図 8-11 に、それぞれの素子構造における抵抗スイッチ特性を示す。縦軸は、得られた電流値を電極面積で除して、電流密度とした。全ての素子構造で、-0.1 V を読み出し電圧として LRS の電流密度は 2.0 A/cm² と同程度であった。しかしながら、HRS では素子構造により違いが見られ、-0.1 V を読み出し電圧として、Au/BiTIO/Ru/SiO₂/Si では、 $10^{-1} A/cm^2$ 、Ru/BiTIO/Ru/SiO₂/Si では、 $10^{-2} A/cm^2$ 、Au/BiTIO/Pt/Ti/SiO₂/Si では、 $10^{-5} A/cm^2$ であった。

図 8-12 に、Au/BiTIO/Ru/SiO₂/Si 構造で、BiTiO 膜厚を 50, 100, 200 nm と変えたときの LRS から HRS への抵抗スイッチ特性の変化を示す。BiTiO 膜は、450 °Cに加熱した状態で成膜した。膜厚を変えても LRS と HRS の状態を明確に観測できる。HRS における電流電圧カーブは、膜厚が薄くなるほど、リーク電流が大きくなる傾向を示す。しかし、LRS における電流電圧は、膜厚を変えても同じカーブを通る。-0.3 V の電圧印加時に、 $1 \times 10^{-3} A$ 程度と一定であった。このことは、HRS の抵抗値は BiTiO 膜厚に依存するが、LRS は BiTiO 膜厚に依存しないことを示している。また、LRS から HRS に遷移するスイッチング電圧は、50 nm 膜厚で-1 V、100 nm 膜厚で-3.5 V、200 nm 膜厚で、-7 V と、BiTiO 膜厚が厚くなるほど、電圧は大きくなつた。

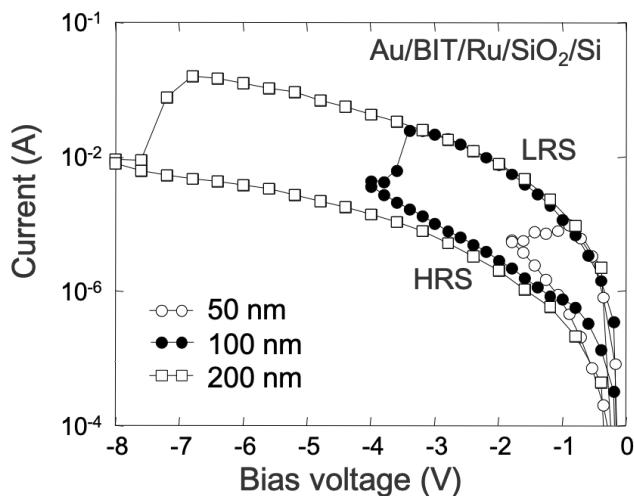


図 8-12: 抵抗スイッチ特性の膜厚依存性

8.3.2 BiTiO 薄膜における抵抗変化パルス駆動特性

図 8-13 に、電圧パルスを用いたスイッチング特性を示す。450 °Cに基板加熱した状態で 50 nm の膜厚で成膜した BiTiO 膜を用い、Au/BiTIO/Pt/Ti/SiO₂/Si の素子構造を作製して測定した。electroforming 後、上部電極に-3.0 V, 1 μs, 10 回のパルス電圧印加を行うと LRS から HRS にスイッチングした。なお、-3.0 V, 1 μs, 1 回のパルス電圧印加では、LRS から HRS へのスイッチングは起こらなかったため、パルス電圧およびパルス印加時間、パルス回数の組合せを試した結果、安定してスイッチングを起こす条件として、-3.0 V, 1 μs, 10 回のパルス電圧印加とした。また、HRS から LRS へのスイッチングは、-5.0 V, 500 μs, 1 回の

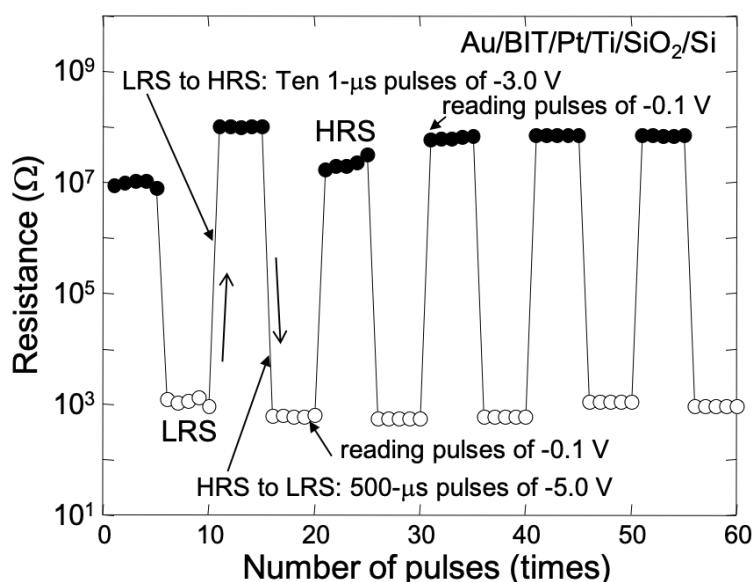


図 8-13: 抵抗スイッチ特性のパルス電圧駆動

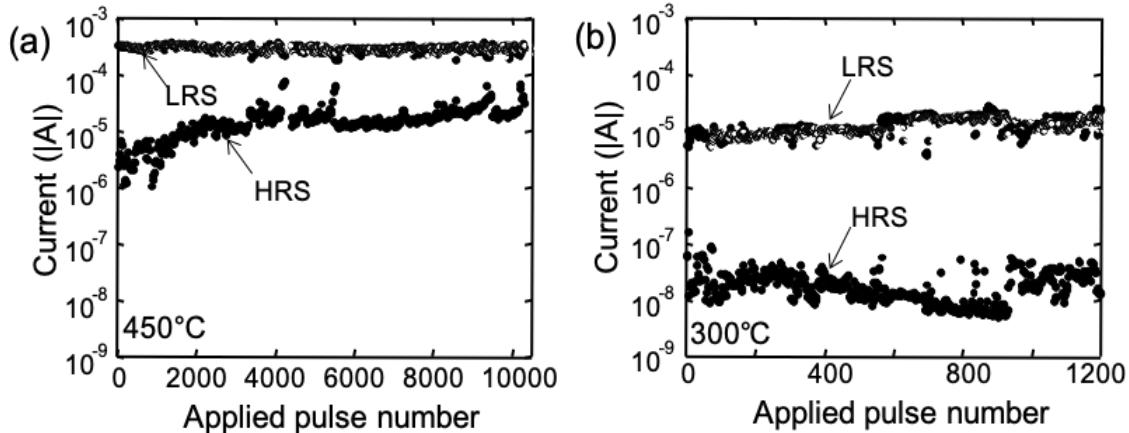


図 8-14: パルス電圧駆動による繰り返し特性

パルス印加が必要であった。但し、500 μs というパルス時間は、素子へのダメージを抑制するためには十分である。しかし、500 μs よりも短いパルスを印加できなくなるという測定器の制限のためであり、500 μs 秒より短いパルスでのスイッチングも可能であると考えている。電圧パルスによりそれぞれの抵抗状態にスイッチングさせた後、-0.1 V, 5 回の電圧パルスを印加して抵抗状態を読み取った。電圧パルスを用いても安定したスイッチング特性を確認できた。また、HRS と LRS の抵抗比は、4 衍程度の大きな On/Off 比であることを確認した。

図 8-14 に、Bi-Ti ターゲットを用いて 450 °C と 300 °C で成膜した BiTiO 膜を用いて作製した Ru/BiTiO/Ru/SiO₂/Si の素子構造の電圧パルスによるスイッチング特性を示す。BiTiO 膜は、100 nm の膜厚とした。Ru 上部電極のパッド面積は、100 μm² であった。LRS から HRS へのスイッチングには、上部電極に-2.5 V, 1 μs, 10 回のパルス電圧印加が必要であった。また、HRS から LRS へのスイッチングは、-3.0 V, 500 μs, 1 回のパルス印加が必要であった。読み出し電圧は、-0.1 V とした。(a)450 °C で成膜した BiTiO 膜の素子では、LRS は、0.3 mA 程度で一定であったが、HRS の電圧は数 μA～数十 μA までのばらきがあった。一方、(b)300 °C で成膜した BiTiO 膜の素子では、1200 回までのパルス印加で LRS は 30 μA で、HRS は数十 nA で安定して推移していることが分かる。

図 8-15 に、Au/BiTiO/Ru/SiO₂/Si と Ru/BiTiO/Pt/Ti/SiO₂/Si の素子構造における LRS と HRS の抵抗状態の保持特性(Data retention)を示す。測定したサンプルは、同一基板上に作製した隣り合う 2 つの素子を選び、それぞれの素子を電圧スイープで LRS または HRS の抵抗状態とした上で、一定時間毎に-0.1 V の読み出し電圧を印加して、抵抗状態を室温で読み出した。素子は、読み出し測定以外には、測定器から外し、窒素雰囲気中で保管した。酸化や湿度の影響を考慮するための窒素雰囲気中以外での長時間保管の検討は行っていないが、クリーンルーム内に 1 週間程度放置しても特性の変化は見られなかった。図より、Ru/BiTiO/Pt/Ti/SiO₂/Si の素子構造において、3 衍程度の On/Off 比で長期間の安定性が

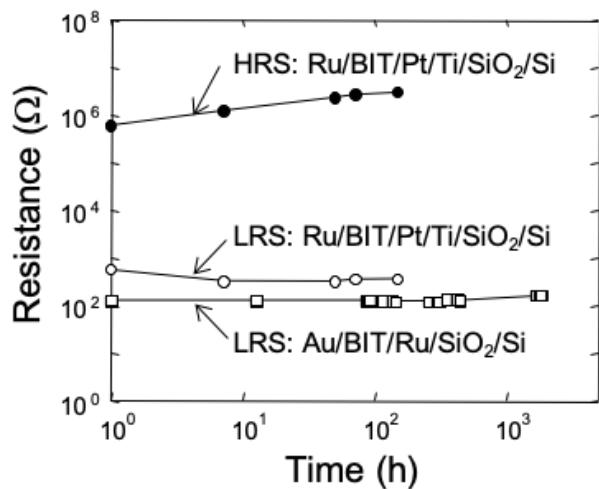


図 8-15: データ保持特性

得られていることが分かる。Au/BiT/O/Ru/SiO₂/Si 構造においても、11 日間以上の保持特性が得られている。

図 8-16 に、Bi-Ti ターゲットを用いて 450 °C と 300 °C で成膜した BiTiO 膜を用いて作製した Ru/BiT/O/Ru/SiO₂/Si の素子構造のデータ保持特性を示す。BiTiO 膜は、100 nm の膜厚とした。Ru 上部電極のパッド面積は、400 μm² であった。測定したサンプルは、同一基板上に作製した隣り合う 2 つの素子を選び、電圧パルスを用いて、それぞれの素子の抵抗状態を LRS または HRS とした上で、一定時間毎に -0.1 V の読み出し電圧を印加して、素子の抵抗値を読み出した。(a)450 °C で成膜した BiTiO 膜の素子では、LRS は、0.5 kΩ 程度で一定であったが、HRS は約 20 kΩ から時間が経つにつれて抵抗値が上昇して行くことが分かる。一方、(b)300 °C で成膜した BiTiO 膜の素子では、LRS は 20 kΩ、HRS は 100 MΩ で安定している。どちらとも長期間保の保持特性が可能であることが分かった。

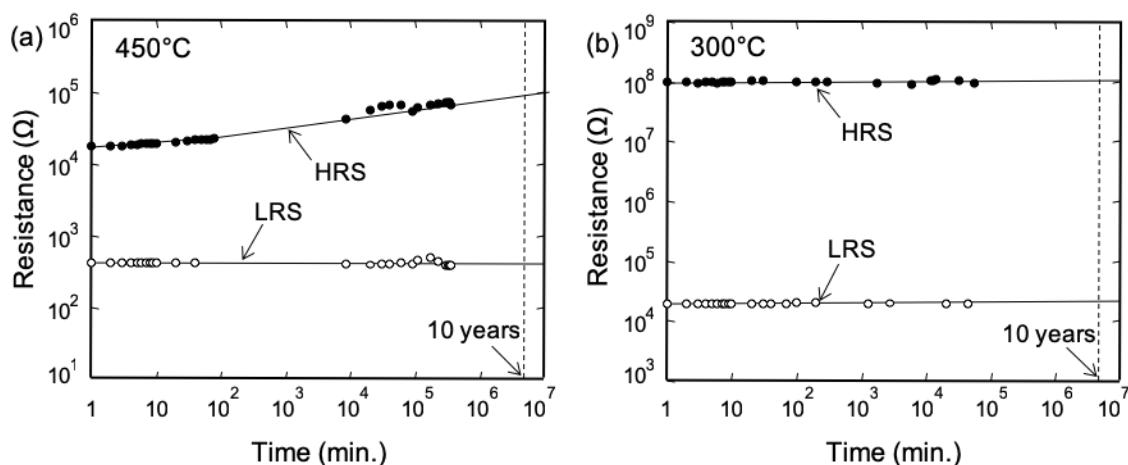


図 8-16: データ保持特性

8.4 ECRスパッタにより成膜した BiTiO 薄膜のスイッチングメカニズムの解明

8.4.1 測定温度による抵抗スイッチ特性の変化

ECRスパッタ法で成膜した BiTiOにおいて、バイポーラー動作とユニポーラ動作の抵抗スイッチ特性を確認したことを報告した。他の研究機関からもゾルゲル法(Sol-gel method)で成膜した BiTiO膜で抵抗スイッチ特性を確認した報告があるが⁶⁶⁾、BiTiO膜におけるスイッチングメカニズムは明確になっていない。そこで、ECRスパッタ法で成膜した BiTiO膜のHRSとLRSを5~500Kの温度で測定し、それぞれの電気伝導について詳細に検討した。

図8-17に、Bi-Ti-Oをスパッタターゲットとして、450°Cの加熱で成膜した BiTiO膜を用いた、Ru/BiTiO/Ru/SiO₂/Siのキャパシタンス構造について、測定温度を5K, 250K, 350Kとした場合のバイポーラースイッチング特性を示す。BiTiOの膜厚は、30nmとした。横軸は、上部電極から下部電極に向けて印加したバイアス電圧を示しており、縦軸は、得られた電流値をパッド面積で除した電流密度を表している。成膜直後のAs-depo状態では、非常に抵抗は高く、0.1Vの印加電圧に対して10⁻⁹A/cm²以下の電流値であり抵抗値は10GΩ程度である。この状態で、上部電極に正電圧を徐々に印加すると‘As-deposition’に示すカーブに沿って電流が増加していく。しかし、約2.0Vの正電圧を印加すると(i)のように急激に電流が流れ抵抗値が小さくなる。これは、‘electroforming’と呼ばれるQuasi-breakdownと考えられ、この処理後に抵抗スイッチ現象が現れる。electroforming後のスイッチング特性について、5K測定で説明する。(a)のように負電界を印加すると、-0.1Vの印加電圧に対し10⁻³A以上

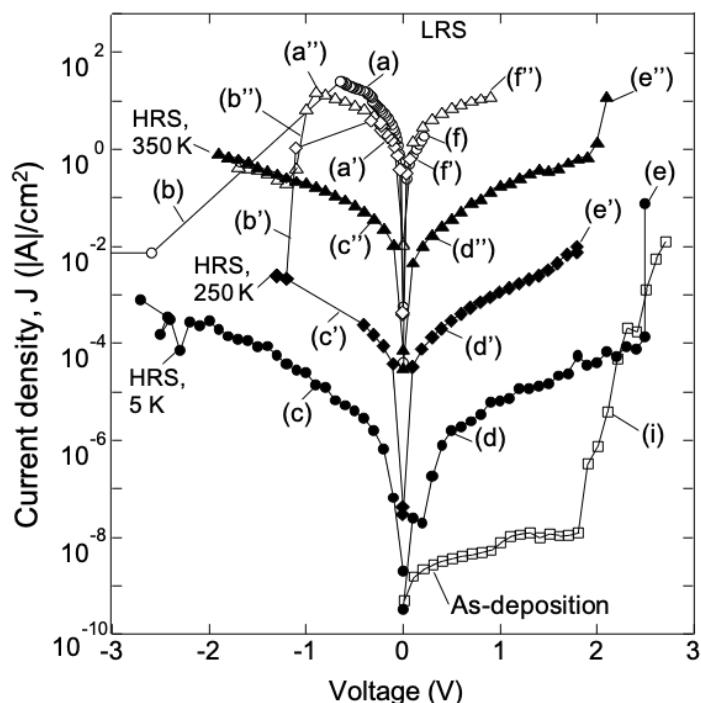


図 8-17: 抵抗スイッチ特性との温度特性

の電流が流れ、LRSとなる。(a)から更に負電圧を印加して行くと、(b)のように、-0.7 V程度を越える電圧で急激に電流値が小さくなり、(c)のように HRS に遷移し、負電圧を印加しても HRS を維持する。そこで、再び正電圧を印加すると、(d)のように HRS で推移するが、+2.0 Vを越える正電圧を印加すると、(e)のように急激に電流が流れ、再びLRSに遷移する。以後、正電圧で HRS から LRS へ抵抗スイッチし、負電圧で LRS から HRS へスイッチする現象が観測される。同様に、250 K の測定温度では、(a')、(b')、(c')、(d')、(e')のように推移し、350 K の測定温度では、(a'')、(b'')、(c'')、(d'')、(e'')のように推移する。図より、LRS では、-0.1 V の読み出し電圧での電流値が、測定温度に依存せず 0.1 A/cm^2 であることが分かる。しかし、HRS の-0.1 V 測定時の電流値は大きく異なり、5 K で 10^{-8} A/cm^2 、250 K で 10^{-4} A/cm^2 、5 K で 10^{-2} A/cm^2 であった。

図 8-18 に、測定温度を 5~530 K と変化させたときの HRS と LRS の-0.1 V 電圧印加時の電流密度を示す。BiTiO 膜は、Bi-Ti-O ターゲットを用い 450 °C の加熱で 30 nm を成膜した。素子構造は、Ru/BiTiO/Ru/SiO₂/Si とし、電圧スイープにて HRS と LRS の抵抗状態に遷移させたそれぞれのサンプルについて測定を行った。(a)で示す As-deposition の BiTiO 膜は、300 K で 10^{-9} A/cm^2 以下の電流密度であり、100 K になると更に 10^{-11} A/cm^2 と電流密度が減少する。HRS では、(b)と(c)、(d)に示すように、サンプル毎に異なる抵抗値が観測される。(d)では、450 K で 10^{-1} A/cm^2 だった電流密度が、5 K では 10^{-5} A/cm^2 まで減少する。このような温度依存性は、半導体で良く見られるものである⁶⁷⁾。また、(d)で示すように、同じサンプルの膜でも、幾つかの抵抗状態が観測される。さらに(d)において、480 K 以上に温度を上げると、電流密度が 0.1 A/cm^2 程度に飽和する現象が見られ、その後、(d')のように低い

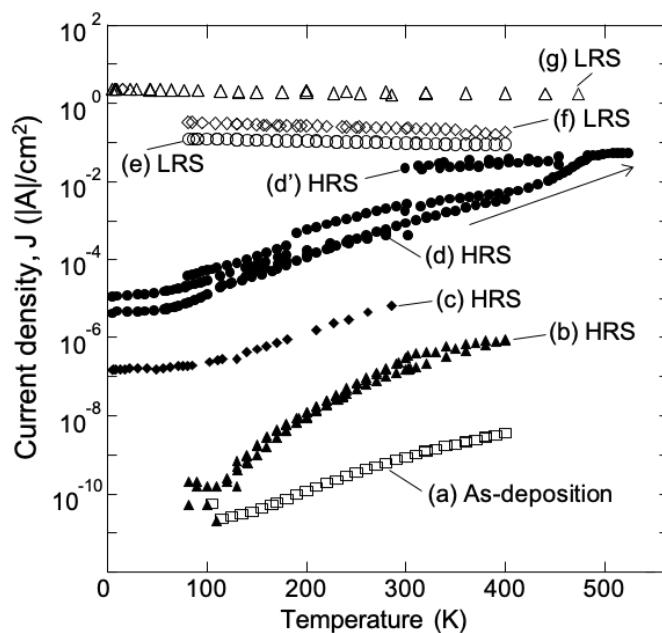


図 8-18: HRS と LRS の測定温度特性

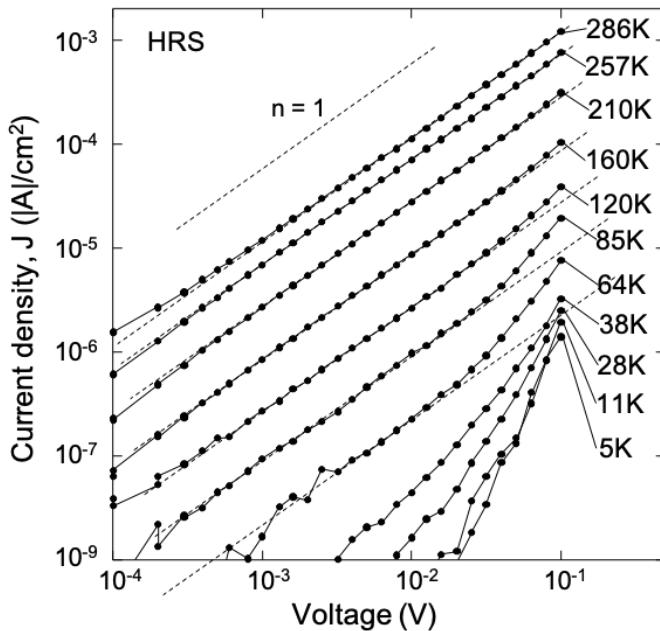


図 8-19: HRS の測定温度を変えたときの電流電圧特性

抵抗の HRS に推移する。一方、(e), (f), (g)で示す LRS では、温度低下に対して、僅かに電流密度が上昇する傾向が見られる。470 K で 1.7 A/cm^2 だった電流密度が、5 K で 2.2 A/cm^2 に増加する。これらの結果は、HRS と LRS の電気伝導は、全く異なることを示している。

8.4.2 高抵抗状態(HRS)の電気伝導

図 8-19 に、HRS で測定温度を変えたときの電流電圧測定結果を示す。縦軸と横軸は、ログスケールで示している。図より、バイアス電圧と温度が上昇すると電流密度が上昇することが分かる。 n を次式のように、両対数グラフのスロープの傾きとすると、 J は V^n の直線関係で表すことができる。

$$n = \frac{\log(J)}{\log(V)} \quad (8-1)$$

$$J \propto V^n$$

図より、64~284 K の測定温度において、 10^{-4} ~ 10^{-2} V の低電圧領域において、 $J \propto V$ (つまり $n = 1$) の直線関係でフィッティングできることがわかる。しかし、38 K 以下の測定温度では、傾き n は 1 よりも大きく $J \propto V^n$ ($n > 1$) となる。同様の $J \propto V^n$ ($n > 1$) の関係は、 TiO_2 薄膜^{42, 47)}や PrCaMnO 薄膜⁶⁸⁾でも報告されている。

酸化物薄膜の電気伝導プロセスは、度々、バリアブルホッピング (Variable range hopping: VRH) 伝導で議論される。電気伝導率(Electrical conductance)を σ 、温度を T とすると、VRH は次式で表すことができる。

$$\sigma = \exp \left[-\left(\frac{1}{T} \right)^a \right] \quad (8-2)$$

$$a = \frac{1}{1+d}$$

ここで、d は VRH の次元であり、a は d から求められるパラメータである。電気伝導プロセスが、ショットキー伝導の場合、d = 0、つまり、a = 1 となり、抵抗値 R は、温度 T に対して、次式の関係となる。

$$\log R \propto \frac{1}{T} \quad (8-3)$$

同様に、電気伝導プロセスが 1 次元の VRH である場合、d = 1、つまり、a = 1/2 となり、

$$\log R \propto \frac{1}{T^{1/2}} \quad (8-4)$$

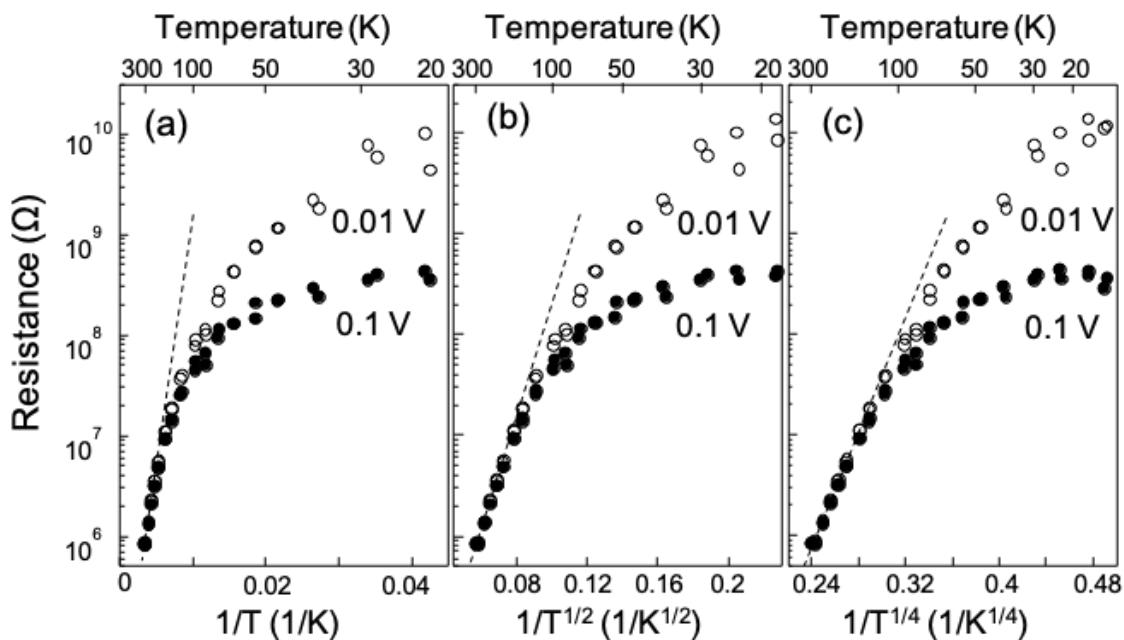


図 8-20: HRS の電気伝導プロセス

電気伝導プロセスが3次元のVRHである場合、 $d = 3$ 、つまり、 $a = 1/4$ となり、

$$\log R \propto \frac{1}{T^{1/4}} \quad (8-5)$$

という関係が成り立つことになる。

HRSにおけるBiTiO膜の抵抗値Rに対する T^{-1} , $T^{-1/2}$, $T^{-1/4}$ の関係を、図8-20(a), (b), (c)に示す。-0.01Vと-0.1Vの電圧で測定した。VRHの次元に応じて、抵抗値と T^{-1} , $T^{-1/2}$, $T^{-1/4}$ に直線の関係が見えるはずである。図より、抵抗値Rは、(c)の0.24~0.3K $^{-1/4}$ の領域(実温度では、100~300Kの温度範囲)で、直線の関係が強いことが分かる。この結果は、BiTiO膜は100K以上で3次元のVRHが起きていることを示している。

8.4.3 低抵抗状態(LRS)の電気伝導

図8-21は、LRSにおいて、測定温度を変えたときの電流電圧測定の結果である。電圧の増加に対して、電流密度が直線的に増加している。また温度の上昇に対して僅かに電流密度が減少していることが分かる。この温度に対する電流密度の振る舞いは、HRSと全く異なっている。図の傾きからLRSの抵抗値を求めると、5Kで44.13Ω、254Kで56.47Ωと見積もられた。この抵抗値は、一般的な金属の抵抗値と同程度である。

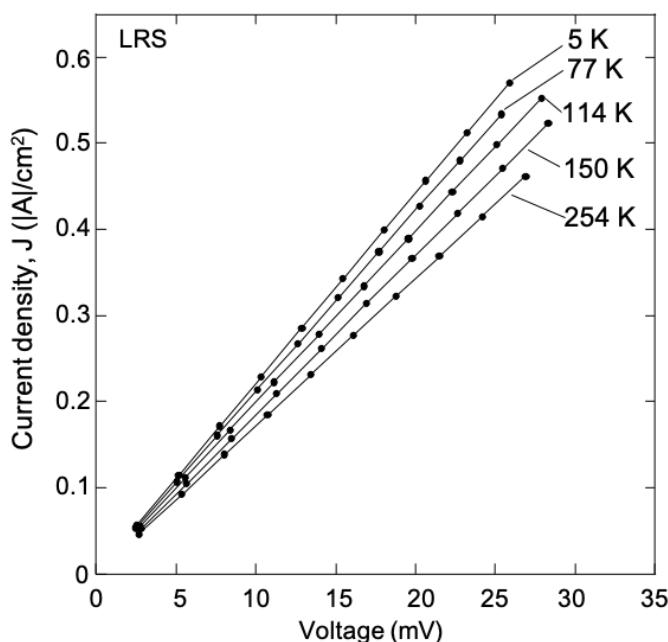


図8-21:LRSの電流電圧特性

図8-22に、LRSにある異なるサンプルに対する抵抗値の測定温度依存性を示す。これらは、図8-18で(e), (f), (g)とマークしたデータをリプロットしたものである。全ての抵抗値Rのカーブは、ほぼ測定温度Tに直線的に増加している。RとTは次のような関係を持っている。

$$R = R_0 + \Delta T \quad (8-6)$$

ここで、 R_0 は絶対温度0Kでの抵抗値、 Δ は直線の傾きである。この Δ との R_0 値から、抵抗温度係数(Temperature coefficient of resistance: TCR) α は次式のように求められる。

$$\alpha = \Delta / R_0 \quad (8-7)$$

この式から、TCRは、 $R = 44.0 + 0.0306T$ のスロープから $\alpha = 6.95 \times 10^{-4} K^{-1}$ 、 $R = 212.1 + 0.4947T$ スロープから $\alpha = 2.34 \times 10^{-3} K^{-1}$ 、 $R = 484.0 + 0.8018T$ スロープから $\alpha = 1.66 \times 10^{-4} K^{-1}$ とそれぞれ求められる。他研究機関からTi⁷²は $2.0 \sim 3.0 \times 10^{-3} K^{-1}$ 、Bi⁷³は $3.1 \times 10^{-3} K^{-1}$ 、Bi₂₀TiO₂₀⁷⁴は $3.0 \times 10^{-2} K^{-1}$ との報告がある。この検討で求めた α の値は、 $0.7 \sim 2.3 \times 10^{-2} K^{-1}$ であり、BiとTiの α に近い値であった。そのため、BiあるいはTiのフィラメント伝導によるものであると考えられる。

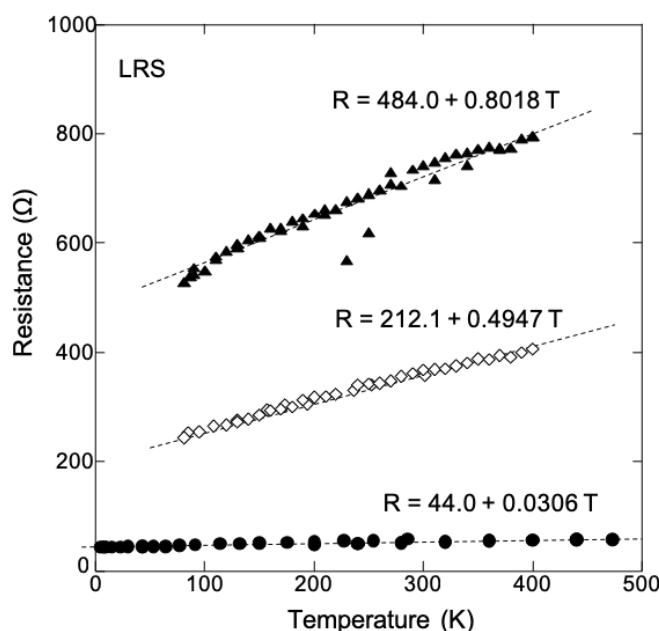


図8-22: LRSのR-T特性

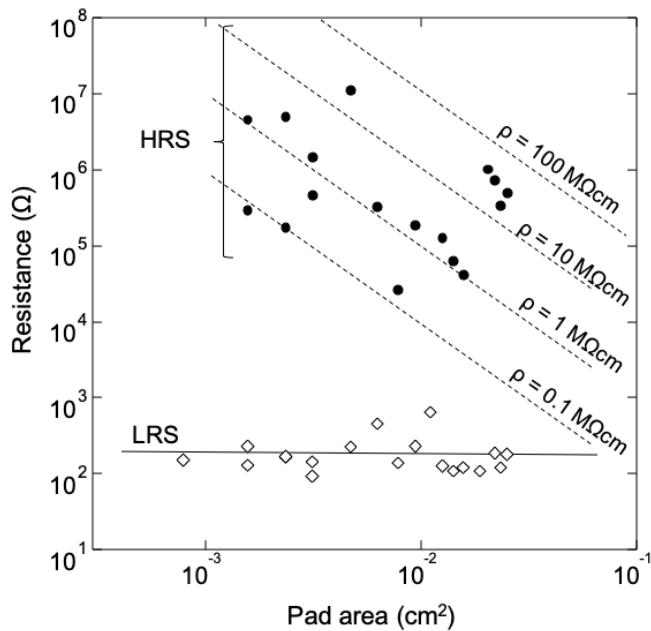


図 8-23: 電極面積依存性

8.4.4 電極パッド面積依存性

図 8-23 は、LRS と HRS の抵抗値 R の上部電極パッド面積依存性を示す。HRS の抵抗値は、 $0.1 \sim 100 \text{ M}\Omega\text{cm}$ の抵抗率 ρ の直線に沿って、パッド面積が大きくなるに従って小さくなっている。一方、LRS の抵抗値 R は、パッド面積によらず $10^2 \Omega$ 程度である。これらの結果から、HRS は電極面積に依存するが、LRS は電極面積によらないことがわかり、LRS の伝導には電極内の小さなエリアが伝導に関わっていることを示唆している。

8.4.5 TEM による断面構造解析

図 8-24 は、 $\text{BiTiO}/\text{Ru}/\text{SiO}_2/\text{Si}$ の断面 HRTEM 写真である。 BiTiO 膜は 50 nm 膜厚で、 Ru 膜は 15 nm 膜厚であり、図 8-17～図 8-23 に示した電気特性で使われた成膜条件と同様の条件で成膜したものである。図 8-24 (b)は、図 8-24 (a)の拡大図である。図 8-24 (b)より、 BiTiO 膜にナノメートルスケールの粒子が観測できる。EDS の分析により、この粒子は、 $\text{Bi}_4\text{Ti}_3\text{O}_{12}$ のナノ粒子であることが分かった。また、 $\text{Bi}_4\text{Ti}_3\text{O}_{12}$ のナノ粒子の周りの膜は、 $\text{Bi} : \text{Ti} = 44 : 56$ の 12% も Ti が過剰な Bi と Ti のアモルファスであった。 $\text{Bi}_4\text{Ti}_3\text{O}_{12}$ のナノ粒子は、この Ti リッチの BiTiO 膜中に分布している。この $\text{Bi}_4\text{Ti}_3\text{O}_{12}$ のナノ粒子は、ECR プラズマのイオンエネルギーにより生成されると考えられる。

また、断面 HRTEM と EDS の詳細な観測により、 $\text{Bi}_4\text{Ti}_3\text{O}_{12}$ のナノ粒子は、 BiTiO 膜に一様に分布しているのではなく、僅かに下部電極付近に密度が高く、成膜後期の上部電極側で密度が薄いことが分かった。さらに、同時に成膜した BiTiO 膜を HRS と LRS にスイッチング

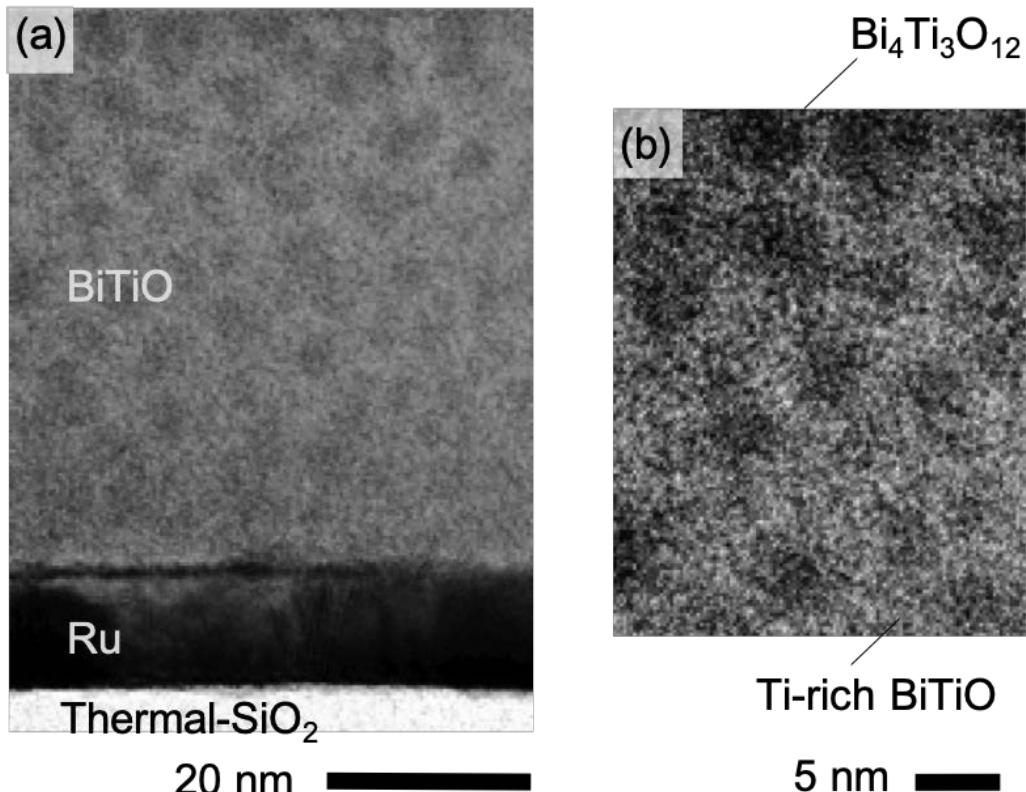


図 8-24: BiTiO 膜の断面 TEM 写真

させた後、断面 HRTEM 観測すると、HRS で下部電極付近の Bi₄Ti₃O₁₂ のナノ粒子の配向性が強くなっているサンプルがあった。

8.4.6 スイッチングメカニズムの考察

これらの結果に基づいて、BiTiO 膜の抵抗スイッチングのメカニズムを図 8-25 のように推測する。

(1) ECRスパッタで成膜した BiTiO 膜は、アモルファスの Ti リッチ BiTiO 膜中に Bi₄Ti₃O₁₂ のナノ粒子が分布している膜である。但し、Bi₄Ti₃O₁₂ のナノ粒子は、BiTiO 膜に一様に分布しているのではなく、下部電極付近に密度が高い状態である。Bi₄Ti₃O₁₂ 強誘電体であり結晶のナノ粒子の抵抗値は高いと考えられる。また、周りにある Ti リッチの BiTiO 膜は、12%も Ti が過剰な Bi と Ti の酸化膜であるため抵抗値は Bi₄Ti₃O₁₂ のナノ粒子よりも小さいと考えられる。

(2) electroforming プロセスによって Bi₄Ti₃O₁₂ のナノ粒子の粒界に沿って Ti リッチの BiTiO 膜中にフィラメント伝導パスが生成され、BiTiO 膜は LRS にスイッチする。

(3) BiTiO 膜に逆バイアスを印加すると、Bi₄Ti₃O₁₂ のナノ粒子の配向性が上がり、フィラメントが切れ、HRS にスイッチする。HRS での電気伝導は、3 次元のバリアブルホッピング伝導である。

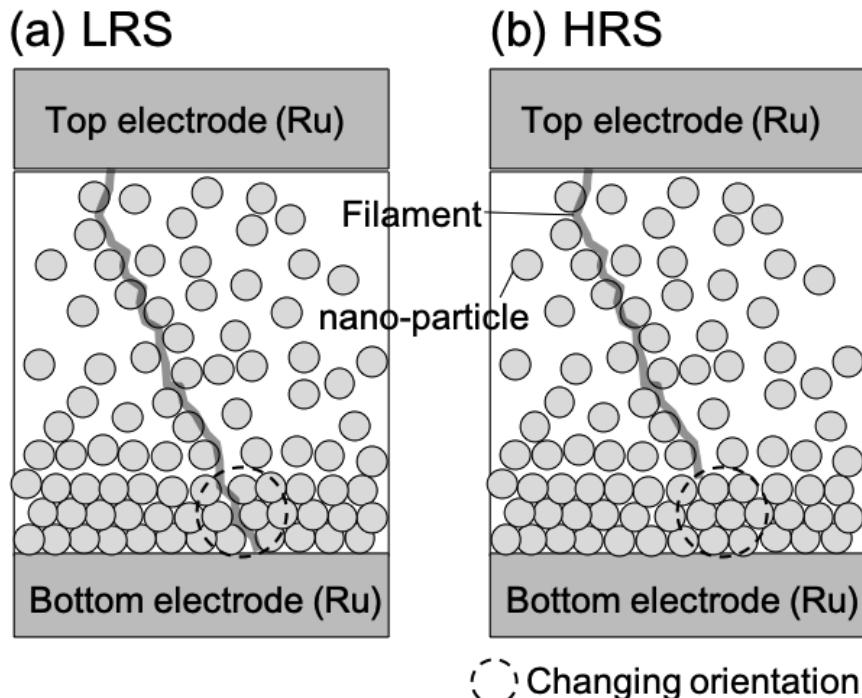


図 8-25: BiTiO 膜におけるスイッチングメカニズムを説明する概略図

また、図 8-11 で示したように電極構造を、Au/BiTIO/Ru、Ru/BiTIO/Ru、Au/BiTIO/Pt/Ti の構造にした抵抗スイッチ特性では、LRS の電流密度は、電極構造によらず 0.1 A/cm^2 (-0.1 V 電圧印加)で一定であった。そのため、電極と BiTiO 膜との界面の局所的なスイッチング現象であると考えるのが妥当である。Pt/Fe₂O₃ や NiO、CoO/Pt 構造において、金属と酸化膜との界面の電流密度が変化し抵抗状態が遷移するスイッチングメカニズムが提案されているが¹⁷⁾、本研究の結果に当てはまるかについては検討が必要である。

図 8-18 では、BiTiO 膜の LRS と HRS で幾つかの抵抗状態を確認している。これらの幾つかの抵抗状態は、フィラメント生成状態や遷移エリア面積の揺らぎによるものだと考えられる。LRS でのフィラメントの生成がナノ粒子の粒界に沿って起きているとして、フィラメントの抵抗率を見積もる。フィラメントの抵抗率 ρ は、次式で表される。

$$\rho = \frac{R_0 \pi r^2}{t} \quad (8-8)$$

ここで、 R_0 は 0 K での抵抗値、 r はフィラメントパスの半径、 t は BiTiO 膜厚である。フィラメントの直径をナノ粒子と同じ程度の 5 nm と仮定すると、フィラメントの抵抗率 ρ は、 $8.63 \times 10^{-7} \Omega\text{cm}$ と見積もられる。この値は、一般的な金属の抵抗率の $10^{-6} \Omega\text{cm}$ 程度である。

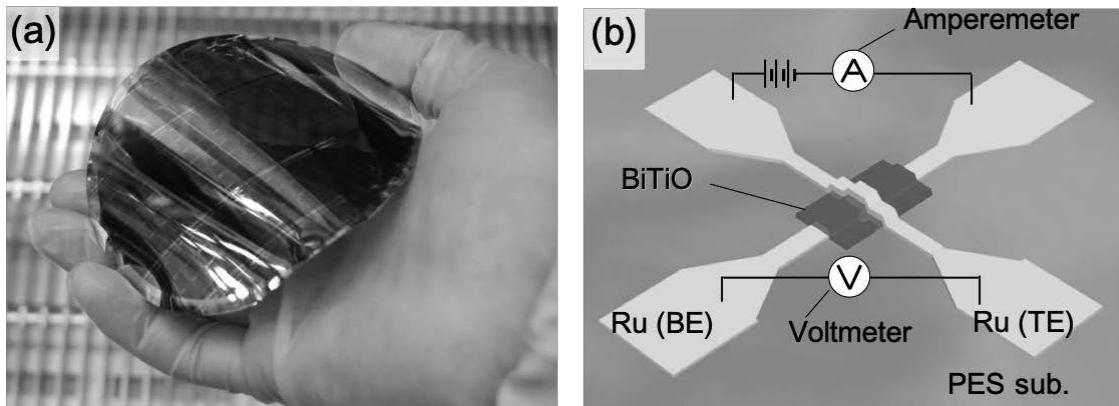


図 8-26: PES 上に成膜した BiTiO 膜と素子構造

8.5 ポリマー基板上に室温成膜した BiTiO 薄膜のスイッチング特性

8.5.1 ポリマー基板上への BiTiO 成膜

ポリマー基板は、柔軟性と屈曲性があり、フレキシブルな基板として、主にディスプレイの分野で応用が進んでいる。抵抗変化現象を発現する酸化膜は、成膜時に高温に加熱するか、成膜後に高温のポストアニーリングするのが一般的で、ガラス転移が低いポリマー材料の上の抵抗スイッチング現象は報告されてこなかった。そこで、ECRスパッタ法で基板加熱をせず、BiTiO膜をポリマー基板に成膜することにより、抵抗スイッチ特性が得られるかを検討した。

ポリマー基板として、エンジニアリングプラスチックであるポリエーテルサルファン(Poly-ethel-sulfone: PES)を用いた。PESは、ガラス転移温度が220°Cと比較的高い耐熱性を持ち、潜熱膨張率が小さいことや、薬品耐性があることから、自動車業界や航空機、医療機器等での活用が進んでいるポリマー基板材料である。しかし、ガラス転移温度220°Cを越えるプロセス温度で溶けて塑性変形してしまうため、低温プロセスが必要である。ECRスパッタでの成膜時に、熱的ダメージを与えないために、0.4 mm厚のPES基板を、熱伝導率の高いシリコン基板に貼り付けて使用した。PES基板をECRスパッタ装置の真空中に搬送し、10nm膜厚のRu下部電極を室温で成膜した後、100 nmのBiTiO膜を成膜し、続いて上部電極としてRuを10 nm成膜して、Ru/BiTiO/Ru/PES構造とした。成膜後に、マスクプロセスとリソグラフィーとリフトオフプロセスを行い、キャパシタ構造を作成した。

図8-26に、(a)ウエハをハンドリングしている写真と(b)そのウエハ上に形成したMOM型のキャパシタ構造の模式図を示す。PES基板は、可視光領域で透明である。また、BiTiO膜は、632.8 nmの波長で約2.5の屈折率を持ち、可視光では透明である。Ruは、金属で不透明であるが、10 nmと非常に薄いので、若干の可視光を透過することができる。そのため、

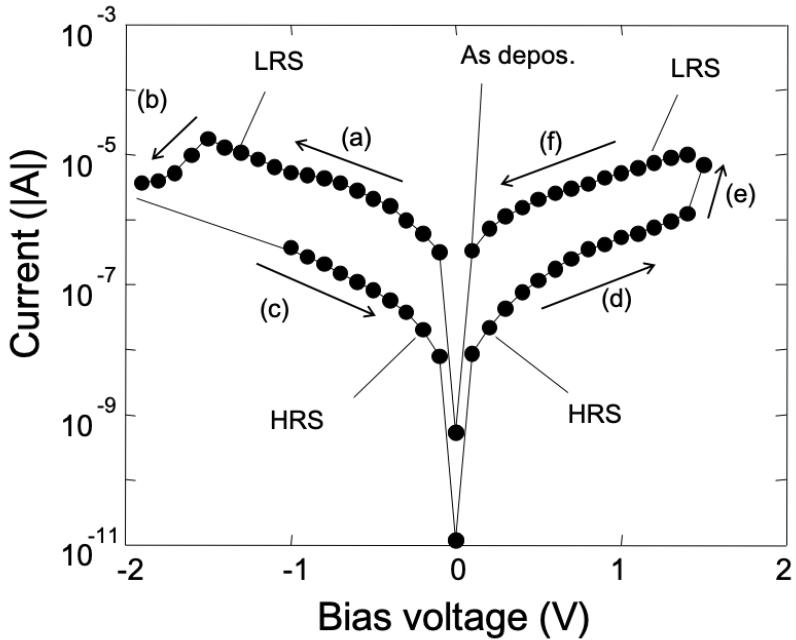


図 8-27: PES 上 BiTiO 膜の抵抗スイッチ特性

図 8-26 (a)のように、素子が作り込まれた PES 基板を介して、フォロアが透けて見えている。また、PES 基板は、フレキシブルなポリマー基板であるため、手で容易に曲げることができる。

8.5.2 ポリマー基板上の BiTiO 薄膜のスイッチング特性

図 8-27 に Ru/BiTiO/Ru/PES 構造の抵抗スイッチ特性を示す。PES 上に作成した BiTiO 膜は、100 nm と比較的厚い膜であったにも関わらず、electroforming を行わない状態で、(a)や(f)の LRS であった。この状態に、負電圧を-1.5 V を印加すると、(b)のように HRS に遷移し、(c)や(d)の状態となる。HRS に正電圧+1.5 V を印加すると(e)のように、LRS にスイッチングする。このように、PES 基板上でもバイポーラー動作が可能であることが分かった。

図 8-28 は、Ru/BiTiO/Ru/PES の素子構造のパルスによるスイッチング特性である。BiTiO 膜は、100 nm の膜厚とした。上部電極に正電圧の+3.0 V, 10 μ s, 10 回のパルス電圧印加を行うと、LRS から HRS にスイッチングした。また、HRS から LRS へのスイッチングは、1.0 V, 500 μ s, 1 回のパルス印加が必要であった。電圧パルスによりそれぞれの抵抗状態にスイッチングさせた後、0.1 V の電圧パルスを印加して抵抗状態を読み取った。電圧パルスを用いても安定したスイッチング特性を確認できた。

図 8-29 に Ru/BiTiO/Ru/PES の素子構造のデータ保持特性を示す。BiTiO 膜は、100 nm の膜厚とした。測定したサンプルは、同一基板上に作製した隣り合う 2 つの素子を選び、それぞれの素子の抵抗状態を電圧パルスを用いて LRS または HRS の抵抗状態とした上で、一定時間毎に 0.1 V の読み出し電圧を印加して、素子の抵抗値を読み出した。素子は、読み出し測定以外には、測定器から外し、窒素雰囲気中で保管した。また、読み出し測定は室温で

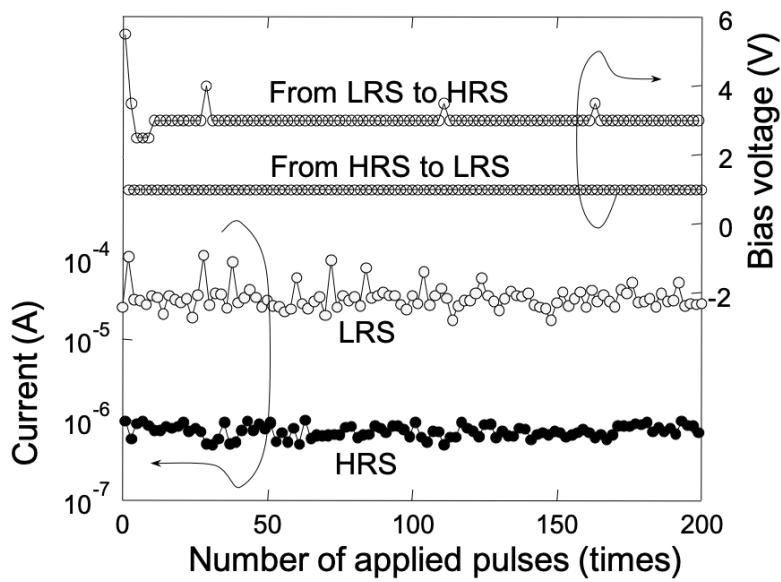


図 8-28: PES 上 BiTiO 膜のパルス特性

行った。それぞれのセルにおいて、4ヶ月以上の安定性がみられた。どちらとも長期間保の保持特性が可能であることが分かった。また、HRS の電流値は、時間の経過と共に小さくなり、LRS は逆に上昇して行くことが分かる。

図 8-30 に、Ru/BiTIO/Ru/PES の断面 HRTEM 写真を示す。(b)と(c)は拡大写真である。上部電極と下部電極の Ru 電極は結晶化していることが分かる。PES と Ru 電極との界面ラフネスは RMS 2~3 nm 程度であり、BiTiO 膜と Ru 電極との界面は平滑で密着性も十分である。一方、(b)より、BiTiO 膜中には、ナノスケールの粒子が分布していることが分かった。

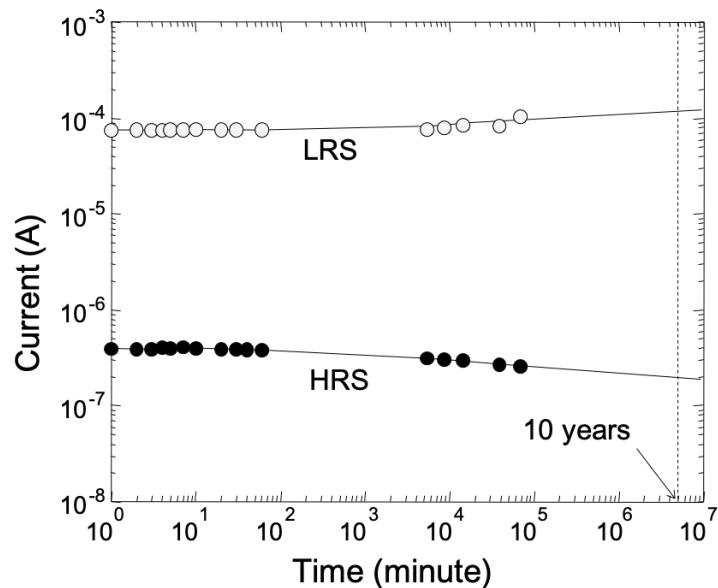


図 8-29: PES 上 BiTiO 膜の長期安定性

そのサイズは、3~5 nm程度であり、EDSの分析により、白く映っているのはTiリッチのBiTiO膜であり、黒く映っているのは、 $\text{Bi}_4\text{Ti}_3\text{O}_{12}$ のナノ粒子であることが分かった。今後の詳細な解析が必要であるが、PES基板上でも図8-25で示したメカニズムで抵抗スイッチングが起きている可能性が高いと考えられる。

図8-6に示すように、ECRスパッタによりBiTiOを成膜すると、成膜温度により、成膜速度も屈折率も変化する。しかし、450°Cで成膜した図8-24でも、無加熱で成膜した図8-30でもBiTiO膜中に $\text{Bi}_4\text{Ti}_3\text{O}_{12}$ の3~5 nm径のナノ粒子が分布している構造が観測された。また、450°C成膜と無加熱成膜のどちらともに抵抗変化現象が観測されている。450°C(723 K)に基板を加熱した場合、成膜反応が起きている基板表面のエネルギーは、ボルツマン定数 k_B から計算され、 $1.38 \times 10^{-23} / 1.5 \times 10^{-19} \times 723 = \sim 0.07 \text{ eV}$ である。一方、ECRプラズマでは、基板には発散磁界により10~30 eVに加速されたプラズマ流が照射される。つまり、基板加熱によるエネルギーに比較して、ECRプラズマ流照射のエネルギーは非常に大きく、

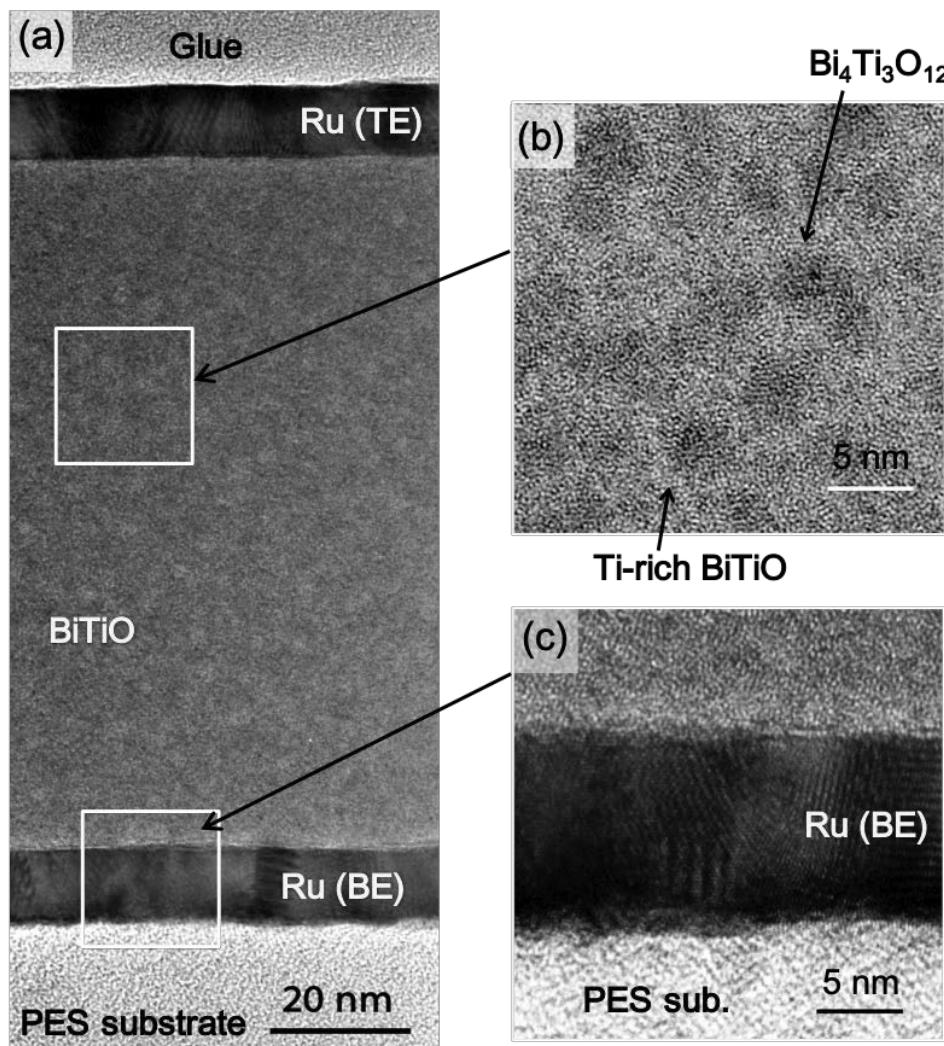


図 8-30: PES 上に成膜した BiTiO 膜の断面 TEM

ECRプラズマ照射のエネルギーが支配的になっていると考えられる。10~30 eV程度のエネルギーは、化学反応を促進する程度のエネルギーであるので、このエネルギーで $\text{Bi}_4\text{Ti}_3\text{O}_{12}$ のナノ粒子の形成が促進され、無加熱成膜でも BiTiO 膜中に $\text{Bi}_4\text{Ti}_3\text{O}_{12}$ のナノ粒子が形成されたと考えられる。

しかし、堆積される膜厚が厚くなってくると、熱伝導率が低い基板では、供給されるプラズマエネルギーの蓄積により、成膜表面の温度が高くなり、基板の垂直方向に温度分布が生じる。本検討では、熱伝導率が低い 100 nm 膜厚の SiO_2 が形成された基板とポリマー基板の PES を用いたので、基板の垂直方向に熱勾配が生じて、成膜初期の下部電極付近と成膜後期の上部電極付近の成膜条件が異なり、 BiTiO 膜中の $\text{Bi}_4\text{Ti}_3\text{O}_{12}$ のナノ粒子に分布が生じたと考えられる。

このように、成膜温度に関わらず、膜中の $\text{Bi}_4\text{Ti}_3\text{O}_{12}$ ナノ粒子に分布を持った BiTiO 膜が形成され、図 8-25 で示したようなメカニズムで抵抗スイッチングが発現すると考えられる。

8.6 まとめ

本章では、ECRスパッタで成膜した BiTiO 膜に抵抗スイッチ特性を明らかにすると共に詳細な測定温度依存性と構造解析により、スイッチングメカニズムの提案を行った。

ECRスパッタ法にて、Bi-Ti-O ターゲットと Bi-Ti ターゲットを用いた場合の BiTiO 膜の成膜基本特性を明らかにした。酸素流量や基板温度を変えることで、成膜速度のみならず、屈折率も制御することが可能であることを明らかにした。

ECRスパッタで加熱成膜した BiTiO 膜について、抵抗スイッチ特性を明らかにすると共に、バイポーラー動作とユニポーラー動作でスイッチングすることを明らかとした。また、パルス駆動でも動作することを確認し、10000 回以上の繰返し回数を実現した。さらに、HRS と LRS の長期安定性を確認し、外挿で 10 年以上データ保持できることを明らかにした。

詳細な測定温度依存性を検討し、HRS と LRS の電気伝導の違いを明らかにした。HRS は 3 次元のバリアブルホッピング伝導であり、LRS は金属のフィラメント伝導であるとの見解を得た。また、断面 TEM 写真より、 BiTiO 膜中に $\text{Bi}_4\text{Ti}_3\text{O}_{12}$ のナノ粒子が分布していることを示し、スイッチングのメカニズムとして、 $\text{Bi}_4\text{Ti}_3\text{O}_{12}$ のナノ粒子に沿って生成するフィラメントと $\text{Bi}_4\text{Ti}_3\text{O}_{12}$ のナノ粒子の配向性による消滅のモデルを提案した。

さらに、 BiTiO 膜を室温成膜することにより、ポリマー基板上でも抵抗スイッチ特性を確認することができた。パルス電圧駆動や長期の信号安定性を確認すると共に、断面 TEM 写真から BiTiO 膜中のナノ粒子を確認した。

以上より、ECRスパッタ法が、抵抗変化メモリ膜の成膜に十分に適用可能であることを示した。

参考文献

1. R. Freitas and W. W. Wilcke, IBM J. Res. Dev. **52**, 439 (2008).
2. G. W. Burr, B. N. Kurdi, J. C. Scott, C. H. Lam, K. Gopalakrishnan, and R. S. Shenoy, IBM J. Res. Dev. **52**, 449 (2008).
3. エルピーダメモリ, 国立研究開発法人新エネルギー・産業技術総合開発機構(NEDO) 分科会報告資料‘高速不揮発メモリ機能技術開発’, 5-4 (2013),
http://www.nedo.go.jp/introducing/iinkai/kenkyuu_bunkakai_25h_jigo_14_1.html
4. T. Kawahara, K. Ito, R. Takemura, and H. Ohno, Microelectronics Reliability **52**, 613 (2012).
5. G. W. Burr, M. J. Breitwisch, M. Franceschini, D. Garetto, K. Gopalakrishnan, B. Jackson, B. Kurdi, C. Lam, L. A. Lastras, A. Padilla, B. Rajendran, S. Raoux, and R. Shenoy, J. Vac. Sci. Technol. **B28**, 223 (2010).
6. C. W. Sun, M. S. Youm, and Y. T. Kim, J. Phys.: Condens. Matter **19**, 446004 (2007).
7. 石原宏, ‘強誘電体メモリーの新展開’(シーエムシー出版, 2004), ISBN978-4-88231-819-4.
8. 塩崎忠, 宮坂洋一, 望月博, 崎山恵三, ‘強誘電体メモリ先端プロセス’(サイエンスフォーラム, 1999), ISBN978-4-916-16431-5.
9. T. S. Böscke, J. Müller, D. Bräuhaus, U. Schröder, and U. Böttger, Appl. Phys. Lett. **99**, 102903 (2011).
10. W. W. Zhuang, W. Pan, B. D. Ulrich, J. J. Lee, L. Stecher, A. Burmaster, D. R. Evans, S. T. Hsu, M. Tajiri, A. Shimaoka, K. Inoue, T. Naka, N. Awaya, K. Sakiyama, Y. Wang, S. Q. Liu, N. J. Wu, and A. Ignatieve, Tech. Dig. -Int. Electron Devices Meet. 193 (2002).
11. K. Fujiwara, T. Nemoto, M. J. Rozenberg, Y. Nakamura, and H. Takagi: Jpn. J. Appl. Phys. **47**, 6626 (2008).
12. R. Yasuhara, K. Fujiwara, K. Horiba, H. Kumigashira, M. Kotsugi, M. Oshima, and H. Takagi: Appl. Phys. Lett. **95**, 012110 (2009).
13. N. Liu, P. Yan, Y. Li, K. Lu, H. J. Sun, H. K. Ji, K. H. Xue, X. S. Miao, Appl. Phys. **A124**, 143 (2018).
14. S. Otsuka, T. Kato, T. Kyomi, Y. Hamada, Y. Tada, T. Shimizu, and S. Shingubara, Jpn. J. Appl. Phys. **52**, 06GF04 (2013).
15. R. Waser and M. Aono, Nat. Mater. **6**, 833 (2007).
16. A. Tsurumaki, H. Yamada, and A. Sawa, Adv. Funct. Mater. **22**, 1040 (2012).
17. I. H. Inoue, S. Yasuda, H. Akinaga, and H. Takagi, Phys. Rev. **B77**, 035105 (2008).
18. D. H. Kwon, K. M. Kim, J. H. Jang, J. M. Jeon, M. H. Lee, G. H. Kim, X. S. Li, G. S. Park, B. Lee, and S. Han, Nat. Nanotech. **5**, 148 (2010).

19. R. Muenstermann, T. Menke, R. Dittmann, and R. Waser, *Adv. Mater.* **22**, 43 (2010).
20. J. H. Hur, M. J. Lee, C. B. Lee, Y. B. Kim, and C. J. Kim, *Phys. Rev. B* **82**, 155321 (2010).
21. J. Y. Seok, S. J. Song, J. H. Yoon, K. J. Yoon, T. H. Park, D. E. Kwon, H. Lim, G. H. Kim, D. S. Jeong, and C. S. Hwang, *Adv. Funct. Mater.* **24**, 5316 (2014).
22. S. Bagdzevicius, K. Maas, M. Boudard, and M. Burriel, *J. Electroceramics* **39**, 157 (2017).
23. D. B. Strukov, G. S. Snider, D. R. Stewart, and R. Stanley Williams, *Nature* **453**, 80 (2008).
24. T. Hickmott, *J. Appl. Phys.* **33**, 2669 (1962).
25. G. Dearnaley, A. M. Stoneham, and D. V. Morgan, *Rep. Prog. Phys.* **33**, 1129 (1970).
26. D. P. Oxley, *Electrocomponent Sci. Technol. UK* **3**, 217 (1977).
27. H. Pagnia, and N. Sotnik, *Phys. Status Solidi A* **108**, 11 (1988).
28. Y. Tomioka, A. Asamitsu, H. Kuwahara, Y. Moritomo, and Y. Tokura, *Phys. Rev. B* **53**, 1689 (1996).
29. A. Asamitsu, Y. Tomioka, H. Kuwahara, and Y. Tokura, *Nature* **388**, 50 (1997).
30. K. -I. Kobayashi, T. Kimura, H. Sawada, K. Terakura, and Y. Tokura, *Nature* **395**, 677 (1998).
31. S. Q. Liu, N. J. Wu, and A. Ignativ, *Appl. Phys. Lett.* **76**, 2749 (2000).
32. A. Baikalov, Y. Q. Wang, B. Shen, B. Lorenz, S. Tsui, Y. Y. Sun, Y. Y. Xue, and C. W. Chu, *Appl. Phys. Lett.* **83**, 957 (2003).
33. A. Sawa, T. Fujii, M. Kawasaki, and Y. Tokura, *Appl. Phys. Lett.* **85**, 4073 (2004).
34. I. G. Baek, M. S. Lee, S. Seo, M. J. Lee, D. H. Seo, D. -S. Suh, J. C. Park, S. O. Park, H. S. Kim, I. K. Yoo, U.-In. Chung, and J. T. Moon, *Tech. Dig. -Int. Electron Devices Meet. 2004*, 587 (2004).
35. S. Seo, M. J. Lee, D'. H. Seo, E. J. Jeoung, D. -S. Shu, Y. S. Joung, K. Yoo, I. S. Byuu, J. -S. Kim, J. S. Choi, and B. H. Park, *Appl. Phys. Lett.* **85**, 5655 (2004).
36. K. Kinoshita, T. Tamura, M. Aoki, Y. Sugiyama, and H. Tanaka: *Appl. Phys. Lett.* **89**, 103509 (2006).
37. D. C. Kim, S. Seo, S.E. Ahn, D. S. Suh, M. J. Lee, B. H. Park, I.K. Yoo, I. G. Baek, H. J. Kim, E. K. Yim, J. E. Lee, S. O. Park, H. S. Kim, U. I. Chung, J. T. Moon, and B. I. Ryu: *Appl. Phys. Lett.* **88**, 202102 (2006).
38. Y. Watanabe, J. G. Bednorz, A. Bietsch, Ch. Gerber, D. Widmer, A. Beak, and S. J. Wind, *Appl. Phys. Lett.* **78**, 3738 (2001).
39. J. Rodríguez Contreras, H. Kohlstedt, U. Poope, and R. Waser, *Appl. Phys. Lett.* **83**, 4595 (2003).
40. T. Fujii, A. Sawa, H. Akoh, Y. Kawazoe, and Y. Tokura, *Appl. Phys. Lett.* **86**, 012107 (2005).
41. B. J. Choi, D. S. Jeong, S. K. Kim, C. Rohde, S. Choi, J. H. Oh, H. J. Kim, C. S. Hwang, K. Szot, R. Waser, B. Reichenberg, and S. Tiedke: *J. Appl. Phys.* **98**, 033715 (2005).

42. K. M. Kim, B. J. Choi, Y. C. Shin, S. Choi, and C. S. Hwang: *Appl. Phys. Lett.* **91**, 012907 (2007).
43. A. Chen, S. Haddad, Y.-C. Wu, T.-N. Fang, Z. Lan, S. Avanzino, S. Pangrle, M. Buynoski, M. Rathor, W. Cai, N. Tripsas, C. Bill, M. Van Buskirk, M. Taguchi, *Tech. Dig. -Int. Electron Devices Meet.* 2005, 746 (2005).
44. T. Choi, S. Lee, Y. J. Choi, V. Kiryukhin, and S. W. Cheong, *Science* **324**, 63 (2009).
45. A. Beck, J. G. Bendnorz, Ch. Gerber, C. Rossel and D. Widmer: *Appl. Phys. Lett.* **77**, 139 (2000).
46. C. Rossel, G. I. Meijer, D. Brémaud and D. Widmer: *Appl. Phys. Lett.* **90**, 2892 (2001).
47. T. Ishibe, T. Kurokawa, N. Naruse, and Y. Nakamura, *Appl. Phys. Lett.* **113**, 141601 (2018).
48. T. Tsuruoka, K. Terabe, T. Hasegawa, and M. Aono, *Nanotechnology* **21**, 425205 (2010).
49. G. S. Park, Y. B. Kim, S. Y. Park, X. S. Li, S. Heo, M. J. Lee, M. Chang, J. H. Kwon, M. Kim, and U. I. Chung, *Nat. Commun.* **4**, 2382 (2013).
50. Y. Jin, H. Sakai, and M. Shimada, *Jpn. J. Appl. Phys.* **45**, 3243 (2006).
51. Y. Jin, H. Sakai, and M. Shimada, *Extended Abstracts of the 2005 Int. Conf. on Solid State Devices and Materials*, Kobe, p4-14L (2005).
52. Y. Jin, *NTT Technical Review* **5**, 50 (2007)
53. 神好人, 酒井英明, 篠島弘幸, 嶋田勝, 榎本陽一, 木内幹保, *信学技報 IEICE Technical Report SDM2005-262*, p.17 (2006).
54. T. Ono, H. Nishimura, M. Shimada, and S. Matsuo, *J. Vac. Sci. Technol.* **A12**, 1281 (1994).
55. T. Ono, M. Oda, C. Takahashi, and S. Matsuo, *J. Vac. Sci. Technol.* **B4**, 696 (1986).
56. H. Nishimura, M. Kiuchi, and S. Matsuo, *Jpn. J. Appl. Phys.* **32**, 322 (1993).
57. M. Shimada, T. Amazawa, T. Ono, S. Matsuo, and H. Oikawa, *Vacuum* **59**, 727 (2000).
58. M. Shimada, T. Ono, H. Nishimura, and S. Matsuo, *J. Vac. Sci. Technol.* **A13**, 815 (1995).
59. S. Matsuo and M. Kiuchi, *Jpn. J. Appl. Phys.* **22**, 210 (1983).
60. K. Saito, Y. Jin, and M. Shimada, *Appl. Phys. Lett.* **81**, 3582 (2002).
61. K. Saito, Y. Jin, T. Ono, and M. Shimada, *Jpn. J. Appl. Phys.* **43**, L765 (2004).
62. Y. Jin, K. Saito, M. Shimada, and T. Ono, *J. Vac. Sci. Technol.* **B21**, 942 (2003).
63. Y. Jin, M. Shimada, and T. Ono, *J. Vac. Sci. Technol.* **A22**, 2413 (2004).
64. Y. Jin, K. Saito, M. Shimada, and T. Ono, *J. Vac. Sci. Technol.* **B23**, 1480 (2005).
65. M. Yamaguchi, T. Nagatomo, and O. Omoto, *Jpn. J. Appl. Phys.* **36**, 5885 (1998).
66. M. H. Lin, M. C. Wu, C. C. Lin, and T. Y. Tseng, *Ferroelectrics* **380**, 30 (2009).
67. S. M. Sze, *Physics of Semiconductor Devices* (Wiley, New York, 1981) 2nd ed., p. 26.
68. A. Odawara, H. Sato, I. H. Inoue, H. Akoh, M. Kawasaki, and Y. Tokura, *Phys. Rev.* **B 70**, 224403 (2004).

69. N. F. Mott, J. Non-Crystal Solid **1**, 1 (1961).
70. K. L. Chopara and S. K. Bahl, Phys. Rev. **B 1**, 2545 (1970).
71. V. Ambegaokar, Phys. Rev. **B 4**, 2612 (1971).
72. B. Singh and N. A. Surplice, Thin Solid Films **10**, 243 (1972).
73. W. B. Pietenpol and H. A. Miley, Phys. Review **34**, 1588 (1929).
74. S. Lanfredi and M. A. L. Nobre, Appl. Phys. Lett. **88**, 081916 (2005).

第9章 ECR プラズマの発展

9.1 はじめに

1980 年代前半に発明された ECR プラズマは、現在では、IT 技術を支える機能薄膜技術としてハイパワー・ハイスペックのデバイスに用いられる高品質な酸化膜・窒化膜・酸窒化膜の成膜に必須のプラズマ技術となっている。しかし、基礎研究から実用化され社会に貢献するまでは、実に 30~40 年にわたる研究者・開発者の弛まぬ努力が必要であった。この章では、この 40 年間の基礎研究から基盤研究、装置開発、システム化、実用化してきた歴史を振り返り、これから IoT 時代を支える新しい基盤技術として ECR プラズマ技術をどのように発展させてゆくべきかを論じたい。

9.2 ECR プラズマ流を用いた加工技術の道のり

図 9-1 に、ECR プラズマ技術の大まかな歴史を振り返る。縦軸は、社会貢献度をとして学術的シーズから社会的ニーズの軸、横軸に年台を取った。核融合プラズマの分野で研究されていた電子サイクロトロン共鳴現象は、低ガス圧、高活性、高イオン化率の特長を持ち、イオン化手段として熱フィラメントなどを用いないため、反応性ガスに対しても安定して動作するという特長を持っていた¹⁾。そこで、半導体加工用のプラズマプロセスへの応用のため、当時の電気通信研究所で 1982 年に松尾氏が ECR プラズマを発明した²⁾。それ以来、松尾らのグループで、一貫して ECR プラズマを用いた加工法適用の研究開発を行ってきた。

ECR プラズマは、当初は、基礎研究としてイオンシャワーエッチングとして使われた^{2, 3)}。その後、1980 年台後半は、プラズマを用いてのサブミクロン加工を目指して ECR エッチング技術の基盤技術が研究され、エッチング装置の開発が行われ、ポリシリコン電極および

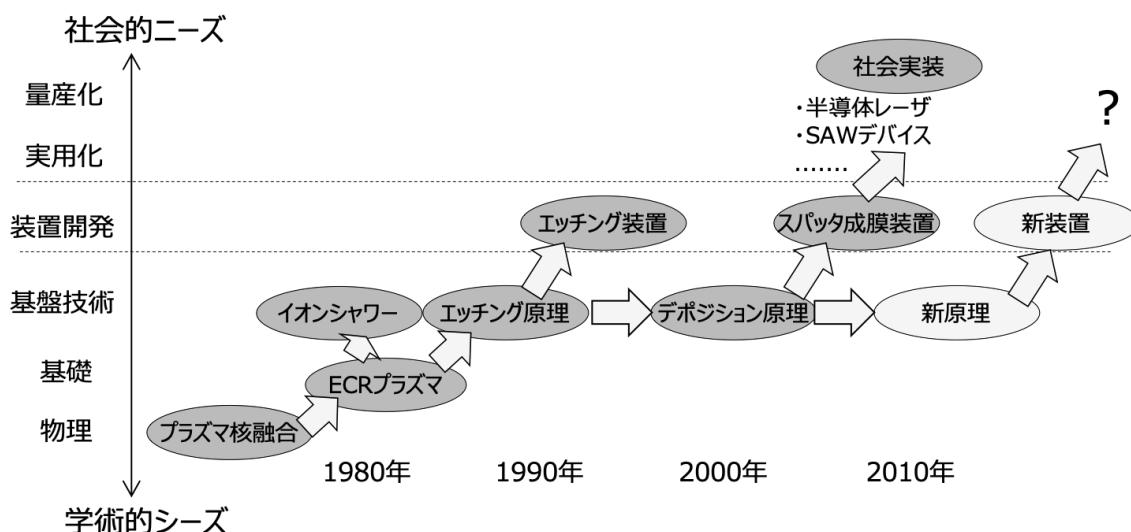


図 9-1: ECR プラズマ技術の基礎研究から量産化まで

GaAs-MESFET 用 WSiN ゲート電極加工に適用された⁴⁻⁹⁾。その後、ECR プラズマ中のイオンをターゲットに引き込んでスパッタし、その粒子を用いて成膜するデポジション原理が研究され、ECR スパッタ成膜装置が開発された¹⁰⁻¹⁷⁾。ECR スパッタ装置は、当初 X 線マスク用の金属薄膜形成に使われたが、高品質な酸化膜や窒化膜が形成できることが分かると、ハイパワー・ハイスペックの絶縁膜形成装置として活用が広がった。現在では、半導体レーザの端面コーティングや表面弹性波(SAW デバイス)の重要な薄膜形成に実用化され、IT 技術を支える端末に採用されるなど社会実装が実現している。

9.3 ECR プラズマ技術のイノベーションダイアグラム

図 9-2 に、ECR プラズマ技術のイノベーションダイアグラムを示す¹⁹⁾。1970 年台、ウェットエッチングによるパターン加工は、数十 μm の微細化が困難となっており、高周波プラズマ(RF プラズマ)を利用したドライプロセスが使われるようになっていた。しかし、RF プラズマでは、数 μm 程度の微細化時にプラズマダメージの影響が無視できなくなり、新しいプラズマ技術が必要とされていた。そこで、核融合分野でプラズマの閉じ込めとして用いられていた電子サイクロトロン共鳴(ECR)現象を参考に、1982 年に半導体加工用の低エネルギー生成技術として ECR プラズマが発明された。当初の基礎研究では、ECR プラズマを応用して、イオンシャワー加工が検討されたが、プロセスコストと均一性の観点から装置化されることはなかった。1985 年に、ECR プラズマを用いた CVD が提案された¹⁸⁾が、成膜中にマイクロ波導入窓に意図せぬ膜が付着するため plasma が不安定となり、装置化が断念された。1985-90 年に、ECR プラズマ流をエッチング加工に応用する検討が行われ、ECR プラズマエッチング装置が開発され、Si 加工と WSiN 加工で実績を作った⁴⁻⁹⁾。しかし、限定的な用途の使用で発展ができず、また、ICP など他のプラズマの台頭もあり、装置開発は中断となった。同時期に ECR プラズマ流中のイオンをターゲットに引き込んでスパッタ成膜を行う ECR スパッタリングが研究され、マイクロ波分岐結合型 ECR スパッタ装置化が行われた

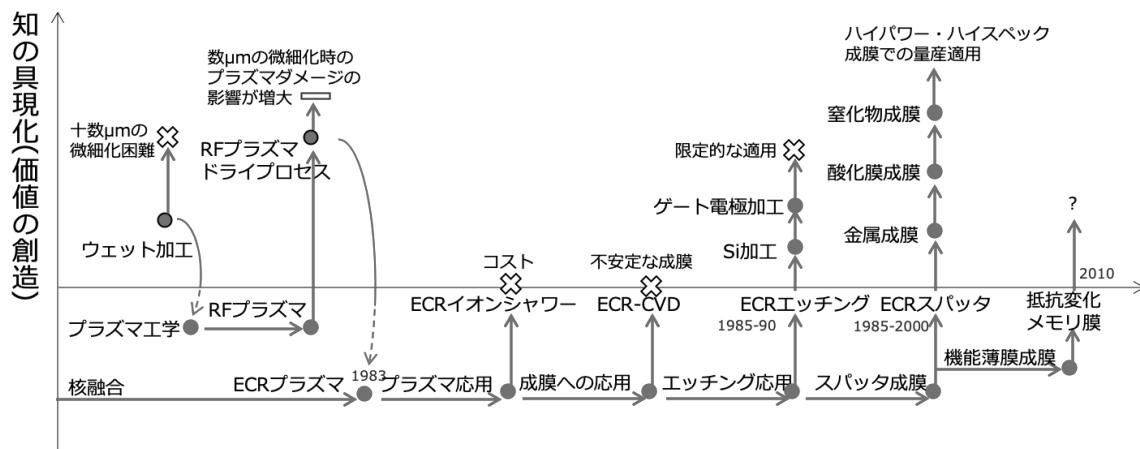


図 9-2: ECR プラズマ技術のイノベーションダイアグラム

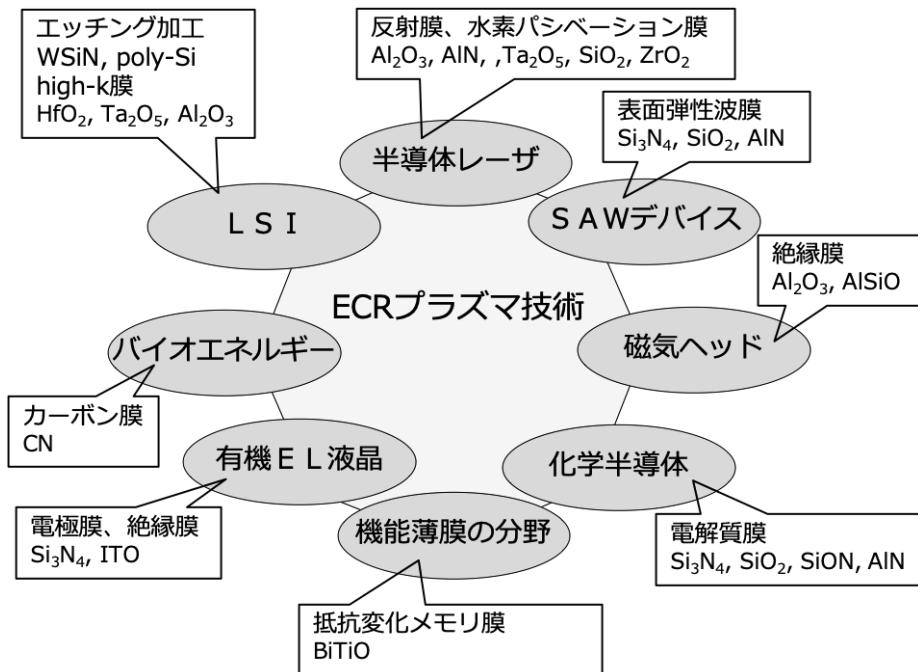


図 9-3: ECR プラズマ技術の拡がり

10-17)。4 インチ基板用の X 線マスク用金属薄膜の適用に始まり、酸化膜、窒化物で高品質な薄膜が形成できることが分かり発展した。現在の IT 社会を支える機能部品である表面弹性波(Surface acoustic wave: SAW)デバイスの周波数検波電子部品や、半導体レーザの端面コーティングの分野でハイパワー・ハイスペックを絶縁膜成膜用の標準機としての地位を確立している。装置としては、6 インチ基板用、8 インチ基板用までの量産機が開発され現在も販売され、現在では、日本国内に留まらず東南アジア、ヨーロッパ、米国など全世界で 200 台以上の成膜装置が、電子・光学部品の製造現場で稼働している。また、SiC や GaN のパワー・デバイス用のアニール・キャップ層としてカーボン膜の応用も行われている。

このように、基礎研究から 30~40 年にわたり、プラズマ原理の研究、検証用装置の開発、適用分野・用途の開発、生産機用装置の開発に、多くの研究者・開発者、エンジニアが携わり、ECR プラズマ技術の発展を支えてきた。

9.4 まとめ

現在では、ECR プラズマ流は、図 9-3 のように、広い分野で実用化が行われ、IT 技術を支えるプラズマ技術として確固たる地位を築き始めている。特に、半導体レーザ分野では、ECR スパッタで成膜した Al₂O₃ 膜や AlIN 膜、Ta₂O₅ 膜が、HR コート膜や AR コート膜として、また、SAW デバイス分野では、Si₃N₄ 膜や SiO₂ 膜として、標準生産技術として活用されている。他の分野でも、それぞれのデバイス特性を伸ばす高品質な薄膜として、様々な材料の酸化膜、窒化膜、酸窒化膜の成膜への応用が始まっている。

本章では、ECR プラズマ流を用いた高精度加工について、基礎研究から量産適用までの道のりを示し、イノベーションダイアグラムを用いて、社会実装までに解決してきた課題を述べた。今後、ECR プラズマをさらに発展させるためには、本研究で報告した抵抗変化メモリ膜など新しい分野の開拓が必要である。そのためには、研究者からのシーズ提案だけではなく、ユーザ視点に基づいて真に必要となる膜特性を、ユーザと装置開発者とが共有しながら、研究開発を進めてゆくことが肝要であると考える。

参考文献

1. R. Geller, Appl. Phys. Lett. **16**, 401 (1970).
2. S. Matsuo and Y. Adachi, Jpn. J. Appl. Phys. **21**, L4 (1982).
3. 通研半導体技術史(装置編)編集委員会, ‘半導体加工装置の開発史 –半導体の微細化と装置のシステム化への挑戦’(サイバー出版センター、2016), ISBN978-4-908520-03-7.
4. C. Takahashi and S. Matsuo, Jpn. J. Appl. Phys. **31** 2272 (1992).
5. C. Takahashi and S. Matsuo, J. Vac. Sci. Technol. **B12**, 3347 (1994).
6. C. Takahashi, Y. Jin, K. Nishimura, T. Ono, and S. Matsuo, Proceedings of the 9th Int. Micro Process Conference, Kitakyushu, p.160 (The Japan Society of Applied Physics, Tokyo 1996).
7. C. Takahashi, Y. Jin, K. Nishimura, and T. Ono, Proceedings of the 20th Symposium on Dry Process, Tokyo, p 135 (The Institute of Electrical Engineers of Japan, Tokyo, 1998).
8. Y. Jin, C. Takahashi, K. Nishimura, T. Ono, and S. Matsuo, J. Vac. Sci. Technol. **B15**, 2639 (1997).
9. C. Takahashi, Y. Jin, K. Nishimura, and S. Matsuo, Jpn. J. Appl. Phys. **39**, L3672 (2000).
10. T. Ono, M. Oda, C. Takahashi, and S. Matsuo, J. Vac. Sci. Technol. **B4**, 696 (1986).
11. H. Nishimura, M. Kiuchi, and S. Matsuo, Jpn. J. Appl. Phys. **32**, 322 (1993).
12. M. Shimada, T. Amazawa, T. Ono, S. Matsuo, and H. Oikawa, Vacuum **59**, 727 (2000).
13. M. Shimada, T. Ono, H. Nishimura, and S. Matsuo, J. Vac. Sci. Technol. **A13**, 815 (1995).
14. K. Saito, Y. Jin, and M. Shimada, Appl. Phys. Lett. **81**, 3582 (2002).
15. Y. Jin, K. Saito, M. Shimada, and T. Ono, J. Vac. Sci. Technol. **B21**, 942 (2003).
16. K. Saito, Y. Jin, T. Ono, and M. Shimada, Jpn. J. Appl. Phys. **43**, L765 (2004).
17. Y. Jin, K. Saito, M. Shimada, and T. Ono, J. Vac. Sci. Technol. **B23**, 1480 (2005).
18. S. Matsuo and M. Kiuchi, Jpn. J. Appl. Phys. **22**, 210 (1983).
19. 山口栄一, 京都大学未来創成学園国際研究ユニット, International Research Unit of Advanced Future Studies (IRU-AFS) 2015-003, 1 (2015).

第10章 結論

本研究では、高密度・低エネルギーと加工をする上で多くのメリットを有する技術である電子サイクロトロン共鳴(ECR)プラズマを高精度加工技術に応用することを目的とし、エッチング加工と成膜加工の適用性を検討した。

研究前半では、ECR プラズマ流中の中性粒子流を抽出し荷電粒子の影響を受けない加工の研究、および、ECR プラズマ流中のイオン流を用いた WSiN ゲート電極膜の高精度加工について検討した。後半では、ECR スパッタ成膜について、酸化膜の基本成膜を検討した後、高誘電体ゲート酸化(high-k)膜、高誘電体多層膜フィルタ膜、抵抗変化メモリ膜のスパッタ成膜とその特長について検討を行った。

以下に、得られた結果をまとめる。

(1) ECR プラズマ流による高精度加技術の研究の意義

ECR プラズマは、低ガス圧化で高密度・低エネルギーなプラズマを生成できる技術であるが、装置パラメータが多く、装置コストが高いというデメリットがあった。CCPや ICP などの従来プラズマ技術と同じ技術レベルや市場をターゲットしてもコストメリットを出しづらい。そこで、ECR プラズマを用いた“ナノメートル”級のエッチングと成膜の適用性を検討することで、ECR プラズマでしか到達できない高精度加工技術を具現化することを本研究の目的とした。

(2) ECR プラズマ流中の中性粒子流による加工技術

ECR プラズマ流中より、永久磁石による磁場を用いて、中性粒子流の抽出と、中性粒子流を用いたエッチング加工について明らかにした。永久磁石を用いることにより、ECR プラズマの生成に影響を与えることなく、中性粒子流を引き出せることを明らかとした。

永久磁石により形成したカプス磁場と平行磁場により中性粒子流を抽出すること実証し、基板のチャージアップや基板電位の基本特性を明らかとともに、基板に正電圧を印加することにより、荷電粒子を除去できることを示した。

また、中性粒子流によるシリコンエッチングを試み、マイクロローディングやノッティングのプラズマ流エッチングでの課題が中性粒子流で抑制できることを示し、優れた加工特性であることを示した。

運動エネルギーを持つ中性粒子流は、プラズマ流中のイオンが電荷変換して生成されるモデルで説明できることを示し、ガス圧により中性粒子流生成効率が極大値をとることを示した。また、TOF 測定により、中性粒子流の運動エネルギーを測定し、10~20 eV のエネルギーを持っていることを示した。

(3) ECR プラズマ流による化合物半導体 IC 用ゲート電極のエッチング加工技術

100 nm 級の GaAs-MESFET 用の WSiN ゲートの高精度加工について検討を行った。当初の $SF_6 + CF_4$ 混合ガスの検討では、装置内の石英部品がアンダーカットの原因となることを明らかにし石英部品の排除を行い、アンダーカットを抑制した。また、 $SF_6 + CF_4$ 混合ガスに $SiF_4 + O_2$ を添加することにより、WSiN と SiO_2 マスクとの選択比を向上させ、異方性エッチングを実現することができた。さらに、試料台をアルミナ溶射し絶縁することでエッチングの面内均一性を向上させることができた。

エッチングのエンドポイントを正確に行うこと目的として、QMS を活用したリアルタイムエッチングモニターを開発し、WSiN の膜厚ばらつきや連続成膜の影響、さらには、組成の異なる多層 WSiN 膜のエッチングに対応することを明らかにした。

また、下地 GaAs へのダメージも低く抑えられ、金属汚染に関しても許容範囲であることなどを示し、本技術を用いた GaAs-MESFET において、131 GHz の遮断周波数で、 3σ も 5 GHz とばらつきの小さい良好な FET 特性を実現できた。

以上より、ECR プラズマ流エッチングは、GaAs-MESFET の製造に十分に適用可能であることを示した。

(4) ECR スパッタ法による金属酸化膜の形成技術

ECR プラズマの特徴を活かし、スパッタ成膜に適用した 8 インチ対応の大面積かつ高安定な ECR スパッタ装置の構成と、 SiO_2 , Al_2O_3 , ZrO_2 , Ta_2O_5 膜の成膜基本特性を示した。

ECR スパッタにより金属酸化膜を成膜する場合、導入する酸素流量によって、成膜速度が大きく異なるメタルモードと酸化物モードの 2 つのモードが発現することを明らかにした。その原因として、金属ターゲット表面の酸化状態が関係していることを示した。

また、ECR スパッタで成膜した SiO_2 , Al_2O_3 , ZrO_2 , Ta_2O_5 膜は、シリコン基板と同等の平滑性を持っていることを示した。さらに、8インチで膜厚が $\pm 1.3\%$ 、屈折率が $\pm 0.03\%$ 、キャパシタンスが $\pm 2.5\%$ と均一な成膜ができていることを示した。

TEM 断面分析と XPS 解析により、メタルモードでは界面酸化層は形成されないが、酸化物モードでは、シリコン基板との界面に 4 nm 程度の界面酸化層が形成されることを示した。

(5) ECR スパッタ法による高誘電体ゲート酸化膜の成膜技術

ECR スパッタ法を高誘電体ゲート(high-k)膜に適用するために、 Al_2O_3 膜と AlN/ Al_2O_3 積層膜、 ZrO_2 膜の薄膜を形成し、high-k 特性や構造解析を行った。

Al_2O_3 膜の形成では、ECR スパッタ成膜時の酸素流量により、成膜速度の速いメタルモードと遅い酸化物モードがあることを示し、界面酸化層を形成しないメタルモードの high-k 特性改善を行った。フラットバンドシフトや C-V ヒステリシスの原因として、 Al_2O_3 膜とシリコン基板界面の負の固定電荷であることを示し、 Al_2O_3 膜を成膜後に、550 °C の高真空アニール

することにより、フラットバンドシフトが改善できることを示した。また、1 kHz の測定周波数で見られる C-V カーブの肩の遅いトラップを、水素アニールで改善できることを示した。さらに、成膜後に Ar/O₂ プラズマ照射を 30 秒照射することにより、C-V ヒステリシリスの改善を行うことを示した。P-F 特性と F-N 特性の伝導の可能性を示し、Al₂O₃ 膜中のトラップを介さない F-N 伝導であることを示した。それらの結果を基に、1.0 nm の EOT と 10⁻⁴ A/cm² の小さなリーク電流の Al₂O₃ 膜を作製することができた。

high-k 特性を改善するために行うアニール時に界面酸化層が増加してしまうことを抑制するため、AlN/Al₂O₃ 積層膜を検討した。AlN 単層膜では、大きなリーク電流が見られるが、AlN/Al₂O₃ 積層膜では Al₂O₃ 膜程度のリーク電流に抑えられること、アニール時の酸素バリア性があることを示した。特に、酸素雰囲気中の 500 °C アニールでは、Al₂O₃ 膜では耐えきれない 100 Pa 以上の酸素分圧で界面酸化層を増やさない酸素バリア性を示すことができた。

ZrO₂ 膜の検討では、メタルモードで成膜した ZrO₂ 膜が大きな飽和キャパシタンス、小さな C-V ヒステリシリス特性を持ち、Al₂O₃ 膜よりも 2 倍以上高い ϵ_r であること、Al₂O₃ 膜と同程度のリーク電流に抑えられることを示した。0.8 nm の EOT と 10⁻⁴ A/cm² の小さなリーク電流の ZrO₂ 膜を作製することができた。しかし、メタルモードで成膜した ZrO₂ 膜は、成膜直後に、0.5 nm 程度の自然酸化膜を形成するために、さらに小さな EOT とするためには成膜条件の最適化が必要であることを明らかにした。

(6) ECR スパッタ法による光学多層膜フィルタの成膜技術

ECR スパッタ成膜により光学用誘電体多層膜フィルタの製造への適用性を検討した。ECR スパッタ法を用いて、SiO₂ 膜と Ta₂O₅ 膜のメタルモード成膜により、多層積層膜を高精度に成膜することができた。

ECR スパッタ法を用いて 8 インチ面内で SiO₂ 膜は ±0.43%、Ta₂O₅ 膜は ±0.27% の膜厚ばらつきで高均一な成膜ができることを示した。また、AFM の観測により表面モフォロジは、SiO₂ 膜で RMS = 0.19 nm、Ta₂O₅ 膜は RMS = 0.13 nm の非常に平滑な表面状態であった。さらに、多層膜の界面は 0.5 nm 程度であり、100 層を越える多層膜形成でもばらつきのない成膜が行えていることを明らかにした。

光学多層膜フィルタを作成するにあたり、正確に多層膜の膜厚をモニタリングできるピーク差分法を開発した。この方法を活用して、SiO₂ 膜と Ta₂O₅ 膜の 43 層のシングルキャビティ PF 干渉フィルタを作成することができた。0.224 nm という FWHM 特性が得られ、100 mm の基板面内でも ±0.031 nm のばらつきに抑えることができた。また、膜厚ばらつきも面内で ±0.1% と非常に小さいものであった。

以上により、ECR スパッタのメタルモード成膜が WDM フィルタ製造に活用できることを明らかにすることができた。

(7) ECR スパッタ法による抵抗変化メモリ膜の成膜技術

ECR スパッタで成膜した BiTiO 膜に抵抗スイッチ特性を明らかにすると共に詳細な測定温度依存性と構造解析により、スイッチングメカニズムの提案を行った。

ECR スパッタ法にて、Bi-Ti-O ターゲットと Bi-Ti ターゲットを用いた場合の BiTiO 膜の成膜基本特性を明らかにした。酸素流量や基板温度を変えることで、成膜速度のみならず、屈折率も制御することが可能であることを明らかにした。

ECR スパッタで加熱成膜した BiTiO 膜について、抵抗スイッチ特性を明らかにすると共に、バイポーラー動作とユニポーラー動作でスイッチングすることを明らかとした。また、パルス駆動でも動作することを確認し、10000 回以上の繰返し回数を実現した。さらに、HRS と LRS の長期安定性を確認し、外挿で 10 年以上データ保持できることを明らかにした。

詳細な測定温度依存性を検討し、HRS と LRS の電気伝導の違いを明らかにした。HRS は 3 次元のバリアブルホッピング伝導であり、LRS は金属のフィラメント伝導であるとの見解を得た。また、断面 TEM 写真より、BiTiO 膜中に $\text{Bi}_4\text{Ti}_3\text{O}_{12}$ のナノ粒子が分布していることを示し、スイッチングのメカニズムとして、 $\text{Bi}_4\text{Ti}_3\text{O}_{12}$ のナノ粒子に沿って生成するフィラメントと $\text{Bi}_4\text{Ti}_3\text{O}_{12}$ のナノ粒子の配向性による消滅のモデルを提案した。

さらに、BiTiO 膜を室温成膜することにより、ポリマー基板上でも抵抗スイッチ特性を確認することができた。パルス電圧駆動や長期の信号安定性を確認すると共に、断面 TEM 写真から BiTiO 膜中のナノ粒子を確認した。

以上より、ECR スパッタ法が、抵抗変化メモリ膜の成膜に十分に適用可能であることを示した。

(8) ECR プラズマ技術の発展

ECR プラズマ流を用いた高精度加工について、基礎研究から量産適用までの道のりを示し、イノベーションダイアグラムを用いて、社会実装までに解決してきた課題を述べた。今後、ECR プラズマをさらに発展させるためには、本研究で報告した抵抗変化メモリ膜など新しい分野の開拓が必要である。そのためには、研究者からのシーズ提案だけではなく、ユーザ視点に基づいて真に必要となる膜特性を、ユーザと装置開発者が共有しながら、研究開発を進めてゆくことが肝要であることを示した。

以上より、ECR プラズマは、他のプラズマ技術では成しえない、ナノメートルオーダーの高精度加工が可能であることを示した。さらなる新分野開拓に対して、ECR プラズマ流による高精度加工技術を適用することにより、次世代の IT 技術を牽引することができる。

謝辞

本研究を進め、まとめるにあたり、ご多忙にもかかわらず終始親身にかつ丁寧にご指導、ご助言を賜り増した筑波大学数理物質系 末益崇教授に心より感謝を申し上げます。また、本論文を審査していただき、数多くの貴重なご教授を賜りました筑波大学数理物質系 黒田真司教授、佐野伸行教授、柳原英人教授、物質・材料研究機構 鶴岡徹主幹研究員に心から感謝申し上げます。また、筑波大学に入学して以来、長年にわたりご指導を賜りました長谷川文夫先生、南日康夫先生に感謝を申し上げます。これらの先生方のご指導とご鞭撻なくしては、本論文は決して完成し得なかつたと改めて心より感謝申し上げます。

本研究は、日本電信電話株式会社にて行われたものです。本論文をまとめるにあたり、その機械を与えていただきました佐藤良明様に心より感謝申し上げます。また、研究を遂行するにあたり、研究の機会を与えていただきました武谷健様、小松一彦様、須藤昭一様、西田安秀様、久良木億様、板屋義夫様、北村守様、村瀬淳様、桑名栄二様、鈴木扇太様、芳賀恒之様に感謝申し上げます。さらに、所属研究部長としてご指導をいただきました岩田穆様、石原直様、露寄晴夫様、森田博文様、柴山昭則様、上西祐司様、佐藤康博様、柿崎隆夫様の皆様に感謝申し上げます。

また、共同研究者として、ご指導をいただきました松尾誠太郎様、小野俊郎様、高橋千春様、嶋田勝様、斎藤國夫様、渡辺巖様、土澤泰様、酒井英明様、篠島弘幸様、加藤順一様、西村一巳様、榎本陽一様に心より感謝を申し上げます。さらに、長きにわたりサポートをいただきました日本電信電話株式会社の関係者の皆様に感謝申し上げます。

さらに、多くのサポートをいただきました木内幹保様、鳥井博典様、大久保友男様、横山明洋様を始めとする JSW アフティの皆様に感謝いたします。

また、日本製鋼所 柴田尚 取締役・常務執行役員と、三戸慎吾 執行役員、JSW アフティ 石橋義尚 社長には、本論文をまとめる機会を頂き大変感謝しております。

最後に、暖かく支援してくれた妻と母、妹、そして亡き父に心より感謝します。

本研究に関する発表論文および学会発表リスト

【学術論文】

“Neutral Stream Extraction from Electron Cyclotron Resonance Plasma by Using Parallel Magnetic Field”,

Yoshito Jin, Tai Tsuchizawa, and Seitaro Matsuo, Jpn. J. Appl. Phys. **34**, L465-L457 (1995).

“Generation of Electron Cyclotron Resonance Neutral Stream and Its Application to Si Etching”,

Tai Tsuchizawa, Yoshito Jin, and Seitaro Matsuo, Jpn. J. Appl. Phys. **33**, 2200-2206 (1994).

“Kinetic-energy measurement of a neutral stream extracted from Ar Electron cyclotron resonance plasma”,

Tai Tsuchizawa, Yoshito Jin, and Seitaro Matsuo, Appl. Phys. Let. **69**, 149-151 (1996).

“0.1 μm WSiN-Gate Fabrication of GaAs metal-semiconductor field effect transistors using electron cyclotron resonance ion stream etching with SF₆-CF₄-SiF₄-O₂”,

Yoshito Jin, Chiharu Takahashi, Kazumi Nishimura, Toshiro Ono, and Seitaro Matsuo, J. Vac. Sci. Technol. **B15**, 2639-2642 (1997).

“Real-time Etching Monitor Using Argon Quadrupole Mass Spectrometry for 100-nm-class WSiN-Gate Fabrication”,

Yoshito Jin, Chiharu Takahashi, and Toshiro Ono, J. Vac. Sci. Technol. **A21**, 1589-1594 (2003).

“Using Electron Cyclotron Resonance Sputtering in the Deposition of Ultra-thin Al₂O₃ Gate Dielectrics”,

Yoshito Jin, Kunio Saito, Masaru Shimada, and Toshiro Ono, J. Vac. Sci. Technol. **B21**, 942-948 (2003)

“MOS-diode characteristics of ultrathin Al₂O₃ gate dielectrics after exposure to an electron-cyclotron-resonance plasma stream”,

Yoshito Jin, Kunio Saito, Masaru Shimada, and Toshiro Ono, J. Vac. Sci. Technol. **B23**, 1480-1486 (2005).

“Electron-cyclotron-resonance sputtering apparatus for multilayered optical bandpass filters applicable to wavelength division”,

Yoshito Jin, Masaru Shimada, and Toshiro Ono, J. Vac. Sci. Technol. **A22**, 2431 (2004).

“Reversible resistive switching in $\text{Bi}_4\text{Ti}_3\text{O}_{12}$ thin films deposited by electron cyclotron resonance sputtering”,

Yoshito Jin, Hideaki Sakai, and Masaru Shimada, Jpn. J. Appl. Phys. **45**, 3243-3246 (2006).

“Study of reversible resistive switching mechanism in bismuth titanate deposited by electron cyclotron resonance sputtering”,

Yoshito Jin and Takashi Suemasu, Jpn. J. Appl. Phys. **to be published** (2019).

【その他の査読学術論文】

“Atomic Layer Epitaxy of GaAs Using GaCl_3 and AsH_3 ”,

Yoshito Jin, Ryuji Kobayashi, Kunihiro Fujii, and Fumio Hasegawa, Jpn. J. Appl. Phys. **29**, L1350-L1352 (1990).

“Vapor Phase Epitaxy of AlGaAs by Direct Reaction between AlCl_3 , GaCl_3 and AsH_3/H_2 ”,

Hiromu Yamaguchi, Ryuji Kobayashi, Yoshito Jin, and Fumio Hasegawa, Jpn. J. Appl. Phys. **29**, L4-L6 (1990).

“Difference of Reaction Between AsH_3 and Arsenic Vapor from As Metal in Vapor Phase Epitaxy of GaAs”,

Ryuji Kobayashi, Hiromu Yamaguchi, Yoshito Jin, and Fumio Hasegawa, J. Crystal Growth **102**, 471-476 (1990).

“Anisotropic Etching of Si and WSiN using ECR plasma of $\text{SF}_6\text{-CF}_4$ Gas Mixture”,

Chiharu Takahashi, Yoshito Jin, Kazumi Nishimura, and Seitaro Matsuo, Jpn. J. Appl. Phys. **39**, 3672-3676 (2002).

“Reduction of effective dielectric constant of gate insulator by low-resistivity electrodes”,

Kunio Saito, Yoshito Jin, and Masaru Shimada, Appl. Phys. Lett. **81**, 3582-3584 (2002).

“Low-Temperature Silicon Oxidation with Very Small Activation Energy and High-Quality

Interface by Electron Cyclotron Resonance Plasma Stream Irradiation”,
Kunio Saito, Yoshito Jin, Toshiro Ono, and Masaru Shimada, Jpn. J. Appl. Phys. **43**, L765-767
(2004).

“Characterization of Metal Insulator Metal Electrical Properties of Electron
Cyclotron Resonance Plasma Deposited Ta₂O₅”,
Toshiro Ono, Koji Kato, Hiroshi Toyota, Yukio Fukuda, and Yoshito Jin, Jpn. J. Appl. Phys. **45**,
7345-7350 (2006).

“A Real-Time Electro-Optic Handy Probe Using a Continuous-Wave Laser”,
Mitsuru Shinagawa, Tadao Nagatsuma, Kazuhide Ohno, and Yoshito Jin, IEEE Trans. Instrum.
Meas. 1076-1080, 1076-1080 (2001).

“Hybrid Microlayer Encoder”,
Renshi Sawada, Eiji Higurashi, and Yoshito Jin, J. Lightwave Tech. **21**, 815-820 (2003).

“Selective Removal of Dry-Etching Residue Derived from Polymer Sacrificial Layer for
Microelectromechanical-System Device Fabrication”,
Kazuhiko Takagahara, Kei Kuwabara, Tomomi Sakata, Hiromu Ishii, Yasuhiro Sato, and
Yoshito Jin, Jpn. J. Appl. Phys. **51**, 096502 (2012).

“Synchronized Multiple-Array Vibrational Device for Microelectromechanical System
Electrostatic Energy Harvester”,
Kazuyoshi Ono, Norio Sato, Toshishige Shimamura, Mamoru Ugagin, Tomomi Sakata,
Shin'ichiro Mutoh, Junichi Kodate, Yoshito Jin, and Yasuhiro Sato, Jpn. J. Appl. Phys. **51**,
05EE01 (2012).

“Monolithically integrated MEMS mirror array with low electrical interference in wavelength-
selectives switches”,
Tomomi Sakata, Fumihiro Sassa, Mitsuo Usui, Junichi Kodate, Hiromu Ishii, Katsuyuki
Machida, and Yoshito Jin, Precision Engineering **37**, 897 (2013).

【国際会議】（査読付きプロシーディングス）

“Generation of Electron Cyclotron Resonance Neutral Stream and Its Application to Si Etching”,

Tai Tsuchizawa, Yoshito Jin, and Seitaro Matsuo, The 16th Symposium on Dry Process, (Tokyo), Technical Abstract (JSA).

“Application of SF₆-CF₄ Gas Mixture to ECR Ion Stream Etching of WSiN gate for GaAs MESFET”,

Chiharu Takahashi, Yoshito Jin, Kazumi Nishimura, Toshiro Ono, and Seitaro Matsuo, The 9th International MicroProcess Conference, MicroProcess 96 Digest of Papers, (Kitakyushu) pp. 160-161.

“Endpoint Monitoring Usng Ar Mass Analysis In ECR Ion Stream Etching of Sputter-Deposited WSiN For GaAs-MESFET”,

Chiharu Takahashi, Yoshito Jin, Kazumi Nishimura, and Toshiro Ono, The 20th Symposium of Dry Process, (Tokyo) Technical Abstract, pp. 135-140 (JSAP).

“High-K Gate Dielectric Deposition by Electron Cyclotron Resonance Sputtering”,

Kunio Saito, Yoshito Jin, Takao Amazawa, and Masaru Shimada, The 1st International Conference on Semiconductor Technology, (Shanghai) Proceedings, pp. 346-356 (JSAP).

“HfO₂ Gate Insulator Deposited by Electron Cyclotron Resonance Sputtering”,

Kunio Saito, Yoshito Jin, and Masaru Shimada, The 2nd International Conference on Semiconductor Technology, (Shanghai) Proceedings, pp. 237 (ECS).

“Hybrid Microlayer Encoder”,

Renshi Sawada, Eiji Higurashi, and Yoshito Jin, The 13th Annual International Conference on Micro Electro Mechanical Systems, (Miyazaki) Procedings, pp. 491-494 (IEEE).

【国際会議】

“0.1- μ m-WSiN-Gate Fabrication of GaAs-MESFETs using ECR Ion Stream Etching with SF₆-CF₄-SiF₄-O₂”,

Yoshito Jin, Chiharu Takahashi, Kazumi Nishimura, Toshiro Ono, and Seitaro Matsuo, Elec., Ion and Photon Beam Tech. and Nanofab. (EIPBN), (Dana Point), Abstract Book, pp. 33-34 (AVS).

“Ultra-thin gate dielectrics deposition by using electron cyclotron resonance sputtering”,

Yoshito Jin, Kunio Saito, and Toshiro Ono, American Vacuum Society Symposium (AVS), (San Francisco), Technical Abstract, DI-MoA9, pp.24 (AVS).

“Electron cyclotron resonance sputtering apparatus for optical band-pass filters for wavelength division multiplexing”,

Yoshito Jin and Masaru Shimada, The 13th Annual International Conference on Micro Electro Mechanical Systems, American Vacuum Society Symposium (AVS), (Denver), Technical Abstract, TFMoMa, pp.18 (AVS).

“Low current reversible resistive switching in bismuth titanate deposited by electron cyclotron resonance sputtering”,

Yoshito Jin and Masaru Shimada, Solid State Device and Materials (SSDM).

【特許業績】

“中性粒子加工方法およびその装置”，

神 好人、土澤 泰、嶋田 勝、小野 俊郎、松尾 誠太郎，特許 03229987 (1993/9/24).

“薄膜形成方法”，

神 好人、斎藤 國夫、小野 俊郎，特許 03571679 (2001/9/6).

“膜厚モニタリング装置および方法”，

神 好人、嶋田 勝、小野 俊郎、松尾 誠太郎，特許 03737409 (2001/10/15).

“膜厚モニタリング装置および方法”，

神 好人、嶋田 勝、小野 俊郎、松尾 誠太郎，特許 03737408 (2001/10/15).

“光学多層膜フィルタ”，

神 好人、嶋田 勝、國岡 達也、小野 俊郎，特許 04028219 (2001/12/11).

“光学多層膜フィルタ”，

神 好人、嶋田 勝、加藤 順一、小野 俊郎，特許 04028260 (2002/3/11).

“膜厚モニタリング装置および膜厚モニタリング方法”，

神 好人、嶋田 勝、落合 克幸、田澤 聰、松尾 誠太郎、小野 俊郎，特許 03737442 (2002/3/19).

“光学多層膜フィルタ”，

神 好人、嶋田 勝、加藤 順一、小野 俊郎，特許 0402828 (2002/4/11).

“光学多層膜フィルタ”，

神 好人、嶋田 勝，特許 03993480 (2002/6/27).

“光学多層膜フィルタ”，

神 好人、嶋田 勝，特許 04037700 (2002/6/27).

“光学多層膜フィルタ”，

神 好人、嶋田 勝、特許 03993479 (2002/6/27).

“光学多層膜フィルタ”，
神 好人、嶋田 勝、特許 03953901 (2002/6/27).

“光学多層膜フィルタ”，
神 好人、嶋田 勝、特許 04037699 (2002/6/27).

“光学多層膜フィルタ”，
神 好人、嶋田 勝、特許 03993481 (2002/7/3).

“情報送受信システム”，
神 好人、品川 満、永妻 忠夫、落合 克幸、特許 03935041 (2002/10/10).

“光学変調方法および装置”，
神 好人、品川 満、嶋田 勝、永妻 忠夫、特許 03828478 (2002/10/18).

“電気光学効果を用いた物理量検出センサ”，
神 好人、落合 克幸、品川 満、特許 03840457 (2003/3/6).

“薄膜形成方法”，
神 好人、斎藤 國夫、嶋田 勝、特許 03957198 (2003/3/7).

“電気光学効果を用いた温度センサ”，
神 好人、落合 克幸、品川 満、特許 03914186 (2003/7/9).

“電気光学効果を用いた温度センサ”，
神 好人、落合 克幸、品川 満、特許 03914185 (2003/7/9).

“2安定抵抗値取得装置及びその製造方法”，
神 好人、酒井 英明、嶋田 勝、特許 05189613 (2005/7/21).

“2安定抵抗値取得装置及びその製造方法並びに金属酸化物薄膜及びその製造方法”，
神 好人、酒井 英明、嶋田 勝、特許 04559425 (2005/7/21).

“ターゲット”,

神 好人、酒井 英明、嶋田 勝、木内 幹保, 特許 04441646 (2005/9/2).

“金属酸化物素子及びその製造方法”,

神 好人、嶋田 勝, 特許 04978988 (2006/6/12).

“メモリ装置”,

神 好人、嶋田 勝, 特許 04795873 (2006/7/3).

“メモリ装置”,

神 好人, 特許 05048350 (2007/1/26).

付録 - 略語集

略語	英語表記	日本語
a		
AFM	Atomic Force Spectroscope	原子間力顕微鏡
AI	Artificial Intelligence	人工知能
ALD	Atomic Layer Deposition	原子層堆積法
AR 膜	Anti-Reflection Coating	反射防止膜
b		
Bipolar	Bipolar Sweep Switching	双極スイッチ
c		
CB-RAM	Conductive Bridging RAM	
CCP	Capacitively Coupled Plasma	容量結合型プラズマ
CER	Colossal Electro-Resistance	巨大抵抗変化
CPU	Central Processing Unit	中央演算装置
CVD	Chemical Vapor Deposition	化学気相堆積法
CX	Charge Exchange	電荷交換
d		
DEER	Deposition Etching Reaction Simulator	堆積・エッティング反応形状シミュレータ
DEMUX	Multiplexer/Demultiplexer	波長合分波器
DL	Deep Learning	深層学習
DNN	Deep Neural Network	ディープニューラルネットワーク
DRAM	Dynamic Random Access Memory	ダイナミックランダムアクセスメモリ
DT	Direct Tunneling	直接トンネル
e		
EB 蒸着	Electron Beam Evaporation	電子ビーム蒸着法
ECR	Electron Cyclotron Resonance	電子サイクロトロン共鳴
ED	Etching Depth	エッティング深さ
EDS	Energy-Dispersive X-ray Spectroscopy	エネルギー分散型 X 線分光
EOT	Equivalent Oxide Thickness	SiO ₂ 膜換算膜厚
ER	Etching Rate	エッティング速度
ET	Etching Time	エッティング時間
f		
F-N	Fowler-Nordheim	
FeRAM	Ferroelectric RAM	強誘電体メモリ
Flash	Not-AND type EEPROM	NAND 型フラッシュメモリ
FP 干渉	Fabry-Perot etalon	ファブリ・ペロー干渉

FWHM	Full Width at Half-Maximum	半値幅
g		
GENS	Generation Efficiency of Neutral Stream	中性粒子流生成効率
h		
HPS	Helicon plasma Sputter deposition	ヘリコンプラズマスパッタ
HRS	High Resistance State	高抵抗状態
HRTEM	High-Resolution Transmission Electron Microscope	高精度透過型電子顕微鏡
HR 膜	High Reflection Coating	増反射膜
i		
IBD	Ion-Beam Assisted Sputter Deposition	イオンビームアシストスパッタ
IBS	Ion-Beam Sputter Deposition	イオンビームスパッタ
I_c	Compliance current	コンプライアンス電流
ICP	Inductively Coupled Plasma	誘導結合型プラズマ
ICP-AES	Inductively Coupled Plasma - Atomic Emission Spectrometry	高周波誘導結合プラズマ発光分光分析
I_n	Intensity of Neutral Stream	中性粒子流生成量
IoT	Internet of Things	
ISM	Industry Science Medical band	産業科学医療バンド
IT	Information Technology	情報技術
ITRS	International Technology Roadmap for Semiconductors	
ITU	International Telecommunication Union	国際電気通信連合
I		
L&S	Line and Space	ラインアンドスペース
LED	Light Emitting Diode	発光ダイオード
LRS	Low Resistance State	低抵抗状態
LSI	Large scale integrated circuit	大規模集積回路
m		
MBE	Molecular Beam Epitaxy	分子ビーム成長法
MESFET	Metal Semiconductor Field Effect Transistor	金属半導体電界効果トランジスタ
MFP	Mean Free Path	平均自由行程
MMIC	Monolithic Microwave Integrated Circuit	モノリシックマイクロ波集積回路
MOCVD	Metal-Organic Chemical Vapor Deposition	有機金属熱堆積法
MOM	Metal-Oxide-Metal structure	金属-酸化物-金属構造
MPU	Micro-Processing Unit	マイクロプロセッサ

MRAM	Magneto-Resistance RAM	磁気抵抗メモリ
MT	metal mode	メタルモード
n		
NFC	Negative Fixed Charge	負の固定電荷
NRA	Nuclear Reaction Analysis	核反応解析
NS	Neutral Stream	中性粒子流
NTRS	National Technology Roadmap for Semiconductors	
NVM	Non-Volatile Memory	不揮発性メモリ
o		
OADM	Optical Add-Drop Multiplexer	光分岐挿入装置
OES	Optical Emission Spectrometer	分光器
OLC	Optical Loss Coefficient	光学損失係数
OM	oxide mode	酸化物モード
OMD	Optical Modulation Devices	光変調デバイス
OSA	Optical Spectrum Analyzer	光スペクトルアナライザ
OXC	Optical Cross-Connect Switch	光クロスコネクトスイッチ
p		
P-F	Poole-Frenkel	
PE-CVD	Plasma Enhanced CVD	プラズマ CVD
PES	Poly-ethel-sulfone	ポリエーテルサルファン
PFC	Positive Fixed Charge	正の固定電荷
PLC	Planner Lightwave Circuit	プレーナ光波回路
PLD	Pulse Laser Deposition	パルスレーザアブレーション
PRAM	Phase Change RAM	相変化メモリ
q		
QCM	Quartz crystal microbalance	水晶振動子マイクロバランス
QMS	Quadra-pole mass spectroscopy	四重極質量分析器
RBS	Rutherford Back-Scattering	ラザフォード後方散乱分析
r		
RE	Reactive Evaporation	反応性蒸着法
RI	Refractive Index	屈折率
RIE	Reactive Ion Etching	反応性イオンエッチング
RMS	Root mean square	二乗平均平方根
RP	Rotary Pump	ロータリーポンプ
RRAM	Resistance RAM	抵抗変化メモリ
s		

SAW	Surface Acoustic Wave	表面弹性波
SCM	Storage Class Memory	ストレージ・クラス・メモリ
SEM	Scanning Electron Microscopy	走査型電子顕微鏡
SGM	Sol-Gel Method	ソルゲル法
SIA	Semiconductor Industry Association	米国半導体工業会
Society 1.0		狩猟社会
Society 2.0		農耕社会
Society 3.0		工業社会
Society 4.0		情報社会
Society 5.0		超スマート社会
SPD	Sub-Peak Difference Method	サブピーク差分法
SRAM	Static Random Access Memory	スタティック RAM
STT-RAM	Spin Transfer Torque RAM	スピニ注入メモリ
SUS	Stainless Steel	ステンレス鋼
t		
TCR	Temperature Coefficient of Resistance	抵抗温度係数
TEM	Transmission Electron Microscope	透過型電子顕微鏡
TLS	Tunable Laser Source	波長可変レーザ光源
TMP	Turbo Molecular Pump	ターボ分子ポンプ
TOF	Time-of-Flight	飛程時間
TRXF	Total Reflection X-ray Fluorescence	全反射蛍光 X 線分析
u		
Unipolar	Unipolar Sweep Switching	单極スイッチ
v		
VE	Vacuum Evaporation	真空蒸着法
V_{FB}	Flat-band voltage	フラットバンド電位
VRH	Variable Range Hopping	バリアブルホッピング
w		
WDM	Wavelength Division Multiplexing	波長分割多重方式
WSiN		窒化シリコンタングステン
x		
XPS	X-ray Photoelectron Spectroscopy	X 線光電子分光法
XRF	X-ray Fluorescence	蛍光 X 線分析