

低温長時間での
ストレスマイグレーション故障の検証

Verification of Copper stress migration
under an application of
low temperature long time stress

松山 英也

2017年 12月

筑波大学大学院博士課程

数理物質科学研究科博士論文

博士（工学）

低温長時間での
ストレスマイグレーション故障の検証

松 山 英 也

ナノサイエンス・ナノテクノロジー専攻

目次

第1章	序論	1
1.1	緒言	1
1.2	LSI デバイスで使用される金属	2
1.2.1	Al と Cu の比較	2
1.2.2	エレクトマイグレーションおよびストレスマイグレーション故障	6
1.3	本論文の構成	7
1.4	参考文献	8
第2章	本研究の目的	9
2.1	序言	9
2.2	ストレスマイグレーション故障の発生過程	9
2.3	ストレスマイグレーション故障寿命の既存モデル	13
2.4	ストレスマイグレーションのメカニズム	15
2.5	LSI デバイスで問題になる Cu ストレスマイグレーションの発生箇所	16
2.6	故障モデル, 従来研究の問題点	19
2.7	本研究の目的	20
2.8	結言	21
2.9	参考文献	22
第3章	加速試験温度領域での Cu 配線のストレスマイグレーション	23
3.1	序言	23
3.2	加速試験方法	23
3.2.1	試験サンプル	23
3.2.2	試験方法	26
3.3	試験結果	26
3.3.1	太幅パターン	26
3.3.2	細幅長配線パターン	28
3.4	試験結果の考察	30
3.4.1	太幅パターンの試験結果の考察(配線幅依存)	30
3.4.2	太幅パターン(VIA 下モード)の故障メカニズム	31
3.4.3	細幅長配線パターンの故障モード(配線端モード)	32
3.4.4	細幅長配線パターンの配線端モードの故障メカニズム	32
3.4.5	故障バラツキの説明	34
3.5	ストレスマイグレーション故障の活性化エネルギー	35
3.6	結言	37
3.7	参考文献	38

第4章 低温度領域でのCu配線のストレスマイグレーション	39
4.1 序言	39
4.2 低温領域でのストレスマイグレーション評価	39
4.2.1 調査方法	39
4.2.1.1 評価サンプル	39
4.2.1.2 放置時間	41
4.2.1.3 内在応力測定方法	41
4.2.2 測定結果	45
4.3 ボイドSEM観察	48
4.3.1 概要	48
4.3.2 物理解析結果	50
4.3.3 ボイド体積の算出	52
4.3.4 ボイドSEM観察結果まとめ	54
4.4 内在応力の3次元応力シミュレーションによる解析	55
4.4.1 応力解析方法	55
4.4.2 3次元応力シミュレーションモデルの検証	56
4.4.3 応力シミュレーション結果	58
4.5 ボイド観察結果の考察	64
4.5.1 細幅配線の <i>edge_rate</i> の考察	64
4.5.1.1 配線端の応力勾配	64
4.5.1.2 マイクロストラクチャー(グレインサイズ)	67
4.5.1.3 マイクロストラクチャー(三重点存在率)	72
4.5.1.4 細幅配線の <i>edge_rate</i> の考察まとめ	74
4.5.2 ボイド生成と応力変化についての検討	75
4.5.3 加速試験との比較	77
4.5.3.1 加速試験でのボイドとの比較-1	78
4.5.3.2 加速試験でのボイドとの比較-2	79
4.5.3.3 加速試験でのボイドとの比較-3	80
4.6 結言	83
4.7 参考文献	84
第5章 結論	85
5.1 序言	85
5.2 ストレスマイグレーション故障の描像	85
5.2.1 原子空孔の集積によるボイド核の形成(Cuメッキ直後からメッキ後アニールまで)	85
5.2.2 内在応力の発生	86

5.2.2.1 Cap 膜の成膜により引っ張り応力の発生	86
5.2.2.2 グレインバウンダリーでの引っ張り応力の発生	86
5.2.3 応力勾配発生の影響	87
5.2.4 ボイドの発生	88
5.2.4.1 ボイドの発生 (VIA が無い場合)	88
5.2.4.2 ボイドの発生 (VIA が存在する場合)	89
5.2.4.2.1 ボイドの発生 (VIA が存在する場合 (太幅パターンの場合))	89
5.2.4.2.2 ボイドの発生 (VIA が存在する場合 (細幅長配線パターンの場合))	90
5.3 本研究の結果の応用	92
5.4 ストレスマイグレーション対策	93
5.5 参考文献	97
付録 X線回折法による残留応力測定法	98
A.1 概要	98
A.2 施設	98
A.3 測定原理	98
A.3.1 等方性弾性材料の応力-ひずみ関係	98
A.3.2 異方性弾性材料の応力-ひずみ関係	100
A.3.3 Cu ベタ膜、Cu 配線の配向性	105
A.3.4 理想配向材料の格子ひずみ	107
A.4 参考文献	109
謝辞	110
業績リスト	112

第1章 序論

1.1 緒言

LSI(Large Scale Integrated circuit)の開発により、我々の生活は大きく変貌を遂げてきた。またその社会に与える影響も大きくなってきている。かつてコンピューターは国家に1台であったものが研究室に1台、もはや個人に数台である。実験データの整理は電卓を駆使し筆記具でグラフ化する時代もあった。既に遙か昔の話である。電子機器の発達はメモリーやロジックなどのLSIの開発が支えている。LSIの発達がそのまま電子機器の発達につながってきた。

特に近年ではあらゆるものがネットにつながるIoT社会の到来により2020年にはネットにつながるデバイス数が約300億個で、16年の1.7倍に達すると予想されている。(Fig.1-1) [1-1]。20年以降にはあらゆるインフラがセンサーにつながり、その状況(橋の数、水道の距離・設置年数、道路の状況等)を把握することを可能にする1兆個のセンサー(トリリオンセンサー)時代の到来を予測する試算もある[1-2]。また日本では2030年までに自動車の完全自動走行を実現する計画が進められており、また行政サービスや労働環境がIoTにより飛躍的に便利になる社会に変貌をしようとしている(Society5.0)(Fig.1-2) [1-3]。このように、社会のあらゆるところにLSIデバイスが密接にかかわるように動きつつある。そのため信頼性要求も今まで以上に高度に要求されるようになる。

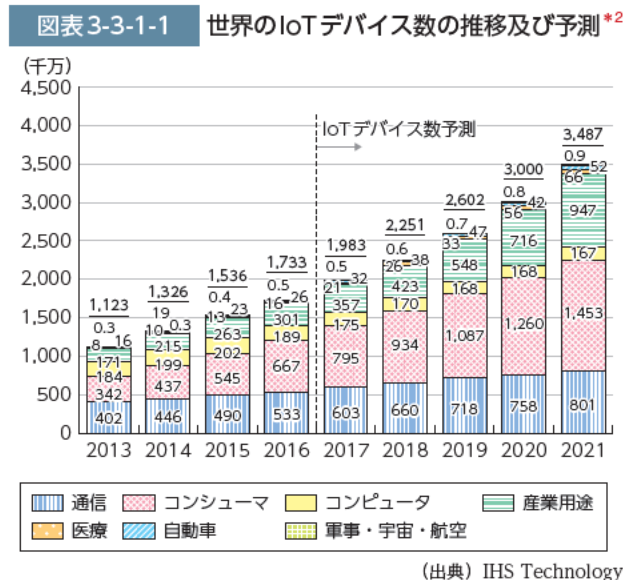


Fig.1-1 Iot デバイス数の推移と予測

平成 29 年度 総務省通信白書 第 3 節 IoT 化する情報通信産業より [1-1]

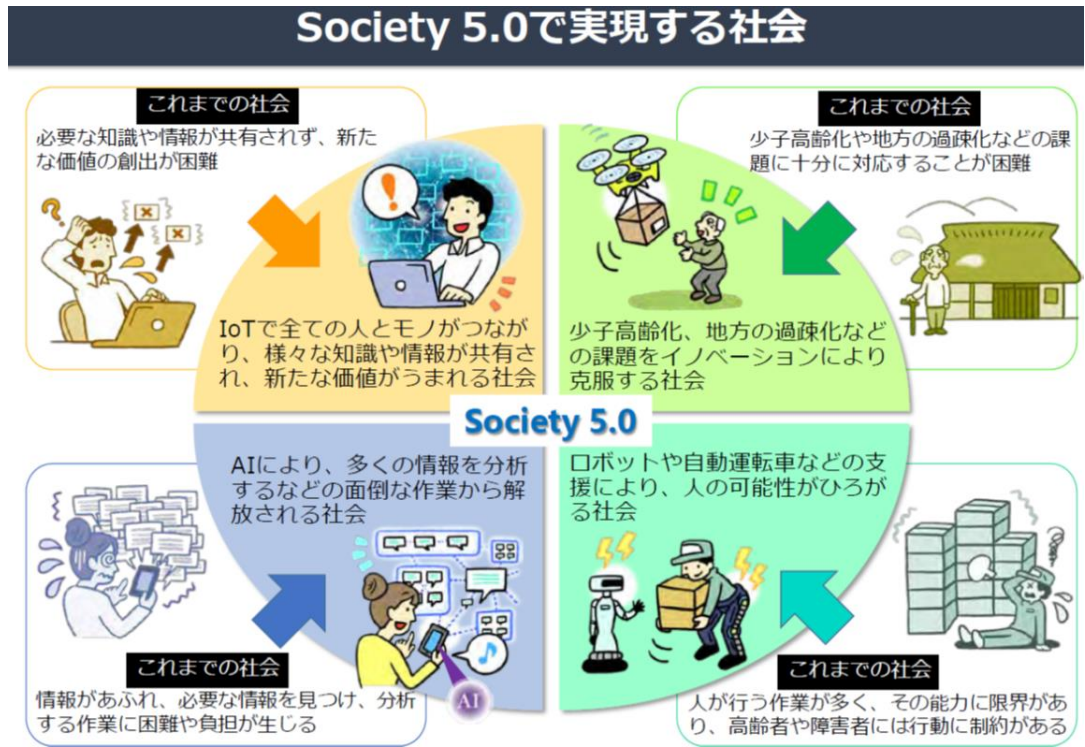


Fig.1-2. Society.5.0 により実現する社会 [1-3]

1.2 LSI デバイスで使用される金属

LSI の構成要素は、信頼性の視点では大別すると、トランジスタと配線に分かれる。LSI デバイスは動作速度向上のためトランジスタの電流増大が必須である。必然的に、そのトランジスタをつなぐ配線には高電流密度が要求される。そのため高電流密度による断線障害であるエレクトロマイグレーション耐性が重要である。また同時に層間絶縁膜との応力のミスマッチが原因のストレスマイグレーションも重要になる。LSI の開発は双方の対策を立てて進めなければならない。本節では配線に採用される Al および Cu の特徴、代表的な故障であるエレクトロマイグレーションおよびストレスマイグレーションについて簡単に説明する。

1.2.1 Al と Cu の比較

Table 1.1 に LSI デバイスで使用される金属の特性をまとめた。Al と Sn 以外は遷移金属である。主要配線材料としては、電気抵抗率の小さい Cu および Al に限られる。しかし Cu は Si や SiO₂ 中での拡散が速く、トランジスタ特性の劣化の原因となることが指摘されており、Cu の周辺を、拡散を抑制するバリアメタルで覆う必要がある。Ta、Ti、W は電気抵抗が高く、結合力が強いためバリアメタルに適している。配線の上下もしくは周辺

に配置することで Al 配線のエレクトロマイグレーション、ストレスマイグレーション対策になる。Cu 配線では後述するダマシンプロセスで拡散防止膜になる。Cu は Ag に次いで電気抵抗率が小さくかつクラック数も大きい(Cu:55ppm Ag:0.07ppm)ため比較的lowコストである。そのため配線材料およびパッケージのワイヤーボンディング材に用いられる。また Cu は Al に比べ抵抗率が小さく、Al の 60%で(Fig.1-3)、LSI の集積化に必須の材料であった。結晶構造は Al と同じく面心立方構造である。

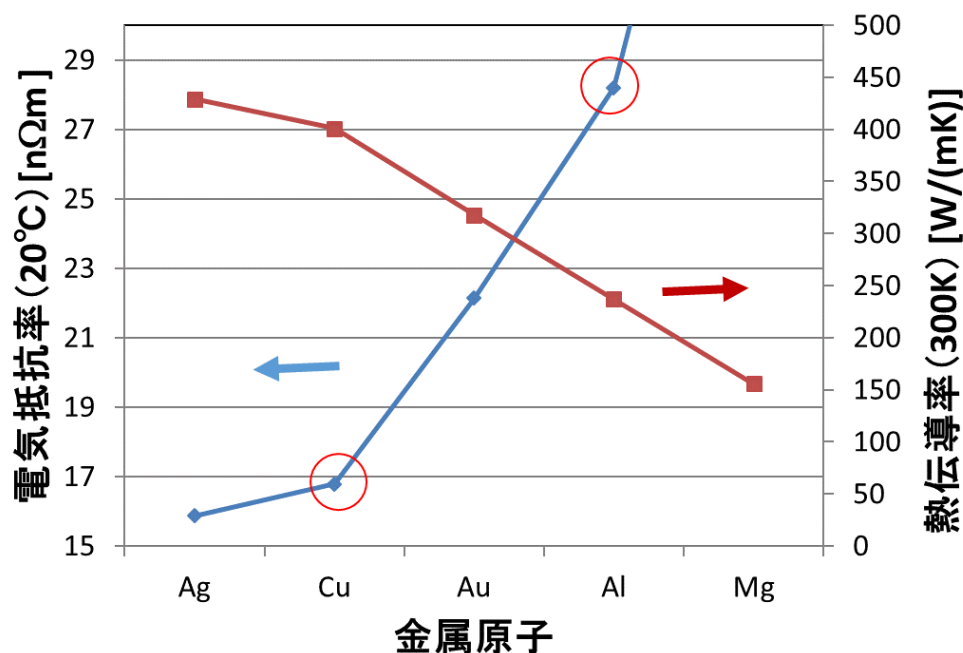


Fig.1-3 Table 1 の元素の電気抵抗率と熱伝導率

Cu は Al に比べ融点が高く (Al :660°C Cu:1085°C) (Fig.1-4)、自己拡散係数も小さい (Fig.1-5)。そのため当初は Cu では Al のようなエレクトロマイグレーションやストレスマイグレーション故障は起きないのではないかと推測もあった。しかし実際には、Al 配線と同様に、エレクトロマイグレーション故障もストレスマイグレーション故障も発生した。ただしエレクトロマイグレーション耐性は Al より大きい(2倍から 10 倍の電流を流すことができる)。ストレスマイグレーションも開発とともに配線内や VIA 下にポイドが発生することが分かってきた。

Table 1.1 LSI デバイスで使用される金属の特性

主な用途	LSIデバイスのプロセスに使用される主な金属					LSI deviceの組立に使う			参考
	配線材料		バリアメタル		配線/バリアメタル	Chip接着材料	接合材料	ボンディング材料	
元素	Cu	Al	Ta	Ti	W	Ag	Sn(β)	Au	Mg
原子番号	29	13	73	22	74	47	50	79	12
分類	遷移金属	卑金属	遷移金属	遷移金属	遷移金属	遷移金属	卑金属	遷移金属	卑金属
原子量	63.5	27.0	181.0	47.9	183.8	107.9	118.7	197.0	24.3
電子配置	3d ¹⁰ 4s ¹	3s ² 3p ¹	[Xe] 4f ¹⁴ 5d ³ 6s ²	[Ar] 4s ² 3d ²	[Xe]4f ¹⁴ 5d ⁴ 6s ²	[Kr]4d ¹⁰ 5s ¹	[Kr]4d ¹⁰ 5s ² 5p ²	[Xe] 4f ¹⁴ 5d ¹⁰ 6s ¹	[Ne]3s ²
密度[g/cm ³]@室温付近	8.94	2.7	16.69	4.506	19.25	10.49	7.365	19.32	1.738
融点[°C]	1084.62	660.32	3017	1668	3422	961.78	231.93	1064.18	650
沸点[°C]	2562	2519	5458	3287	5555	2162	2602	2856	1091
原子半径[pm]	128	143	146	147	139	144	140	144	160
結晶構造	面心立方	面心立方	α -Ta 体心立方 β -Ta 正方晶系	六方晶系	体心立方	面心立方	体心正方晶	面心立方	六方晶系
電気抵抗率[n Ω m]@20°C	16.78	28.2	131	420	52.8	15.87	115	22.14	43.9
熱伝導率[W/(mK)]@300K	401	237	57.5	21.9	173	429	66.8	318	156
熱膨張率[μ m/(mK)]@25	16.5	16.5	6.3	8.6	4.5	18.9	22	14.2	24.8
Young率[GPa]	110-128	70	186	116	411	83	50	79	45
体積弾性率[Gpa]	140	76	200	110	310	100	58	180	45
ポアソン比	0.34	0.35	0.34	0.32	0.28	0.37	0.36	0.44	0.29

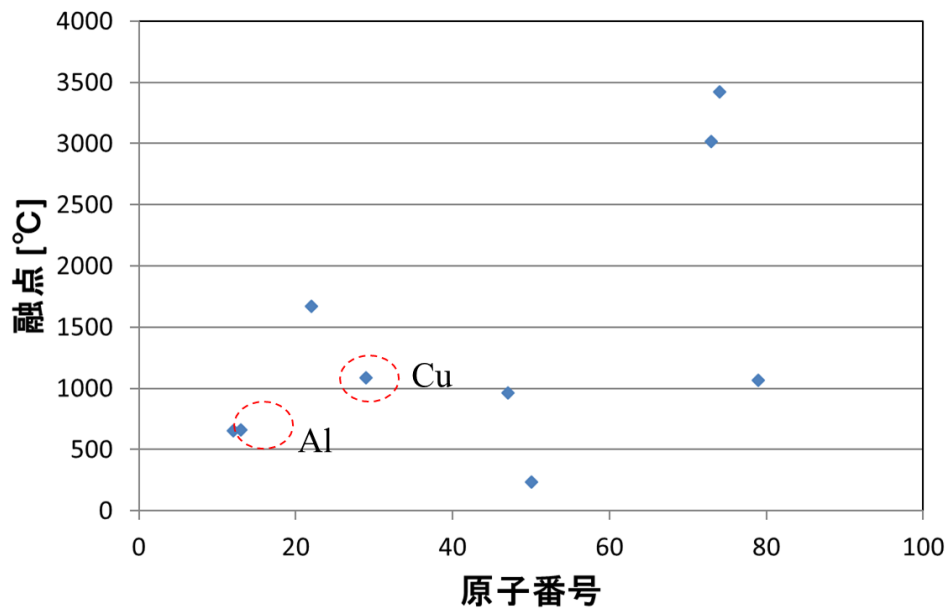


Fig.1-4 Table 1 に示した元素の原子番号と融点

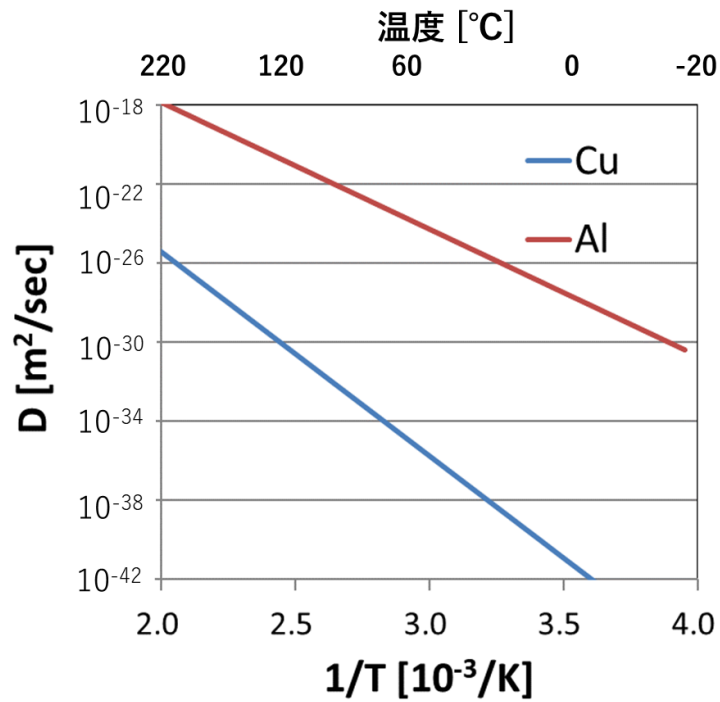


Fig.1-5 Al と Cu の自己拡散係数^[1-4]

1.2.2 エレクトマイグレーションおよびストレスマイグレーション故障

LSI の Chip 内配線はエレクトロマイグレーション耐性が必須である。エレクトロマイグレーションとは配線金属が高密度の電子流との衝突による運動量交換を駆動力として移動する現象である(Fig.1-6)^[1-5]。LSI の勃興期から問題となっていた。この問題の対策のためプロセス、設計方法の様々な工夫がなされ、LSI の故障といえばエレクトロマイグレーションであった。高電流密度を流す配線、特に電源配線などで問題になった。

しかし開発が進む中、高電流密度を流していない配線でも、配線が断線する現象が見いだされるようになった。ストレスマイグレーションである。Fig1-7 に Al 配線での故障例を示す^[1-6]。層間絶縁膜と配線との弾性率、膨張係数の違いからプロセス後に配線内に生じる内在応力によって配線にボイドが生成し断線故障に至る故障モードである。学会でも 1987 年に McPherson 等により報告された^[1-7]。Cu 配線でも同様に Cu 配線の内在応力によりボイドが発生することが確認された^[1-8]。Fig.1-8 に Cu 配線でのストレスマイグレーションの故障例を示す。

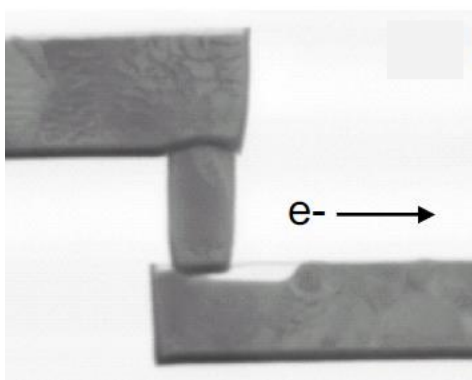


Fig.1-6 エレクトロマイグレーションの故障例^[1-5]

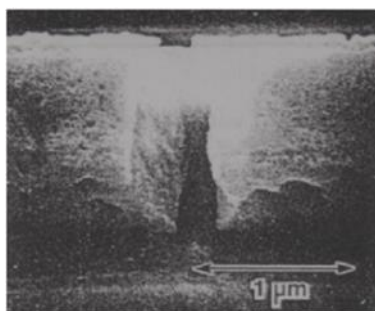


Fig.1-7 Al 配線でのストレスマイグレーションの故障例、slit 状ボイド^[1-6]

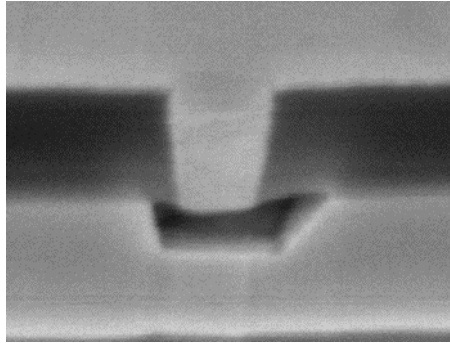


Fig.1-8 Cu配線でのストレスマイグレーションの故障例、ストレスマイグレーションは層間絶縁膜と配線の弾性率、膨張係数の違いから発生する内在応力によりボイドが発生する。 [1-8,9]

エレクトロマイグレーションの対象は高電流密度（配線の幅やレイアウト、VIAの位置によるが $2\sim 3\times 10^6$ [A/cm²]以上）が流れる配線であるのに対して、ストレスマイグレーションは全ての配線、VIAが対象になる。配線の開発はエレクトロマイグレーションおよびストレスマイグレーションのプロセスおよび設計レイアウト対策を施さねばならない。適切な対策のためには故障メカニズムをつかむことが非常に重要である。

1.3 本論文の構成

本論文の構成は2章で、ストレスマイグレーション故障について概要と問題点を説明した上で本研究の目的を説明する。本論文の目的は低温領域でのストレスマイグレーション故障の検証である。そのため検証する対象である高温領域での加速試験のストレスマイグレーションの結果および特徴を3章にて述べる。それらの結果から構築された寿命モデルを説明する。その上で本研究の目的である低温領域でのストレスマイグレーションの評価の結果を4章で述べる。まず実験方法の説明を行い、結果および、その考察を行う。5章に結論として結果を総括し、本結果の応用とストレスマイグレーションの対策を考察する。

1.4 参考文献

[1-1] 平成 29 年度 総務省通信白書

[1-2] IoT がもたらす我が国製造業の変容と今後の対応に関する調査研究報告書

一般財団法人 企業活力研究所 平成 28 年 3 月

[1-3] 官民 ITS 構想・ロードマップ 2017 ～多様な高度自動運転システムの社会実装に向けて～高度情報通信ネットワーク社会推進戦略本部・官民データ活用推進戦略会議

平成 29 年 5 月 30 日

[1-4] 「金属における拡散」 Th.ホイマン H. メーカー協力 藤川訳) 1992

第 6 章 純金属における拡散 P134、138

[1-5] Hideaki Tsuchiya, and Shinji Yokogawa “Electromigration lifetimes and void growth at low cumulative failure probability” Microelectronics Reliability 46 (2006)

1415–1420

[1-6] T.Hosoda, H.Yagi and H.Tsuchikawa

Proc. IEEE Int. Reliability Physics Symp., 1989, p. 202.

[1-7] J. W. McPherson and C. F. Dunn, J. Vac. Sci. Technol. B 5, 1321 (1987).

[1-8] Suzuki T, Ohtsuka S, Yamanoue A, Hosoda T, Khono T, Matsuoka Y, et al. Stress induced failure analysis by stress measurements in Copper dual damascene interconnects. Proceedings of the IEEE 2002 International Interconnect Technology Conference 2002:229–30.

[1-9] H. Matsuyama, T. Kouno, T. Suzuki, M. Shiozu, H. Ehara, S. Otsuka, T. Hosoda, T. Nakamura, Y. Mizushima, K. Shono, and M. Miyajima,

IEEE Integrated Reliability Workshop Final Report, 2006, p. 28.

第2章 本研究の目的

2.1 序言

本章では本研究の目的を説明する。前提となる知識としてストレスマイグレーション故障について、2.2節でその発生過程を、2.3節で故障モデルとメカニズムを説明する。その上で2.4節にて問題点を示し、2.5節にて本研究の目的を説明する。

2.2 ストレスマイグレーション故障の発生過程

ストレスマイグレーション故障のメカニズムは配線金属にAlを採用していた時代から発生しており、多くの研究がなされてきた。ストレスマイグレーション故障の発生過程から説明する。^[2-1, 2]

① 絶縁膜の成長

比較のためにまずAl配線の成膜プロセスを示す。Fig.2-1は概略図である。(a)配線金属が成膜される。(b)配線がパターニング(形成)される。(c)層間絶縁膜、カバー膜が成膜される。層間絶縁膜成膜の時の温度が配線金属の受ける最高温度でこの時点で配線金属はストレスフリーの状態になる。温度低下により金属配線が周りの絶縁膜に比べより収縮するために絶縁膜から引張り応力を受ける。

Fig.2-2にCu配線の成膜プロセスの概略図を示す。なおこの図は配線プロセスとVIA部を同時に作製するデュアルダマシン法と言われる。(VIAとは配線と配線をつなぐコンタクトである。)Cu配線プロセスの場合はAl配線プロセスに比べ複雑になる。銅が酸化膜中を拡散しやすいためである。Cu配線プロセスがAl配線プロセスのように簡単に進展しなかったのはこのためである。酸化膜中への拡散を防ぐためCuと層間絶縁膜を隔離し、Cuの拡散を防ぐ材料で囲む必要がある。そのため(a)Cuが配線される層間絶縁膜の成膜を行い、その後(b)配線を形成する箇所の層間絶縁膜をエッチングする、(c)銅の拡散を防止するためのバリアメタルと呼ばれる高融点金属を成膜する。通常はTiやTaもしくはその化合物である。(d)バリアメタルの成膜後にメッキ法にて銅を成膜する。なお成膜時は常温である。メッキ終了後にグレイン成長のためのアニールを行い、(e)CMP(Chemical Mechanical Polishing)により平坦化を行う。その後(f)Cap層と呼ばれる拡散防止能力の高い絶縁膜をCu層の上に成膜する。なお、このCap層の成膜温度が300°Cで、この時の温度がストレスフリー温度になる。4章以下で検証する。

Cu配線の本プロセスはダマシン法と呼ばれる。名前の由来は象嵌(ぞうがん)と呼ばれるシリアのダマスカスで生まれた工芸手法である。ベース材料に溝を掘り、そこに他の材料をはめ込む手法である。

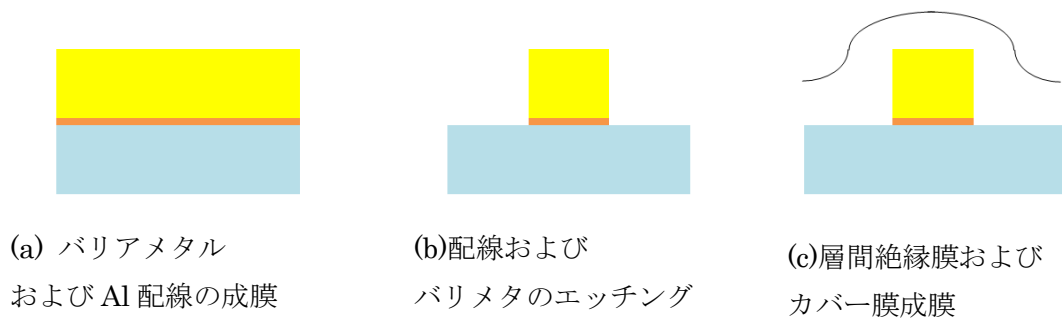


Fig.2-1 Al 配線プロセスの概略図 (配線の断面図)

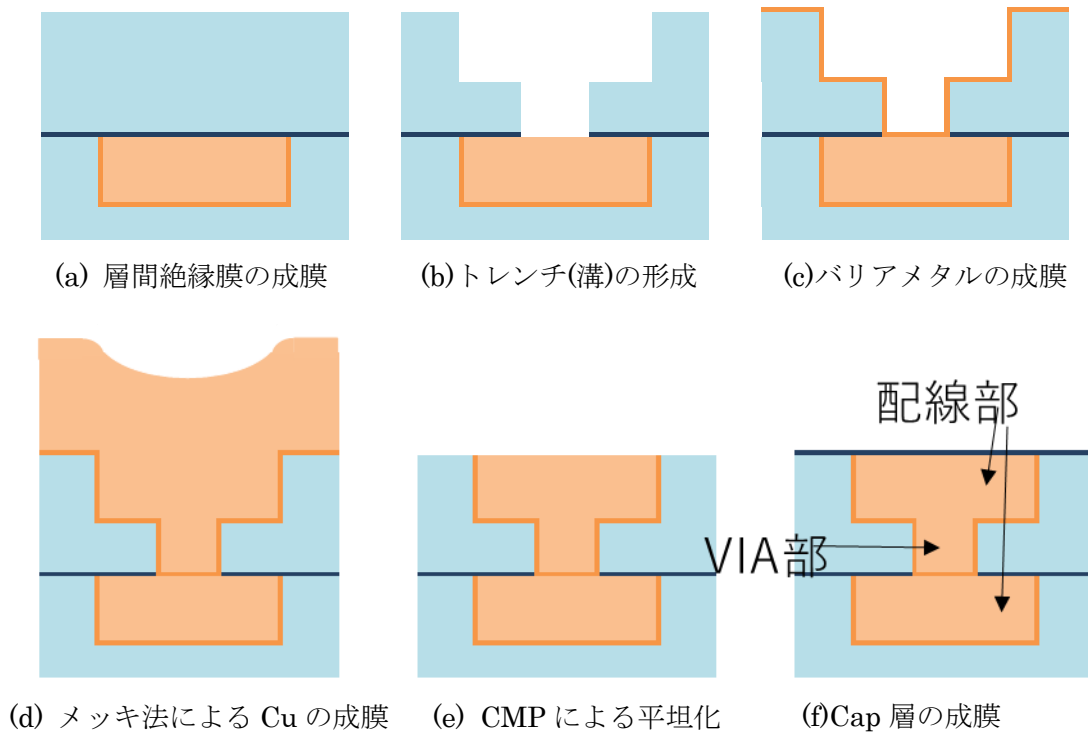


Fig.2-2 Cu 配線プロセス概略図(二層配線と VIA 部の断面図)

Cu は前述の通り酸化膜中を拡散しやすいため Al に比べ複雑な工程になる。Cu が酸化膜中を拡散しやすいために起きる障害として層間絶縁膜の TDDB (Time Dependent Dielectric Breakdown) 劣化がある。高温高電界を配線層間に印加することで Cu が層間絶縁膜中を拡散してリーク障害を発生してしまう障害である。Fig.2-3 に TDDB 障害の発生を示す^[2-3]。この層間絶縁膜の TDDB は Al 配線では発生しなかった障害であり、Cu が酸化膜中を拡散しやすいことがよくわかる。

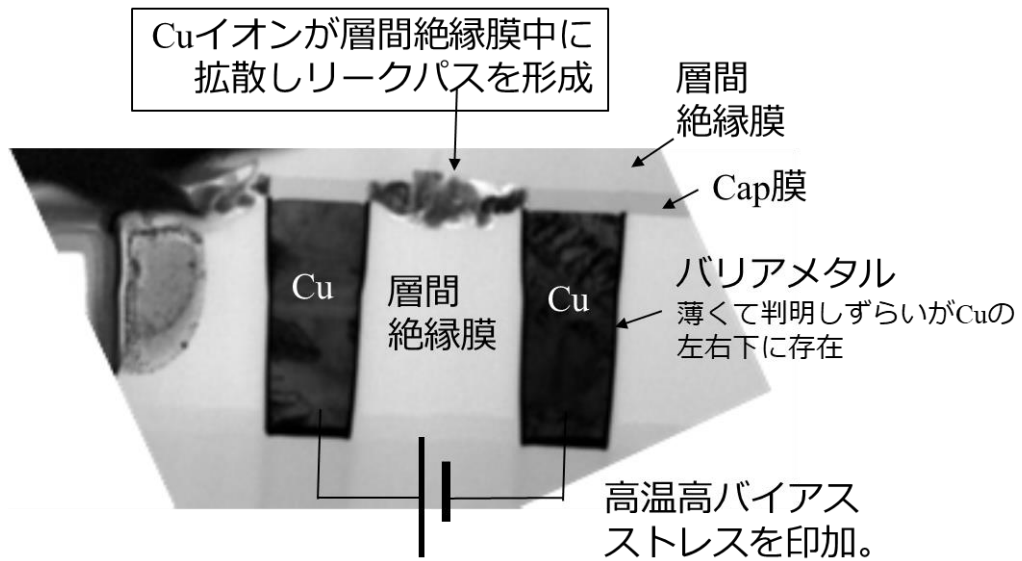


Fig.2-3 Cu配線の層間絶縁膜の TDDB 劣化の様子^[2-3] 高温高電界を印加することで Cu が層間絶縁膜中に拡散し層間リークが発生する障害であり、Cu 配線の信頼性の問題の一つである。Cu が酸化膜中(層間絶縁膜も酸化膜のひとつ)を拡散しやすいが故におきる障害で Al 配線ではこの障害は起きない

② 冷却後応力の発生(膨張係数のミスマッチ)

絶縁膜成膜後、温度を下げると配線金属内に引張応力が発生する。ここで金属の熱収縮を一軸引張りの例で、簡単なポンチ絵で示す。Fig.2-4 (a) 壁に左側だけが固定された金属板があるとする。雰囲気温度は高い。その状態で雰囲気温度を下げた場合 (b) 金属板は自由に収縮する。この時収縮の長さを λ とすると、

$$\lambda = l \alpha T \quad (2-1)$$

ここで l は金属板の長さ、 α [1/K] は線膨張係数、 T は降下温度である。

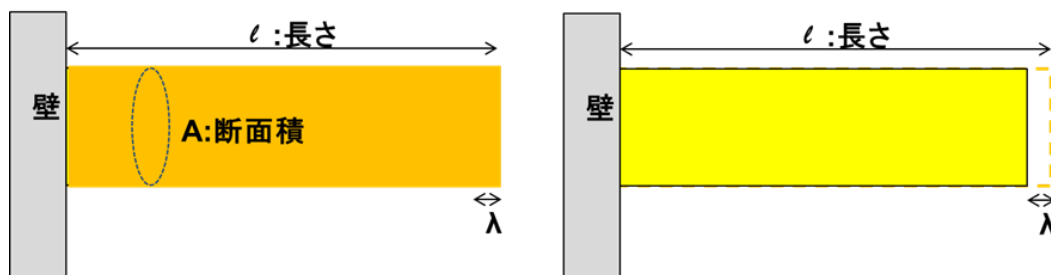


Fig.2-4 金属板の自然収縮の説明図(一軸引っ張りモデル)

(a) 左側だけが固定された金属板
雰囲気温度：高

(b) (a)で雰囲気温度が低下した場合
長さが λ 収縮

次に同じく金属板だが、今度は両端が壁に固定された場合を考える。(Fig.2-5 (a)) で金属板は両端が壁に固定されている。この時金属板は壁からは全く応力を受けていないとする。雰囲気温度を下げた場合 (Fig.2-5 (b)) 本来であれば Fig.2-4 (b) で示すように金属板はλだけ収縮するはずである。しかしこの場合は壁に固定されているため収縮ができず両端の壁から引張り応力 R を受ける。

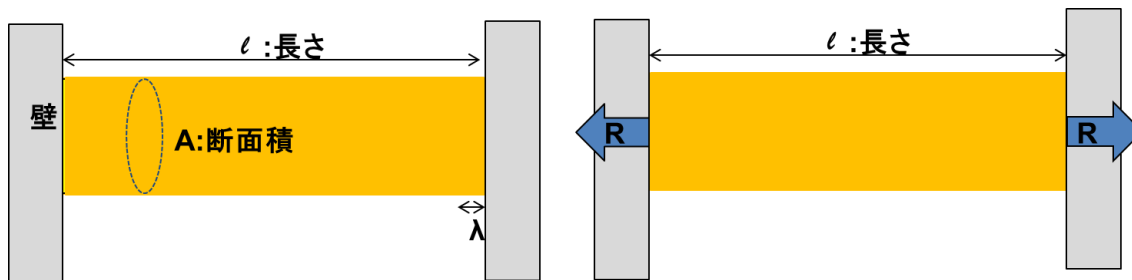


Fig.2-5 両端が拘束された場合の一軸引っ張りモデルの説明図

(a) 左右の両端が拘束された金属板
 雰囲気温度：高

(b)で雰囲気温度が低下した場合)
 収縮できないため応力が発生する。

この場合の応力 R は、単位面積あたりの応力を σ とすると式(2-2)で表される。 A は金属板の断面積である。金属板は長さ λ だけ引っ張られていることに相当する応力を受けるので σ は式(2-3)で表される。ここで ε はひずみ E は弾性定数である。

$$R = A \sigma \quad (2-2)$$

$$\sigma = E \lambda / l = E \varepsilon \quad (2-3)$$

半導体デバイスは Cu 配線などの金属と酸化膜、層間絶縁膜などの絶縁膜を組み合わせで作製される。そのため金属材料は上記メカニズムによる引張り応力を受けている。

金属配線と周辺絶縁膜との熱膨張係数を比べると金属配線の方が大きい。半導体の各材料の線膨張係数を比較すると Table 2-1 のようになる。金属配線 (Cu) と SiO₂ の差は 30 倍程度である。Low-k 膜である SiOC では差が縮まるが、2 倍以上の差がある。この差が内在応力発生の原因になる。

内在応力の測定および考察は 4 章にて行う。(上記は単純化した 1 軸引っ張りモデルのため簡単に応力が求まるが実際の配線では応力シミュレータの力を借りなければならない。)

以下

- ③ 金属原子が応力勾配を緩和する方向に移動
 - ④ 金属原子の移動がポイドとなり、金属配線の断線、VIA オープン故障の発生
- ③④の過程で応力が緩和される。

Table 2-1 Cu 配線プロセスにて材料の材料定数 ^[2-4]

材料	弾性率 (GPa)	ポアソン比	熱膨張率 (ppm)
Cu	127.5	0.33	16.5
Ta	185	0.34	6.5
SiO ₂	70	0.17	0.6
SiOC	22.7	0.3	8
Si	130.2	0.28	2.6

2.3 ストレスマイグレーション故障寿命の既存モデル

本節ではストレスマイグレーション故障の寿命モデルとメカニズムを説明する。ストレスマイグレーション故障は通常実使用条件より高温の 125～200℃で行われる。しかし高温ほど故障率が大きいわけではなく、故障発生確率にピーク温度が存在することが知られている。(Fig.2-6) 金属の拡散と金属配線が受ける内在応力が逆の温度依存性をもつためと考えられているからである。

- ① 低温ではストレスフリー温度 (200℃～400℃) からの温度差が大きくなり銅配線に加わるストレスは大きくなる、一方、低温では銅配線の拡散が小さくなる。
- ② 高温では金属原子、原子空孔の拡散が大きくなるが、内在応力はストレスフリー温度に近づくため小さくなる。

故障率は双方の要因の積で決まるため Fig.2-6 に示すようにピーク温度をもつ。銅配線の場合、ピーク温度は 175～250℃の間である。

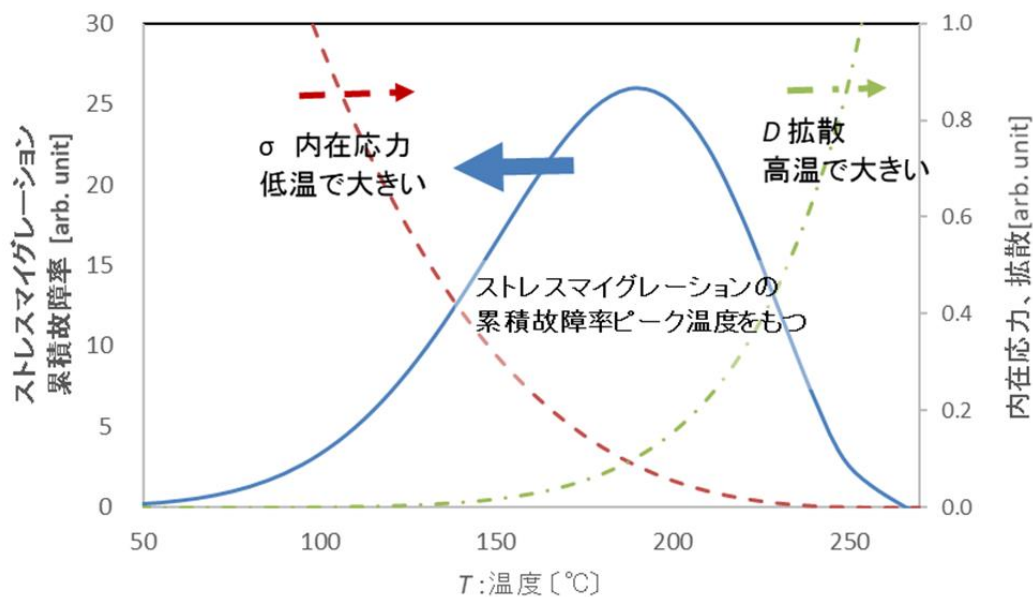


Fig.2-6 故障率、内在応力、Cu 原子・原子空孔の温度依存

応力を緩和する方向に原子が移動し、金属原子、原子空孔の集積によりボイドが生成、成長する。応力と拡散という二つの温度依存の異なる要因によりこの現象は引き起こされる、寿命推定モデルは式(2-4)のマクファーソン・ダンのモデルが代表的である^[2-5]。

$$Failure = A \times |T - T_0|^n \times \exp\left(-\frac{E_a}{kT}\right) \quad (2-4)$$

(2-4)のマクファーソン・ダンのモデルは金属のクリープモデルから構築されている。ここで T [°C] は放置温度、 T_0 (おおよそ 200~300[°C]) 層間絶縁膜の成膜温度、 n (2~4) はクリープ定数と呼ばれる、 E_a [eV] は活性化エネルギー、 k はボルツマン定数である。式(2-4)の前半の $|T - T_0|^n$ は低温ほど大きくなり、応力項と呼ばれる。式の後半は高温ほど大きくなり、拡散項と呼ばれる。

ここでクリープモデルとは、材料を高温・高応力のもとにおき、ひずみ ε の時間 t の変化を記録すると Fig.2-7 のような曲線が得られる。これをクリープ曲線と呼び、その傾きがひずみ速度と呼ばれる。外力をかけるとまず ε_i だけ瞬間的に変形して次に時間依存型の塑性変形をする。クリープ曲線には、ひずみ速度 $d\varepsilon/dt$ が低下する一次クリープ域、ほぼ一定な二次クリープ域、加速する三次クリープ域が現れる。^[2-6]

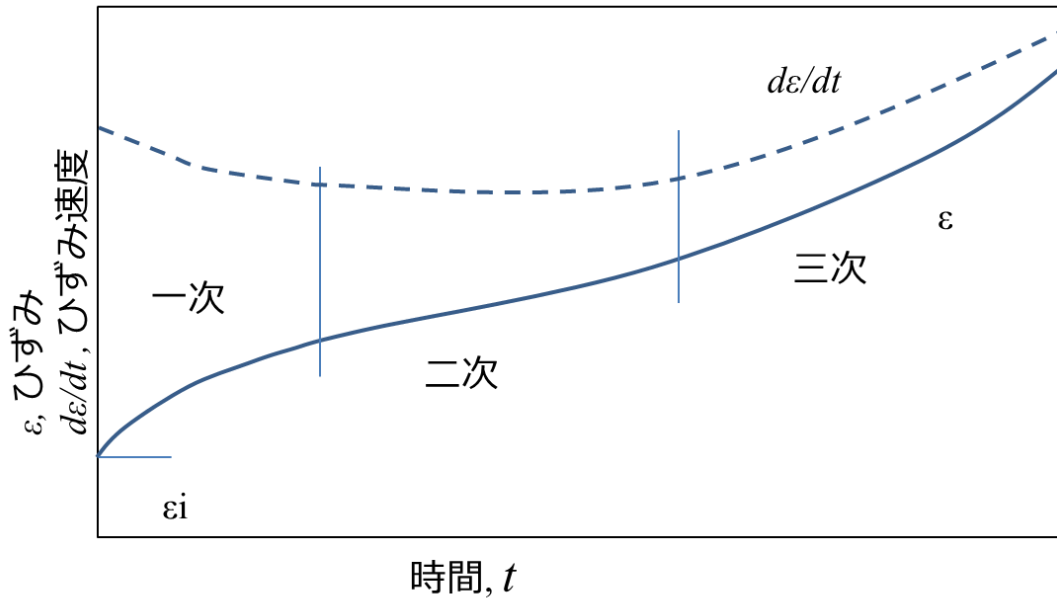


Fig.2-7 クリープ曲線の模式図、温度及び応力による変化 [2-6]

クリープモデルの理論式は式(2-5)で表される。

$$\frac{d\varepsilon}{dt} = A \times \left(\frac{\sigma}{E}\right)^n \times \exp\left(-\frac{Q_d}{RT}\right) \quad (2-5)$$

以上ストレスマイグレーションの寿命モデルについて述べた。

2.4 ストレスマイグレーションのメカニズム

ストレスマイグレーションのメカニズムを現すモデルについて述べる。

原子 Flux の経験式として E.T.Ogawa らにより下記式が提唱されている。 [2-7]

$$J_{SIV} = C(x, t) \times M \times F \quad (2-6)$$

ここで J_{SIV} はストレスマイグレーションによる原子 flux、 $C(x, t)$ は原子濃度、 M は拡散移動度、 F は駆動力

(2-6) はさらに詳細に

$$J_{SIV} = C(x, t) \times \left(\frac{D_{0,eff} \times \exp(-Q_{eff}/k_B T)}{k_B T}\right) \times \Omega \frac{\Delta\sigma}{\Delta x} \quad (2-7)$$

(2-7) 式の第二項 $D_{0,eff}$ は実効拡散係数、 Q_{eff} は活性化エネルギー Ω : 原子体積

$\Delta\sigma/\Delta x$ は応力勾配である [2-7,8]。この E.T.Ogawa の式は Fig.2-8 で示されるミクロな描像から構築されている。

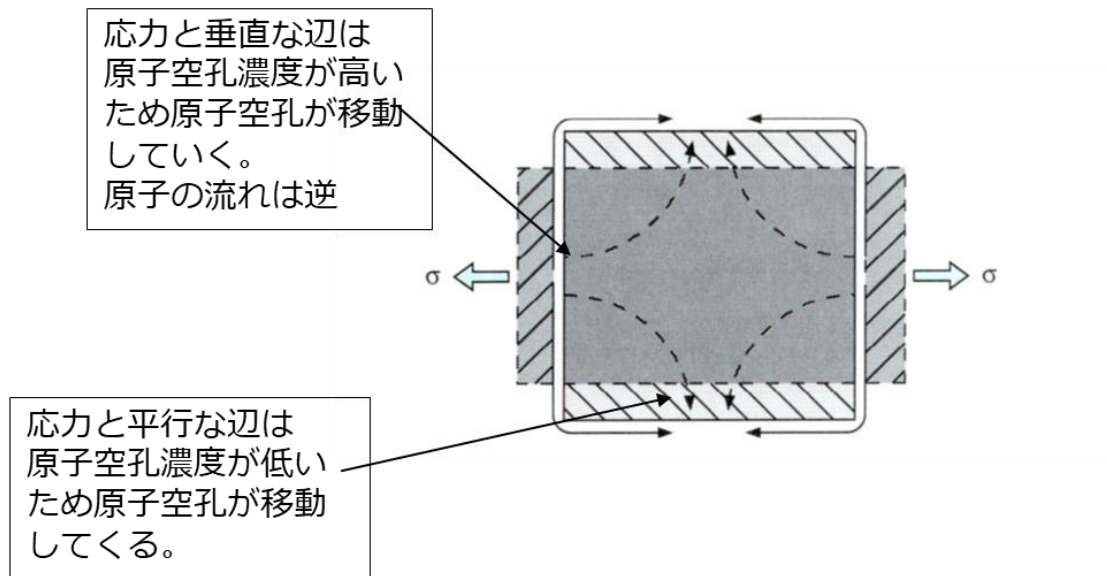


Fig.2-8 格子拡散クリープの概念図。

実線がグレインの原型、破線は変形後のグレイン形状。点線赤矢印は原子空孔の流れ。Ogawaモデルは上図のようなミクロな描像から構築されている。 [2-8]

2.5 LSI デバイスで問題になる Cu ストレスマイグレーションの発生箇所

LSI デバイスの Cu 配線のストレスマイグレーションは VIA 下で発生するボイドが問題になる。(Fig.2-9)

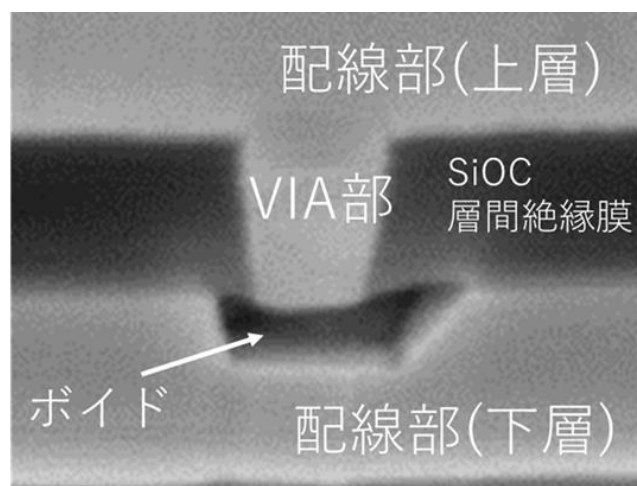


Fig.2-9 Cu 配線でのストレスマイグレーション故障(断面図)
LSI デバイスではこの写真で示すような VIA 下のボイドが問題になる。

LSI デバイスでは VIA 下ボイドが問題になる理由を Fig.2-10~12 で説明する。Fig.2-10 の(a)に示すように Cu 配線は Cu の周りをバリアメタルおよび Cap 膜で覆われている。これは 2.2 節にて説明したように Cu が層間絶縁膜中に拡散することを防ぐためである。配線部にボイドが発生しても故障として顕在化しにくい(b)。バリアメタルを介して導通し抵抗上昇やオープン故障としてあらわれない可能性が高いからである。

VIA 下にボイドが発生した場合は VIA の下は絶縁物の Cap 膜であり小体積のボイドで容易に抵抗上昇もしくはオープン故障を発生させてしまう。(Fig.2-11)

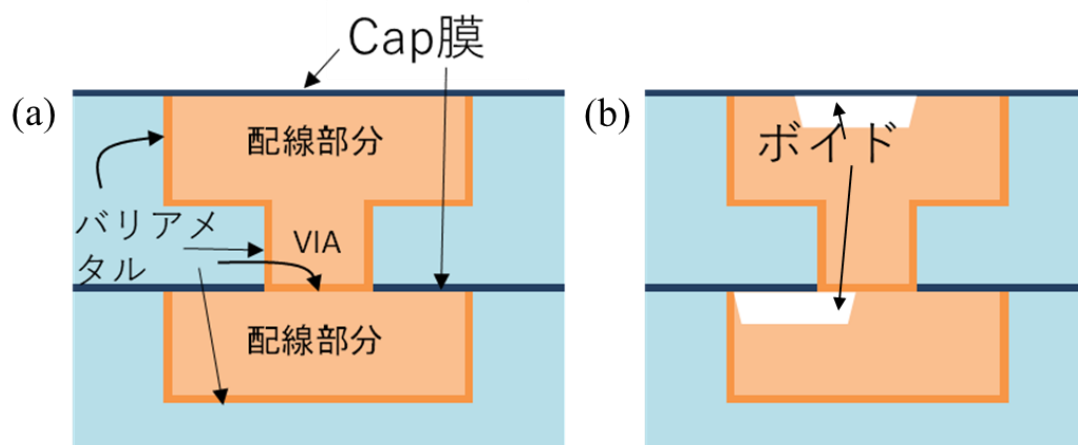


Fig.2-10 LSI デバイスで問題になる Cu ストレスマイグレーション(1) (配線断面図)
 (a) Cu 配線は Cu の周りをバリアメタルおよび Cap 膜で覆われている。
 (b) 配線部にボイドが発生した場合は故障として顕在化しにくい

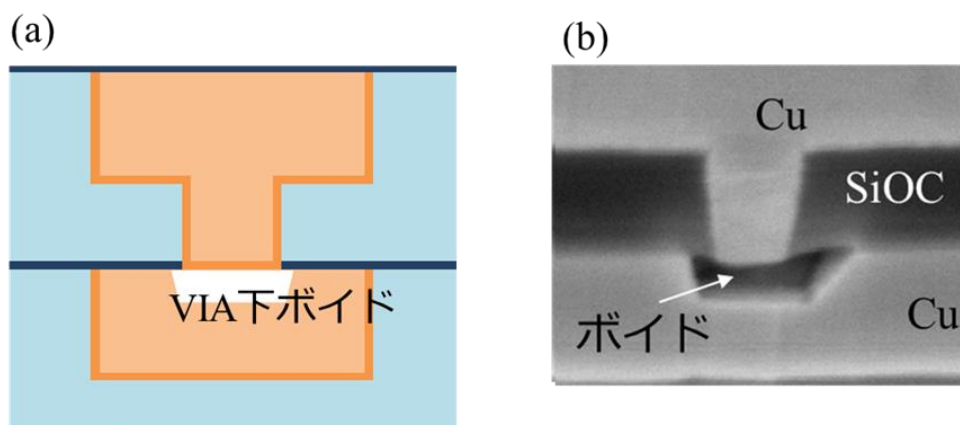


Fig.2-11 LSI デバイスで問題になる Cu ストレスマイグレーション(2) (配線断面図)
 (a) VIA 下ボイドが発生した場合、小体積のボイドでもデバイス故障を引き起こしやすい概念図(b)対応する故障写真

Fig.2-12 は応力シミュレーションにより配線内の内在応力を計算した結果である。報告ではストレスフリー温度を 250°C としたときの室温の内在応力を算出している。VIA の下には応力勾配が発生していることが報告されている^[2-4]。Fig.2-12(d)で示すように VIA 直下部分は引張応力がまわりより低くなっており、相対的に原子密度が高く、引張応力が高く原子密度が低い周りへ Cu 原子を拡散させやすくなっている。

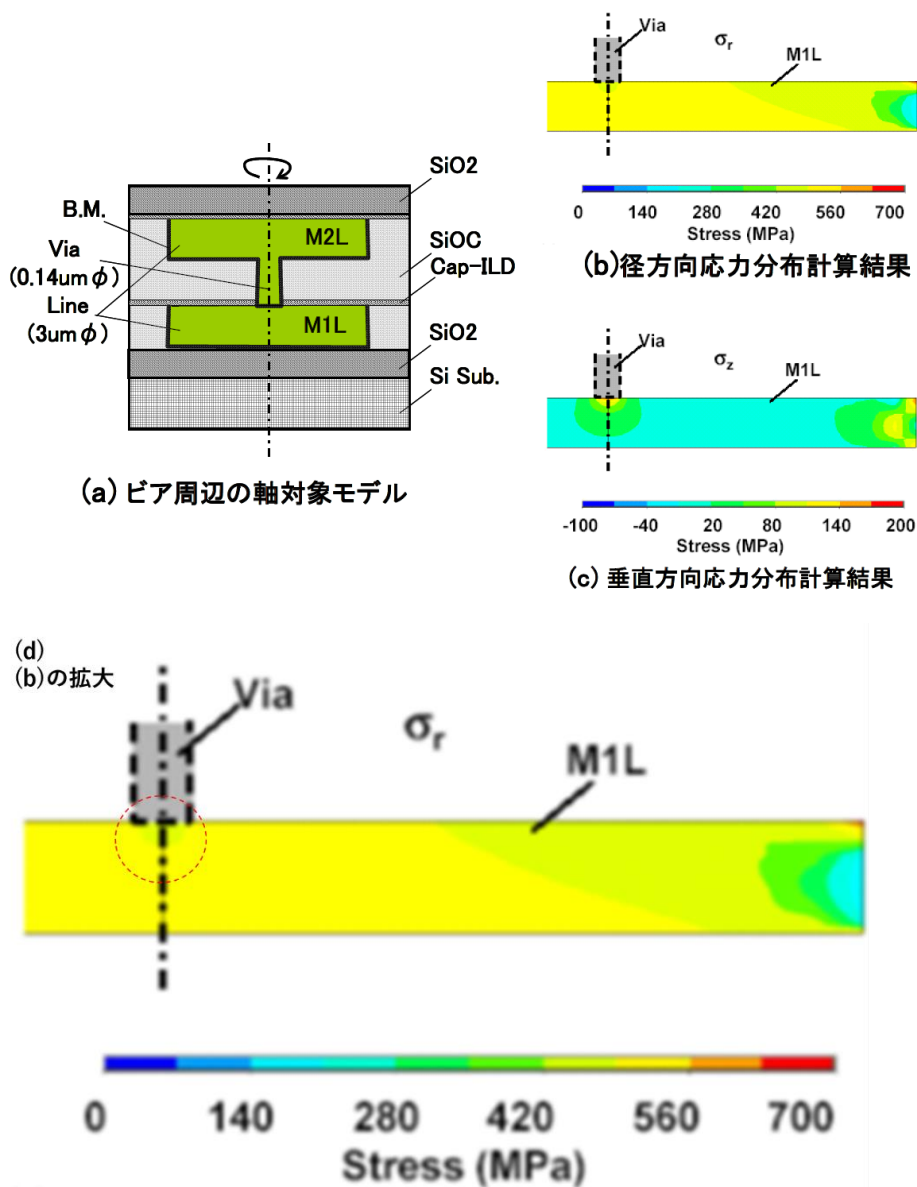


Fig.2-12 応力シミュレーションによる解析。
VIA 下に応力勾配が発生している。^[2-4]

2.6 故障モデル, 従来研究の問題点

前節まででストレスマイグレーションの概要について説明した。ストレスマイグレーションのメカニズムをつかむのはプロセス、設計対策（デザインルール）を構築するために必須である。

ストレスマイグレーション故障は加速が難しい故障現象であるため加速試験は 150°C 以上で行われるのが通常である。多くの研究は 150°C 以上の高温で行われ、寿命モデルなども高温での結果を使い構築され、保証もそのモデルで外挿して行われる。常温付近でモデルを検証した例はない。

現実の LSI デバイスの使用方法を考えると用途によっては使用中、常に高温状態であるデバイスばかりではなく稼働と電源停止を繰り返す用途もある (Fig.2-13)。また稼働中でも Chip 内のすべての回路が稼働しているわけではなく、電力消費を減らすため使用しない回路はやはり低温のスタンバイ状態になっている (Fig.2-14)。また場合によっては稼働前に長期間常温の倉庫で保管されたうえで稼働させる場合もある。

以上実デバイスの実使用を考えると低温でのストレスマイグレーション故障を検証すべきである。

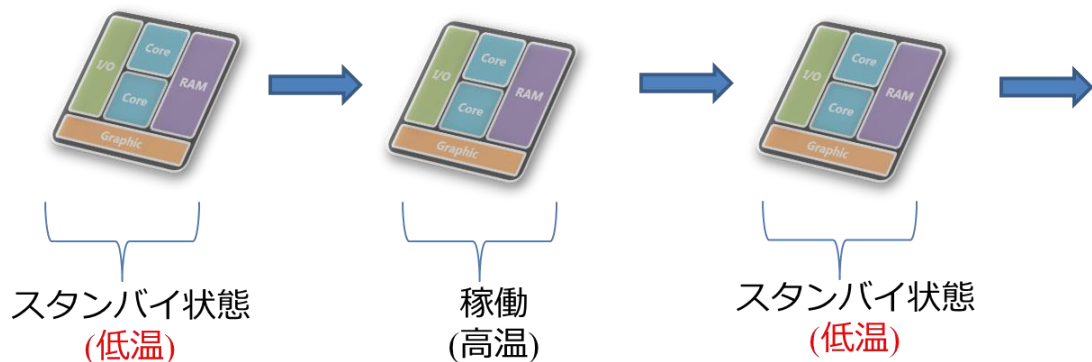


Fig.2-13 LSI デバイスの実際の稼働例(1)

用途によっては常に稼働状態ではなく、低温のスタンバイ状態や電源オフ状態と高温の稼働状態を繰り返すものがある。



Fig.2-14 LSI デバイスの実際の稼働例(2)

Chip の稼働中も使用しない回路は電力削減のためスタンバイ状態にすることが多い。
 そのような場合は稼働しない回路部以外は低温になっている。

本研究では低温領域でも高温領域と同等のメカニズムが成立するのを確認する。放置試験として常温を選んだ。室温を選んだ理由は加速試験領域(*)から可能な限り低くし、かつ測定可能な温度であるからである。低温になるほど Cu 配線の内在応力が大きくなり高温領域とはメカニズムが異なる可能性がある。

(*)加速試験温度は 200~150°C が一般で、低温は 125°C 程度までである

2.7 本研究の目的

ストレスマイグレーションは通常 150°C 以上の高温領域で実施されている。ストレスマイグレーションの故障率推定には(2-4)式やアレニウスの式が用いられる。低温でも本故障現象が発生するか、発生した場合アレニウスの式が成り立つのかは製品の保証の観点からも重要で、産業的な意味ももつ。

以上本研究の目的は

Cu ストレスマイグレーション試験の低温領域(室温)での検証を行う。

そのために

(1)加速試験より低い温度領域(室温)での故障モードを調査する。

加速試験の結果と比べ差異(ボイド発生の有無、形状、発生場所、体積など)がないかを調べる。

(2) また結果だけではなく発生した現象のメカニズムの考察も行うべきで、内在応力の変化とボイドの特徴、両者の関係を考察しメカニズムの描像を実証する。

本論文では低温試験の結果に先立ち比較検証すべき対象の加速試験の結果を 3 章で述べる。4 章で室温での評価結果を述べる。

3 章は VIA 下ボイドに注目しているため製品の配線を模した VIA 付きのパターンにて試験を行っている。

4 章の室温での評価では内在応力とボイド生成の関係も調べるため、VIA のない配線の

みのパターンで試験を行った。

VIA付パターンの場合 VIA 下ボイドを検知するには便利だがストレスマイグレーションの駆動力である内在応力を測定することができない。また VIA が存在すると VIA 下の周りにボイドが偏在する可能性が高いためである。VIA の無い配線パターンによりボイドも配線全面を調査し内在応力との関係を調べた。(Fig. 2-15)

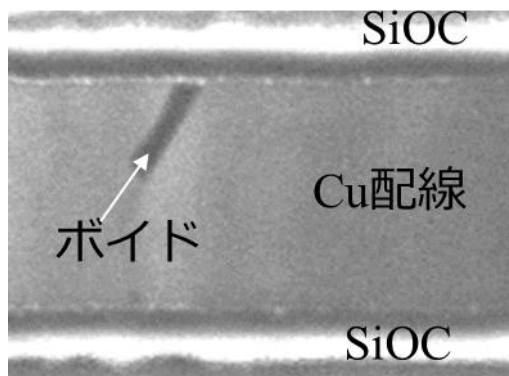


Fig.2-15 配線表面のボイドの様子 低温試験の評価は VIA のない配線パターンで行い応力とボイドとの関係も調査する。

2.8 結言

本章では本研究の目的を説明するため前提となる知識であるストレスマイグレーション故障の発生過程、故障モデルを説明し、本研究の目的を説明した。

2.9 参考文献

- [2-1] M. Kato, H. Niwa, H. Yagi and H. Tsuchikawa: J. Appl. Phys. 68 (1990) 334
- [2-2] H. Niwa, H. Yagi, H. Tsuchikawa and M. Kato: J. Appl. Phys. 68 (1990) 328
- [2-3] K. Y. Yiang, W. J. Yoo¹, Ahila Krishnamoorthy, and L. J. Tang
Proc. IEEE Int. Reliability Physics Symp., 2005, p. 490.
- [2-4] H. Tsuchikawa, Y. Mizushima, T. Nakamura, T. Suzuki, and H. Nakajima,
Jpn. J. Appl. Phys. 45, 714 (2006)
- [2-5] J. W. McPherson and C. F. Dunn, J. Vac. Sci. Technol. B 5, 1321 (1987).
- [2-6] 丸山公一編著 「高温強度の材料科学、クリープ理論と実用材料への適用」 p3,93
内田老鶴圃 (2002)
- [2-7] E. T. Ogawa, J. W. McPherson, J. A. Rosal, K. J. Dickerson, T.-C. Chiu,
L. Y. Tsung, M. K. Jain, T. D. Bonifield, J. C. Ondrusek, and W. R. McKee,
Proc. IEEE Int. Reliability Physics Symp., 2002, p. 312.
- [2-8] 及川洪 日本金属学会会報 第32巻 第6号(1993) 高温変形における拡散 p401
- [2-9] Hidekazu Okabayashi, "Open-Failure Lifetime Model for Stress-Induced Voiding
in Aluminum Lines" IEEE TRANSACTIONS ON ELECTRON DEVICES, VOL. 40.
NO. 4. APRIL 1993
- [2-10] Shinji Yokogawa, "Lifetime prediction model of stress-induced voiding in Cu/low- κ interconnects", Jpn. J. Appl. Phys. 53, 05GA03 (2014)

第3章 加速試験温度領域でのCu配線のストレスマイグレーション

3.1 序言

本章では加速試験温度領域での試験結果と特徴を述べる。サンプルは90nm node プロセスのVIA付き配線パターンを使い、測定項目は抵抗値で、故障の定義を初期値の2倍以上上昇としている。

ストレスマイグレーションの加速試験は125～200℃で行われる。同じく配線の代表的な故障モードであるエレクトロマイグレーションの加速試験は加速のため300～350℃の高温で行われるがストレスマイグレーションがより低温で行われるのは、2.3節で述べたように故障発生にピーク温度(175～225℃)をもち、より高温では累積故障確率は低下してしまうためである。

3.2 加速試験方法

本節では試験方法を述べる。試験サンプル、試験方法を順次述べる。

3.2.1 試験サンプル

90nm node のサンプルを使い評価を行った。プロセステクノロジーは90nm node(*)を使用している。断面図をFig.3-1に示す。

(*)node とは半導体製造技術の世代を表す。数字は20nm node まではトランジスタのゲートの最小加工寸法である。

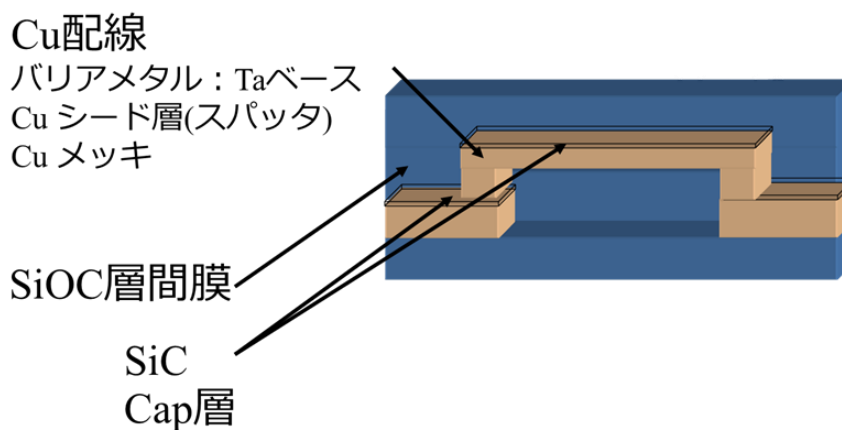


Fig.3-1 ストレスマイグレーションの試験サンプルの断面図

2層構造のFig.3-2とFig.3-3のような配線とコンタクトが鎖状につながるチェーンパターンで試験を行った。サンプルとして多数の繰り返しパターンであるチェーンパターンを使用する理由は、寿命は加工寸法や形状バラツキの反映でバラツクのが通常で、寿命に影響を与えるバラツキ要因を捕らえられるようにするためである。Fig.3-2は太幅パターン、Fig.3-3は細幅長配線パターンと呼ぶ。

① 太幅パターン

Fig.3-2(a)、(b)に示すようなチェーンパターンである。

ここで

配線幅(*Line_Width*) : LSI の設計ルールの数 10 から数倍($10\sim 1\mu\text{m}$)

配線長(*Line_Length*) : $30\mu\text{m}$

25 μm 、3.5 節で温度依存のデータを取得したサンプル

VIA 径 : $0.14\mu\text{m}$

太幅パターンのチェーン数は($8000\sim 1\times 10^6$ 連程度)、配線幅が LSI の設計ルール幅の数倍から数 10 倍($1\sim 10\mu\text{m}$)と大きくするのは加速のためである。チェーン数は VIA が配線上のグレインバウンダリー上、特に三重点(Triple point)(*)上に配置される確率を高くするため必要な数を確保することを意図している。

(*)グレインバウンダリーは面欠陥なので正確には三重面というべきだが、本論文では慣習的な表現として三重点を使う。

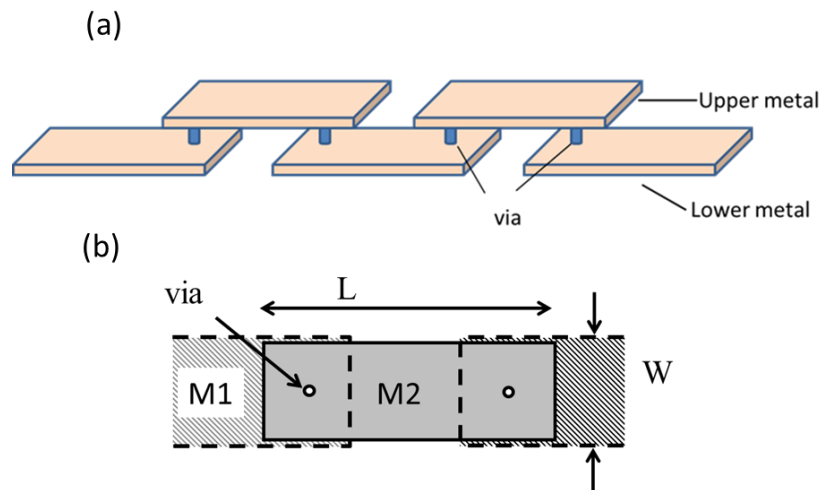


Fig.3-2 ストレスマイグレーションの加速試験に用いる太幅パターン^[3-1]

(a) 鳥観図 (b) トップビュー

② 細幅長配線パターン

Fig.3-3 に示すようなチェーンパターンである。

ここで

配線幅(*Line_Width*) : $0.4, 0.2, 0.14\mu\text{m}$

$0.14\mu\text{m}$ は VIA 径と同一で本 LSI の設計ルールの最小幅

配線長(*Line_Length*) : $200\mu\text{m}$

VIA 径 : $0.14\mu\text{m}$

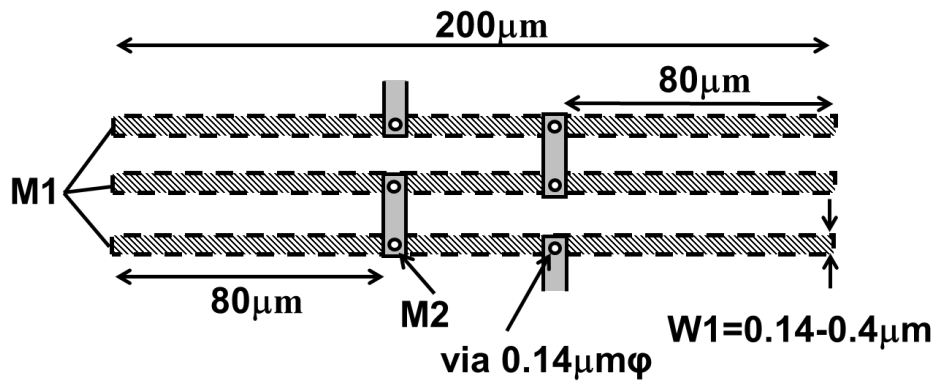


Fig.3-3 細幅長配線モード評価用の試験パターン、トップビュー。
90nm テクノロジー品の場合, [3-2]より転載

加速試験に2種類のパターンを用いる理由はCu配線のストレスマイグレーションには主に2種類の故障モードが知られている[3-1,2]からである。

ひとつはグレインバウンダリー(グレイン境界)、その中でも三重点を介しての原子の移動によるボイド発生をとらえるためであり①の太幅パターンが適している(Fig.3-4)。三重点がなくなる細幅ではバンブー構造になる。その場合は配線端を介して原子の移動によるボイドの発生をとらえるため②の細幅長配線パターンが適している(Fig.3-5(a))。配線端はCu配線、バリアメタル、Cap膜の異なる材料が交差する箇所であるためCu原子の拡散経路になりうる。

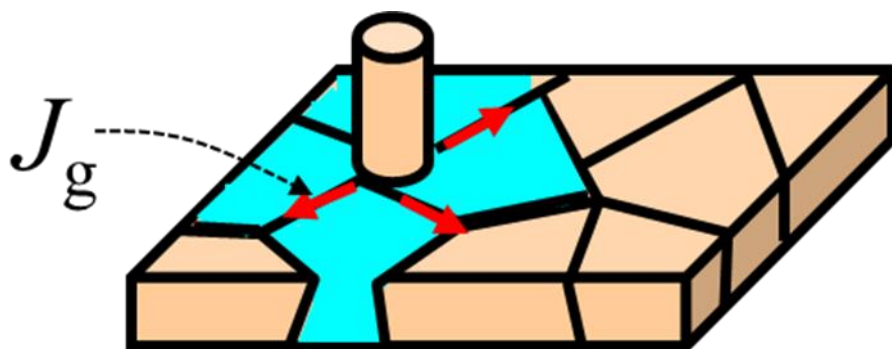


Fig.3-4 太幅パターンでの評価目的説明図
グレインバウンダリーを介しての原子の移動によるボイドの発生をとらえる。

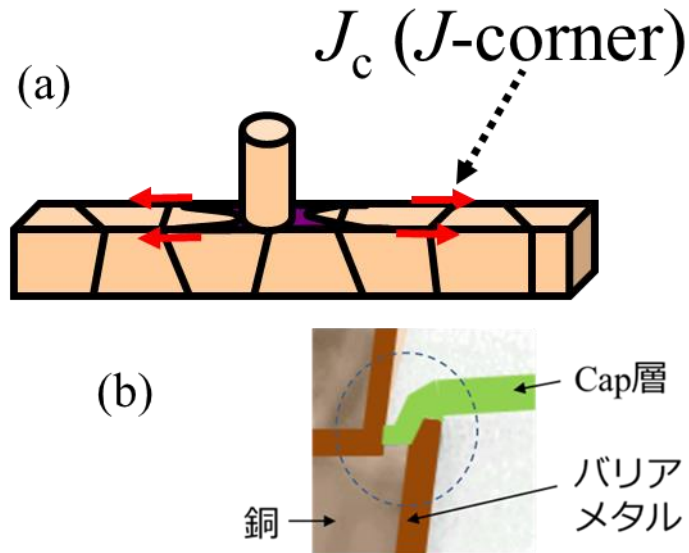


Fig.3-5 細幅長配線パターンの評価目的の説明図

(a)細幅ではバンブー構造になり三重点が存在しない、そのかわり配線端が Cu 原子の拡散経路になりうる。(b)配線端は異なる材料の交差する箇所

3.2.2 試験方法

(1) 試験条件 125~200°C放置

(2) 測定項目 抵抗値の逐次変化による故障を検出

この試験により LSI の性能上重要な抵抗値の変動が取得できる。

故障判定は抵抗値が初期値の 2 倍を超した時点とした。

(3) 故障解析：試験終了後に故障箇所の走査型顕微鏡による形状観察

3.3 試験結果

3.3.1 太幅パターン

Fig. 3-6 に太幅パターンの 150°C 放置試験結果の Weibull plot (多数の故障つまり断線までの寿命の時間分布を、累積故障確率を F としたときのワイブル関数 $\ln(-\ln(1-F))$ として表す。) を示す。Weibull の形状パラメータ m (形状パラメータは故障寿命のバラツキを示す値) を Fig. 3-7 に示す。Line_Width が $3\mu\text{m}$ を超すと 1 程度で、 $2\mu\text{m}$ 以下では 2~3 程度になる。配線幅が大きいほど累積故障確率が大きく、寿命も小さい。故障モードは VIA 下ボイドである。(Fig.3-8)

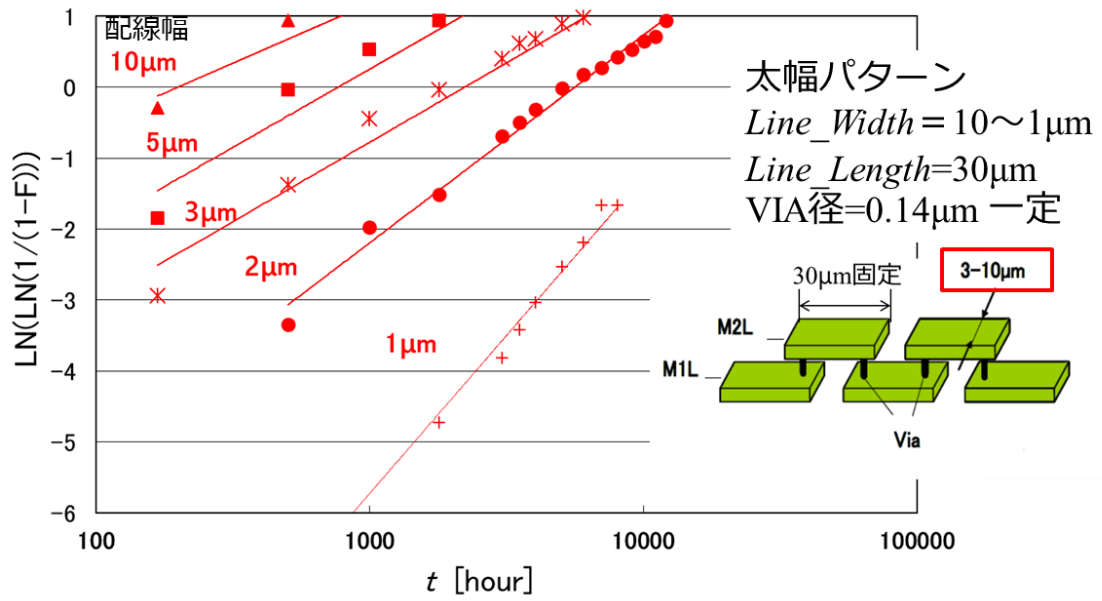


Fig.3-6 太幅パターンの 150°C高温放置試験の Weibull plot

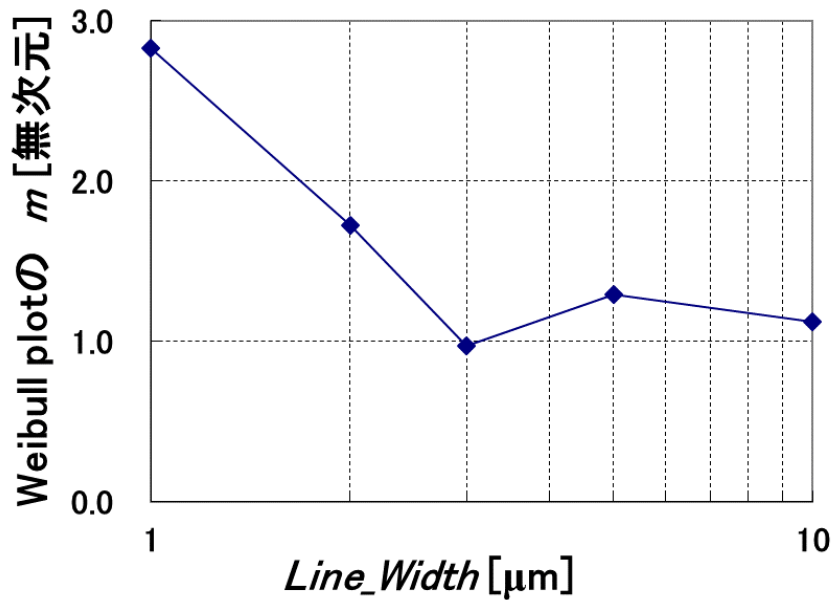


Fig.3-7 太幅パターンの 150°C高温放置試験の Weibull plot の形状パラメータ” m ”の配線幅依存

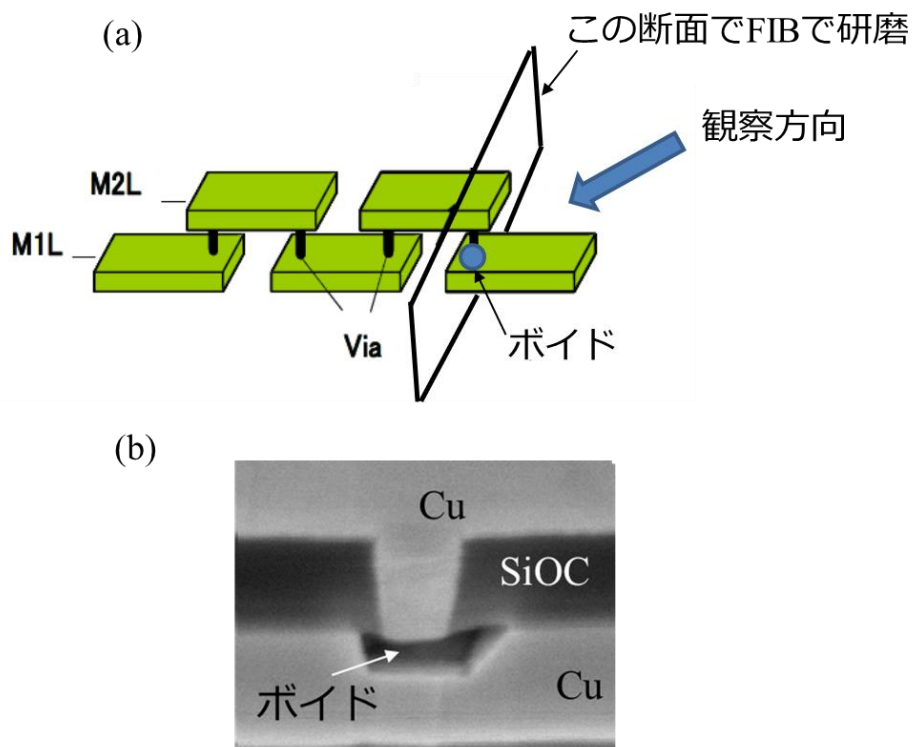


Fig.3-8 太幅パターンの 150°C高温放置試験での故障解析結果(配線幅:3 μ m)
 (a)FIB による断面研磨箇所 (b)VIA 下にボイドが見いだせた、VIA 下モードと呼ぶ。

3.3.2 細幅長配線パターン

Fig.3-9 に Fig.3-6 に細幅長配線パターンの結果(菱形◇シンボルで点線が 0.4 μ m、実線が 0.14 μ m)を加えた Weibull plot を示す。Line_Width=0.4 μ m、Line_Width=0.14 μ m で故障が発生。0.4 μ m と 0.14 μ m の間の Line_Width=0.2 μ m では故障が発生しない。寿命は太幅パターンの場合より長く、Weibull の形状パラメータ m は Line_width=0.4 μ m で 2.8 と太幅の 1 μ m 配線パターンの m と同程度である。0.14 μ m では 5 と大きい値になる。

故障モードは VIA 下ボイドである(Fig.3-10)。Line_Width=0.2 μ m のサンプルでは故障が発生しなくて VIA と配線幅が同等である Line_Width=0.14 μ m のサンプルで発生することからボイドは配線端から発生していると考えられる。故障モードの考察は 3.4.4 節で述べる。

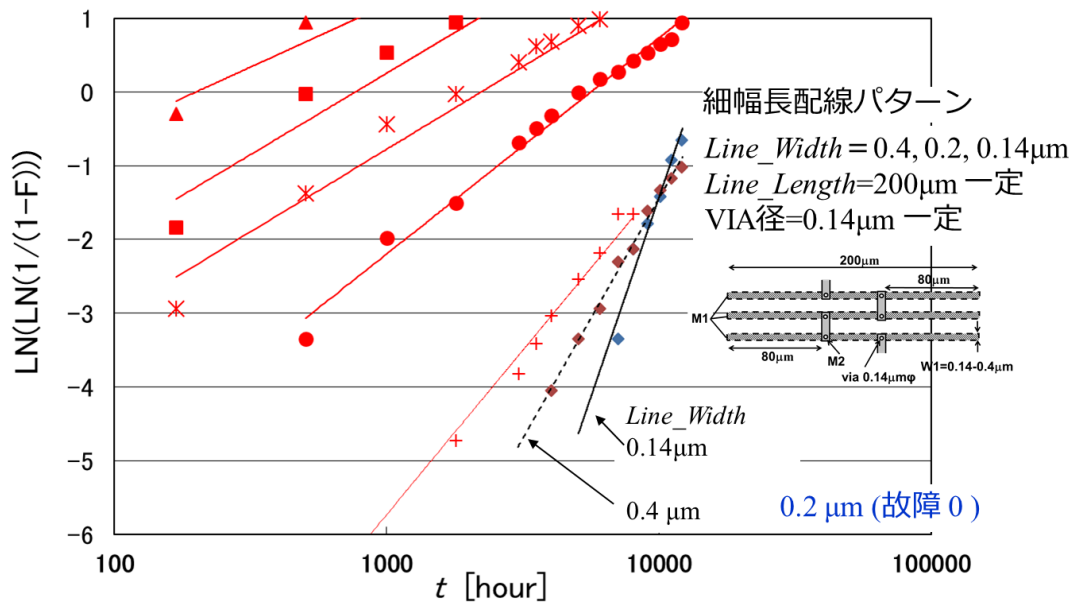


Fig.3-9 Fig.3-4 に細幅長配線パターン(菱形◇のシンボル)の結果を加えた Weibull plot

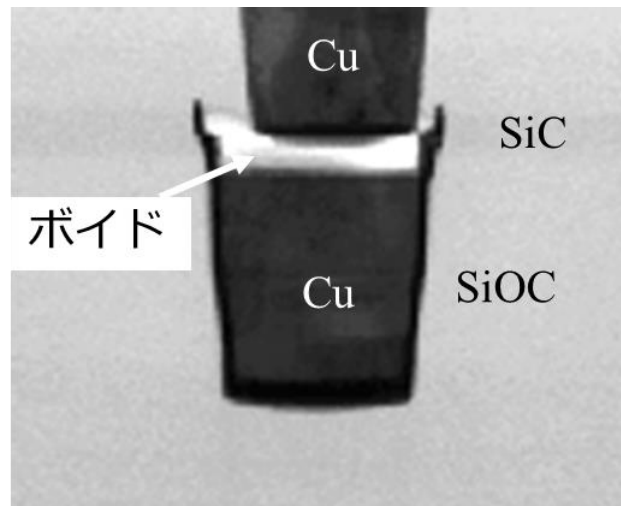


Fig.3-10 細幅長配線パターンの 150°C 高温放置試験の故障。
 $Line_Width = 0.14 \mu\text{m}$ のサンプル。

3.4 試験結果の考察

3.4.1 太幅パターンの試験結果の考察(配線幅依存)

太幅パターンでは太幅ほど信頼性寿命が短くなる(Fig.3-11)。

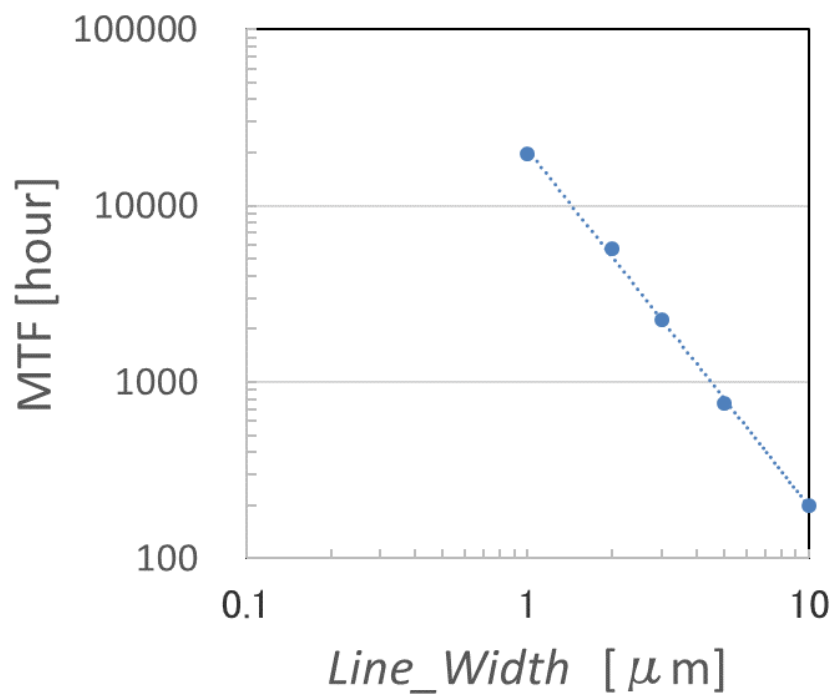


Fig.3-11 配線幅と MTF(Weibull の特性寿命)の依存
Line_Width (配線幅)が大きくなるに従い寿命が小さくなる。

3.4.2 太幅パターン(VIA 下モード)の故障メカニズム

太幅パターンの故障モードはまとめて報告されている^[3-5]、判明した故障は全て VIA 下、ボイドはグレインバウンダリーに接していた(Fig.3-12)。したがって故障メカニズムはグレインバウンダリーを介した Cu 原子の拡散と考えるのが妥当である。報告論文^[3-5]のサンプルは本研究のサンプルと同等である。

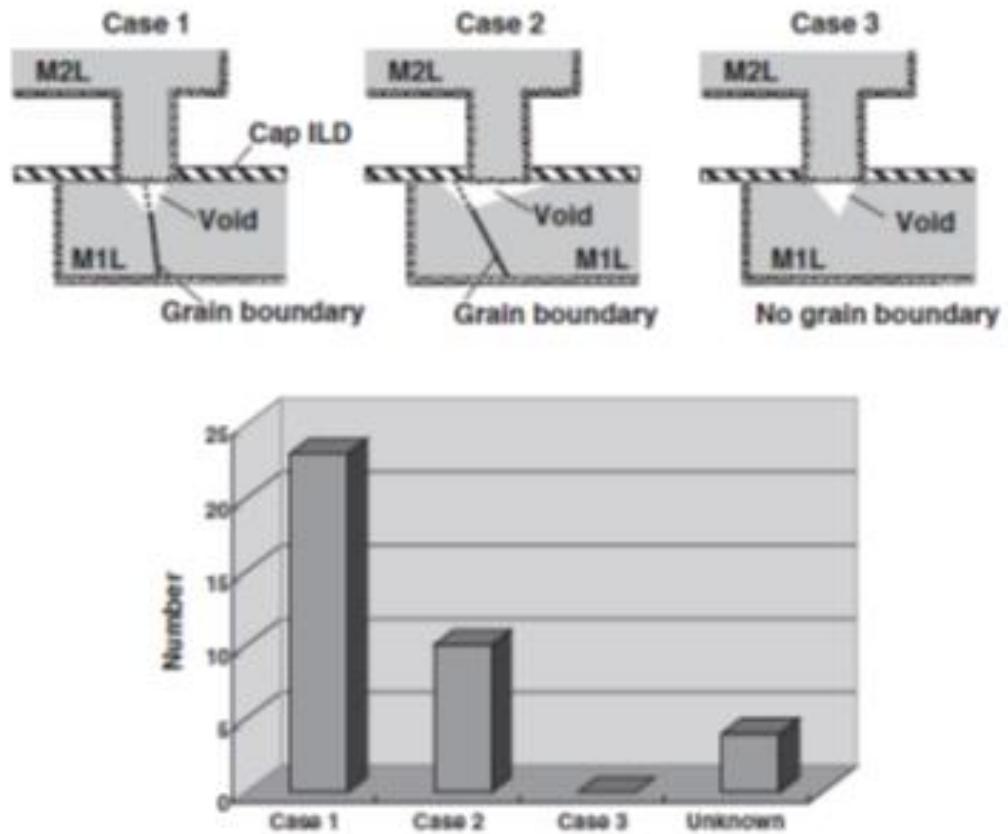


Fig.3-12 太幅パターンの故障(VIA 下モード)の分類、解析によって見出される断線故障箇所は全て VIA 下。故障に至る VIA は VIA 直下もしくは、その周辺に必ず下層配線のグレイン境界が存在している。参考文献[3-5]より転載。

3.4.3 細幅長配線パターンの故障モード（配線端モード）

細幅長配線パターンでも Fig.3-10 で示したように VIA 下にボイドができる。この故障の特徴を述べる。

Fig.3-13 に細幅長配線パターンおよび太幅パターン各々の累積故障確率の配線幅依存を示す。各図は横軸が配線幅、縦軸が累積故障確率である。凡例に Fig.3-9 で示した 150°C 加速試験の放置時間を示している。太幅配線パターン(b)(c)は配線幅が大きいほど累積故障確率が大きい。しかし細幅長配線(a)の場合は配線幅が大きくなるほど累積故障確率が大きくなる傾向はない、0.42 μm 幅では故障が発生するが、0.2 μm 幅では故障が発生しない。

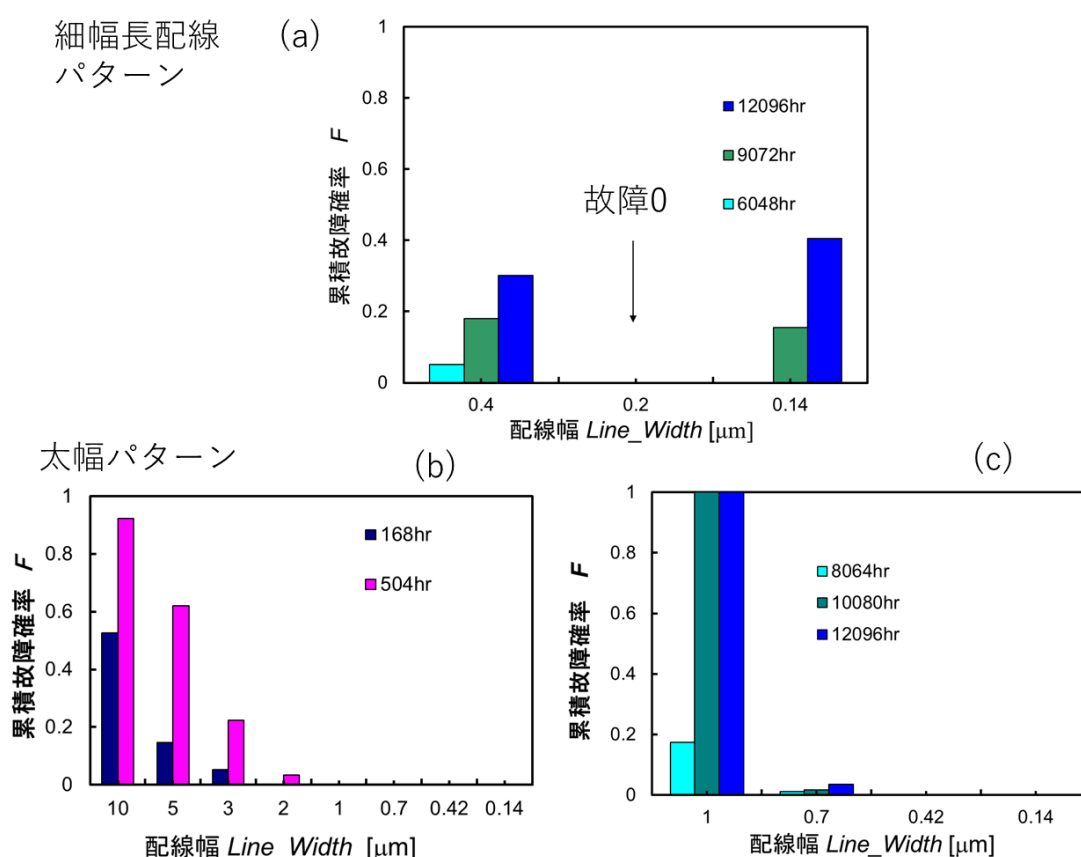


Fig.3-13 細幅長配線パターンおよび太幅パターン各々の累積故障確率の配線幅依存^[3-1]

3.4.4 細幅長配線パターンの配線端モードの故障メカニズム

Fig.3-9 および Fig.3-13 (a) からわかるように、 $Line_Width=0.2\ \mu\text{m}$ では故障が評価時間内で発生していないことがわかった。細幅長配線の場合、ボイドは太幅パターンのようにグレインバウンダリーから発生するのではなく Fig.3-14 に示すように配線の表面の端から発生し時間の経過とともに VIA 下全面を覆うサイズに成長した(Fig.3-10)と報告されて

いる^[3-1]。

配線の表面端でポイドが発生する理由は、配線表面端は異なる材料(銅、バリアメタル、Cap層)の交差する場所であり(Fig.3-15)、応力も集中しやすい場所だと考えられる(4章4.4節にて考察する)。

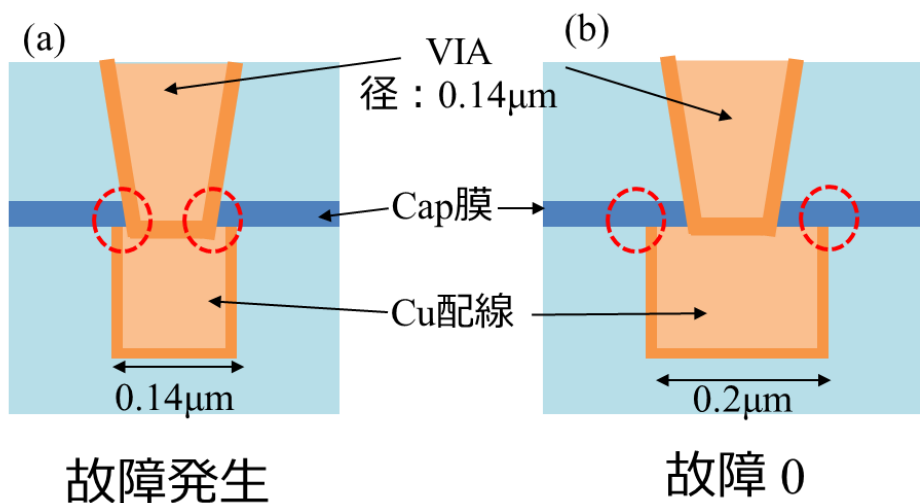


Fig.3-14 細幅長配線パターンの断面図、(a) $Line_Width=0.14\mu\text{m}$ で故障発生 (b) $Line_Width=0.2\mu\text{m}$ で故障 0。この結果からポイドは配線表面端から発生し成長したと報告されている^[3-1]

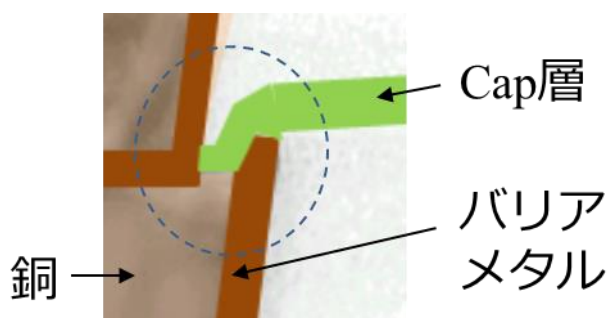
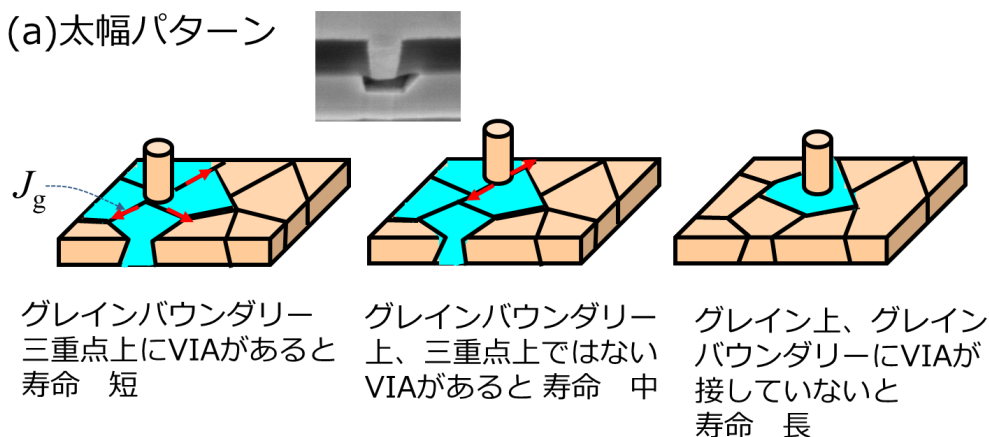


Fig.3-15 Cu配線の表面端の説明図。異なる材料(銅、バリアメタル、Cap層)が交差する場所であり応力が集中しやすいと考えられる。

3.4.5 故障バラツキの説明

太幅パターンおよび細幅長配線パターンでのストレスマイグレーション故障の Cu 原子の移動経路の描像を Fig.3-16(a)に示す。太幅パターンモードではグレインバウンダリーで Cu 原子の拡散が発生する。VIA とグレインの位置関係で寿命にバラツキが生じる。三重点ではボイドにつながる粒界数が多く、Cu 原子の移動が速い。粒界に接する場合も Cu の移動は速く、粒界長が長いほど拡散が速い、グレインバウンダリーに接しない粒内になるとその移動は遅く、ボイドの成長は遅くなる。そのため Weibull 形状パラメータが比較的に小さい。Fig.3-16(b)細幅長配線パターンでは配線表面端(top edge)で Cu 原子が移動する。配線表面端からボイドが発生するため配線幅と VIA 径の差が小さいほど VIA オープン故障を起こしやすい。また、太幅配線に比較して、Cu 原子の拡散経路が限られるため寿命が長く、かつバラツキ要因が少ない、そのため Weibull 形状パラメータが 5 程度と大きな値を示す。

(a)太幅パターン



(b)細幅長配線パターン

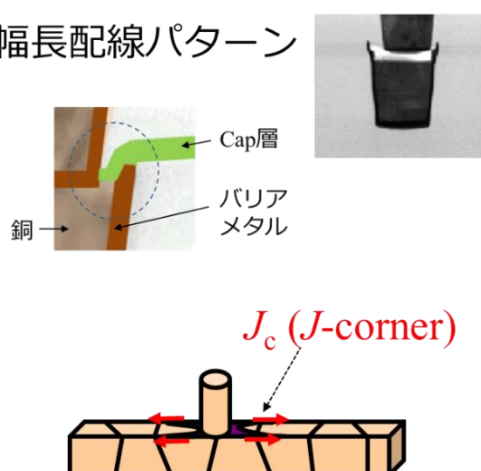


Fig.3-16 (a)太幅パターンと(b)細幅長配線パターンでのストレスマイグレーション故障のバラツキの説明

3.5 ストレスマイグレーション故障の活性化エネルギー

活性化エネルギーを取得するため温度条件をふった実験を行った。(3.3節とは異なる Lot で実施。) ストレスマイグレーション故障は 2.3 節で述べたように温度ピークをもっている、この試験結果では 175°C あたりで温度ピークになる(Fig.3-17)。また、Fig.3-18 では 5 μm での 125°C および 150°C での Weibull 分布を示す。125°C と 150°C での加速係数を算出するためには寿命の定義が問題になる。Weibull plot の本来の趣旨で言えば特性寿命で定義すべきであるが試験条件ごとに傾きが微妙に異なるため実データ同士で比較でき、かつ、傾きが近いところで取得している。Fig.3-18 と同様な 4 つ(10~2 μm) の配線幅の寿命データに対する 125°C と 150°C の結果から得た E_a (活性化エネルギー、モデルはアレニウスモデル)を Fig.3-19 に示す。いずれの配線幅に対しても 0.6~0.7eV であった。この値は他の文献[3-6,7]とも同等の値である。参考文献[3-6]ではグレインバウンダリーでの Cu 原子の拡散、[3-7]では Cap 膜下の Cu 原子の拡散と述べている。

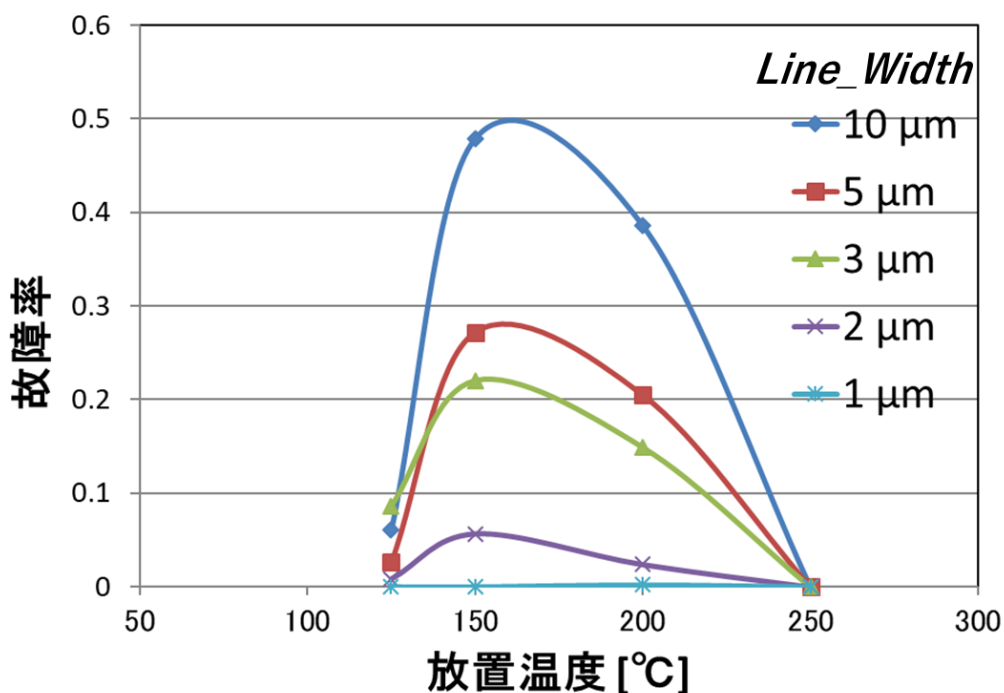


Fig.3-17 ストレスマイグレーション故障の故障率の温度依存性

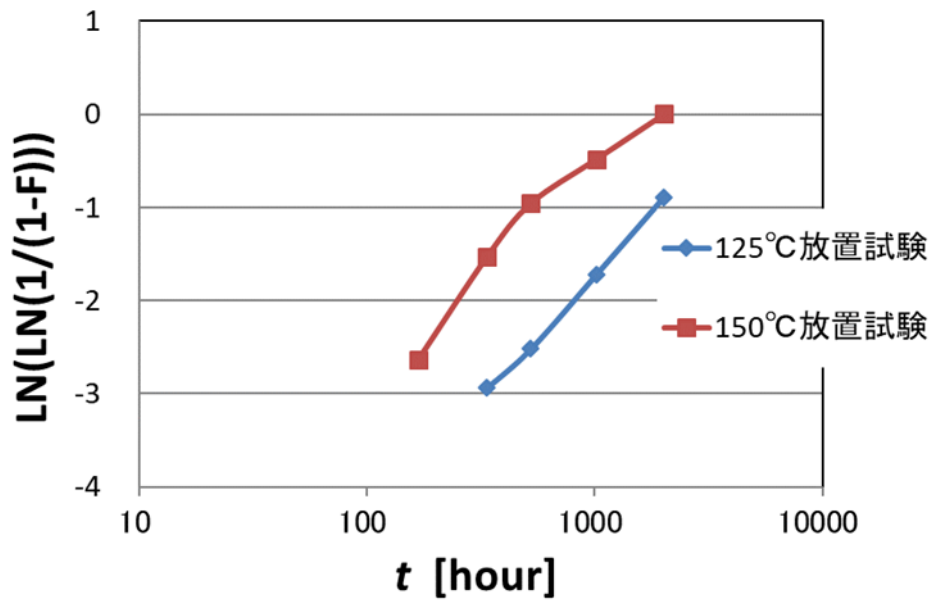


Fig.3-18 配線幅(W)=5 μ m の太幅配線パターンでの 150°C/125°C 放置の結果の Weibull plot の例

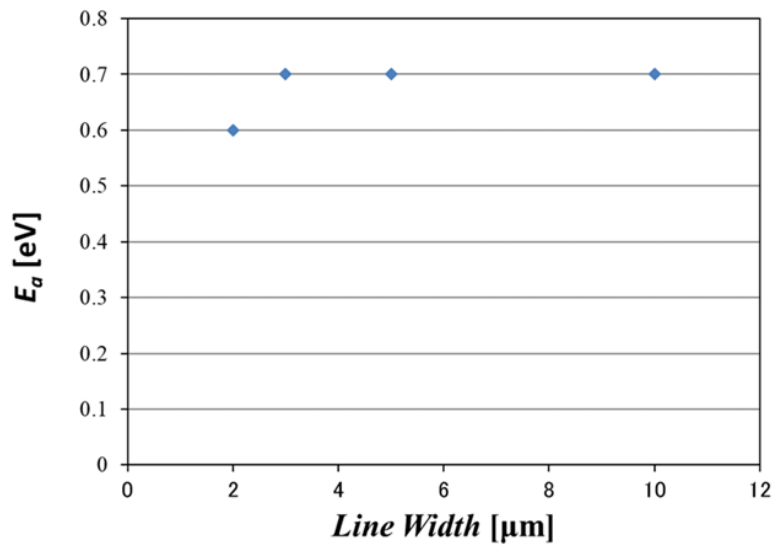


Fig.3-19 活性化エネルギーの配線幅依存。0.6~0.7eV

3.6 結言

以上、加速試験領域での試験方法、結果、故障モードを述べた。
それぞれの特徴を Table.3-1 にまとめる。

Table.3-1 太幅パターンおよび細幅長配線パターン
でのストレスマイグレーション故障のまとめ。

	太幅パターン	細幅長配線パターン
故障モード	VIA下ボイド Fig.3-5	配線端ボイド Fig.3-7
故障発生の特徴	配線幅が大きいほど寿命が小さく、累積故障確率が大きい。 3.3.1,3.4.1 Fig.3-8	配線幅がVIAと同等である場合に発生。寿命は太幅パターンの場合より大きい。 3.3.2
Weibull形状パラメータ m	1.4~3	5
故障メカニズム	グレインバウンダリーを介して原子空孔がVIA下に集積することで発生。 VIA下は応力勾配が発生しており、また配線幅が広いほど配線の内在応力が大きくなるため配線幅依存が生じる。 3.4.2, 3.4.3	配線表面の端を拡散経路にして原子空孔が移動集積することで発生。 Cap層とCu配線の密着性を強くする条件で累積故障確率が低下する。 配線端が拡散経路であるため配線幅がVIAと同等の細幅で発生する。 3.4.4,3.4.5

3.7 参考文献

- [3-1] H. Matsuyama, T. Kouno, T. Suzuki, M. Shiozu, H. Ehara, S. Otsuka, T. Hosoda, T. Nakamura, Y. Mizushima, K. Shono, and M. Miyajima, IEEE Integrated Reliability Workshop Final Report, 2006, p. 28.
- [3-2] T. Kouno, T. Suzuki, S. Otsuka, T. Hosoda, T. Nakamura, Y. Mizushima, M. Shiozu, H. Matsuyama, K. Shono, H. Watatani, Y. Ohkura, M. Sato, S. Fukuyama, and M. Miyajima, IEDM Tech. Dig., 2005, p. 187.
- [3-3] T. Hosoda, H. Yagi and H. Tsuchikawa Proc. IEEE Int. Reliability Physics Symp., 1989, p. 202.
- [3-4] 土川春穂 博士論文 「L S I 微細配線の信頼性に関する研究」
- [3-5] H. Tsuchikawa, Y. Mizushima, T. Nakamura, T. Suzuki, and H. Nakajima, Jpn. J. Appl. Phys. 45, 714 (2006)
- [3-6] E. T. Ogawa, J. W. McPherson, J. A. Rosal, K. J. Dickerson, T.-C. Chiu, L. Y. Tsung, M. K. Jain, T. D. Bonifield, J. C. Ondrusek, and W. R. McKee, Proc. IEEE Int. Reliability Physics Symp., 2002, p. 312.
- [3-7] H. Walter Yao, Patrick Justison, “Stress-induced-voiding Risk Factor and Stress Migration Model for Cu Interconnect Reliability” Proc. IEEE Int. Reliability Physics Symp., 2013, 2C5.1 (2007)

第4章 低温度領域でのCu配線のストレスマイグレーション

4.1 序言

4章では低温領域での評価結果を述べる。低温領域でも長時間放置で加速試験同様ボイドが発生することを世界で初めて確認できた。

以下の節で実験方法、ボイドの観察結果、三次元シミュレーションを用いた内在応力分布、それらの結果から総合的な考察を行う。

4.2 低温領域でのストレスマイグレーション評価

本節では、ストレスの影響が強くなると予想される低温領域でのストレスマイグレーション評価のため常温での12年の放置実験を行った。

4.2.1 調査方法

4.2.1.1 評価サンプル

配線に加わる応力を測定し、配線全体のボイドの発生を容易に観察するために、Fig. 4-1(a) (b)のような配線パターンを用意した。プロセステクノロジーは90nm nodeで、3章で報告した加速試験領域温度の試験サンプルと同等である。配線パターンのline and spaceはTable 4-1に示した。表中のLine and spaceは、太幅配線では製品のデザインルールに基づくサイズとなっている。

Table 4-1 配線パターンのLine and Space

line [μm]	space [μm]	space/line
8	2	0.25
3	1	0.33
1.5	1	0.67
0.65	0.65	1.00
0.27	0.27	1.00
0.18	0.18	1.00

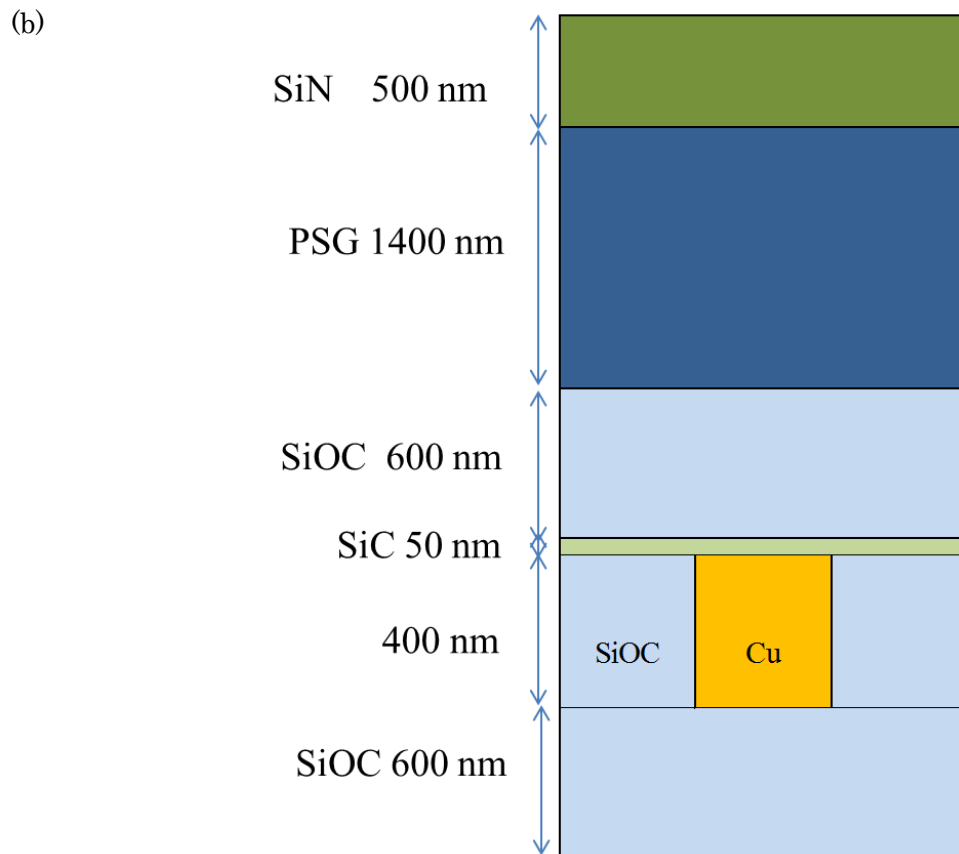
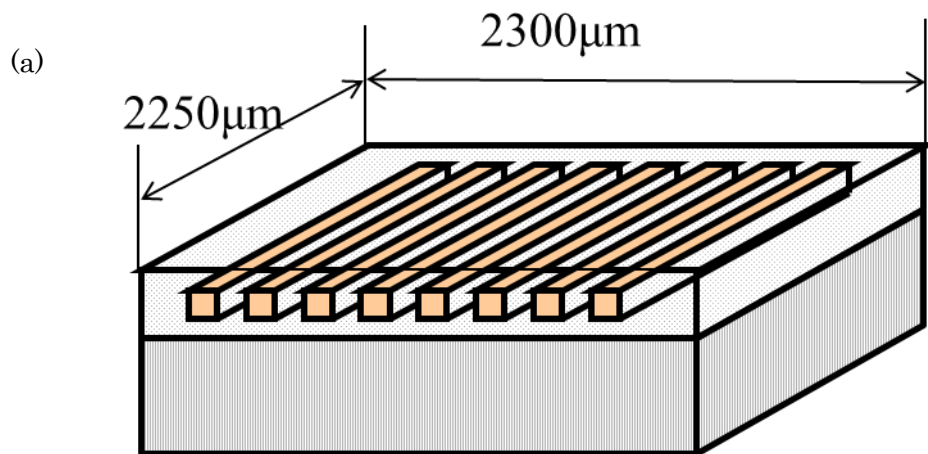


Fig.4-1 (a) 評価サンプル(平行配線パターン)の鳥観図
 (b) サンプル構造の断面図

4.2.1.2 放置時間

(測定時間に関する考察)

150°C 放置は $E_a=0.6\sim 0.7\text{eV}$ (3.5 節参照)で計算すると 30°C放置試験の 680~2000 倍の加速になる。150°C加速試験で累積故障確率が増加し始める時間(50~160H, Fig.4-2 の点線枠部分)が評価の感度が高く、この時間に相当する 12 年を放置時間とした。Table 4-2 に測定日時を示す。

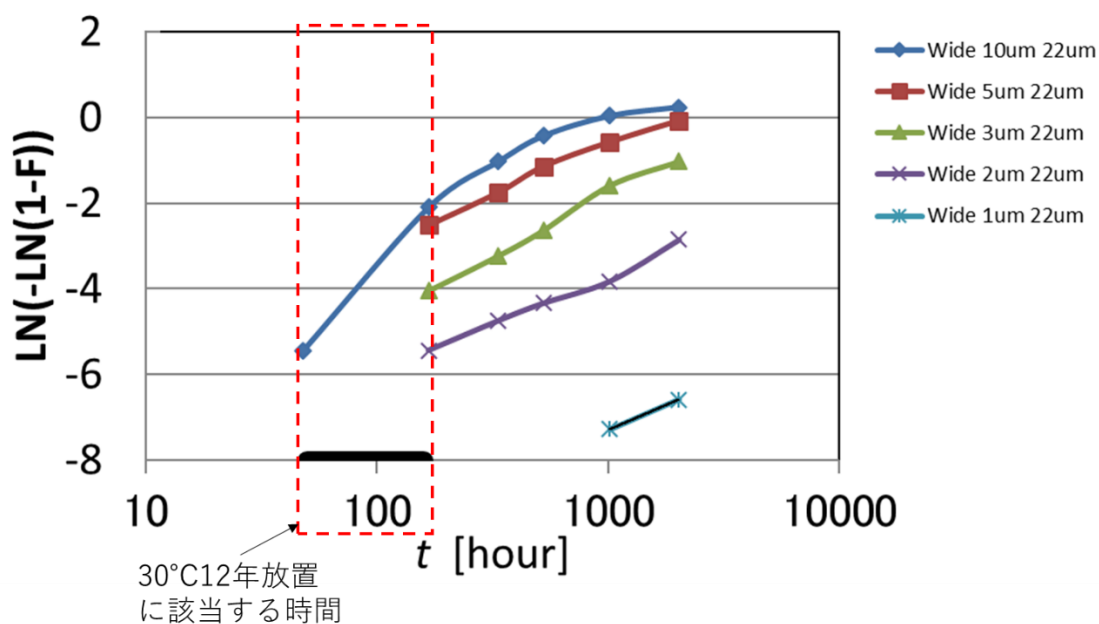


Fig.4-2 3.5 節にて活性化エネルギーを算出した lot の 150°C放置の Weibull plot
30°C放置 12 年は 150°C加速試験の赤枠部分に該当する。

Table 4-2 内在応力の測定日時および間隔

1st measure	May 2002
2nd measure	Jan 2014
elapsed time	11y 8month

4.2.1.3 内在応力測定方法

銅配線の内在応力について詳しく調べるため KEK(高エネルギー加速器研究機構)の Photon Factory での放射光による応力測定を行った。測定は室温である。

以下に測定方法を概説する。Fig.4-3 に内在応力測定原理である Bragg の回折の図を示した。X 線の波長は結晶材料の結晶面間隔に近く、材料に照射した X 線の回折条件から結晶面間隔を算出するものである。Fig.4-3 図で X 線の光路差が波長の整数倍になるとき結晶の周期構造のため X 線の位相が揃い強め合い、X 線が回折される。回折角 2θ を観測することにより、Bragg の式を用いて間接的に格子面間隔 d が求められる(4-1)式。応力により歪が生ずれば結晶面間隔が変化するのでそこから内在応力を間接的に読み解く三軸応力測定法にて行った[4-1, 2, 3, 4]。

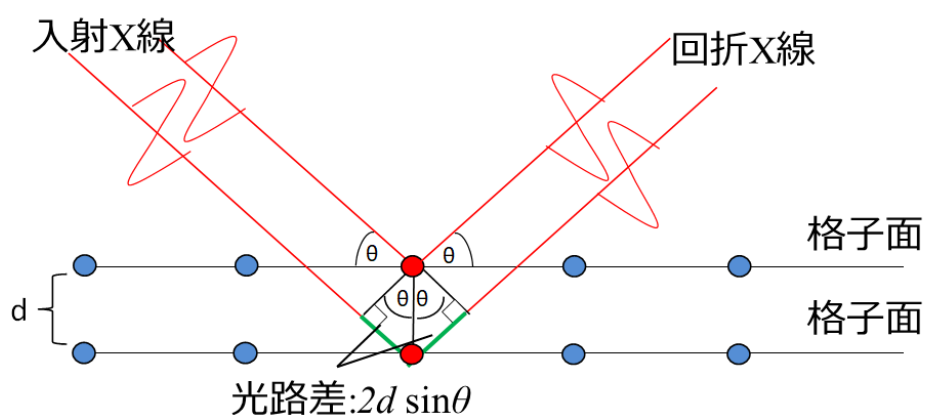


Fig.4-3 内在応力の測定原理図 (Bragg 回折)

$$2d \sin\theta = n\lambda \quad (4-1)$$

d : 格子面間隔

θ : X 線の回折角

λ : X 線の波長

n : 整数

Fig. 4-4 は試料に対する X 線入射の角度、応力の向きを示す。試料に対して φ および ψ 角を変えて回折角 2θ を読むことで、サンプルのひずみを (4-2) 式で算出する。また測定されたひずみは(4-3)式で表される。

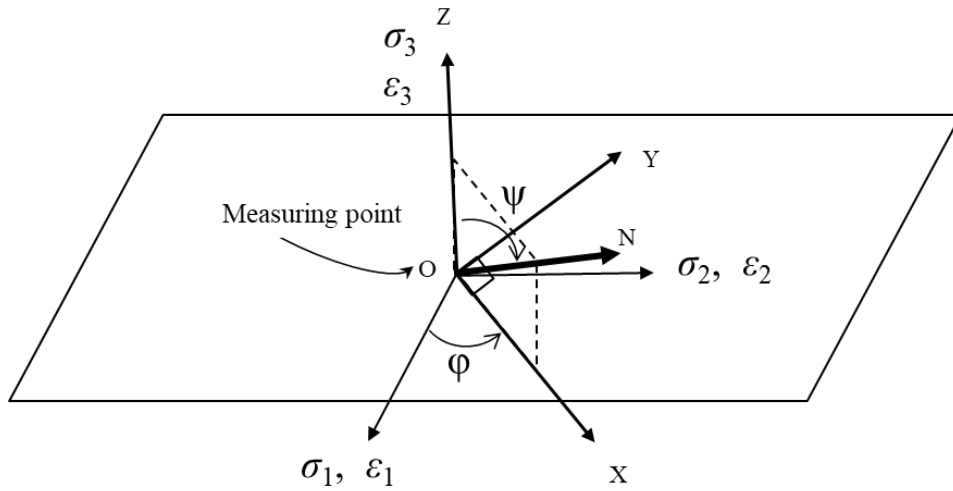


Fig. 4-4 試料に対する X 線の入射角度および応力測定の座標系

$$\varepsilon_{\varphi\psi} = \frac{d_{\varphi\psi} - d_0}{d_0} \quad (4-2)$$

ここで

d_0 : 無歪状態の格子面間隔。Cu ベタ膜(ベタ膜とは、配線金属などをパターンニングせず表面全体に成膜したウエハ)を測定して決定する。

$d_{\varphi\psi}$: 測定格子面間隔 試料に対して ϕ および ψ 角を変えて回折角 2θ を読むことで算出する。

$$\varepsilon_{\varphi\psi} = \varepsilon_1 l^2 + \varepsilon_2 m^2 + \varepsilon_3 n^2 \quad (4-3)$$

ここで l, m, n はベクトル ON の方向余弦であり(4-4)式である。

$$l = \sin\psi \cos\phi, \quad m = \sin\psi \sin\phi, \quad n = \cos\psi \quad (4-4)$$

$$\begin{pmatrix} \varepsilon_1 \\ \varepsilon_2 \\ \varepsilon_3 \end{pmatrix} = \frac{1}{E} \begin{pmatrix} 1 & -\nu & -\nu \\ -\nu & 1 & -\nu \\ -\nu & -\nu & 1 \end{pmatrix} \begin{pmatrix} \sigma_1 \\ \sigma_2 \\ \sigma_3 \end{pmatrix} \quad (4-5)$$

ここで E は弾性定数、 ν はポアソン比である。

上記算出で得た歪値から(4-5)式のフックの法則を使い応力を算出し座標変換を行い Fig.4-5 にしめす $\sigma_x, \sigma_y, \sigma_z$ を算出した。

測定条件は (111)面に対して $((\psi, \phi)=(0,0), (70.5^\circ, 0), (70.5^\circ, 90^\circ))$ (222), (331)面についても、それぞれ(222): $((\psi, \phi)=(70.5^\circ, 0), (70.5^\circ, 90^\circ))$
(331): $((\psi, \phi)=(22.0^\circ, 0), (22.2^\circ, 90^\circ), (48.5^\circ, 0^\circ))$ を測定した。

(*)Cu は異方性の強い材料であるため応力の算出については仮定を用いている。詳細は付章に示した。

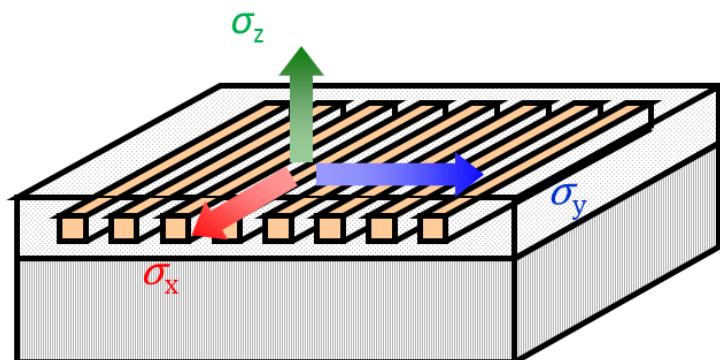


Fig.4-5 本評価サンプルでの測定応力の方向

σ_x : 配線の長手方向、 σ_y : 配線の幅方向、 σ_z : 配線の厚さ方向

4.2.2 測定結果

測定の結果を示す。初期(pre)および12年放置後(post)の測定結果を Fig. 4-6 に示す。図中、初期測定の結果を実線で、12年放置後の結果を点線で示している。それぞれ四角のシンボル(■)が σ_x 、ダイヤモンドシンボル(◆)が σ_y 、三角形シンボル(▲)が σ_z を示す。エラーバーは標準偏差分の信頼度係数の上限下限の範囲を示す。

σ_x は幅方向に対して依存性が小さい。それは、 σ_x は長さ方向のストレスであり、配線長の $2250\mu\text{m}$ は幅に対して十分な長さがあるためだと考える。 σ_y は幅の長さとともに増加する。幅が大きくなるに従い σ_x 、 σ_y は値が近づく。 σ_z は厚さ方向の応力であるが幅が大きくなるに従い減少する。

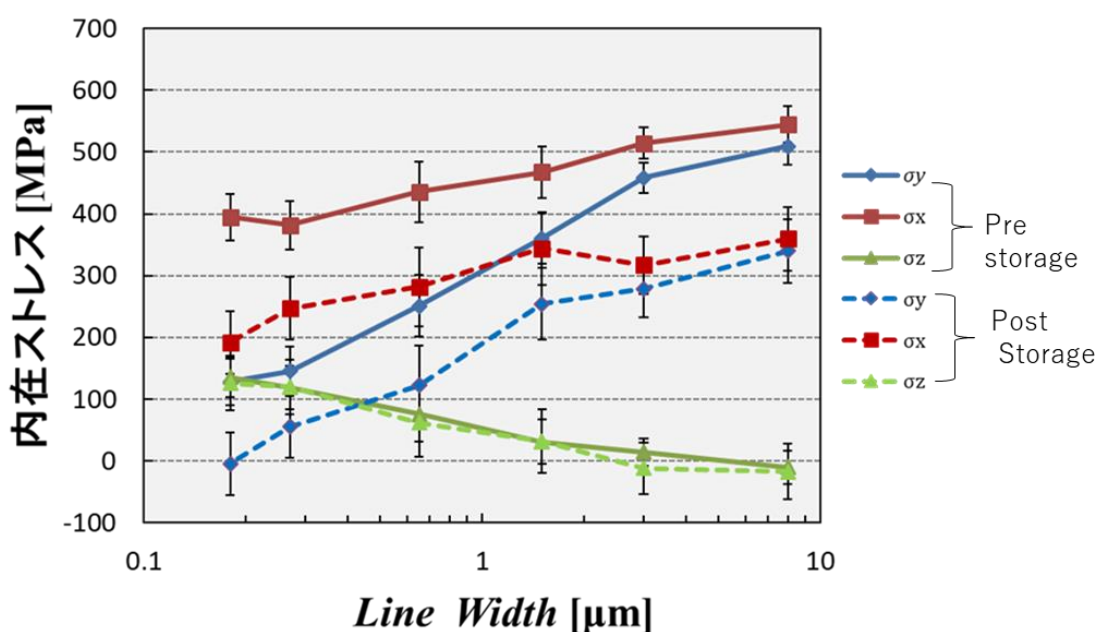


Fig.4-6 内在応力の測定結果の幅依存性

Fig.4-7(a)に σ_y の幅依存のみを抜き出した。上述したように配線幅が大きくなるに従い応力も大きくなる。配線幅依存は層間絶縁膜からの応力の影響も考えられるため、同(b)に Space/Line 比依存を示した。点線で囲んだ部分は $Line_Width=0.65, 0.27, 0.18\mu\text{m}$ である。すべて Space/Line 比=1 であるが1点に収束していないことがわかる。少なくとも細幅では Space/Line 比依存性は見えにくくなる。4.3節の三次元 応力シミュレーションにて内在応力の分布を算出した結果を示す。Cu 配線の内在応力は主に Cu 配線上全面に分布する Cap 層が主因であることがわかった。そのため Space/Line 比依存が見えないのは当然の結果である。

同様に Fig. 4-8 (a)に σ_z の幅依存のみを抜き出した。同(b)に Space/Line 比依存を示した。 σ_z は細幅では増加する。4.3節の三次元 応力シミュレーションの解析でも考察する。

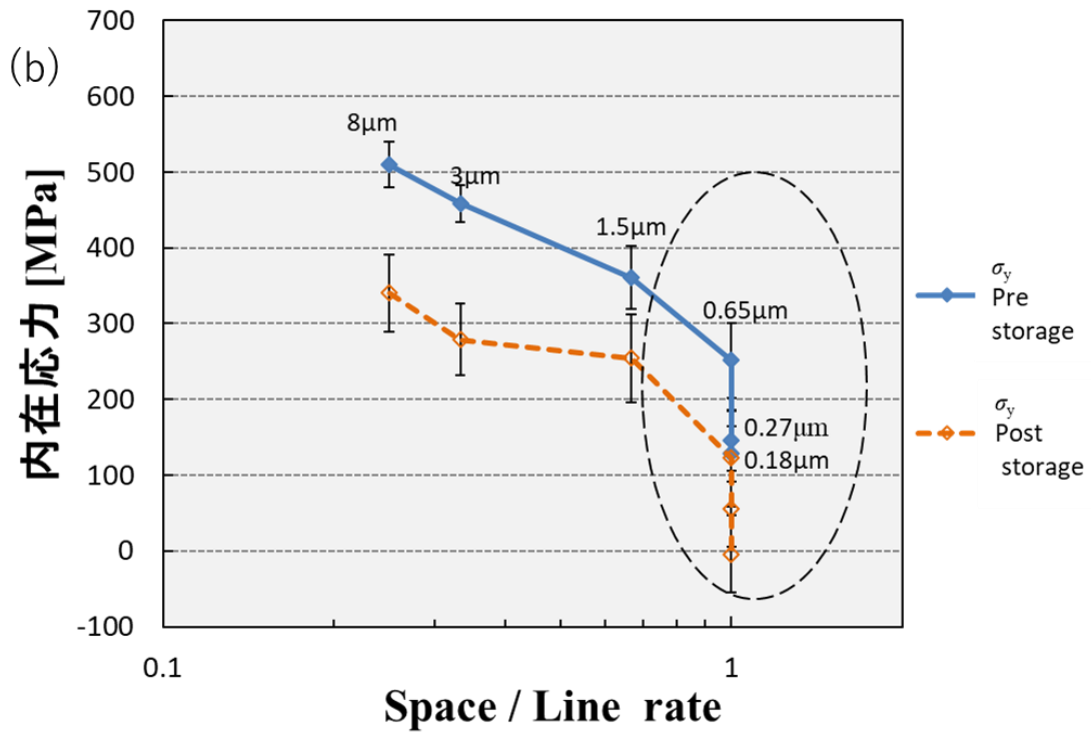
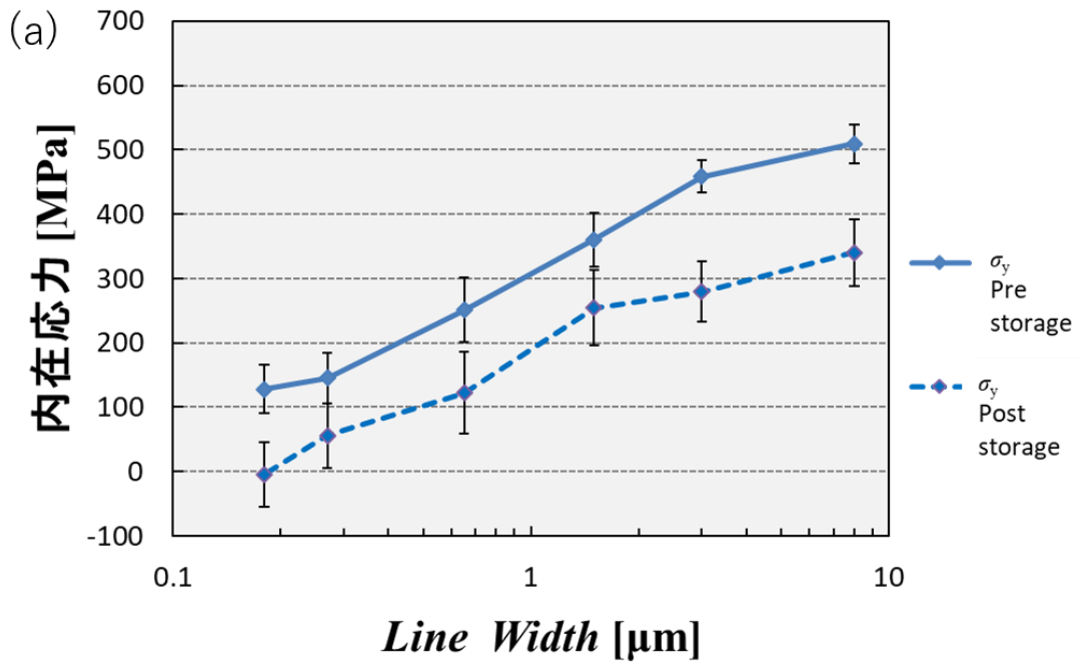


Fig.4-7 σ_y の(a)幅依存および(b) (層間幅/配線幅) 依存

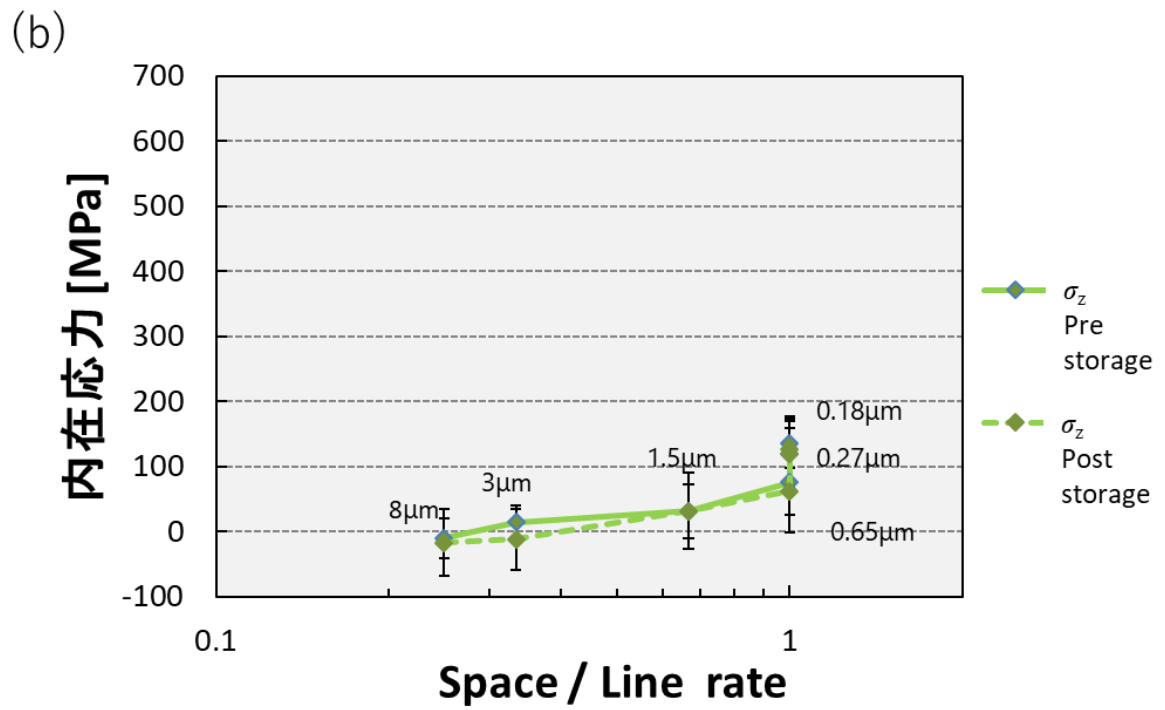
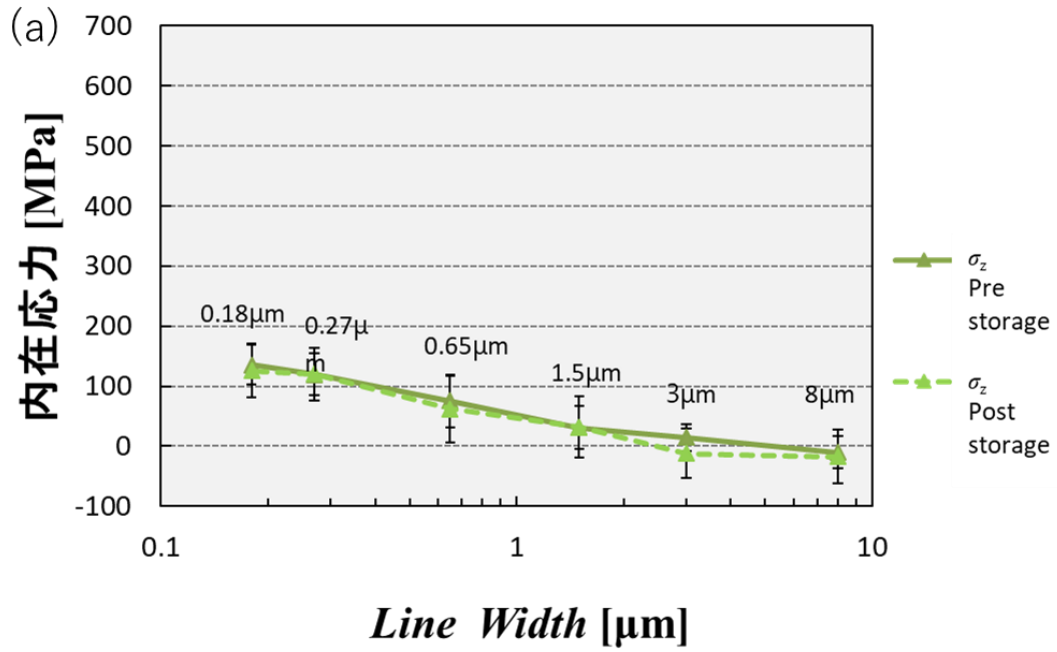


Fig.4-8 σ_z の(a)幅依存および(b) (層間幅/配線幅) 依存。

Fig.4-9 に放置前後のストレスの変化の幅依存を示した。図中 $\Delta stress = \sigma(\text{prestorage measurement}) - \sigma(\text{poststorage measurement})$ である。室温放置の後、 σ_x 、 σ_y はともに 100~200MPa 変動していることがわかる。 σ_z は最大でも 30 MPa である。以上 30°C放置 12 年の結果を報告した。室温放置により応力緩和のため原子が移動した（すなわちボイドの発生）可能性が示唆される結果になった。

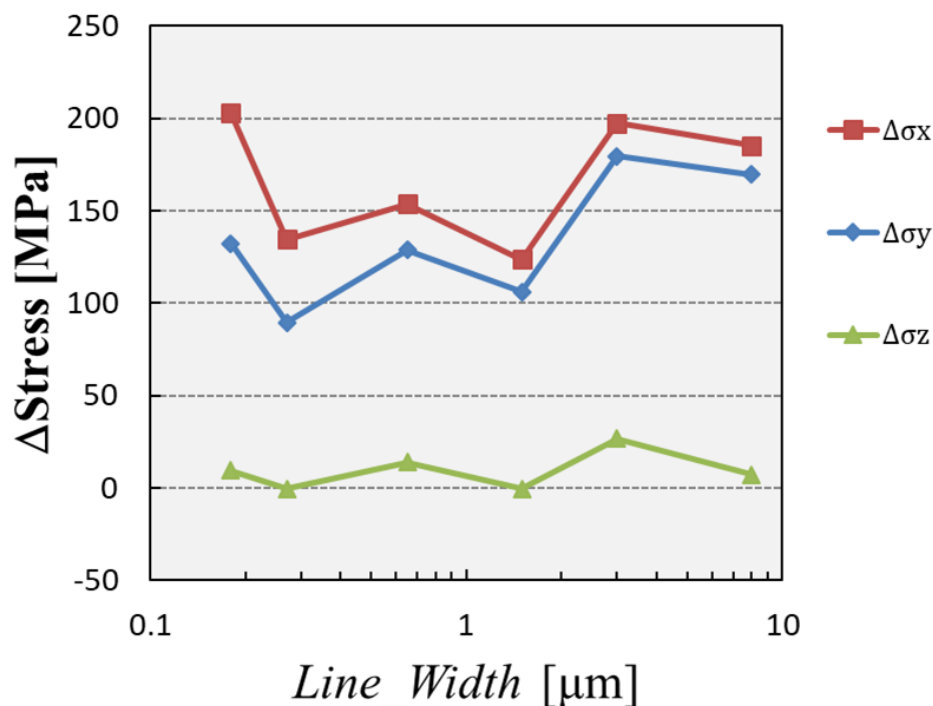


Fig.4-9 放置前後のストレス変化の幅依存

4.3 ボイド SEM 観察

低温領域の放置試験が加速試験領域と同様の現象が起きているかどうかを確認するため SEM 観察を行う。

4.3.1 概要

表面解析 (Cap SiC 層以上の層間絶縁膜を FIB で研磨して観察)(Fig. 4-10) および断面解析 (断面を FIB で研磨して観察) (Fig.4-11)を実施した。

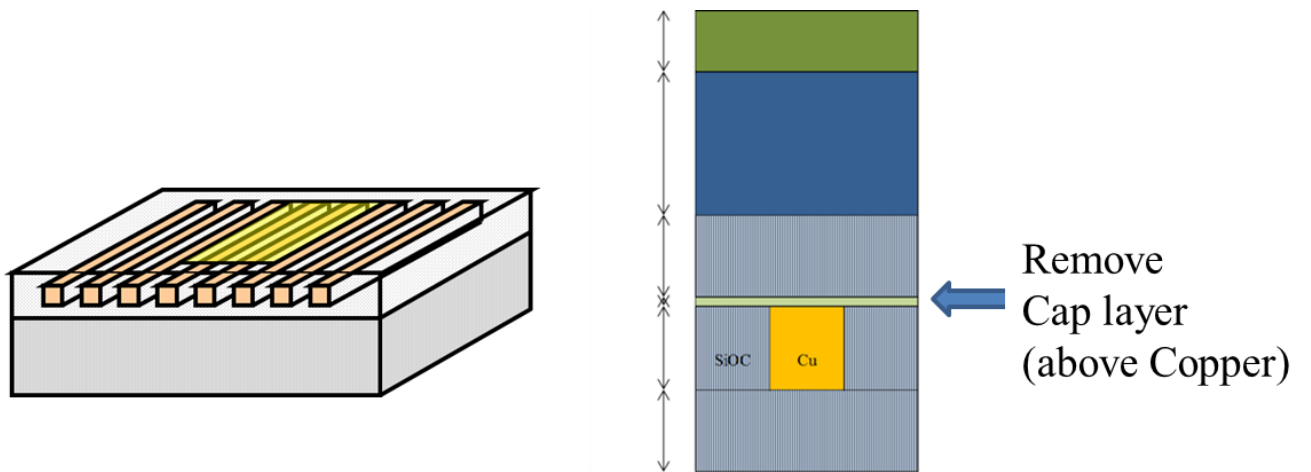


Fig.4-10 表面観察用サンプルの作成方法

Cap層から上をCu配線から剥離して観察。配線幅: 0.18, 0.65, 1.5, 3, 8 μm で1chipずつ観察

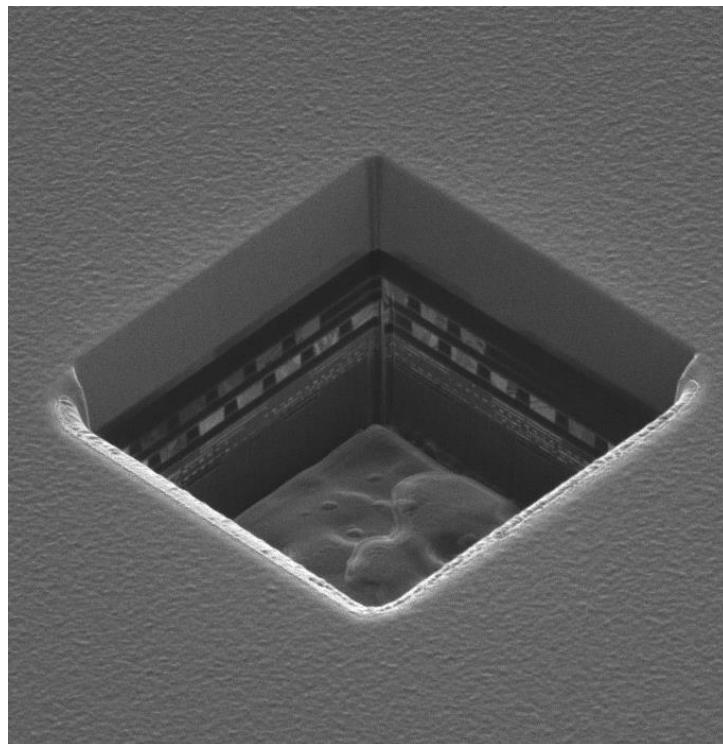


Fig.4-11 断面観察サンプルの作成方法。FIBで観察側面部分を研磨して傾けて観察。

(写真は別サンプル) 配線幅 0.18, 0.65, 1.5, 3, 8 μm のサンプルを各1chipずつ観察。

4.3.2 物理解析結果

Fig. 4-12 に配線幅： $Line_Width=0.65\ \mu\text{m}$ の表面 SEM 観察写真を示す。Cu 配線の表面にボイドが観察された。また、観察された全てのボイドがグレインバウンダリーに接して存在していた。この結果は加速試験温度領域におけるストレスマイグレーションの 3.4.3 節の結果で述べたように VIA 下だが、ボイドが粒界に存在する点で一致する。

Cu 配線端に位置するボイドと Cu 配線内に位置するボイドの 2 種類があることが分かる。これも加速試験温度領域における 3.4.4 節の細幅長配線パターンに関するボイドが配線表面端から発するという描像と一致する。

Fig.4-13 に同じく配線幅： $Line_Width=0.65\ \mu\text{m}$ の断面 SEM 写真を示す。ボイドは Cu 配線の表面に存在している。これらの結果は加速試験の解析結果とも一致する。加速試験では VIA が存在するという特殊性があり、常温試験では VIA がないという差異があるが、常温放置で発生したボイドは高温での加速試験と同じ位置に発生していることが分かった。

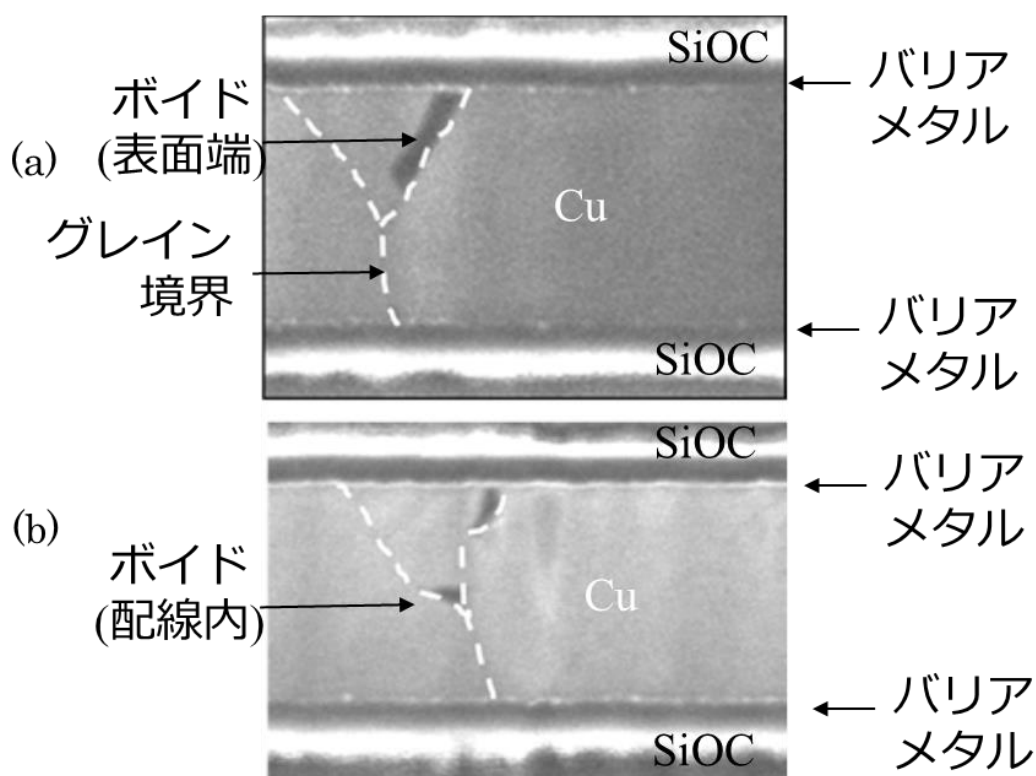


Fig.4-12 配線幅： $Line_Width=0.65\ \mu\text{m}$ の表面観察の結果

(a)ボイド (矢印部) が Cu 配線の表面で、点線で示すグレインバウンダリーに接し、配線端に存在

(b)ボイドが Cu 配線の表面で、グレインバウンダリーに接し配線の内部に存在。

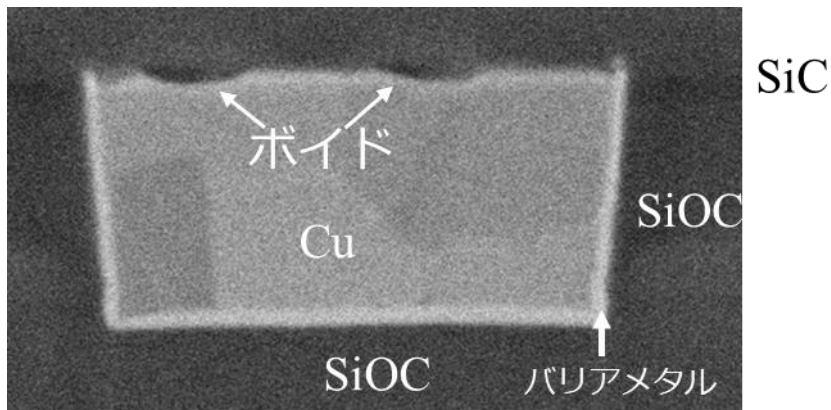


Fig.4-13 $Line_Width=0.65\mu m$ 配線の断面写真銅配線表面にボイドが発生している。

Table 4-3 に表面解析の結果をまとめた。配線幅が小さくなるに従い配線端のボイドが多くなるのが分かる。特に $0.65\mu m$ 以下の配線幅では 80%以上のボイドが配線端に存在していた。Table.4-3 の配線幅に対する配線端でのボイド発生割合(*edge_rate* と定義)をしめし、Fig.4-14 にプロットした。配線幅が小さいほど *edge_rate* が大きくなるのが分かる。

Table 4-3 ボイド集計結果(1)

配線幅 [μm]	検体数	検体面積 [μm^2]	ボイド数			配線端率 <i>edge_rate</i> [$=N_{v_edge}/N_v$]	ボイド総面積 S_{void} [μm^2]
			総数 N_v	配線端 N_{v_edge}	配線内 $N_v - N_{v_edge}$		
0.18	3	4.33	23	18	5	0.78	4.79×10^{-2}
0.65	1	8.28	17	16	1	0.94	8.66×10^{-2}
1.5	2	14.92	32	12	20	0.38	1.32×10^{-1}
3	1	22.04	20	4	16	0.20	1.85×10^{-1}
8	1	80.16	45	0	45	0.0	5.34×10^{-1}

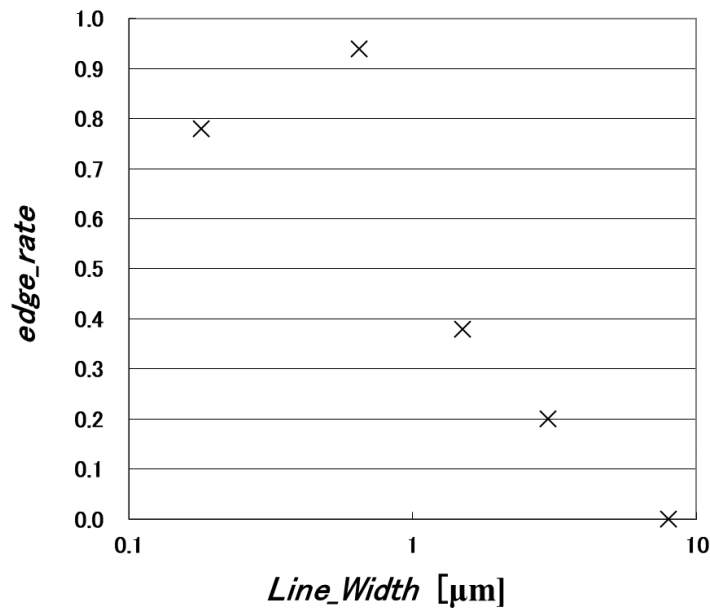


Fig.4-14 *edge_rate* (配線端ボイド発生割合)の配線幅依存

4.3.3 ボイド体積の算出

ボイドの体積を式(4-6)で定義する。

$$V_{void} = S_{void} \times D_{void} \quad (4-6)$$

ここで

V_{void} ボイドの総体積

S_{void} 各ボイドの表面積の総和で、表面観察の結果から算出する値

D_{void} 各ボイドの深さの平均値で、断面観察の結果から算出した値

さらにボイドの総体積と表面観察の検体総体積の比をボイドレイト (R_{void}) として式(4-7)で定義する。

$$R_{void} = V_{void} / V_{specimen} \quad (4-7)$$

ここで $V_{specimen}$ は検体の観察した範囲の総面積 $S_{specimen}$ に配線の厚さ t を試料の狙い値 400nm と仮定して $V_{specimen} = S_{specimen} \times 0.4 [\mu m]$ で算出した。なお、検体の面積は Table.4-3 に示したとおり 4~80 μm^2 (長さは 7~24 μm の範囲) である。

Table 4-3 に上記に定義した D_{void} , V_{void} , $S_{specimen}$, $V_{specimen}$, R_{void} の算出結果を追加して Table 4-4 としてまとめた。

ボイドレイト $R_{void} = 0.5 \times 10^{-3} \sim 1 \times 10^{-3}$ の大きさとなった。 R_{void} の幅依存を Fig.4-15 に示す。幅依存は見受けられなかった。

$R_{void} = 5 \times 10^{-4} \sim 1 \times 10^{-3}$ は通常、原子空孔濃度などと比較すると非常に大きな値である [4-5]。そこで加速試験の太幅パターンでの加速試験での結果と比較する。

Fig.4-16 は $Line_Width = 3 \mu m$ 配線の加速試験でのボイドの様子である。ボイドを半球

と仮定(直径=0.23 μm)して体積を算出すると体積はおよそ $3.3 \times 10^{-3} \mu\text{m}^3$ となった。
 試験パターンは Width=3 μm , Length=30 μm , Height=0.35 μm でこの場合の R_{void} は 1.04×10^{-4} となりやはり近いオーダーであり、異常な値ではないことがわかった。

Table 4-4 ボイド集計結果(2)

配線幅 <i>Line_Width</i> [μm]	検体数	検体面積 [μm^2]	ボイド数			配線端率 <i>edge_rate</i> [$=N_{\text{v_edge}}/N_{\text{v}}$]	ボイド総面積 S_{void} [μm^2]	断面解析 検体数	ボイド深さ D_{void} [μm]	ボイド総体積 V_{void} [μm^3]	検体体積 V_{specimen} [μm^3]	ボイドレイト R_{void}
			総数 N_{v}	配線端 $N_{\text{v_edge}}$	配線内 $N_{\text{v}} - N_{\text{v_edge}}$							
0.18	3	4.33	23	18	5	0.78	4.79×10^{-2}	10	1.89×10^{-2}	9.04×10^{-4}	1.7	5.22×10^{-4}
0.65	1	8.28	17	16	1	0.94	8.66×10^{-2}	18	3.13×10^{-2}	2.71×10^{-3}	3.3	8.18×10^{-4}
1.5	2	14.92	32	12	20	0.38	1.32×10^{-1}	5	2.42×10^{-2}	3.19×10^{-3}	6	5.34×10^{-4}
3	1	22.04	20	4	16	0.2	1.85×10^{-1}	11	4.84×10^{-2}	8.95×10^{-3}	8.8	1.02×10^{-3}
8	1	80.16	45	0	45	0	5.34×10^{-1}	8	3.44×10^{-2}	1.84×10^{-2}	32.1	5.74×10^{-4}

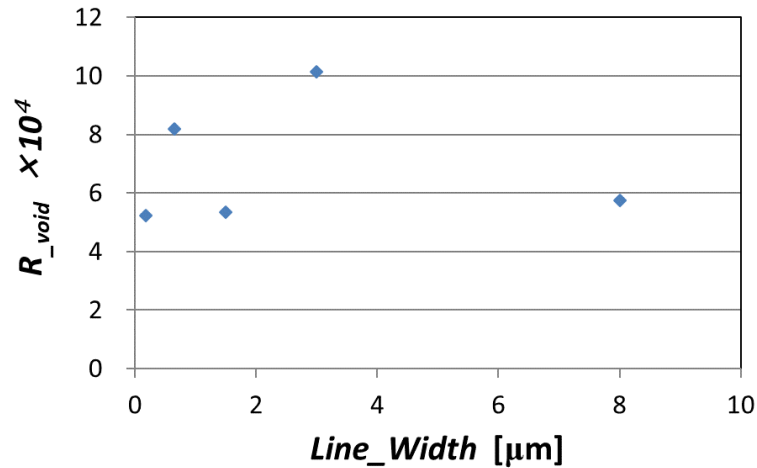


Fig.4-15 R_{void} の配線幅依存 $5 \times 10^{-4} \sim 1 \times 10^{-3}$ に分布した。

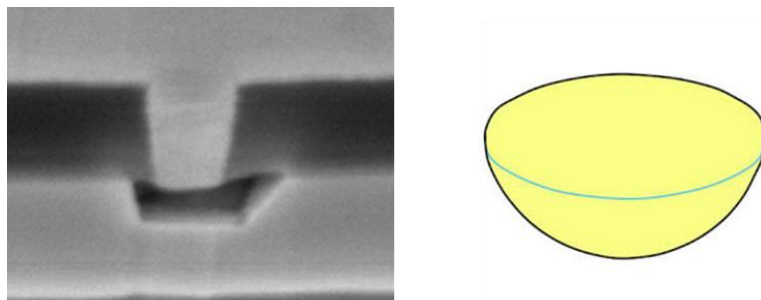


Fig.4-16 高温放置による加速試験で発生したボイドの例(Fig.3-8 再掲)
 ボイドの形状を半球と仮定して体積はおよそ $3.3 \times 10^{-3} \mu\text{m}^3$
 R_{void} は 1.04×10^{-4} と算出。

4.3.4 ボイド SEM 観察結果まとめ

ボイド SEM 観察の結果をまとめる。

- (1) 室温 12 年放置後のサンプルの SEM 観察を行ったところボイドが発生していた。低温領域でも放置試験により加速試験領域同様のボイドが発生することを見出した。
- (2) ボイドは Cu 配線の表面に発生
- (3) ボイドはグレインバウンダリーに接していた。
- (4) 配線幅が細くなるに従い配線端のボイド発生率(*edge_rate*)が大きくなった。
- (5) ボイドの体積は検体配線体積の $5 \sim 10 \times 10^{-4}$ で、配線幅依存は見られなかった。

以上ボイドが Cu 表面に発生し、グレインバウンダリーに接している点、配線幅が細くなるに従い配線端のボイドが増える特徴と配線との発生体積比(R_{void})が全て加速試験の温度領域と差異がない。

4.4 内在応力の3次元応力シミュレーションによる解析

4.2節では、X線による配線内の歪み測定により、配線内の歪み緩和とボイド発生が関連していることを明らかにし、4.3節では、SEM観察により、ボイドの発生箇所が、グレインバウンダリーや配線端部に特異的に起こっていることを明らかにした。X線測定は、上記特異性に言及することはできない。そこで、両者を関連付けるため、3次元応力シミュレーションを行った。その結果を用いて、以下に議論する。

4.4.1 応力解析方法

応力の発生原因を確認するために3次元応力シミュレーションによる計算を行った。Fig.4-17に計算モデルに用いた形状図を、Table 4-5に物性値を示す。バリアメタルは極めて薄いため省略している。計算方法は各材料の内在応力が発生していないストレスフリー温度を仮定して、目標の温度まで変化させた時の内在応力の発生を算出するものである。また計算モデルは実物の一部分を取り出したものであるため実態と合うように境界条件を決めている。境界条件はFig.4-17の中の枠内に示した。

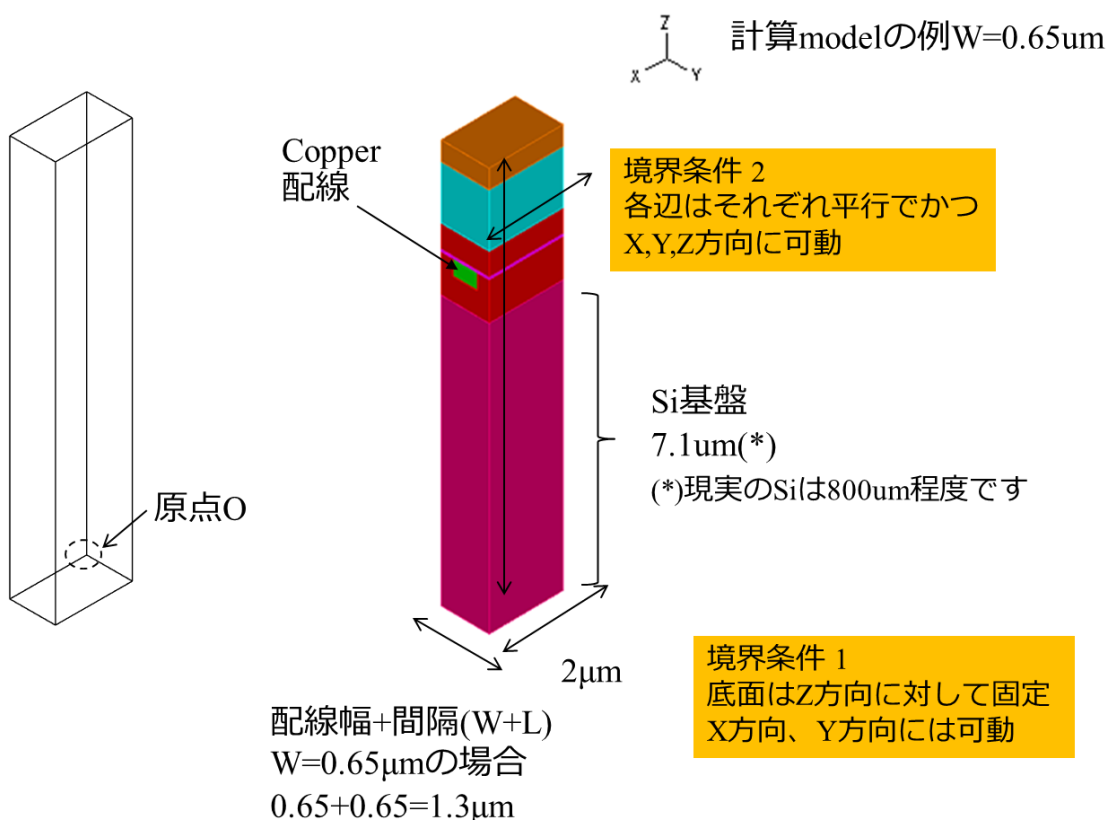


Fig.4-17 三次元応力シミュレーションの計算モデル

Table 4-5 計算に用いた材料の物性定数^[4-6]

材料	弾性率 (Gpa)	ポアソン比	熱膨張係数 (ppm)
Cu	127.5	0.33	16.5
Ta	185	0.34	6.5
SiO2	70	0.17	0.6
SiOC	22.7	0.3	8
SiC	92	0.25	7.5
SiN	130.2	0.28	2.6
Si	265	0.27	1.5

4.4.2 3次元応力シミュレーションモデルの検証

本計算では計算時間の短縮のためシリコン基板の厚さを $7.1 \mu\text{m}$ に設定した。実物のシリコン基板は $800 \mu\text{m}$ 程度ありその差異を補正するため「底面を固定」を境界条件としている。本当に問題がないかを確認する必要がある。

計算はストレスフリー温度から室温まで、冷却したことにより発生する応力分布である。Fig.4-18 にストレスフリー温度を 300°C とした時の配線幅： $Line_Width=0.65 \mu\text{m}$ の応力分布の計算結果を図に示す。モデルの面 $OO' B' B$ の σ_x 、 σ_y 、 σ_z の応力分布図を示す。ちなみに Cap SiC 層の成膜温度が 300°C 近辺、PSG、SiN 膜が 350°C 以上の高温で成膜されている。

σ_x 、 σ_y はシリコン基板の応力は均一 σ_z では分布が見えることがわかる。

応力分布をより詳しく調べる為 Fig.4-19 にて $O'O$ 上の σ_x 、 σ_y 、 σ_z の分布を示す。この結果から、どの応力も $1 \mu\text{m}$ を過ぎたところでほぼ一様とみなすことができる。よってシリコン厚を $7.1 \mu\text{m}$ としたモデルで実体を再現できると言うことができる。以下このモデルで応力計算を行う。

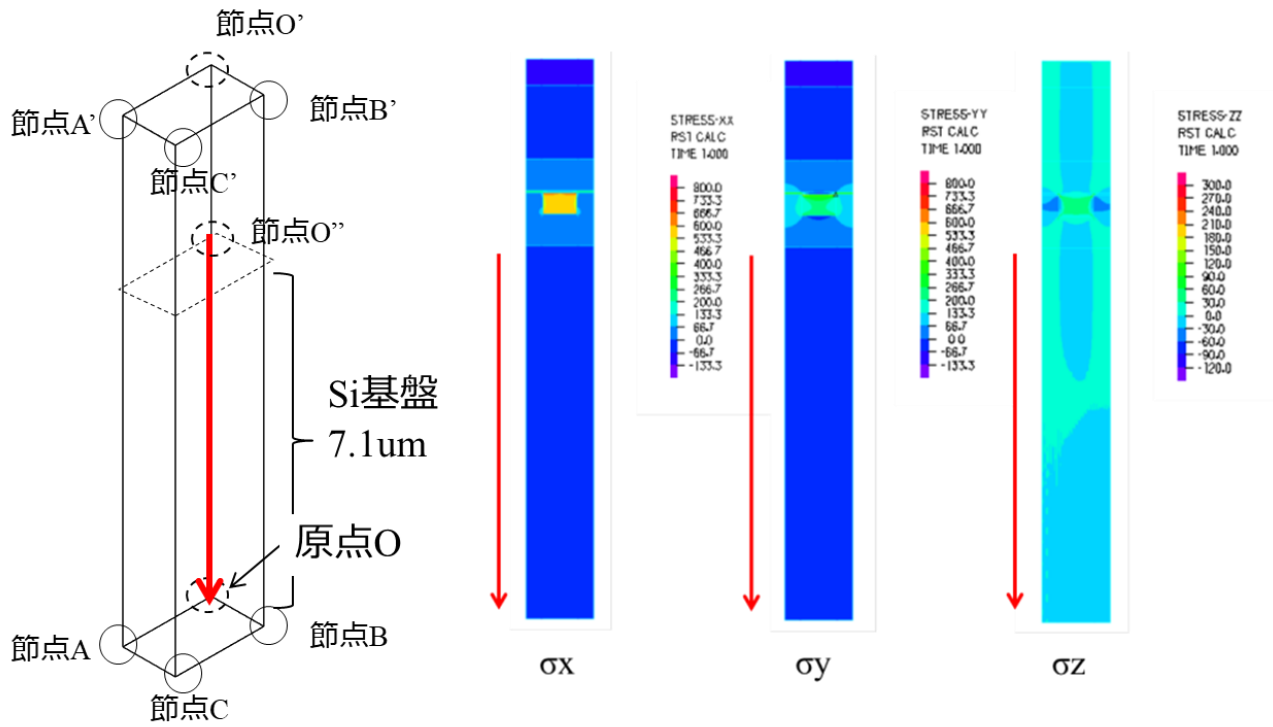


Fig.4-18 応力分布図の結果

条件：配線幅： $Width_Length=0.65\ \mu\text{m}$ ，ストレスフリー温度 300°C

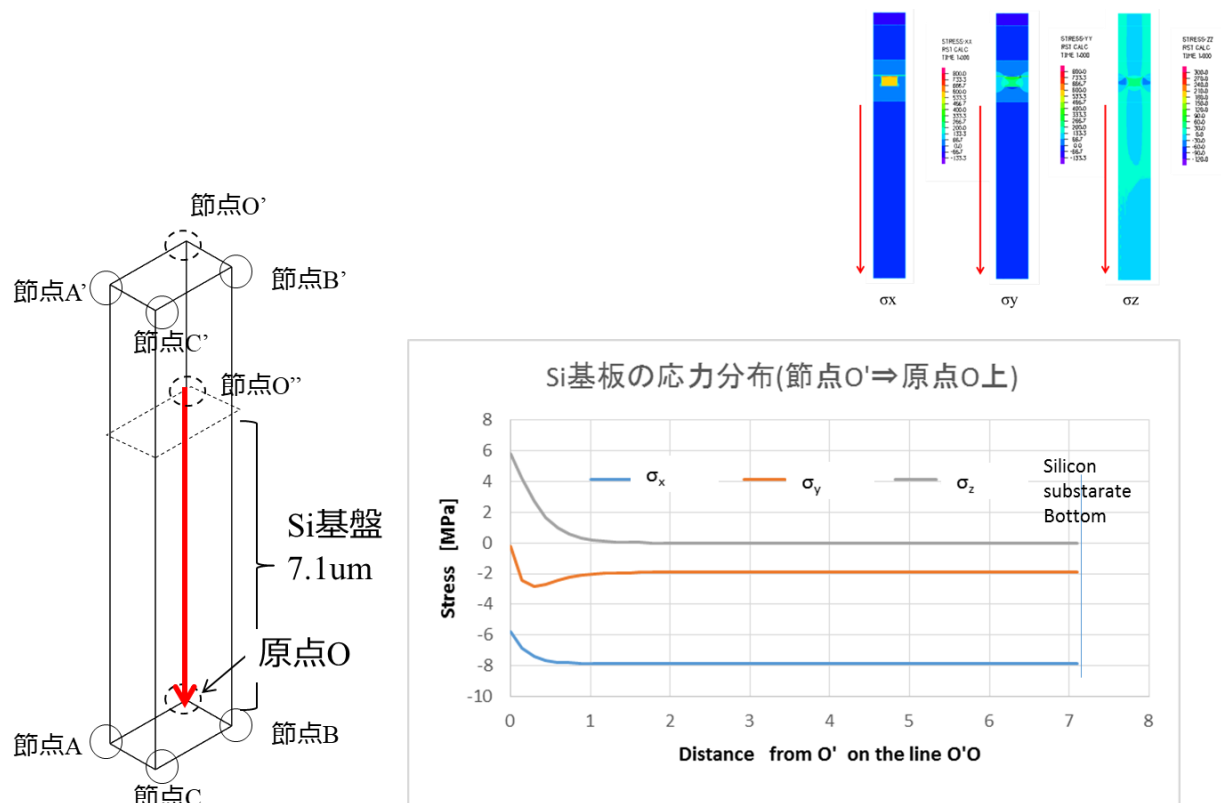


Fig.4-19 O'O 線上の応力分布

4.4.3 応力シミュレーション結果

Fig. 4-20 にストレスフリー温度を 300°C に設定した時の応力シミュレーションの結果を示す。図中実線は応力測定の結果である、計算結果を点線で示した。中抜きの一文字が σ_x 、中抜きの一文字が σ_y 、中抜きの一文字が σ_z を示す。 σ_y はよく一致する結果となった。しかし σ_x に関しては配線幅とともに増加する傾向は一致するが値は 100~150MPa 計算値のほうが大きくなっており合致しない。 σ_z は配線幅とともに減少する傾向は一致する。しかし配線幅が小さいところでは 100MPa 程度計算値が小さい。

配線幅 $Line_Width=0.65\mu m$ にて配線下絶縁膜の膜厚振りもおこなっている。標準が 600nm に対して 500 および 700nm の条件振りを行った、シンボルがほとんど重なってしまっており変動は見受けられない結果となった。

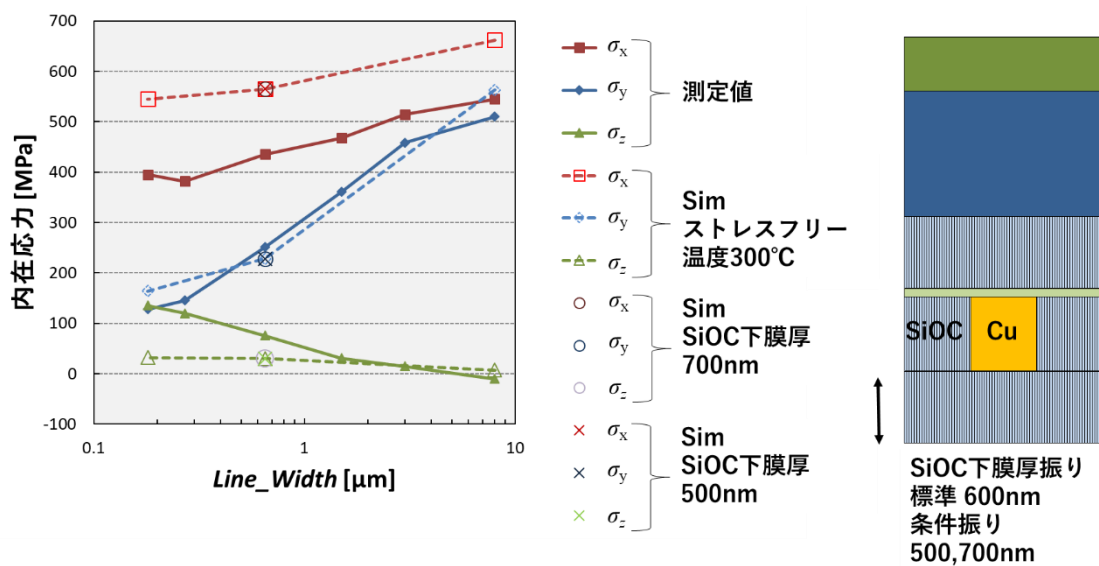


Fig.4-20 応力シミュレーション結果、実測との比較：
 ストレスフリー温度 300°Cにて Cu 配線下の層間絶縁膜厚を振っている。

σ_x および σ_z の不一致の理由を探るべく、ストレスフリー温度を振った。300°C以外に 350°C、250°Cで実施してみた。結果を Fig.4-21 に示す。図中で実線は実測である。+シンボルはストレスフリー温度 350°C、一目して 350°Cの結果は実測から外れることがわかるので $Line_Width=0.65\mu m$ 上のみプロットしてある。点線は 300°C、一点鎖線は 250°Cを示す。 σ_x は 250°Cが実測に近い、 σ_y は 300°Cが実測に近い。 σ_z はどの温度も $0.65\mu m$ 以下の細幅領域の傾向を再現できていない。

したがって 250°C~300°Cストレスフリー温度で実測を再現できる。この温度は Cap SiC 層, SiOC 層の成膜時温度 (約 300°C) に近い。カバー膜の成膜温度(350~400°C)とは一致しない。細幅で σ_z の計算値が実測より小さいのはモデルではバリアメタルを考慮していない影響と考える。

三次元シミュレーションの結果を σ_x が実測に近い 250°Cで行うべきか σ_y が実測に近い 300°Cで行うべきか問題になる。Fig.3-11 で示したようにストレスマイグレーションでは明瞭な配線幅依存を示している。そのため配線幅方向の応力 σ_y をより実測に近く算出できる 300°Cをストレスフリー温度として計算する。

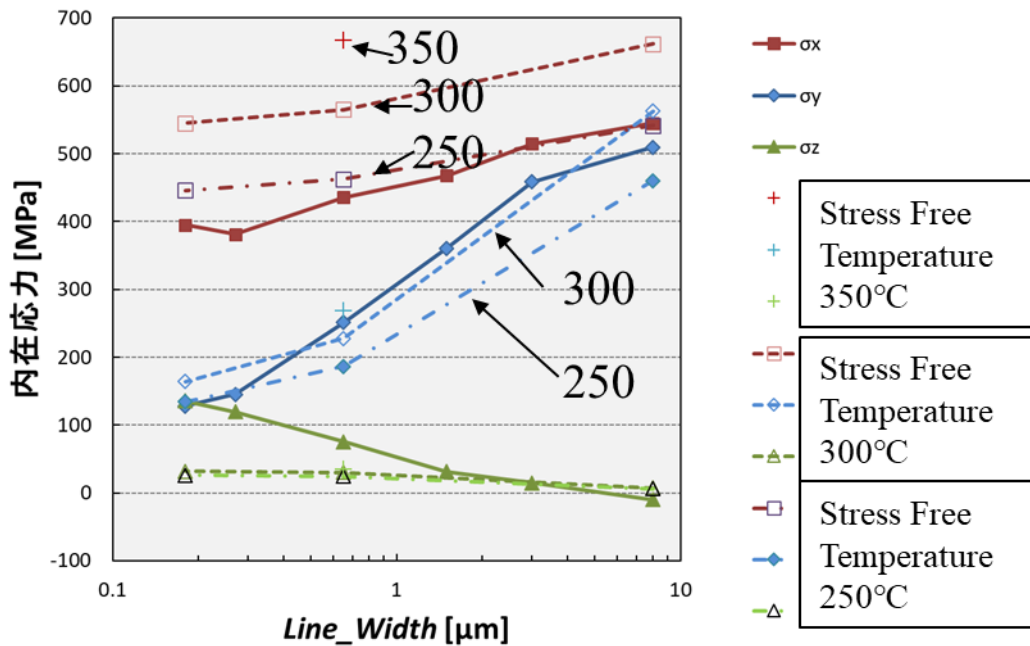


Fig.4-21 ストレスシミュレーション結果

条件：ストレスフリー温度 を 250、300、350°C と振り、実測と比較

配線断面の応力シミュレーション分布を Fig.4-22 に示す。(a)が σ_x 、(b) σ_y 、(c) σ_z の応力分布である。Cap SiC 層は配線表面に密着している。 σ_x 、 σ_y が大きいのは Cu 配線表面、Cap SiC 層下である。ストレスフリー温度が Cap SiC 層成膜温度に近いことと合致している。また加えて SiC は SiOC より弾性定数が大きく (SiC 92、SiOC 22.7)、かつ Cu との膨張係数差が SiOC より大きい (Cu 16.5、SiOC 8) ことに起因していると考えられる。 σ_x は表面で波打つような分布を示しており、 σ_y は下に凸の分布をしめしている。

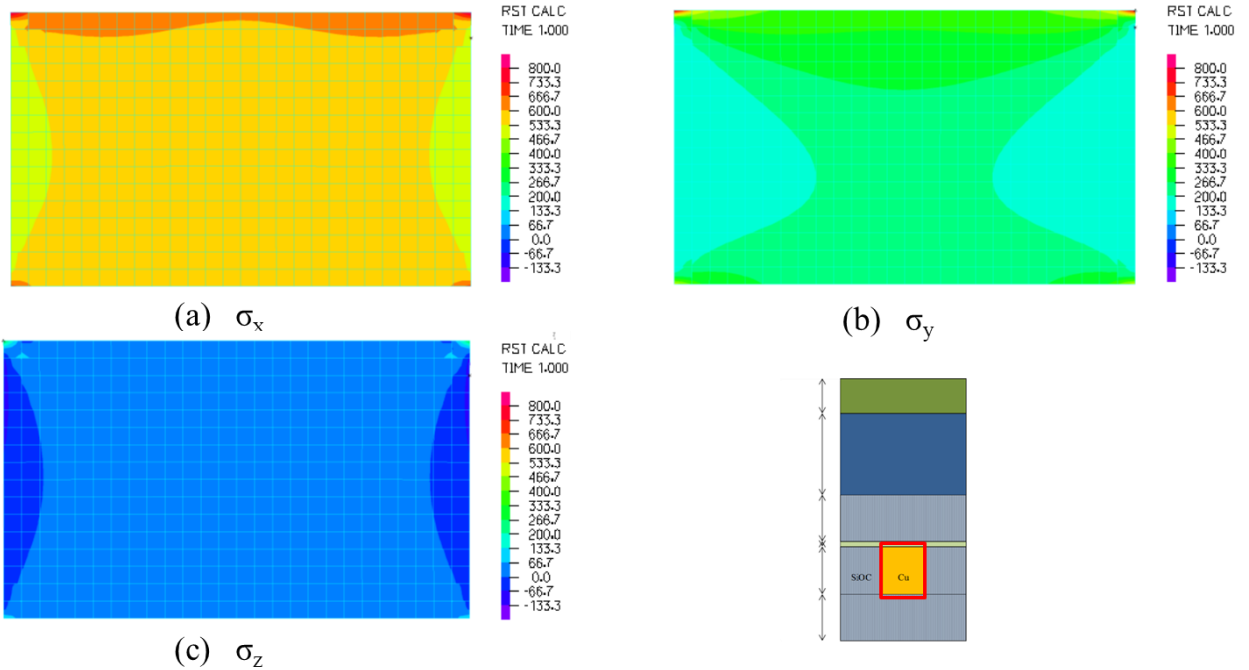


Fig.4-22 応力の Cu 配線内分布図

条件：ストレスフリー温度 300°C 配線幅= 0.65 μm

Fig.4-23 に Fig.4-22 の(a) σ_x と 4.3.2 節の Fig4-13 を比較した。応力、応力勾配が大きい箇所とボイドの発生位置がよく一致することがわかる。

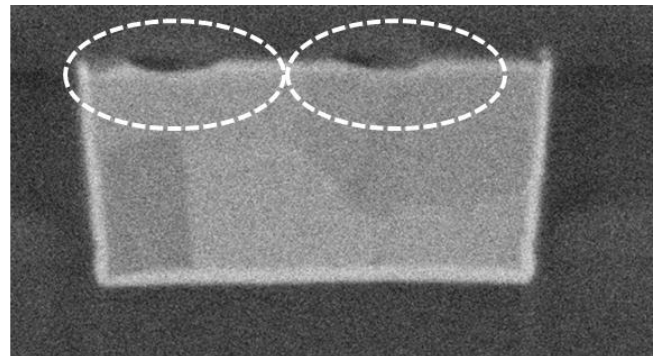
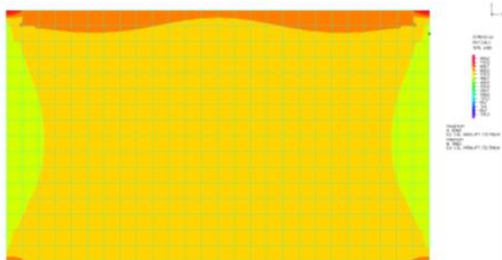


Fig.4-23 応力 σ_x とボイドの発生位置の比較。

応力、応力勾配が大きい箇所とボイドの発生位置がよく一致する。

さらに配線内の応力分布の原因を調べるためシリコン基板より上の層間絶縁膜を含めた応力分布を確認した。(Fig.4-24)

σ_x は表面が Cap 層から引張り応力を受けている。

σ_y は表面が Cap 層から、側面が層間絶縁膜から引張り応力を受けていることがわかる。

SiC は熱膨張係数が Cu の約半分であること弾性率が SiOC に比べ大きいのが原因だと

考える。(Table 4-5)

以上の応力シミュレーションの解析結果から

- 1) ストレスフリー温度 300℃で計算すると σ_x, σ_y の実測結果と幅依存の傾向および値がほぼ一致した。300℃は Cap 層の成膜温度であり、層間絶縁膜、カバー膜の成膜温度 (350℃以上)ではない。
- 2) σ_z は幅が大きくなると応力が小さくなる傾向は一致したが細幅での値が合わない。原因は計算で省略したバリアメタルからの影響が細幅ほど大きくなるためと考えられる。
- 3) 1)2)から Cap 層成膜時がストレスフリー状態だと考える。

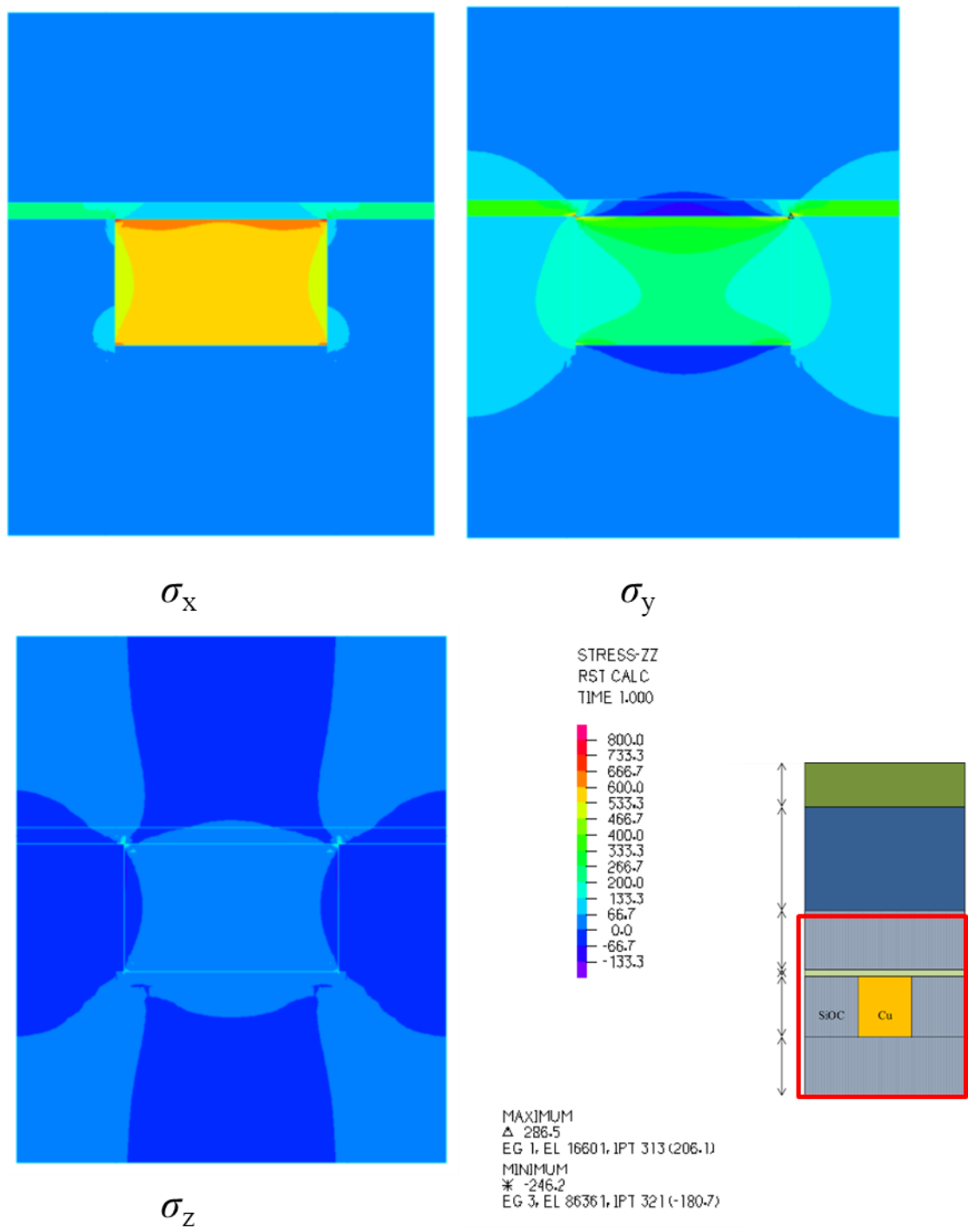


Fig.4-24 配線および層間絶縁膜断面の応力分布図
 計算条件：ストレスフリー温度 300℃ 配線幅= 0.65 μ m

4.5 ボイド 観察結果の考察

本節では「4.3.2 物理解析結果」で見出した結果を考察する。4.5.1 では *edge_rate* が細幅で大きくなる理由、4.5.2 では応力の変化とボイド体積の変化の関連を調べ、4.5.3 節にて加速試験の結果との比較を行う。

4.5.1 細幅配線の *edge_rate* の考察

Line_Width=0.65 μm 以下の細幅で *edge_rate* が増加する原因を考察する。そのために以降の節にてストレスマイグレーションの駆動力である応力勾配の配線端での状況、また3章の評価で全てのボイドがグレインバウンダリーに接していたことから、ボイド生成に重要な役割を果たすと考えられるためグレインサイズおよび三重点存在率を調べる。

4.5.1.1 配線端の応力勾配

2章で説明したストレスマイグレーションによる経験式(2-7)では原子 flux が応力勾配に比例すると表現されている。

$$J_{SIV} = C(x, t) \cdot \left(\frac{D_{o,eff} \exp(-Q_{eff}/k_B T)}{k_B T} \right) \cdot \Omega \frac{\Delta \sigma}{\Delta x} \quad (2-7) \quad \text{再掲}$$

そこで配線端ボイドの比率が最も大きかった *Line_Width*=0.65 μm と逆に配線端ボイドが見つけられなかった *Line_Width*=8 μm の応力分布を Fig.4-25 に配線内応力の3次元分布図で示す。(a)が0.65 μm 幅サンプルの σ_y 、(b)が8 μm 幅サンプルの σ_y である。ともに配線表面の端が最も応力が大きくなっている。なお図示したのは σ_y だけであるが $\sigma_x \sigma_z$ も同様に配線端の応力が最も大きくなっていた。そこで Fig.4-26 に示すように配線の長さ方向ライン上の引っ張り応力勾配値($\Delta \sigma_y / \Delta y$)を読みとった。Fig.4-27 にその結果を示す。各々の図で横軸は配線幅エッジからの距離、縦軸はストレス勾配を表す。

Fig.4-27 の(a)(b)(c)の縦軸の値は全て $-1 \times 10^4 \sim 0$ [MPa/ μm] で揃えてある。Fig.4-27 内の水平な点線ラインは引っ張り応力勾配の値が 2×10^3 [MPa/ μm] を示す。ストレス勾配の絶対値の最大値は 0.65 $\mu\text{m} > 0.18 \mu\text{m} > 8 \mu\text{m}$ の順で大きい。配線幅の順にはならずこの三種類の中では 0.65 μm が最大になる。Table4-6 の左欄に応力勾配の値が 2×10^3 [MPa/ μm] を超える領域の割合、右欄に長さを示した。Cu 配線端の応力勾配が大きくなる領域の割合(Fig.4-28)は配線幅が狭いほど広くなる。

以上の考察から細幅では配線端で引っ張り応力勾配の値の大きさと値が大きな領域が配線内を占める割合が大きくそのため原子の拡散が大きくなると考えられる。他にグレインサイズによるマイクロストラクチャーの差異も影響を与えると考える。マイクロストラクチャーについては以下の節で述べる。

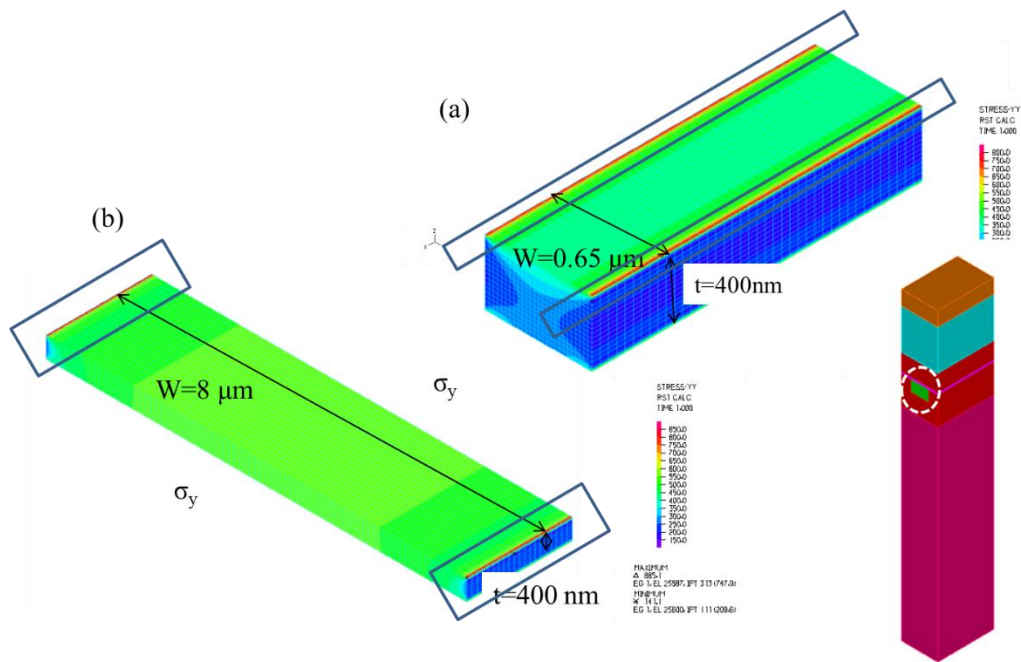


Fig.4-25 三次元 応力シミュレーションでの配線部分の σ_y 応力の分布図
 (a) 配線幅 $0.65 \mu\text{m}$ (b) 配線幅 $8 \mu\text{m}$

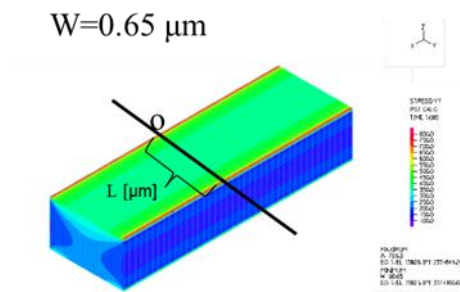


Fig.4-26 Cu 配線上の直線で示した箇所の応力勾配値を読み取った

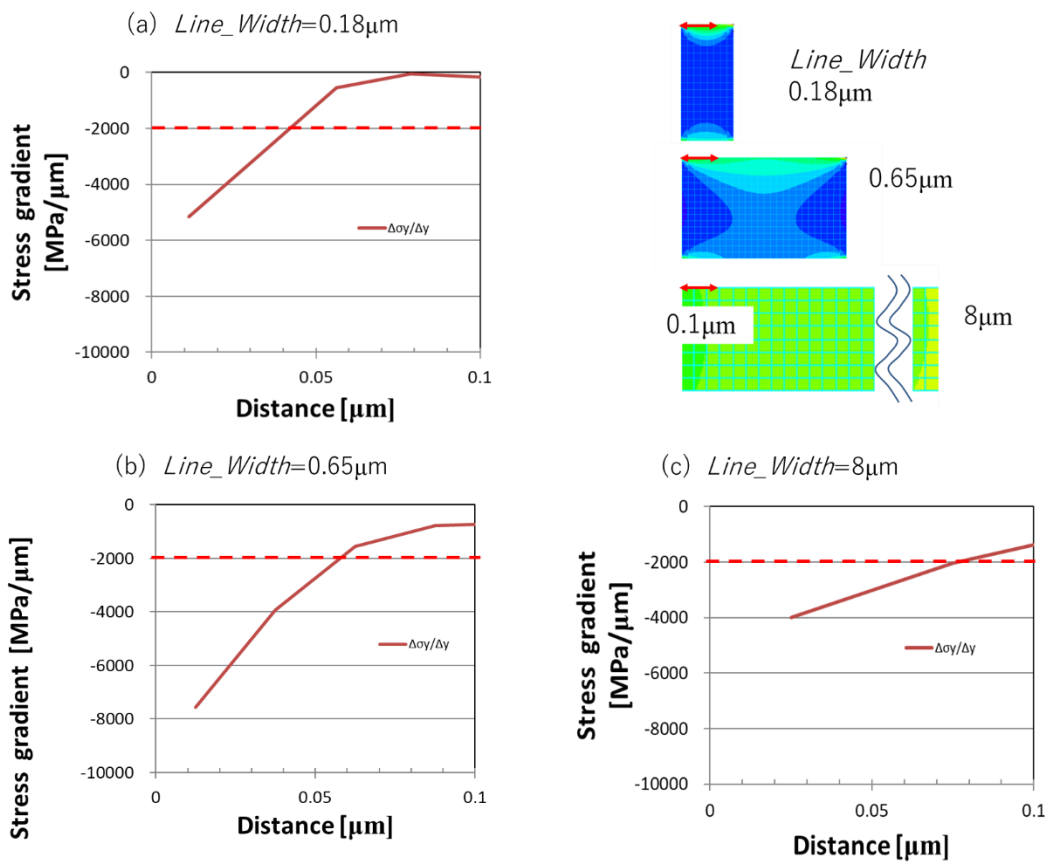


Fig.4-27 Cu 配線上の Fig.4-25 に示したライン上の引っ張り応力勾配

Table 4-6 応力勾配が大きい領域の割合

配線幅 [μm]	$ \Delta\sigma_y/\Delta y > 2 \times 10^3 [\text{MPa}/\mu\text{m}]$ の占める領域[%]	領域の長さ(片側)[μm]
0.18	25	0.023
0.65	10	0.033
8	1	0.040

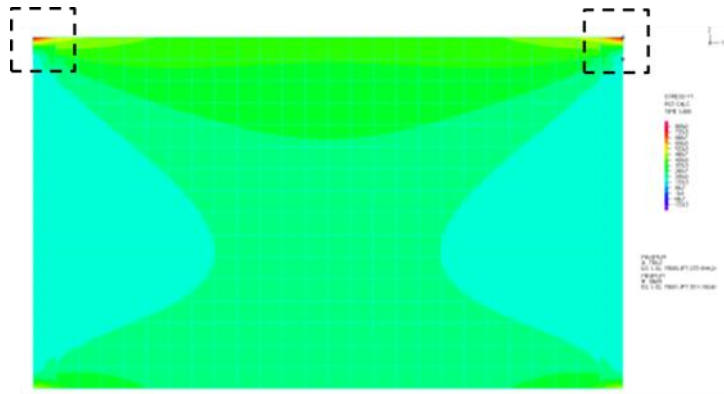


Fig.4-28 Cu 配線表面の端に引っ張り応力勾配の大きい箇所が現れる。
 応力勾配の領域の大きい領域は細幅ほど広くなる。

4.5.1.2 マイクロストラクチャー(グレインサイズ)

細幅で $edge_rate$ が大きい原因としてグレインサイズの差異も考えた、3章で観察したボイドは全てグレインに接していたからである。グレインサイズの測定結果を Fig. 4-29 に示す。(a)は全体像を示し、(b)は配線幅 $1\mu\text{m}$ 以下、グレインサイズを $1\mu\text{m}$ 以下に限定した拡大図である。横軸は配線幅、縦軸はグレインサイズである。○シンボルは d_x (x 方向(配線の長手方向)のグレインサイズ)、◇シンボルは d_y (y 方向(配線の幅方向)のグレインサイズ) □シンボルは d_z (z 方向(配線の厚さ方向)のグレインサイズ)を示す。実線はそれぞれの平均値(d_{xave} 、 d_{yave} 、 d_{zave})、破線は最大値(d_{xmax} 、 d_{ymax} 、 d_{zmax})、最小値(d_{xmin} 、 d_{ymin} 、 d_{zmin})を示す。

Fig.4-29(a)を見るとグレインサイズは d_{xave} 、 d_{yave} とも配線幅 $3\mu\text{m}$ までは単調に増加して、以降は飽和する傾向(平均値で $1\mu\text{m}$ 程度) d_z の配線幅依存は見受けられないことがわかる。

Fig.4-29(b)から $Line_Width=0.18\mu\text{m}$ では d_{yave} がほぼ配線幅でありバンブー構造になっていることがわかる。 $Line_Width=0.65\mu\text{m}$ あたりから d_{ymax} が線幅に近くなる。 $0.65\mu\text{m}$ 程度から配線構造がバンブー構造になることを意味する。

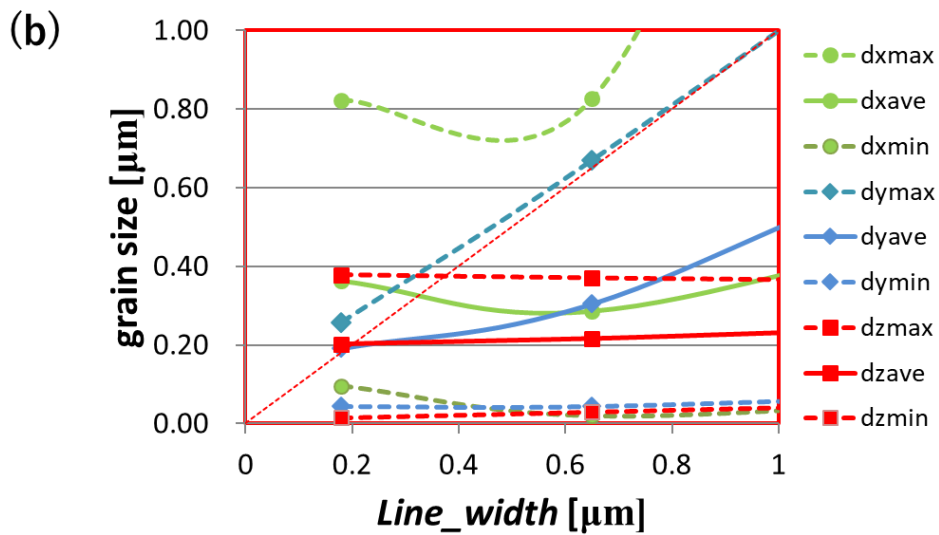
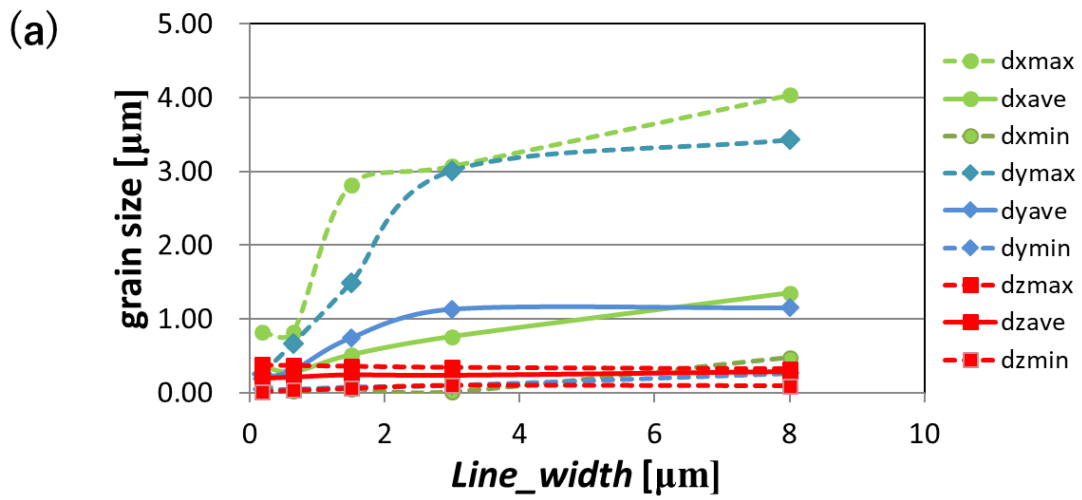


Fig.4-29 グレインサイズの測定結果

(a) 全体像、(b)配線幅 1 μm 以下、グレインサイズを 1 μm 以下に絞った拡大図

Fig.4-29 の妥当性の確認のため他グループからの発表^[4-7,8,9]と比較する。Fig.4-30 は Jong-Min Paik のグレインサイズ測定の結果である。Fig.4-30 はグレインサイズの平均値の幅依存を示している。本結果との比較を Fig.4-31 に示す。Paik 等のデータは配線幅 $2\mu\text{m}$ までだが、 d_x , d_y は傾向、値ともに本結果ともよくあっていることがわかった。 d_z は配線幅が大きい($2\mu\text{m}$)ところで傾向が異なる。Paik のサンプルは 500nm 厚であるので $Line_width=2\mu\text{m}$ のあたりを読むとほぼ 500nm で配線厚程度となっている。本結果で配線幅が大きくなると d_z が配線厚さ程度になるのかを再度確認してみた。Fig.4-32 に $8\mu\text{m}$ 配線の断面を示す。Paik の結果とは異なり本評価での d_z は配線厚より小さい。以上より本測定結果は妥当なものとする。

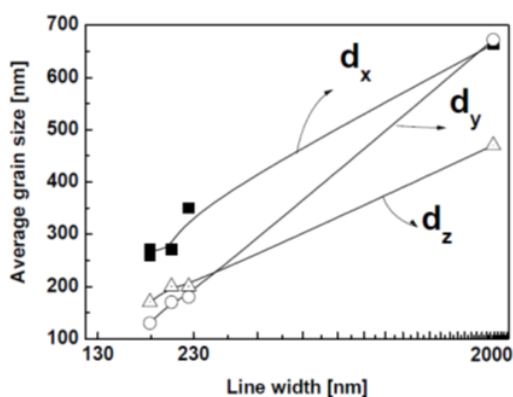


Fig.4-30 他グループのグレインサイズの測定結果。配線幅依存を示す。 ^[4-7,8,9]
Paik のサンプルは $t(\text{配線厚})=500\text{nm}$, 本結果 $t=400\text{nm}$

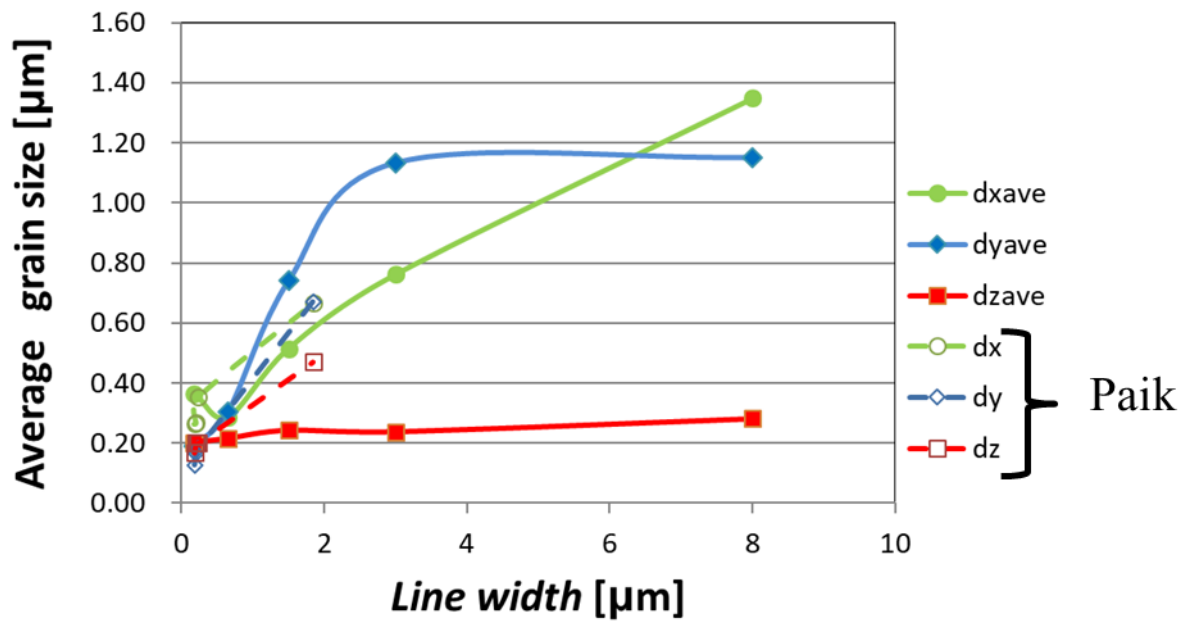


Fig.4-31 グ레인サイズの配線幅依存。本結果と Paik の結果の比較

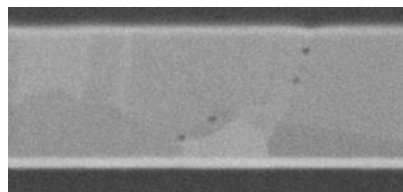


Fig.4-32 本結果での配線幅 8 μ m のサンプルの断面観察結果。

配線厚方向にグレインが形成されている。すなわちグレインサイズは配線厚より小さい。

グレインサイズ d_{xave} 、 d_{yave} が 1 μ m 程度で飽和する理由を考察する。Fig.4-33 はメッキ工程の概略図である。メッキ厚は 1 μ m 程度であり、成膜後にメッキ後アニールを行う。

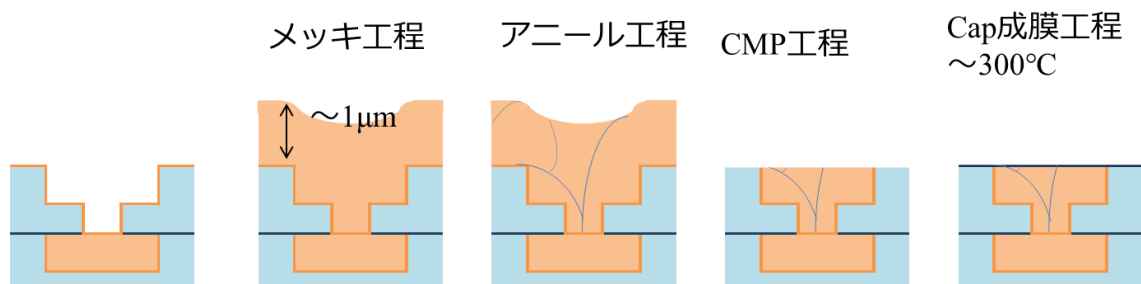


Fig.4-33 Cu 配線のメッキ工程の概略図

このアニール工程でグレインが成長する。配線幅 $3\mu\text{m}$ 以上では d_{xave} , d_{yave} の値が $1\mu\text{m}$ 程度で飽和するのはこのメッキ厚以上成長できないためだと考える。

Paik のモデルによる説明を、Fig.4-34 に示す。Fig.4-29(a)に補助線 ($y = x$, $y = x/2$, $y = 1$) を追加したものである。

1) 配線幅が $3\mu\text{m}$ 以上の場合

d_{xave} , d_{yave} は $1\mu\text{m}$ で飽和している。Fig.4-33 で説明したとおり d_{xave} , d_{yave} についてはメッキ工程での成膜の膜厚が $1\mu\text{m}$ 程度であるため、このサイズ以上成長できないためと考えられる。

2) 配線幅が $3\mu\text{m}$ 以下の場合。

メッキ工程ではトレンチ部分にバリアメタルを積層したあとに Fig.4-35(a)に示すようにスパッタリング法で Cu の薄膜を成膜する。種結晶にするためである。メッキ時に種結晶を中心に Cu が成長する。この段階では配線は種結晶を中心とした微結晶の集合体だが、メッキ終了後にアニールし、グレインを成長させる。成長したグレインは周りのグレインと一体化しながら大きくなる^[4-10]。Fig.4-35(b)に示すように左右から成長したグレインの結晶方位が異なる場合は境界がグレインバウンダリーになる。そのため d_{yave} が $Line_width/2$ になる。そのため Fig.4-34 内の一点鎖線のライン($y=x/2$)上に d_{yave} が乗る。Fig.4-35(c)に示すように左右から成長したグレインの結晶方位が同じであれば一体化する。その場合のグレインサイズは配線幅と同等のサイズになる。そのため d_{ymax} が配線幅と同等になり、Fig.4-34 内の点線のライン($y=x$)上に d_{ymax} が乗る。

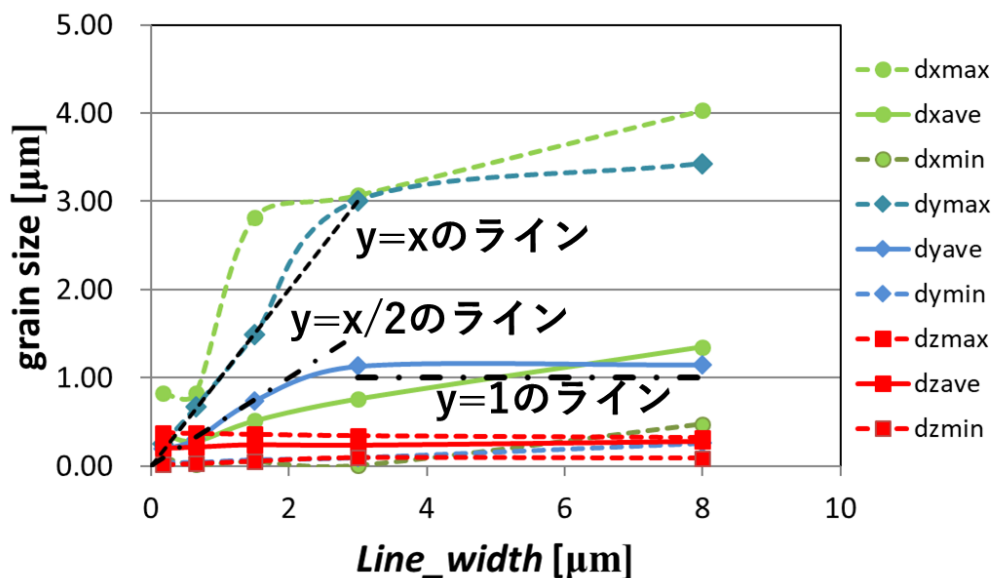


Fig.4-34 グレイン成長を決める要因の説明図
Fig.4-29(a)に補助線($y=x$, $y=x/2$, $y=1$)を追加

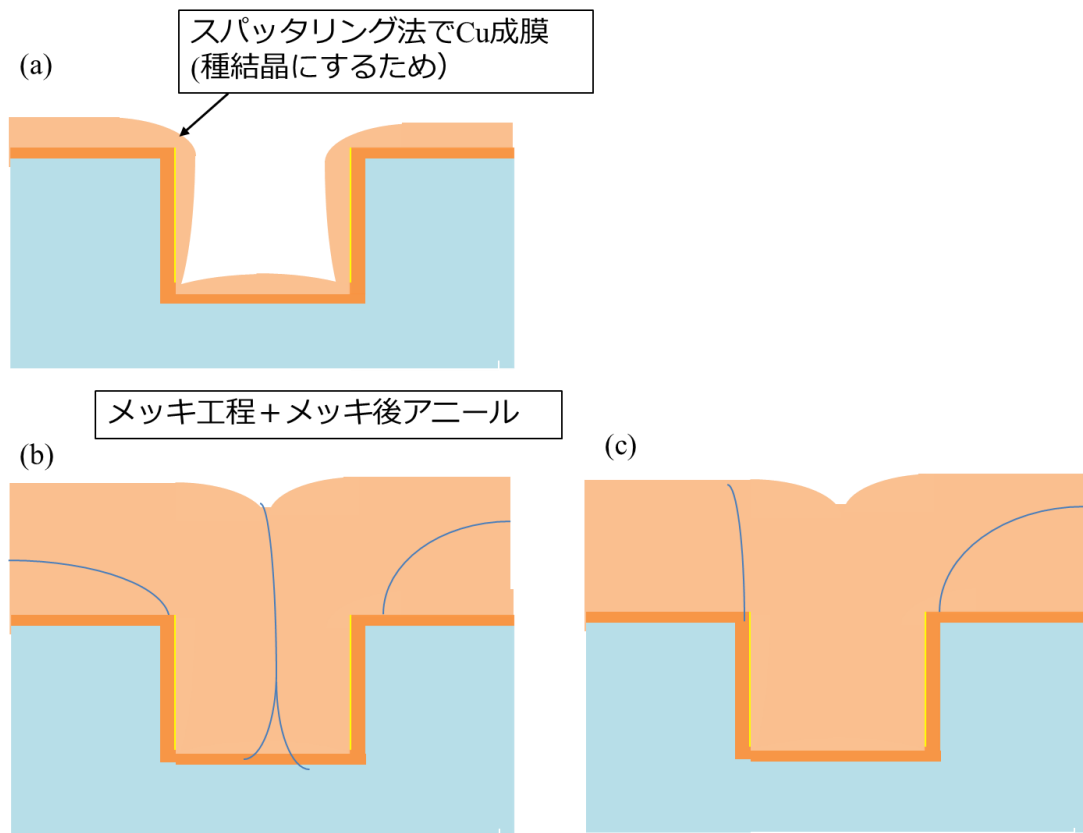


Fig.4-35 Cu 成膜工程

(a)Cu の種結晶をスパッタリング法により成膜される。(b)(c)メッキ法にて Cu を成膜する。種結晶を中心に Cu が成長する。成膜後にアニールを行う。このアニールでグレインが成長する。(b)成膜後左右のグレインの結晶方位が異なるので一体化しない場合(c)成膜後左右のグレインの結晶方位が同じで一体化する場合

4.5.1.3 マイクロストラクチャー（三重点存在率）

次にグレインサイズの結果から各配線での三重点の存在率を算出する。3.4.3 節で述べたとおり太幅配線のストレスマイグレーションの結果から三重点でのボイドの発生が最も多いと考えられるからである。

各配線のグレインが d_{xave} , d_{yave} のサイズをもつ長方形だと仮定すると各配線は Fig. 4-36 のようになる。以下、各配線の単位面積あたり三重点の個数を算出する。

長方形の4つの頂点のうち、配線端のものは除外する。これは配線端ボイドの核になりうると考えるからである。また配線端を除いた残りの頂点は隣接する長方形と共有される。長方形に近似したグレインの4つの頂点が三重点になるという仮定である。

$Line_Width=0.18\ \mu\text{m}$ ではバンブー構造で三重点が発生しないため 0 となる。以上のルールで数えた結果を Table 4-7 にまとめた。Table 中、配線長 $10\ \mu\text{m}$ あたりの三重点は (d) 欄、 $1\ \mu\text{m}^2$ あたりの三重点は最右欄に示した。Fig. 4-37 には単位面積あたりの三重点数の配線長依存を示す。

この結果から

0.18 μm ではバンブー構造で三重点は存在しない。

0.65 μm 以降では三重点が発生する。

0.65 μm では $d_{y\text{max}}$ が配線幅を超え、部分的にバンブー構造になるが $d_{y\text{ave}}$ が小さいため三重点率は最も大きくなる。配線幅 0.65 μm では三重点数が大きい。配線端近くに多数の三重点が存在し、これが 0.65 μm 幅で配線端にボイドが多い一因でもあると考える。

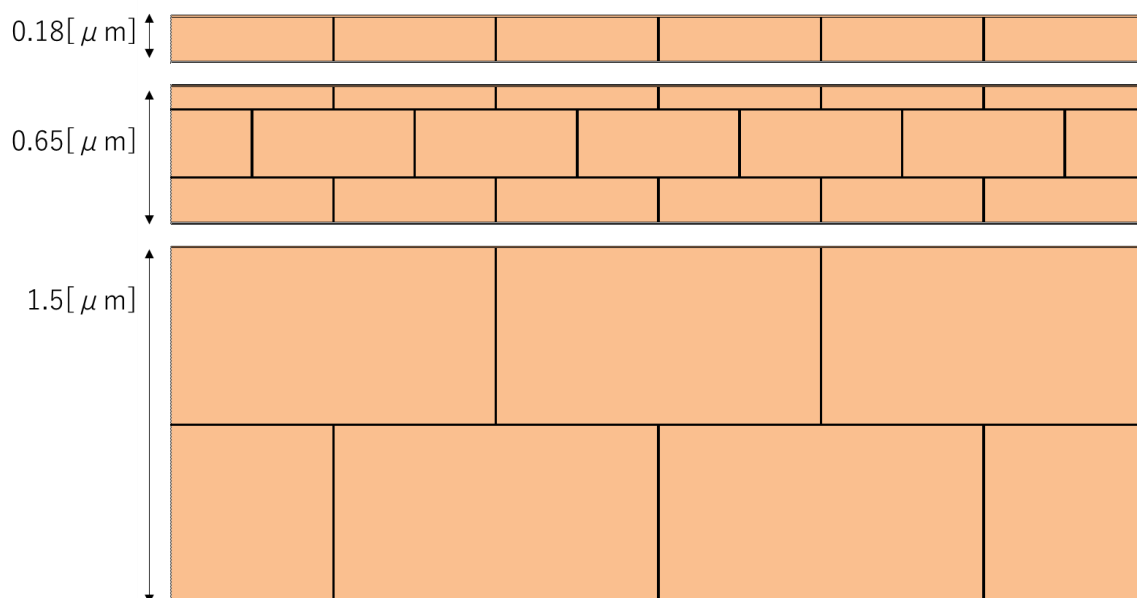


Fig.4-36 各配線のグレインバウンダリーモデル（グレインを幅方向 $d_{y\text{ave}}$ 長手方向 $d_{x\text{ave}}$ の長方形としてモデル化した。） 0.18 μm 幅では三重点が存在しない。

Table 4-7 10 μm の配線長でのグレイン数の算出と三重点の算出結果

配線幅 [μm]	$d_{x\text{ave}}$	$d_{y\text{ave}}$	(a) 配線幅方向のグレイン数 (配線幅/ $d_{y\text{ave}}$) 切り上げ	(b) (a)から配線端 の頂点数を除く	(c) 配線長[10 μm]方向のグレイン数 (10 $\mu\text{m}/d_{x\text{ave}}$)切り上げ	(d) 10 μm 長での 三重点数 (b) \times (c)	単位面積あたりの 三重点数 (d)/10/Line_Width [ヶ/ μm^2]
0.18	0.36	0.19	1	0	28	0	0.00
0.65	0.29	0.30	3	2	35	70	10.77
1.5	0.51	0.74	3	2	20	40	2.67
3	0.76	1.13	3	2	14	28	0.93
8	1.35	1.15	7	6	8	48	0.60

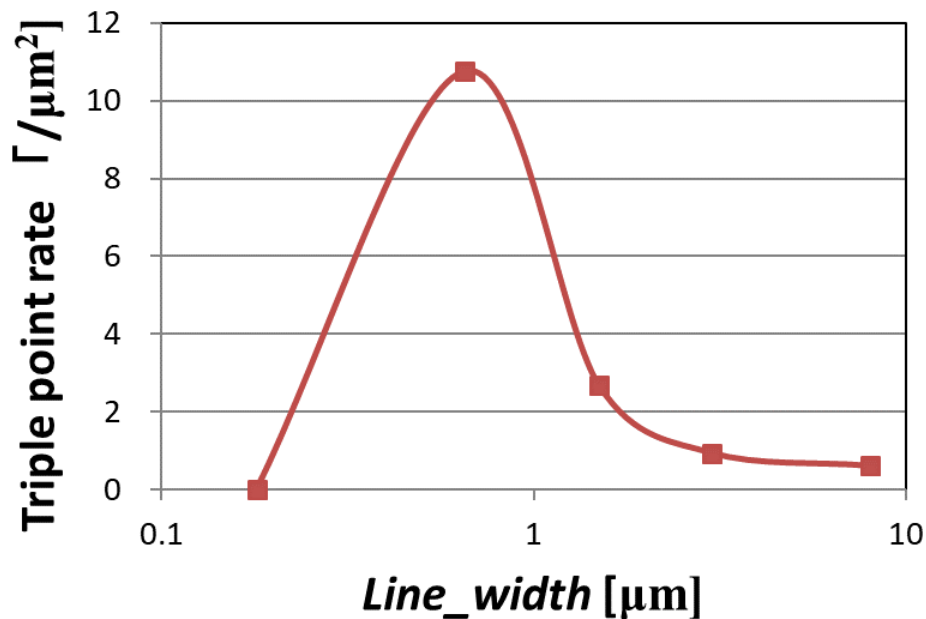


Fig.4-37 単位面積あたりの三重点数の幅依存性 0.65 μm 近辺で最大になる。

4.5.1.4 細幅配線の *edge_rate* の考察まとめ

4.5.1.1~3 までの検討よりわかったことは(Fig. 4-38 参照)

① *Line_Width*=0.18, 0.65 μm

配線端で強い応力勾配が発生しており、かつ応力勾配の大きい領域の割合が大きい。この領域で配線端のボイドが多いことは理論(2-6式)とも合致する。

② 0.65 μm 配線幅では

非 Bamboo 構造だがグレインサイズが小さいため三重点存在率が大きい。そのため *edge_rate* が大きくなる。

③ 太幅では配線端の応力勾配が小さくなるため *edge_rate* が小さい。グレインバウンダリーでのボイドの発生が支配的になる。

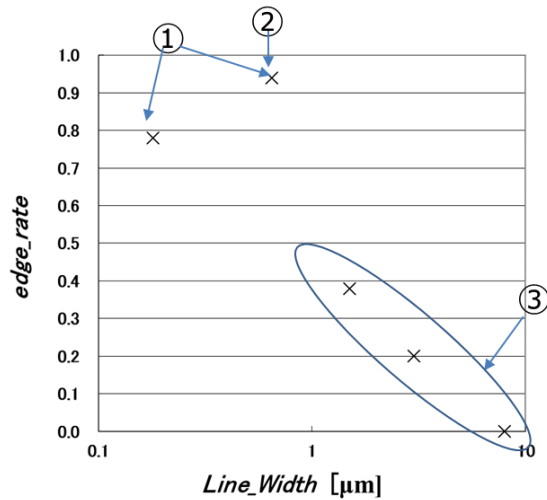


Fig.4-38 4.5.1.1～4.5.1.3 節での調査項目の位置づけ

4.5.2 ボイド生成と応力変化についての検討

4.3.3 節で示したように常温 12 年放置によりボイドが発生し、その体積と検体の体積の比は $0.5 \times 10^{-3} \sim 1 \times 10^{-3}$ になった。ストレスマイグレーションは配線金属が周囲の絶縁膜から受ける応力により金属原子が移動し、集積し、成長しボイドとなる現象と考えられており、その過程で内在応力が低下すると言われている。しかし実際にデータで確認した例はない。

ボイドと内在応力の低下の機構の確認のため、応力の変動値から算出される体積変動と SEM 観察から算出したボイドの体積を比較する。

そのため応力の変動から体積の変動を算出する。算出にはフックの式(4-8)式と応力測定結果 Fig. 4-6 から放置前後の歪 ($\epsilon_x, \epsilon_y, \epsilon_z$) を算出し、*Vol shrink*(評価パターン)の体積収縮)を式(4-9)で定義し算出した。応力フリー状態から、放置前および放置後それぞれの応力による体積変動を算出し放置前後の *Vol_shrink* の差異、

$$\Delta Vol_shrink = Vol_shrink(\text{post-storage}) - Vol_shrink(\text{pre-storage})$$

はボイドによる生成した体積変動が一致するはずである。

Table 4-8 に *Vol_shrink*(post-storage) および *Vol_shrink*(pre-storage) そして双方の差 ΔVol_shrink を算出した結果をまとめた。

Fig. 4-39 は Fig. 4-15 に ΔVol_shrink を plot した図である。ボイドの体積から求めた R_{void} と応力の変動から求めた ΔVol_shrink は同等の値になることがわかる。確認のために Fig. 4-40 に ΔVol_shrink との R_{void} の相関調査を行った。 R_r は ΔVol_shrink に対して +5% ~ -50% の範囲に入っていた。両者は相関があるといつてよい。

歪緩和の原因には体積変化のみならず周辺の絶縁膜の変形も考えられる。しかし冒頭でも述べた通りボイドは原子が拡散し生成したと考えれば分布の変化は応力緩和方向にいくはず、そう考えると本結果はボイドの生成が応力低下の主要因であることをさしていると言える。

$$\begin{pmatrix} \Delta\varepsilon_1 \\ \Delta\varepsilon_2 \\ \Delta\varepsilon_3 \end{pmatrix} = \frac{1}{E} \begin{pmatrix} 1 & -\nu & -\nu \\ -\nu & 1 & -\nu \\ -\nu & -\nu & 1 \end{pmatrix} \begin{pmatrix} \Delta\sigma_1 \\ \Delta\sigma_2 \\ \Delta\sigma_3 \end{pmatrix} \quad (4-8)$$

$$\text{Vol_shrink} = (1 - \Delta\varepsilon_x) \times (1 - \Delta\varepsilon_y) \times (1 - \Delta\varepsilon_z) \quad (4-9)$$

Table 4-8 放置前後の体積集収縮とそれらの差

Line_Width [μm]	8	3	1.5	0.65	0.27	0.18
Vol_shrink_initial	0.9972	0.9974	0.9977	0.9980	0.9983	0.9982
Vol_shrink_12years	0.9982	0.9984	0.9983	0.9988	0.9989	0.9992
$\Delta \text{vol_shrink}$	9.68×10^{-4}	1.08×10^{-3}	6.13×10^{-4}	7.91×10^{-4}	5.97×10^{-4}	9.19×10^{-4}

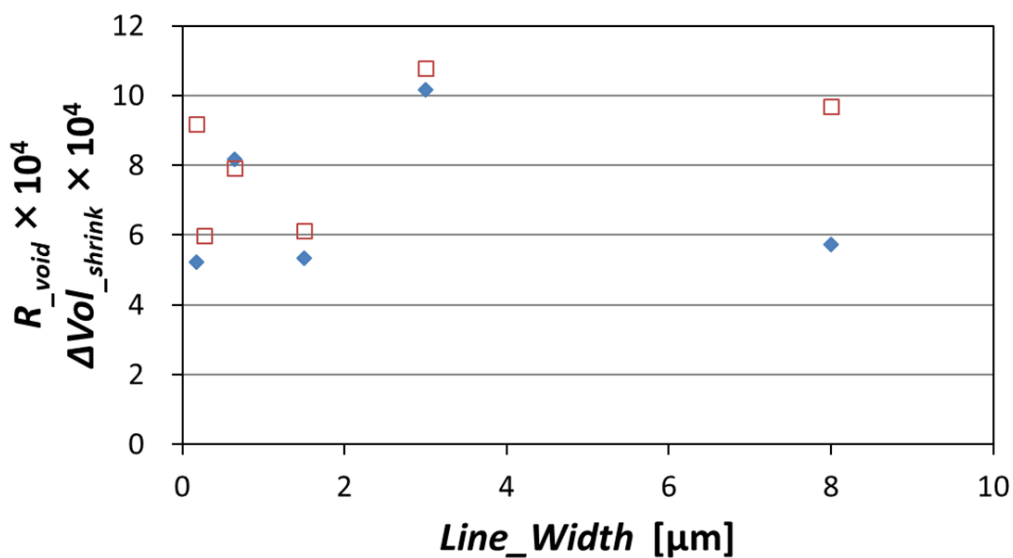


Fig.4-39 R_{void} および $\Delta \text{Vol_shrink}$ の配線幅依存

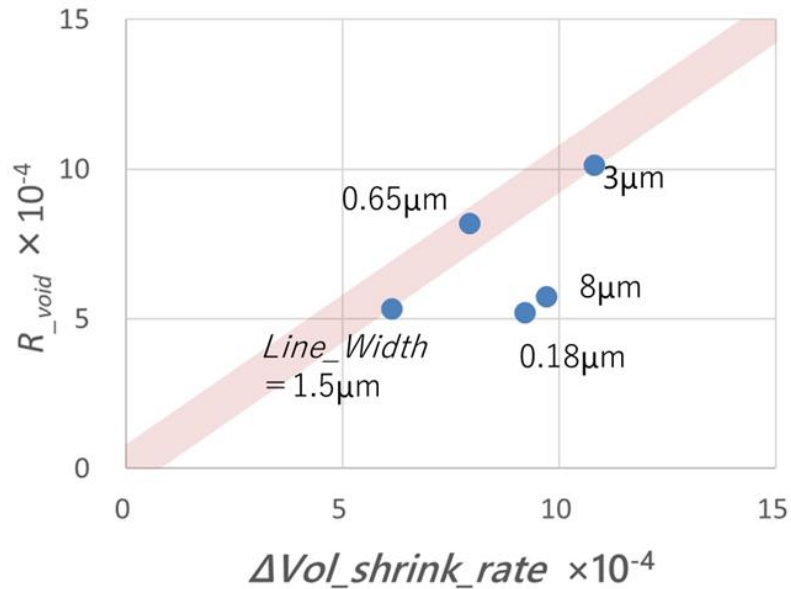


Fig.4-40 R_{void} および ΔVol_shrink の相関調査

4.5.3 加速試験との比較

室温でも長時間放置すればボイドが発生することを見出した。製品で問題になるVIA付パターンの場合VIA下に応力勾配が発生しており(Fig.4-41)、VIA下には他の場所に比べボイドが発生しやすくなっていると考えられる。しかしボイドの基本的な特徴は変わらないはずである。そこで前節まで調べた室温で発生したボイドの特徴を加速試験で発生するボイドと比較する。

4.3.4でまとめたように室温放置でのボイドの特徴は

- (1) 低温領域でも放置試験により加速試験同様のボイドが発生することを確認できた。
- (2) ボイドはCu配線の表面に発生
- (3) ボイドはグレインバウンダリーに接していた。
- (4) 配線幅が細くなるに従い配線端のボイド発生率($edge_rate$)が大きくなった。
- (5) ボイドの体積と配線体積の比(R_{void})= $5-10 \times 10^{-4}$ で配線幅依存は見られなかった。

以下の節にて各項目を検討する。

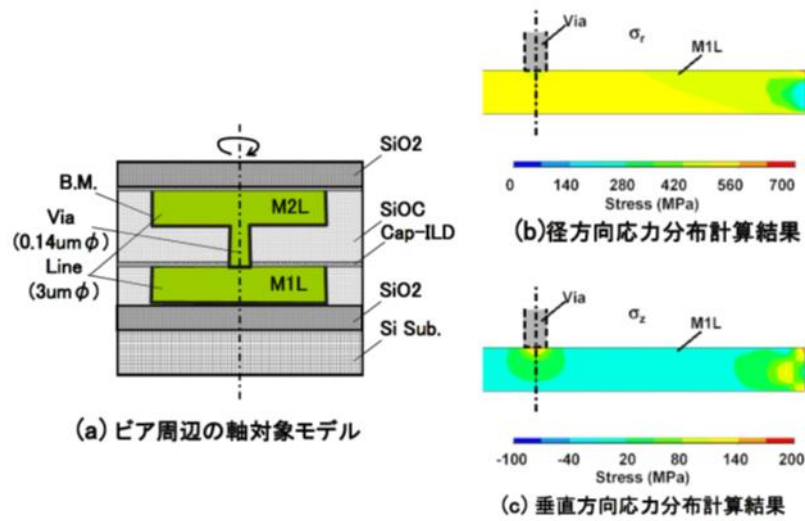


Fig.4-41 (Fig.2-12) 再掲 応力シミュレーションによる解析。
VIA 下に応力勾配が発生している。 [4-10]

4. 5. 3. 1 加速試験でのボイドとの比較-1

室温放置でのボイドの特徴

- (2) ボイドは Cu 配線の表面に発生
- (3) ボイドはグレインバウンダリーに接していた。

特徴(2),(3)は 3.4.3 節で述べた加速試験の太幅パターンでの加速試験の故障(VIA 下モード)の分類(Fig.4-42)にて、故障箇所は全て VIA 部。故障に至る VIA は VIA 直下もしくは、その周辺に必ず下層配線のグレインバウンダリーが存在していることと一致している。したがって(2),(3)の室温放置のボイドと加速試験のボイドの特徴は共通である。

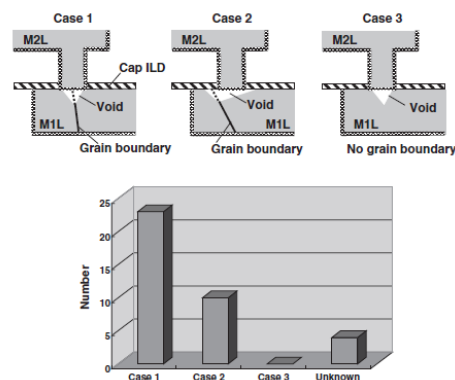


Fig.4-42 (Fig.3-15 再掲) 太幅パターンの故障(VIA 下モード)の分類、解析によって見出される断線故障箇所は全て VIA 部。故障に至る VIA は VIA 直下もしくは、その周辺に必ず下層配線のグレイン境界が存在している。 [4-10]

4.5.3.2 加速試験でのボイドとの比較-2

室温放置でのボイドの特徴

(4) 配線幅が細くなるに従い配線端のボイド発生率(*edge_rate*)が大きくなった。

特徴(4)は3.3.1および3.3.2節で述べたように加速試験でのボイドは太幅ではグレインバウンダリーに接したVIA下ボイドで細幅の場合は配線端ボイドである(Fig.4-43)結果から特徴が共通であると言える。

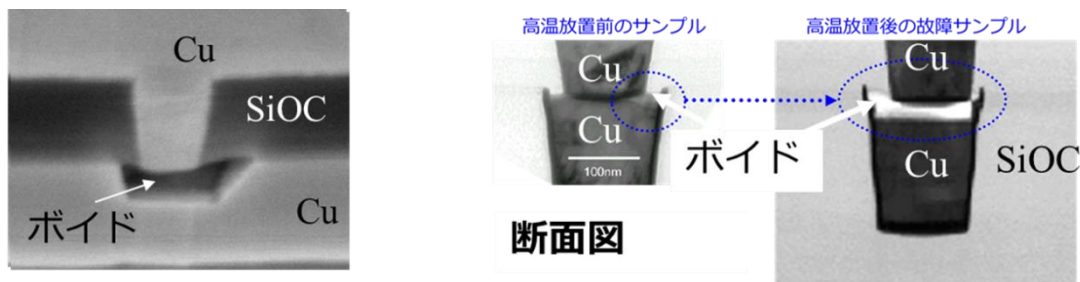


Fig.4-43 (左)加速試験の太幅パターンの故障。グレインバウンダリーに接したVIA下ボイド(右)細幅長配線パターンの故障モード。配線端のボイドから成長したVIA下ボイド

Fig.4-44(左)は室温放置の *edge_rate* の幅依存で、(右)は加速試験の Weibull の形状パラメータ” *m* ”の幅依存である。双方の図は類似している。加速試験での Weibull 分布の *m* 値は故障モードに支配されており、*m* 値が同等であれば故障モードも同等といえることができる。上述のように、*m* 値が幅依存をもつのはグレインバウンダリーを介したボイドと配線端ボイドの2つのモードが混合しているためである。太幅ではグレインバウンダリーを介したボイドが支配的で、細幅になるに従い配線端ボイドが支配的になる。よって Fig.4-44の(左)(右)の類似性はしかるべき結果である。

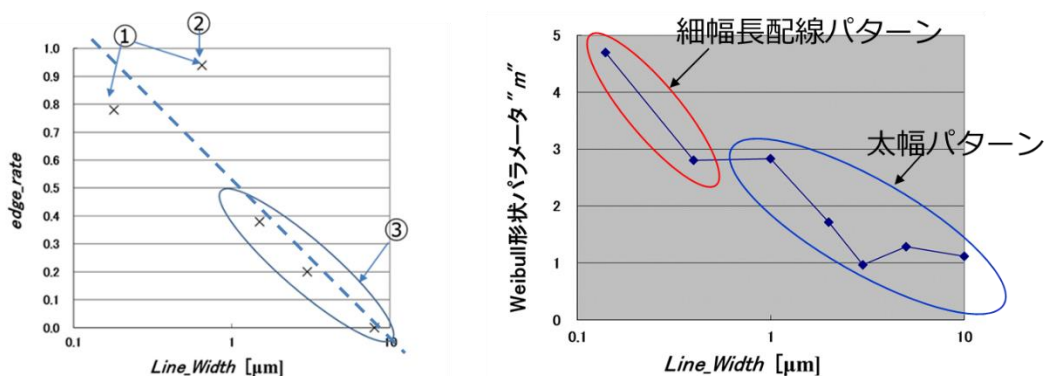


Fig.4-44 (左) 室温放置の *edge_rate* の幅依存 (右)加速試験の Weibull の形状パラメータ” *m* ”の幅依存

4.5.3.3 加速試験でのボイドとの比較-3

室温放置でのボイドの特徴

(4) ボイドの体積と配線体積の比(R_{void})は $5-10 \times 10^{-4}$

前節までの検討で室温放置と加速試験のボイドの特徴は定性的にはよく一致していることがわかった。定量的にも一致するかを確認するためボイドの体積を比較する。

Fig. 4-37にて単位面積あたりの三重点数の幅依存性を算出した。この結果とFig. 4-15から $R_{void}=5-10 \times 10^{-4}$ と算出されているので、各配線幅で、単位長さあたりに発生するボイドの体積が算出できる。Fig. 4-36の各配線幅のグレインバウンダリーモデルにて、各三重点にボイドが均一に発生すると仮定して三重点1ヶあたりのボイド体積を算出する

(Fig. 4-45)。この算出では配線端でのボイド発生を無視しているので配線幅 $0.65 \mu\text{m}$ 以下の細幅では誤差が生じるがグレインバウンダリーでのボイドが支配的になる $3 \mu\text{m}$ 以上の幅では適切な見積もりができる。

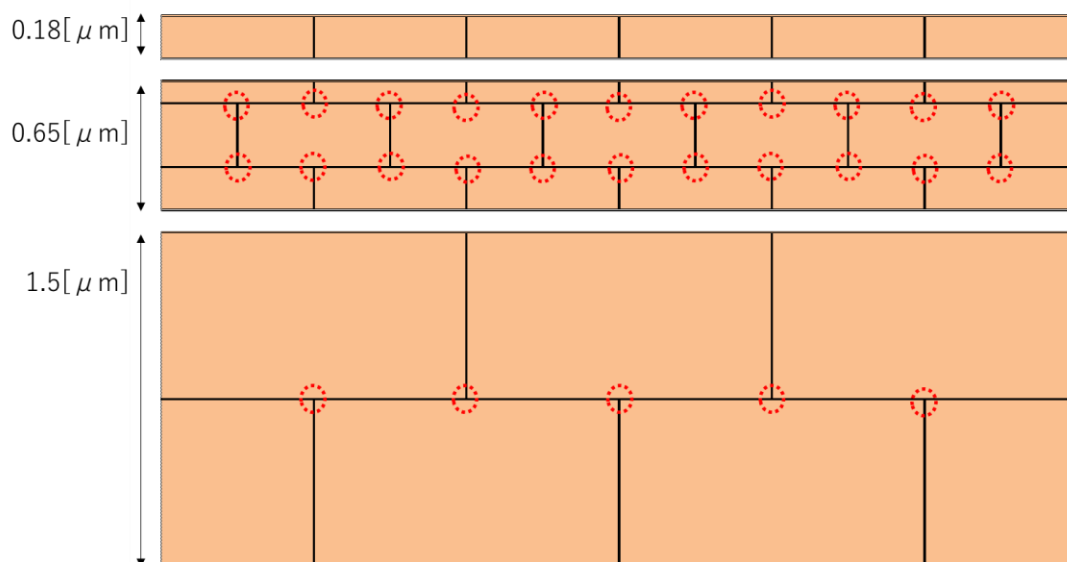


Fig.4-45 三重点（点線○印部）1ヶあたりのボイドの体積算出方法。Fig.4-36の各配線幅のグレインバウンダリーモデルにて、各三重点にボイドが均一に発生すると仮定して三重点1ヶあたりのボイド体積を算出する

上述の仮定で算出した三重点1ヶあたりのボイドの体積をFig. 4-46に示す。

$Line_Width=3 \mu\text{m}$ では $4.4 \times 10^{-4} \mu\text{m}^3$ と算出された。

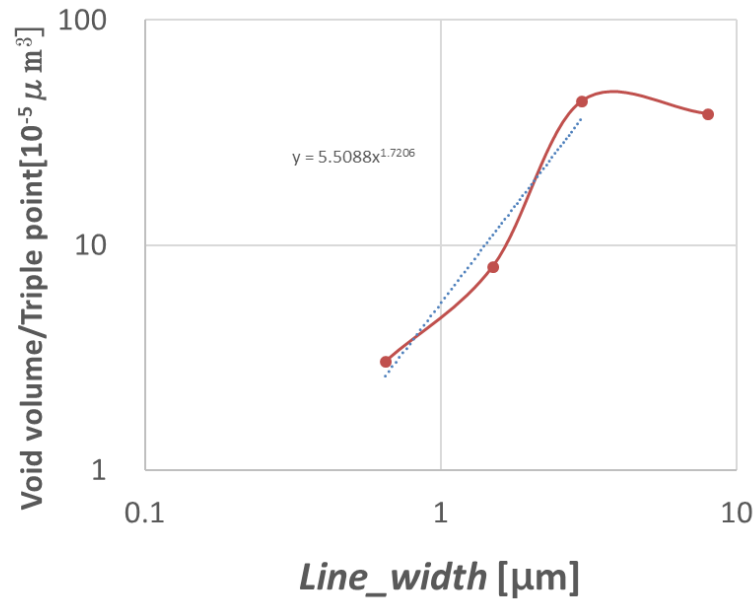


Fig.4-46 室温放置での三重点 1 ケ当たりの平均ボイド体積

算出した $Line_Width=3\ \mu\text{m}$ でのボイド体積を加速試験で発生したボイド体積と比較する。加速試験でのボイド体積は 4.3.3 節の Fig. 4-16 から $3.3 \times 10^{-3}\ \mu\text{m}^3$ (直径=0.23 μm) 室温放置のボイド体積は加速試験の 1/7 程度、1 次元寸法は約 1/2 になる。かなり差があるが室温放置 12 年は Fig. 4-47 の加速試験の Weibull plot にて点線で囲んだ領域の時間 (50 ~ 160H) に相当する。一方、加速試験の故障解析は試験終了した時点 (点線の円) で行っている。ボイドが Fig. 4-48 に示すように Cu 原子の拡散で起きると考えれば拡散長が時間の 1/2 乗にしたがって拡大すると仮定できる (4-10) 式。この式を仮定すれば拡散長が 2 倍になるための時間は (50 ~ 160H) の 4 倍で、200 ~ 640hour (Fig. 4-47 の一点鎖線部) と解析を行った時間より短く、近い値となる。上記仮定を用いれば室温放置のボイドと加速試験のボイドは同等の体積といえる。したがって特徴は定量的にも一致する。

$$Length_{diffusion} = \sqrt{Time} \quad (4-10)$$

ここで $Length_{diffusion}$: Cu 原子の拡散長

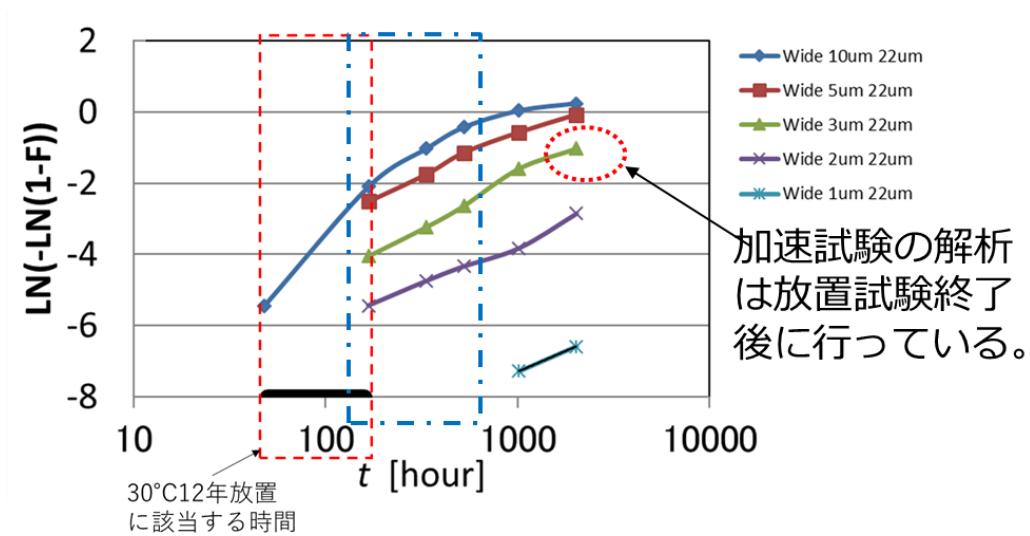


Fig.4-47 150°C加速試験の Weibull plot。

常温放置 12 年は図の点線で囲んだ領域の時間に相当する。一方、加速試験の故障解析は試験終了した時点(点線の円)で行っている。

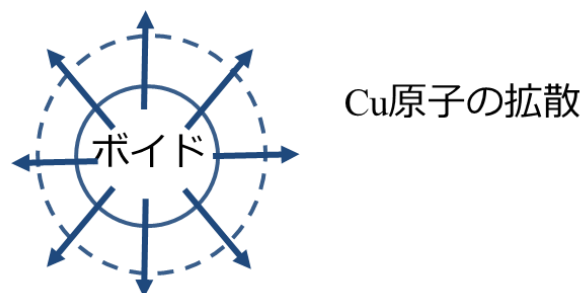


Fig.4-48 Cu ストレスマイグレーションのボイドの成長のイメージ図
Cu 原子が Cu-SiC Cap 膜界面を拡散していく。

4.6 結言

本章では低温領域でのストレスマイグレーションの評価結果を述べた。

室温 12 年放置によりボイドの発生を見出した。

ボイドの特徴は加速試験の特徴と定性的にも定量的にも同等であり室温放置でも加速試験と同じ現象が起きることを初めて確認できた。現状の寿命推定は 30°C の温度領域まで成立しうる。

三次元応力シミュレーションの結果から Cap 層の成膜時がストレスフリー状態で Cu-Cap 界面の応力勾配が最も大きい。

ボイドの発生率は応力の変動値から算出した体積の変動量とほぼ一致した。ボイドの発生が応力の低下をもたらしている機構を実測値で確認した。実測で確認した例は他にはない。

4.7 参考文献

- [4-1] T.Suzuki, S.Ohtsuka, A.Yamanoue, T.Hosoda, T.Khono, Y.Matsuoka, K.Yanai, H.Matsuyama, H.Mori, N.Shimizu, T.Nakamura, S.Sugatani, K.Shono and H.Yagi, Proc. IEEE. Int. Interconnect Technology Conf., 2002. p. 229
- [4-2] K.Tanaka, Y.Akaniwa, T.Ito, K.Inoue, JSME international journal. Series A, Solid mechanics and material engineering 42(2), 224, 1999-04-15
- [4-3] R.Yokoyama, J.Harada, J.Appl.Crystallogr, 42, p. 185 (2009).
- [4-4] R.Yokoyama, J.Harada, Y. Akaniwa, J.Appl. Crystallogr. 42, p. 776, (2009)
- [4-5] 「金属における拡散」 Th.ホイマン H. メーカー協力 藤川訳) 1992
第6章 純金属における拡散 P138 Al、 $D_{10} : 9 \times 10^{-6} [\text{m}^2/\text{s}]$ $H_{1v} : 1.28 [\text{eV}]$
P135 Cu $D_{10} : 1.66 \times 10^{-5} [\text{m}^2/\text{s}]$ $H_{1v} : 2.06 [\text{eV}]$
- [4-6] H. Tsuchikawa, Y. Mizushima, T. Nakamura, T. Suzuki, and H. Nakajima, Jpn. J. Appl. Phys. 45, 714 (2006)
- [4-7] J.-M. Paik, I.-M. Park, and Y.-C. Joo, Proc. IEEE Int. Reliability Physics Symp., 2005, p. 195.
- [4-8] J.-M. Paik, I.-M. Park, and Y.-C. Joo, J. Appl. Phys. 99, 024509 (2006).
- [4-9] J.-M. Paik, I.-M. Park, and Y.-C. Joo, Thin Solid Films 504, 284 (2006).
- [4-10] T. Suzuki, A.Uedono, T. Nakamura, Y. Mizushima, H. Kitada and Y. Koura, "Direct observation of vacancy defects in electroplated Cu films" Proc. IEEE. Int. Interconnect Technology Conf., 2004

第5章 結論

5.1 序言

本研究の目的はストレスマイグレーション試験の低温領域(室温)での検証である。つまり、加速試験と室温試験の故障が、同要因によることを検証し、それに基づいて、室温放置前後の応力変化とボイドとの関連性を、実際の VIA を含む配線での故障の解明に結びつけることができるのである。また、計算機シミュレーションにより求めた応力分布を故障解析に用いることの実証を得たことになる。

4章までの結果から今まではっきりしなかった加速試験の室温領域への加速性を実証することができた。

またストレスマイグレーションの描像として、三次元応力シミュレーションを使い Cap 層の成膜時がストレスフリー状態で Cu-Cap 界面の応力勾配が最も大きいことが確認した。

配線パターンで応力を測定し常温の放置試験をすることでストレス評価とボイドの関係を明確にできた。この結果、ボイドの発生により応力が緩和することを初めて実証できた。

そこで本章では

1. 本研究の結果から得たストレスマイグレーションの描像
2. 本結果の応用
3. ストレスマイグレーション対策を考察する。

5.2 ストレスマイグレーション故障の描像

本研究の結果からストレスマイグレーション故障の描像を考察する。

5.2.1 原子空孔の集積によるボイド核の形成 (Cu メッキ直後からメッキ後アニールまで)

Cu 配線の成膜、成膜後のアニール(～400℃)後にグレインバウンダリーに原子空孔が集積する^[5-1]、原子空孔の集積は配線端にも発生する。この原子空孔の集積がボイド発生の核になる。

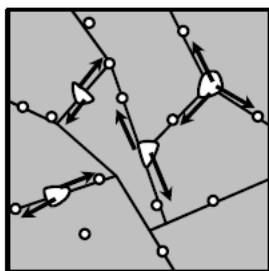


Fig.5-1 Cu 成膜のアニールにより原子空孔がグレインバウンダリーに集積する。

[5-1]より転載

5.2.2 内在応力の発生

5.2.2.1 Cap 膜の成膜により引っ張り応力の発生

4.4 節にて示したように Cap 膜成膜により Cu に引っ張り内在応力が発生する (Fig.5-2(a))。引っ張り内在応力は Cu 表面および Cu 配線端が特に大きい。(Fig.5-2(b))

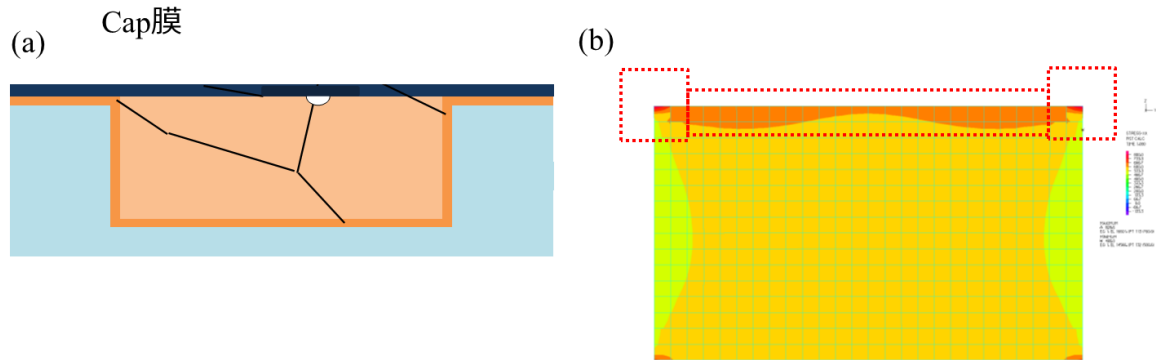


Fig.5-2 (a) Cap 膜成膜により Cu 配線内に内在応力が発生する。(b)引っ張り内在応力は Cu 表面および表面配線端で大きい(Fig4-22(a)再掲)

5.2.2.2 グレインバウンダリーでの引っ張り応力の発生

内在応力の発生原因は Cap 膜の成膜以外にも、Cu が異方性の強い金属であることに起因する内在応力の発生が考えられる。Fig. 5-3 に代表的な金属の (111) 面のヤング率 (○シンボル) および (100) 面のヤング率 (□シンボル) および、それらの比 $E(111)/E(100)$ を示した。Al のヤング率比は 1 に近い値を示し、異方性が小さいことがわかる。対する Cu はヤング率が 3 程度と Al に比べ異方性が強いことがわかる。

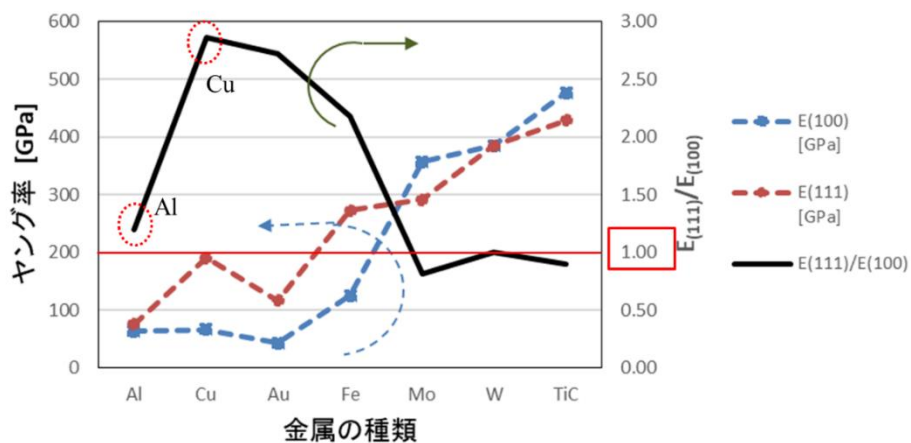


Fig.5-3 代表的な金属につき、左縦軸：(100)面および(111)面のヤング率
右縦軸：(111) 面および(100)面のヤング率比

本研究での Cu 配線の表面は優先配向により大部分が(111)配向している。(詳細は付録、A.3.2 参照) しかしグレイン同士が接するグレインバウンダリーでは Cu 側面の配向が異なる (それゆえグレインバウンダリーができる)。Young 率が(111)面では(100)面の3倍大きいということは、グレインバウンダリーで生じるひずみは(100)面では(111)の3倍のひずみが生じうるといことである。

Fig. 5-4 に参考文献[5-2]から転載した図を示す。EBSD(electron back scatter diffraction)によるウィルキンソン法での応力測定でグレインバウンダリーに応力勾配が発生しており。グレイン内に 0.9GPa の応力の発生を報告している。なおサンプルは絶縁膜が SiO₂ で Cap 膜が SiN 膜であるため、本研究のサンプルとは異なる。

本研究でのサンプルでもボイドは全てグレインバウンダリーに接しており Cap 膜からの応力に加え、グレインバウンダリーでは異方性起因の応力勾配が発生していたと考えるべきであろう。

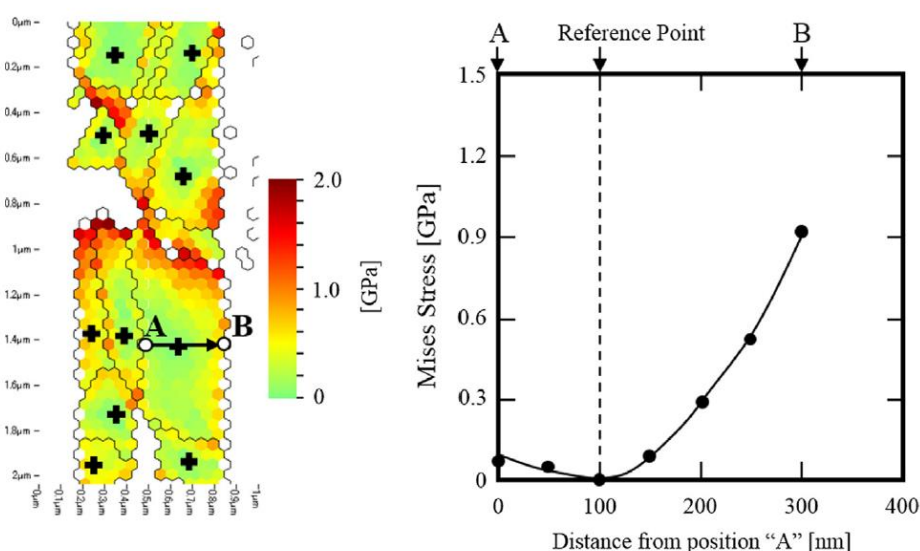


Fig.5-4 グレインバウンダリーおよびグレイン内で応力勾配が発生。グレイン内で 0.9GPa の応力勾配の発生が生じていると報告している。参考文献[5-2]より転載。

5.2.3 応力勾配発生の影響

Cu 配線内では相対的に引っ張り内在応力の大きい箇所と相対的に引っ張り内在応力の小さい箇所が生じている。その影響についてマイクロな視点から考察すると引っ張り内在応力の大きい箇所はより格子面間隔が大きくなり、原子密度が小さい状態になっている (Fig. 5-5(a))。逆に引っ張り応力の小さい箇所はマイクロに考えると格子面間隔が小さくなり、原子密度が大きい状態になっている (Fig. 5-5(b))。そのため引っ張り応力が小さく、すなわち密度が大きい箇所から引っ張り応力が大きく、すなわち密度が小さい箇所へ原子の移動が起きる。

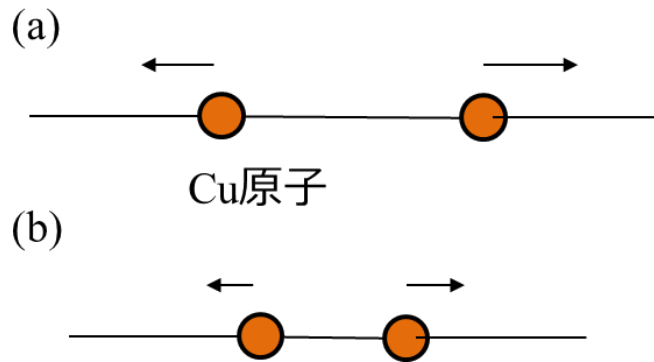


Fig.5-5 Cu 原子に引っ張り応力がかかるイメージ図。(a)引っ張り応力が相対的に大きい箇所、格子間距離が大きくなり密度が小さくなる。(b) 引っ張り応力が相対的に小さい箇所、格子間距離が小さくなり密度が大きくなる。密度差により(b)から(a)に Cu 原子の拡散が起きる。

5.2.4 ボイドの発生

VIA が存在しない場合と VIA が存在する場合でボイドの発生について考察する。

5.2.4.1 ボイドの発生(VIA が無い場合)

グレインバウンダリーや配線端では応力勾配が大きくなっている。ボイド核の周りでは Cu 表面の Cap 膜からの引張応力に加え、グレインバウンダリーにて隣接するグレイン同士の間は異なるため発生するひずみは互いに異なる。Fig.5-6 にて、ひずみの小さい(密度が大きい)グレイン A からひずみの大きい(密度が小さい)グレイン B へ Cap 膜と Cu 表面の界面を介して Cu が移動する。このメカニズムでボイドが大きくなる。

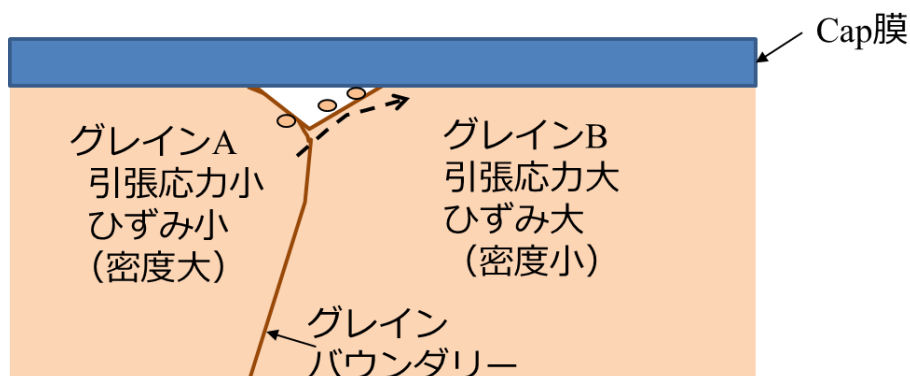


Fig.5-6 VIA が存在しない場合の Cu 原子の拡散イメージ図、Cu 表面には Cap 膜からの引張応力とグレインバウンダリー間に生じる応力が重畳されて加わる。

5.2.4.2 ボイドの発生(VIA が存在する場合)

VIA 直下部分は、その他の部分に比べ引っ張り応力が小さくなる (Fig.5-7)。配線部分と同じ材料定数(ヤング率 127.5 膨張係数 16.5)を持つ VIA が上にあるため材料定数が異なる Cap 膜(ヤング率 92 膨張係数 7.5)が上にあるためである。

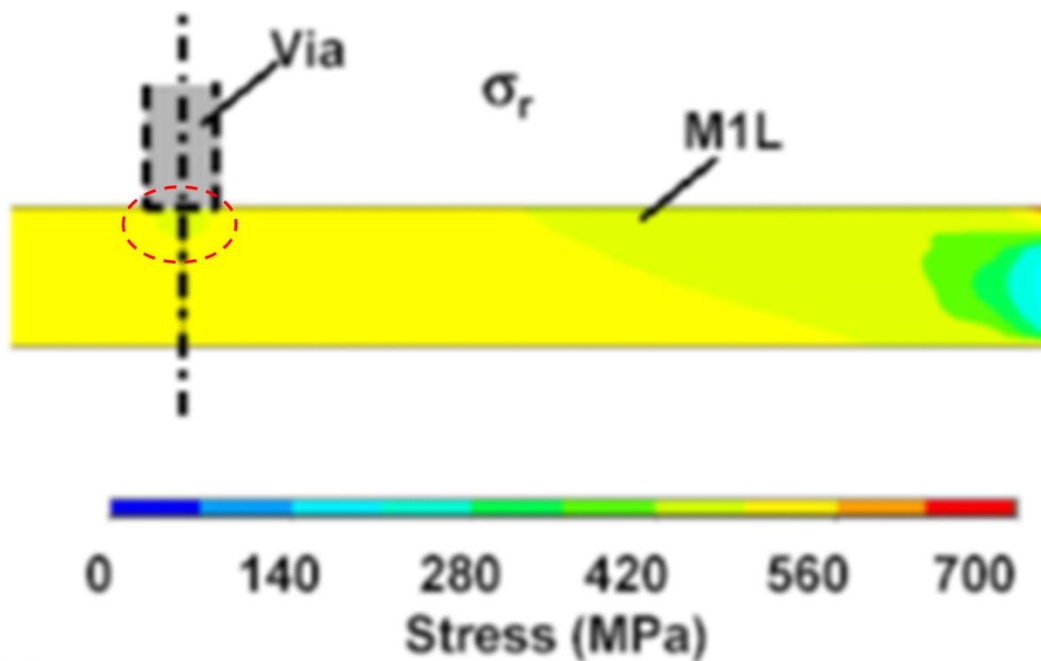


Fig.5-7 (Fig.2-12(b)再掲) VIA 付パターンでの応力シミュレーションによる応力分布。VIA 下に応力勾配(周辺より引っ張り応力が小さい)が発生している。[5-2]

5.2.4.2.1 ボイドの発生(VIA が存在する場合(太幅パターンの場合))

VIA 下では Cap 膜およびグレインバウンダリーの応力勾配に加え、VIA 下で応力低下(密度が大)する。それらの重畳された応力勾配により Cu 原子が移動する(Fig.5-8)。

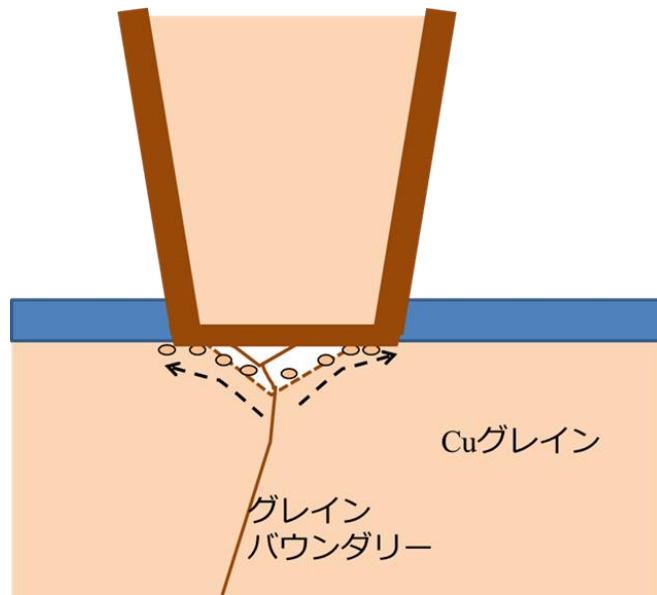


Fig.5-8 VIA付太幅パターンでのボイド成長のイメージ図

5.2.4.2.2 ボイドの発生(VIAが存在する場合(細幅長配線パターンの場合))

細幅長配線の場合のボイド発生をどう考えるか。細幅長配線の場合は配線幅がVIAと同等の $0.14\mu\text{m}$ で故障が多発しVIAよりも少し広い $0.2\mu\text{m}$ では故障が発生しなくなっている (Fig. 5-9)。以下二つの可能性を考えた。

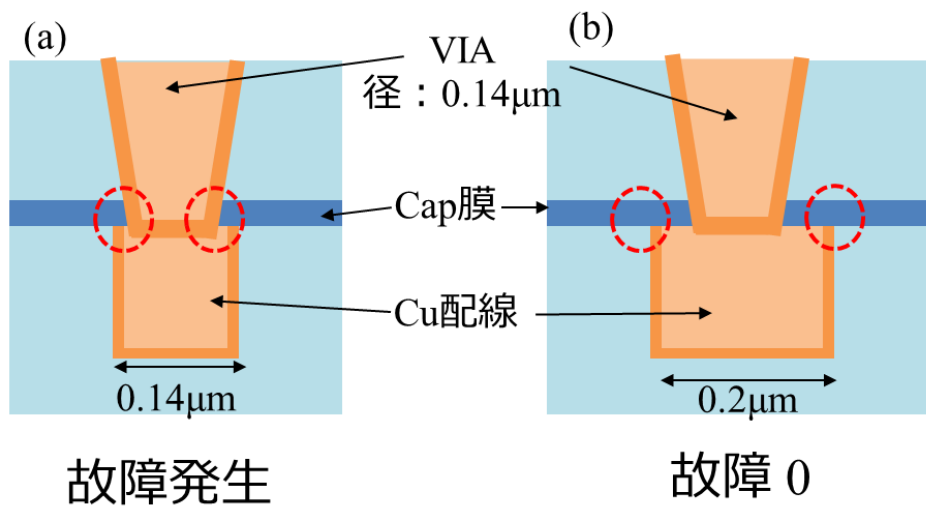


Fig.5-9 VIA付き細幅長配線パターンでの故障の特徴(Fig.3-14 再掲)

(1) VIA 下からの原子の拡散モード

VIA 下は引っ張り応力が相対的に小さく(密度が高く)なっている。そのため VIA 下から配線端に Cu 原子の拡散が起きる。0.2 μm で故障が発生しない理由は、推測になるが、0.06 μm 幅が広がっているため応力勾配が緩やかになったためである (Fig. 5-10)。

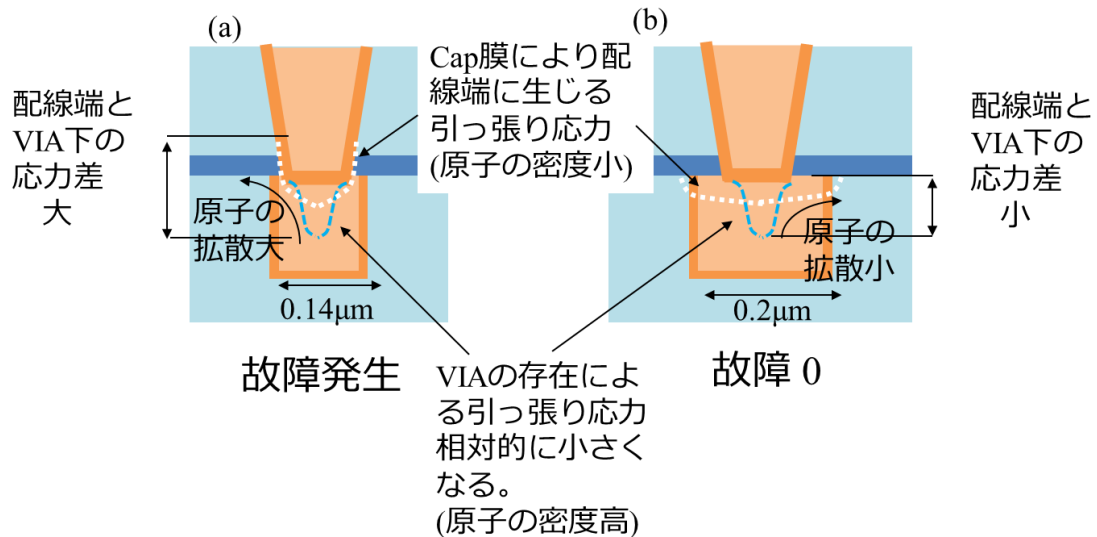


Fig.5-10 VIA 付き細幅長配線パターンでの故障モードの原因推定図(VIA 下からの原子の拡散モード)

(2) VIA 下配線端からの原子の拡散モード

4.5.1.1 節で述べたように配線端の引っ張り応力は 0.14 μm 幅、0.2 μm 幅いずれの場合でも大きくなっている。VIA の下は引張応力が相対的に小さい。

推測であるが 0.14 μm 幅の場合 VIA が配線端に接しているため接している配線端部分は引張応力が小さくなっている。そのため配線端で応力勾配が生じて Cu 原子が拡散しやすい。たいして 0.2 μm 幅の場合は VIA が配線端に接していないため配線端部分の VIA の影響が小さく配線端での応力勾配が 0.14 μm に比べ小さく Cu 原子が拡散しにくくなる。

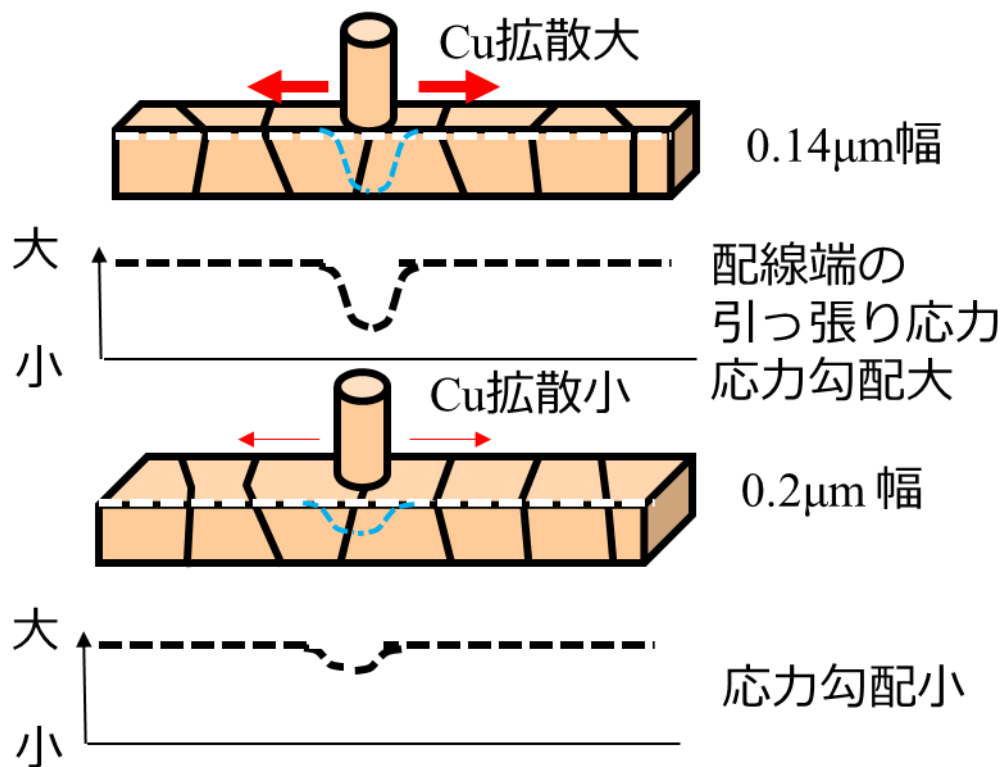


Fig.5-11 VIA 付き細幅長配線パターンでの故障モードの原因推定図(VIA 下配線端からの原子の拡散モード)

5.3 本研究の結果の応用

3.4 節の結果、ボイドとパターンの比率(R_{void})が応力低下率(ΔVol_{shrink_rate})と同等。この結果はストレスマイグレーションの対策にも使うことができる。LSI で障害を発生させるボイドも一定程度以上の体積が必要で 3.4.3 節、Fig. 4-16 で述べたように太幅配線でのボイド体積はおよそ $3.3 \times 10^{-3} \mu m^3$ となった。

本研究の結果では常温 12 年で評価サンプルの配線は最大で 1×10^{-3} 程度の体積変動があった。仮に発生したボイドが全て VIA 下に集まると仮定した場合、配線の体積が $25 \mu m^3$ 以下の体積なら VIA 下ボイドによるストレスマイグレーション故障を起こしえないことになる。その場合のデザインルールを Table. 4-1 に示す。(なお、本評価サンプルは開発当初のものであるため現実のデザインルールに比べ厳しいルールになっている。) ストレスマイグレーションの発生要因には応力以外にも密着性もあるのでこの値が決定的ではないが判断の目安にできる。

現在の先端のデバイスは 7nm, 5nm である。本研究で用いたサンプルは 90nm でサイズが

異なるが、Cu 原子あるいは原子空孔の動きは共通しておりこの考え方自体は適用できる。

Table 5-1 限界体積を達成するデザインルール(90nm node の場合)

(本サンプルは開発当初のものであるため現実のデザインルールに比べ制約が大きい。)

<i>Line_Width</i> [μm]	8	5	2	1
<i>Line_Length</i> [μm]	3.12	5	12.5	25

目的のデバイスでデザインルールを決める場合、本研究では常温 12 年で 12 年の内在応力の変化を調査した(Fig.5-12(左))同じ評価を高温で加速して、算出したデバイスにて同様に内在応力の変化を調査する。応力の低下が飽和しきるまで放置を行う(Fig.5-12(右))、その結果を使い ΔVol_shrink を算出すればよい。

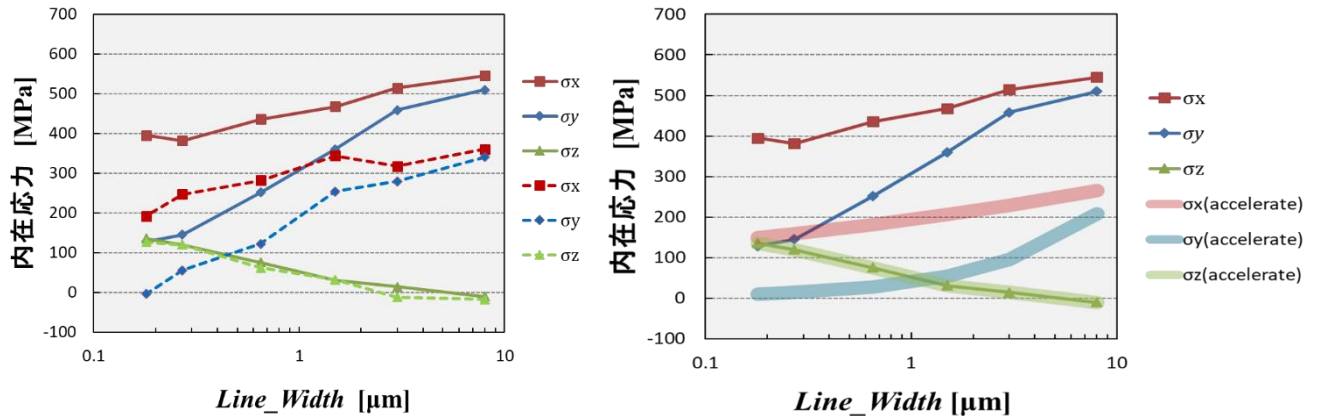


Fig.5-12 (左) 内在応力の 30°C 12 年放置による変動 (右) 内在応力の加速試験による変動 (加速部分は仮想)

5.4 ストレスマイグレーション対策

3.2 節の結果からボイドはグレインバウンダリーに接していた。

グレインバウンダリーを介して原子の移動が生じたと考える。

- (1) そのため対策の一つとしてグレインサイズを大きくしグレインバウンダリーを可能な限り少なくする、理想的には単結晶にすること。メッキ後アニールでのグレイン成長時に隣接するグレインの向きが異なると、そこにグレインバウンダリーができる。種結晶をトレンチ構造の片側だけに着ける、アニールをウェハ内均一に加熱するのではなく局部的に行い、グレイン成長とともに加熱範囲を広げるようなことはできないだろうか。

(2) 原子空孔濃度を下げる。

4.3.3 の考察により $R_{void}=0.5 \times 10^{-3} \sim 1 \times 10^{-3}$ となっていた。4.3.3 でも述べたよう配線の原子空孔濃度と比べ大きな値である。

参考までに単空孔濃度について述べる。

単空孔の濃度は(5.2)式で表される^[5-3]。ここで N_{1V} は N ケの原子に対して n ケ単原子空孔があるとして、 $N_{1V}=n/(N+n)$ である。銅の値として Table 5-2, 5-3 に示す。本結果の R_{void} はやはりけた違いに大きな値であることがわかる。

$$N_{1V} = \exp\left(\frac{S_{1V}^F}{R}\right) \exp\left(-\frac{H_{1V}^F}{RT}\right) \quad (5.2)$$

Table 5-2 銅の単空孔に対する形成エンタルピーおよび形成エントロピーの値^[5-3]

H_{1V}^F [eV]	S_{1V}^F [kJ]
1.27	2.4

Table 5-3 銅の原子空孔濃度の値

T [°C]	$\exp(H_{1V}^F/R)$	$\exp(H_{1V}^F/RT)$	N_{1V} [無次元]
30	7.85×10^{-22}	1.10×10^1	8.65×10^{-21}
150	7.62×10^{-16}	1.10×10^1	8.40×10^{-15}
400	3.15×10^{-10}	1.10×10^1	3.47×10^{-09}

陽電子消滅法にて Cu 配線中の原子空孔濃度を測定した例を説明する。

陽電子消滅法とは放射性同位元素から得られる陽電子を用いて空孔型欠陥を見出す手法である^[5-1]。Fig.5-13 に原理を示す。Fig.5-13(a)で示すように陽電子は物質中に入射すると電子と対消滅し消滅により質量がエネルギー（光子）、 γ 線に転換される。消滅前に電子が運動量を持つ場合、対消滅の前後で運動量も保存されるため、 γ 線のエネルギー γ 線のエネルギー分布を精密測定することにより、陽電子の消滅相手の電子の運動エネルギーを決定することで原子空孔の種類を同定する手法である。Fig.5-13(b)には、陽電子が空孔型欠陥に捕獲される様子を模式的に示したものである。欠陥のない(b)左図では、陽電子は正の電荷を持ちイオン殻から反発力を受けるためなるべく格子間位置に存在しようとする。一方、空孔型欠陥に捕獲される場合(b)中、右図、陽電子は空孔型欠陥中の電子と消滅することになる。その電子運動量分布は、格子間位置の電子とは異なるのでドップラー拡がりに変化が現れる。 γ 線の E_g 分布は欠陥種類、サイズによっても変化し、サイズが大きいほど先鋭化する。この形状から原子空孔を同定できる。

Fig.5-14 に原子空孔濃度の測定例を示す。測定サンプルは本研究での測定サンプルと同等である。原子空孔濃度はアニール温度 400°C 以上では $\sim 2 \times 10^{19} [\text{cm}^{-3}]$ 程度で銅の原子密

度(8.5×10^{22} ケ/cm³)と比較すると $\sim 2 \times 10^{-4}$ 程度となっている。この値は R_{void} ($1 \times 10^{-3} \sim 5 \times 10^{-4}$)の 1/2 \sim 1/5 である。5.3 節で述べたように原子空孔の集積がストレスマイグレーションの成長核になると考えられるのでストレスマイグレーションの対策のためには原子空孔濃度を低減させることが重要と考える^[54]。原子空孔濃度に関わる要因はメッキプロセスでの不純物、グレイン成長のためのメッキ後アニールプロセスなどが考えられる。特にメッキ法では VIA を埋め込むために添加剤（アクセラレーター、サプレッサー、レベラーなど）が含まれており工夫のしどころである。

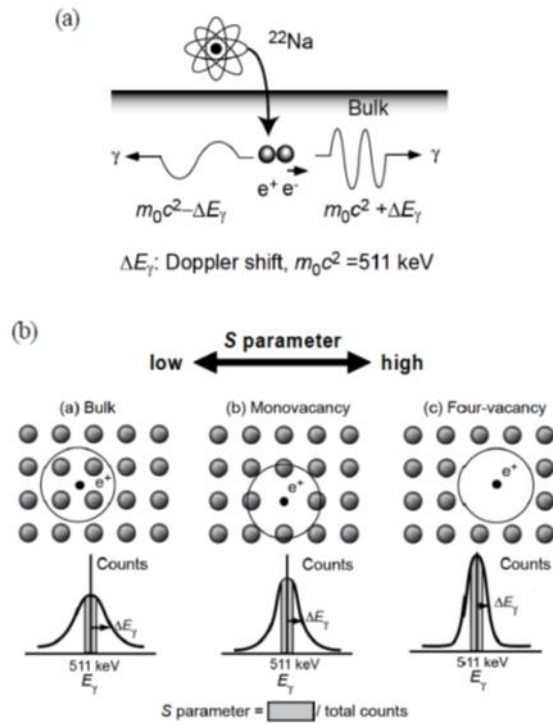


Fig.5-13 陽電子消滅法による原子空孔濃度の測定原理説明図[5-1]より転載

(a) 陽電子消滅による γ 線のエネルギー分布を精密測定することにより、陽電子の消滅相手の電子の運動エネルギーを決定することで原子空孔の種類、サイズを同定する。(b) 左図) 空孔がない場合、陽電子は格子間位置に存在しようとする。中右図) 陽電子は空孔型欠陥中の電子と消滅することになるため、エネルギー分布は、格子間位置の電子とは異なるのでドップラー拡がりに変化が現れる。

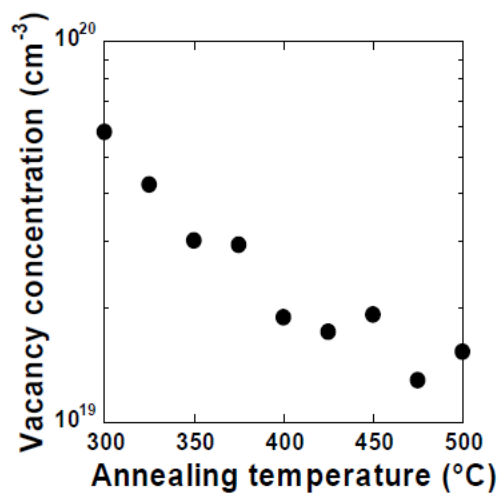


Fig.5-14 陽電子消滅法による Cu 配線内の原子空孔濃度の測定例[5-1]

以上

5.5 参考文献

- [5-1] T. Suzuki, A.Uedono, T. Nakamura, Y. Mizushima, H. Kitada and Y. Koura, "Direct observation of vacancy defects in electroplated Cu films" Proc. IEEE. Int. Interconnect Technology Conf., 2004
- [5-2] Hisashi Sato, Nobuyuki Shishido, Shoji Kamiya, Kozo Koiwa, Masaki Omiya Masahiro Nishida, Takashi Suzuki, Tomoji Nakamura, Takeshi Nokuo
"Local distribution of residual stress of Cu in LSI interconnect" Materials Letters 136 362 - 365 2014.12
- [5-3] 「金属における拡散」 Th.ホイマン H. メーカー協力 藤川訳) 1992 第4章
格子欠陥 P65
- [5-4] 穴戸逸朗, 松尾明彦, 豊山裕万, 水野正隆, 荒木秀樹, 白井泰治
「陽電子消滅法によるめっき銅中の格子欠陥への添加剤効果の研究」
"Investigation of the Influence of Plating Additives on Lattice Defects in Electrolytic Copper Using Positron Annihilation Technique"
日本金属学会誌 第70巻 第2号(2006)118 121
J. Japan Inst. Metals, Vol. 70, No. 2 (2006), pp. 118 121 2006 The Japan Institute of Metals

付録 X線回折法による残留応力測定法

A.1 概要

本研究では銅配線の内在応力を測定するためにX線回折法にて行った。原理を説明する。

A.2 施設

KEK(高エネルギー加速器研究機構) フォトンファクトリー Tsukuba Japan

A.3 測定原理

ストレスマイグレーションが内在応力起因でポイドが発生する現象である。アルミ配線時代から研究のため内在応力の測定がX線回折法を用いて行われてきた。[A-1,2] 後述するように銅は著しい異方性があるためアルミ配線で用いた手法をそのままでは適用することができない。まず等方性弾性材料の場合で応力測定方法を述べ、そのうえで異方性弾性材料である銅配線のベタ膜や配線パターンで応力を測定するための手法、原理を説明する。

A.3.1 等方性弾性材料の応力-ひずみ関係

Fig. A-1 は応力測定の座標系を表す。試料面内の主応力を σ_1 、 σ_2 、試料面に垂直なZ方向の応力を σ_3 とする。O σ_1 軸から角度 φ だけ回転した方向にX軸をとる。この時XOZ面内でZ軸より角度 ψ 傾いた方向の垂直ひずみは $\varepsilon_{\varphi\psi}$ 主ひずみ ε_1 、 ε_2 、 ε_3 を用いて式(A-1)で表される。

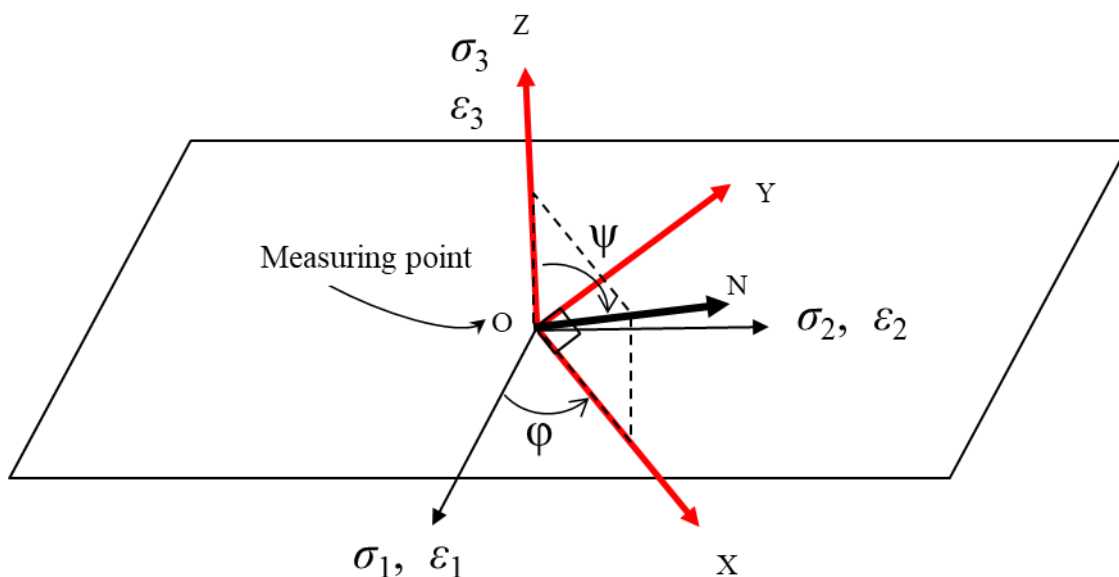


Fig. A-1 応力測定の座標系

$$\varepsilon_{\varphi\psi} = \varepsilon_1 l^2 + \varepsilon_2 m^2 + \varepsilon_3 n^2 \quad (\text{A-1})$$

ここで l 、 m 、 n はベクトル ON の方向余弦であり、

$$l = \sin\psi \cos\varphi, m = \sin\psi \sin\varphi, n = \cos\psi \quad (\text{A-2})$$

と表される。(A-2) を(A-1)に代入すると

$$\varepsilon_{\varphi\psi} = (\varepsilon_1 \cos^2\varphi + \varepsilon_2 \sin^2\varphi - \varepsilon_3) \sin^2\psi + \varepsilon_3 \quad (\text{A-3})$$

が得られる。

等方性の弾性体の場合、ひずみと応力の関係は(A-4)式の Hooke の法則にしたがう。

$$\begin{pmatrix} \varepsilon_1 \\ \varepsilon_2 \\ \varepsilon_3 \end{pmatrix} = \frac{1}{E} \begin{pmatrix} 1 & -\nu & -\nu \\ -\nu & 1 & -\nu \\ -\nu & -\nu & 1 \end{pmatrix} \begin{pmatrix} \sigma_1 \\ \sigma_2 \\ \sigma_3 \end{pmatrix} \quad (\text{A-4})$$

ここで E と ν はヤング率およびポアソン比である。(A-4)式を(A-3)式に代入すると

(A-5)式を得る。

$$\varepsilon_{\varphi\psi} = \frac{1+\nu}{E} (\sigma_1 \cos^2\varphi + \sigma_2 \sin^2\varphi - \sigma_3) \sin^2\psi + \frac{1+\nu}{E} \sigma_3 - \frac{\nu}{E} (\sigma_1 + \sigma_2 + \sigma_3) \quad (\text{A-5})$$

式(A-5)から φ を一定にして ψ を変えながらひずみを測定し、測定点を $\varepsilon_{\varphi\psi}$ - $\sin^2\psi$ 線図にプロットすると測定点は直線状に並ぶことがわかる(Fig.A-2)

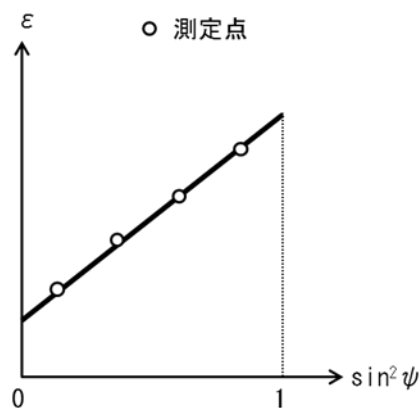


Fig.A-2 ε - $\sin^2\psi$ 線図

そしてこの直線の傾きから主応力の差が求まる。

$$\begin{aligned}\sigma_1 - \sigma_3 &= \frac{E}{1+\nu} M_0 \\ \sigma_2 - \sigma_3 &= \frac{E}{1+\nu} M_{\perp}\end{aligned}\tag{A-6}$$

ここで M_0 と M_{\perp} は X 線の入射角を σ_1 - σ_3 面 ($\varphi=0^\circ$) および σ_2 - σ_3 面 ($\varphi=90^\circ$) で傾斜した時の $\varepsilon_{\varphi\psi} \cdot \sin^2\psi$ 線図の傾きである。2つの φ 方向に対して $\sin^2\psi=0$ で測定したひずみは一致し(A-7)式になる。

$$\varepsilon_{\varphi 0} = \frac{1+\nu}{E} \sigma_3 - \frac{\nu}{E} (\sigma_1 + \sigma_2 + \sigma_3)\tag{A-7}$$

(A-6)および(A-7)式を連立すれば3軸応力を決定することができる[A-3]。なお ON を法線とする面からの X 線回折角度を $\theta_{\varphi\psi}$ を測定すれば、ひずみは(A-8)式になる。

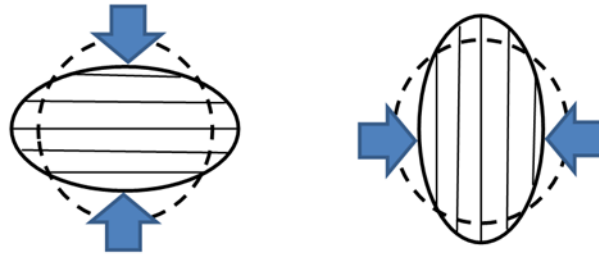
$$\varepsilon_{\varphi\psi} = \frac{d_{\varphi\psi} - d_0}{d_0} = -\cot\theta_0 (\theta_{\varphi\psi} - \theta_0)\tag{A-8}$$

ここで d_0 は無ひずみ状態での格子面間隔、 θ_0 はその場合の回折角である。

A. 3. 2 異方性弾性材料の応力-ひずみ関係

前章で述べた方法が使用できるのは、機械的な性質が等方的とみなせる材料である。当方的弾性体とは同じ応力がどの方向から加わってもひずみは同じ材料である。一方で異方性弾性体の場合は同じ応力でも加わる方向によりひずみが異なる材料を言う (Fig.A-3 参照)

等方的弾性体



異方的弾性体

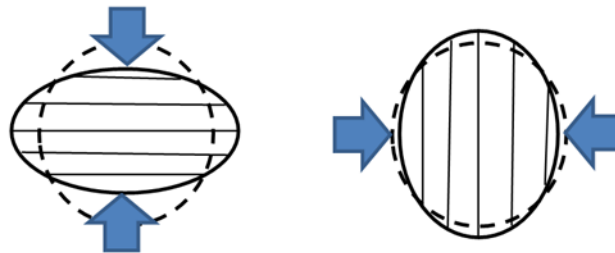


Fig. A-3 等方性弾性材料と異方性弾性材料の説明図

Table A.1 に主要金属の(100)および(111)面のヤング率およびのヤング率の面方位依存性を示し^{A-4)}、Fig.A-4 に図示した。W は依存比=1 と等方性を示し Al も 1.19 とほぼ等方的な材料であるのに対して Cu は 2.87 と大きな異方性を示すことがわかる。そのため Cu の応力を見積もるためにはまず単結晶の応力-ひずみ関係式を導く必要がある。

Table A-1 主要金属のヤング率の面方位[(100)および(111)]依存性

材料	$E_{(100)}$ [GPa]	$E_{(111)}$ [GPa]	$E_{(111)}/E_{(100)}$
Al	63.7	76.1	1.19
Cu	66.7	191.1	2.87
Au	42.9	116.7	2.72
Fe	125	272.7	2.18
Mo	357.1	291.6	0.82
W	384.6	384.6	1.00
TiC	476.2	429.2	0.90

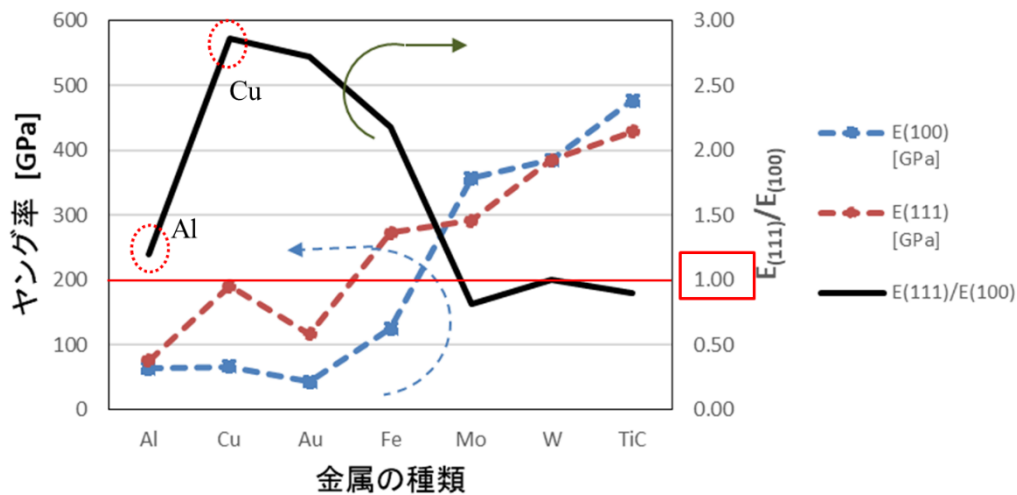


Fig.A-4 (Fig.5-3 再掲) 代表的な金属につき、ヤング率の面方位依存
 左縦軸：(100)面および(111)面のヤング率、右縦軸：(111)面および(100)面のヤング率比
 Alは面方位依存がほぼ1に対してCuは大きな異方性を示すことがわかる。

結晶座標系を (X_1, X_2, X_3) とする。それぞれ単結晶格子の $[100]$ 、 $[010]$ 、 $[001]$ 方向に沿う単位ベクトルとして、試料座標系を (P_1, P_2, P_3) 、実験室座標系を (L_1, L_2, L_3) で表す(Fig.A-5)。本測定では配線長方向を P_1 として、幅方向を P_2 とした (Fig.A-6)。各座標系の関係を (Fig.A-7)に示した。矢印で結んだ γ 、 π 、 ω は各座標系間の方向余弦マトリックスである。

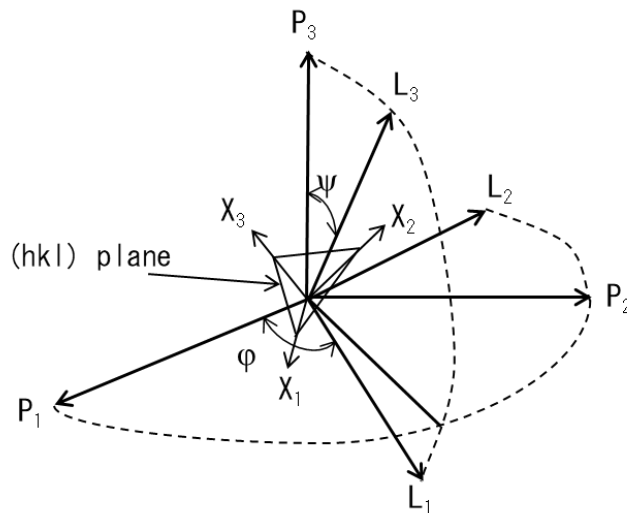


Fig. A-5 結晶座標系、試料座標系、実験室座標系の説明図

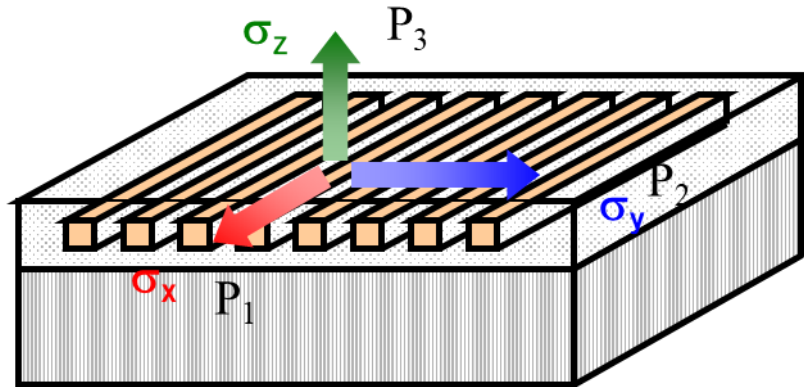


Fig. A-6 試料座標(P₁,P₂,P₃)の方向説明図。σ_x, σ_y, σ_z は応力値

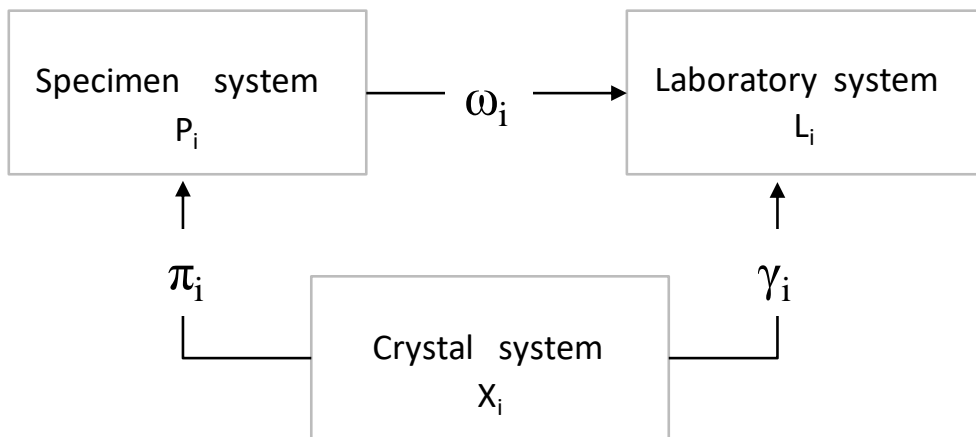


Fig. A-7 各座標系の関係。矢印で結んだγ、π、ωは各座標系間の方向余弦マトリックス

X線回折により測定されるL₃方向のひずみε_{φψ}は、結晶系(X_i)のひずみテンソルε_{ij}^xを用い(A-9)式で表される。

$$\varepsilon_{\varphi\psi} = \varepsilon_{33} = \gamma_{3i}\gamma_{3j}\varepsilon_{ij}^x \quad (\text{A-9})$$

一方で立方晶系であるCuやAlの場合、結晶系における応力σ_{ij}^xとひずみε_{ij}^xの関係は(A-10)で与えられる。

$$\begin{aligned} \varepsilon_{ii}^x &= (S_{11} - S_{12})\sigma_{ii}^x + S_{12}(\sigma_{11}^x + \sigma_{22}^x + \sigma_{33}^x) \\ 2\varepsilon_{ij}^x &= S_{44}\sigma_{ij}^x \quad (i \neq j) \end{aligned} \quad (\text{A-10})$$

ここで S_{11} 、 S_{12} 、 S_{44} は弾性コンプライアンス定数である。 σ_{ij}^x (結晶系)と σ_{ij} (試料系)の関係は

$$\sigma_{ij}^x = \pi_{mi} \pi_{nj} \sigma_{mn} \quad (\text{A-11})$$

で(A-9)式に(A-10),(A-11)式を代入すると

$$\varepsilon_{\varphi\psi} = S_0 \sum_i \sum_j \sigma_{ij} M_{ij} + S_{12}(\sigma_{11} + \sigma_{22} + \sigma_{33}) + \frac{S_{44}}{2} \sum_i \sum_j \sigma_{ij} (\sum_k \gamma_{3k} \pi_{ik}) (\sum_k \gamma_{3k} \pi_{jk}) \quad (\text{A-12})$$

となる。ここで

$$\begin{aligned} M_{ij} &= \sum_k \gamma_{3k}^2 \pi_{ik} \pi_{jk} \\ S_0 &= S_{11} - S_{12} - \frac{S_{44}}{2} \end{aligned} \quad (\text{A-13})$$

と表している。 γ_{3k} は測定されるひずみ $\varepsilon_{\varphi\psi}$ 方向の結晶座標系(X_i)に関する方向余弦成分であり、回折面(hkl)を用いて

$$\begin{pmatrix} \gamma_{31} \\ \gamma_{32} \\ \gamma_{33} \end{pmatrix} = \frac{1}{\sqrt{h^2 + k^2 + l^2}} \begin{pmatrix} h \\ k \\ l \end{pmatrix} \quad (\text{A-14})$$

と表される。式(A-12)の大3項は、試料座標系(P_i)から実験室系(L_i)への座標変換マトリックス成分 ω を使うと(A-15)式になる。

$$\frac{S_{44}}{2} \sum_i \sum_j \sigma_{ij} (\sum_k \gamma_{3k} \pi_{ik}) (\sum_k \gamma_{3k} \pi_{jk}) = \frac{S_{44}}{2} \sum_i \sum_j \sigma_{ij} \omega_{3i} \omega_{3j} \quad (\text{A-15})$$

一方でこの座標変換マトリックス成分 ω_{ij} は

$$\omega = \begin{pmatrix} \cos\psi \cos\varphi & \cos\psi \sin\varphi & -\sin\psi \\ -\sin\varphi & \cos\varphi & 0 \\ \sin\psi \cos\varphi & \sin\psi \sin\varphi & \cos\psi \end{pmatrix} \quad (\text{A-16})$$

と表される。

式(A-12)に上記(A-13~16)を代入すると

$$\varepsilon_{\varphi\psi} = S_0 \sum_i \sum_j \sigma_{ij} (\sum_k \gamma_{3k}^2 \pi_{ik} \pi_{jk}) + S_{12}(\sigma_{11} + \sigma_{22} + \sigma_{33}) + \frac{S_{44}}{2} \sigma_{33} +$$

$$\frac{S_{44}}{2}(\sigma_{11}\cos^2\varphi+\sigma_{12}\sin 2\varphi+\sigma_{22}\sin^2\varphi-\sigma_{33})\sin^2\psi+\frac{S_{44}}{2}(\sigma_{23}\sin\varphi+\sigma_{31}\cos\varphi)\sin 2\psi \quad (\text{A-17})$$

が得られる。

A. 3. 3 Cu ベタ膜、Cu 配線の配向性

式(A-17)は異方性結晶材料の応力-ひずみ関係の一般式であり、これを適用するにはあらかじめ、対象となる材料の配向特性を調べる必要がある。そこで Cu の配向性を調べるため Cu(111)回折強度の ϕ 角に対する変化を測定した。

試料は

(i)Cu ベタ膜 350°C アニール、膜厚 1.7 μm

(ii)配線パターン 0.27 μm 配線パターン

である。(ii)のパターンは配線と直行する方向に傾けながら測定した。

測定結果を Fig.A-8 に示す。

配線では $\varphi=0^\circ$ と 70.5° で強いピークが見られる。これは結晶学的に (111) 面が互いに 70.5° の角度で交差するためである。この結果より Cu が強い(111)配向性を持っていることがわかる。ベタ膜では $\varphi=70.5^\circ$ での角度は配線と同程度であるものの $\varphi=0^\circ$ でのピークは弱く、相対的に(111)配向性が低いことを示している。またどちらの試料においてもその他の配向性はほとんどなく、例えば 54.3 、 53.3° に出るはずの(200)と(220)に配向したグレインによるピークも見られない。

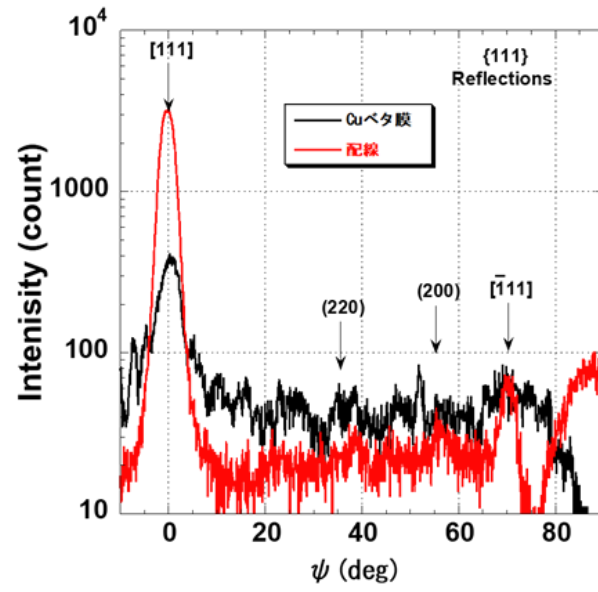


Fig. A-8 Cu の配向性の測定結果

A. 3. 4 理想配向材料の格子ひずみ

A. 3. 3 章の結果から Cu ベタ膜および Cu 配線の応力測定方法を考察するにあたって以下の仮定をした。

(a)ベタ膜、配線のどちらも理想的な(111)軸配向を持つ無数のグレインからなり、この軸を中心とした面内方向の結晶軸は完全にランダムであること。

(b)Si ウェハ上に成膜されたベタ膜については平面応力状態($\sigma_{33}=\sigma_{23}=\sigma_{31}=0$)が成り立ち、また(a)の仮定から $\sigma_{11}=\sigma_{22}$ 、 $\sigma_{12}=0$ が成り立つこと。

(c)配線については内部での応力分布を無視し、均一の応力がかかっているものとする。さらに配線の形状を考慮すると主応力軸は試料座標系(P_i)と一致し、せん断応力成分については $\sigma_{ij}=0$ ($i \neq j$)とみなす。

(a)(b)(c)の仮定から(A-17)式をベタ膜もしくは配線に適用する場合には以下のような簡潔な形になる。

$$\begin{aligned} \varepsilon_{\varphi\psi} = & S_0 \sum_i \sigma_{ii} \left(\sum_k \gamma_{3k}^2 \pi_{ik}^2 \right) + S_{12} (\sigma_{11} + \sigma_{22} + \sigma_{33}) + \frac{S_{44}}{2} \sigma_{33} \\ & + \frac{S_{44}}{2} (\sigma_{11} \cos^2 \varphi + \sigma_{22} \sin^2 \varphi - \sigma_{33}) \sin^2 \psi \end{aligned} \quad (\text{A-18})$$

すなわち右辺第一項を除いて他の項は試料座標系に対する X 線測定方向(φ, ψ)によって記述され、異方性の効果は第一項のみに表れる。

今、X 線を用いてある回折面でのひずみを測定したと考える。(a)の仮定を用いるとこの場合の、そのような回折に関わる結晶方位を持ったグレインから、回折をとらえたものと考えることができる。すなわち、測定方向 L_3 が回折面の法線となるように面内の P_1 軸と P_2 軸の結晶方位だけを決めてやればよい。今、配線の長手方向($\varphi=0^\circ$)すなわち P_3OP_1 面内で P_3 軸から φ 角度だけ傾いた方向の垂直ひずみを測定すると考えると、 P_3 軸は(111)方向なので

$$\pi_{31} = \pi_{32} = \pi_{33} = \frac{1}{\sqrt{3}} \quad (\text{A-19})$$

また ψ は

$$\psi = \cos^{-1} \left(\frac{\pi_{31}h + \pi_{32}k + \pi_{33}l}{\sqrt{h^2 + k^2 + l^2}} \right) \quad (\text{A-20})$$

で与えられる。このとき P_2, P_1 軸の各々の方向余弦は

$$\pi_{21} = \frac{\pi_{32}l - \pi_{33}k}{\sqrt{h^2 + k^2 + l^2}}, \quad \pi_{22} = \frac{\pi_{33}h - \pi_{31}l}{\sqrt{h^2 + k^2 + l^2}}, \quad \pi_{23} = \frac{\pi_{31}k - \pi_{32}h}{\sqrt{h^2 + k^2 + l^2}} \quad (\text{A-21})$$

$$\pi_{11} = \pi_{22}\pi_{33} - \pi_{23}\pi_{32}, \quad \pi_{12} = \pi_{23}\pi_{31} - \pi_{21}\pi_{32}, \quad \pi_{13} = \pi_{21}\pi_{32} - \pi_{22}\pi_{31} \quad (\text{A-22})$$

となる。一方、配線に直交する方向に相当する P_3OP_2 面内 ($\varphi=90^\circ$) で測定する場合には、上の表式を用いて

$$\pi_{1i}^* \leftarrow -\pi_{2i}, \quad \pi_{2i}^* \leftarrow -\pi_{1i}, \quad \pi_{3i}^* \leftarrow -\pi_{3i} \quad (\text{A-23})$$

で得られる π_{ij}^* を用いればよい。これらの値を(A-18)式に代入することで、任意の回折を用いたひずみを算出することができる。配線の応力を測定するには、独立した3つの回折方向におけるひずみ3点測定し、(A-18)式を連立することで垂直応力成分 σ_{11} 、 σ_{22} 、 σ_{33} を定めることができる。

A. 4 参考文献

- [A-1] A. Tezaki, T. Mineta, H. Egawa, and T. Noguchi, "Measurement of three dimensional stress and modeling of stress induced migration failure in aluminum interconnects," in Proc. 1990 Int. Reliability Physics Symp. 1990, pp. 221-229.
- [A-2] T. Hosoda, H. Niwa, H. Yagi, and H. Tsuchikawa, "Effects of line size on thermal stress in aluminum conductors," in Proc. 1991 Inr. Reliability Physics Symp. 1991, pp. 77-83.
- [A-3] K.Tanaka,Y.Akaniwa,T.Ito,K.Inoue,JSME international journal. Series A, Solid mechanics and material engineering 42(2), 224, 1999-04-15
- [A-4] Ismail C.Noyan Jerome B.Cohen "Residual Stress" p36 Springer-Verlag

謝辞

筑波大学大学院数理物質科学研究科 電子・物理工学専攻 山部紀久夫先生に感謝します。先生はプライベートな時間まで筆者の指導をして頂きました。先生の見識のみならず、真理を追究に向けられる情熱に筆者は強く勇気づけられました。また途中何度も壁にぶつかった筆者を終始、励まして頂きました。先生の指導無くして本論文の完成はあり得ませんでした。心から感謝致します。

本論文の審査をして頂きました筑波大学の 大野裕三先生、上殿 明良先生、蓮沼 隆先生、谷本 久典先生に感謝いたします。筆者の考察の足りなさを気が付かせて頂きました。

株式会社 富士通研究所 鈴木貴志氏は本研究の重要ツールである銅配線の内在応力の測定および算出についてご協力を頂きました。また貴重なアドバイス、議論をしていただき感謝します。また元富士通研究所、中村友二氏にも貴重なアドバイスを頂きました。ありがとうございました。

株式会社 富士通研究所 添田武志氏、細井 裕一氏には低温評価サンプルの SEM 観察でご協力を頂きました。膨大な観察結果を頂いたおかげで貴重な解析結果を得ることができました。ありがとうございます。

株式会社 三重富士通セミコンダクター社、江原英郎氏、塩津基樹氏に 3 章の加速試験のデータ取得、寿命モデルの検討でご協力と議論をさせて頂き感謝します。塩津氏の根強いデータ解析のおかげで寿命モデルの作成ができました。

電気通信大学準教授 横川慎二先生には忙しい最中にも筆者のために議論の時間を割いて頂き、貴重なアドバイスを頂きました。ありがとうございます。

京都大学教授 江利口浩二先生は学会活動で忙しい中、アドバイスを頂き、幾度となく励ましを頂きました。ありがとうございました。

株式会社 トランフォーム社 庄野健氏に配線信頼性につき貴重な示唆を頂きました。会社の上長として長く筆者を指導して頂き、本論文にも幾多の示唆を頂きました。ありがとうございました。

株式会社 ソシオネクスト社、品質保証統括部 難波浩司氏、伊藤嘉宏氏は筆者に本研究をさせて頂きました。ありがとうございます。おかげさまで本論文を作成することがで

きました。大島政男氏は三次元応力シミュレーションで、沖朋幸氏に SEM 観察でご協力を頂きました。ありがとうございました。

学会活動や電子情報技術産業協会（JEITA）における半導体デバイスの信頼性評価の世界基準作成で多くの方々と議論させて頂きました。特に東芝デバイス&ストレージ株式会社の瀬戸屋孝氏、若井伸之氏には多くの示唆を頂きました。ありがとうございます。

最後に論文作成にあたり支えてくれた家族 妻 優理、長男 入也そして弟 武嗣。また社会人博士コース就学中にこの世を去った母 順子に感謝します。

業績リスト

原著論文

1. Hideya Matsuyama, Takashi Suzuki, Tomoji Nakamura, Motoki Shiozu, Hideo Ehara, Masao Oshima, Takeshi Soeda, Hirokazu Hosoi, and Kikuo Yamabe
“Voiding generation in copper interconnect under room temperature storage in 12 years” Jpn. J. Appl. Phys. 56, 07KG01 (2017).

査読付き学会論文

1. Hideya MATSUYAMA, Takashi Suzuki, Tomoji Nakamura, Motoki Shiozu ,Hideo Ehara,Masao Oshima,Takeshi Soeda ,Hirokazu Hosoi and Kikuo Yamabe
“Think again Stress migration phenomenon with Stress measurement in 12years and Physical Analysis” Proc. Advanced Metallization Conf., 2016, LN-1
2. Hideya Matsuyama, Takashi Suzuki, Tomoji Nakamura, Motoki Shiozu ,Hideo Ehara
“Re-think Stress migration phenomenon with Stress measurement in 12years” Proc. IEEE. Int. Interconnect Technology Conf.,2015, p. 307.
3. H. Matsuyama, T. Kouno, T. Suzuki, M. Shiozu, H. Ehara, S. Otsuka, T.Hosoda, T. Nakamura, Y. Mizushima, K. Shono, and M. Miyajima,
“STRESS MIGRATION PHENOMENON IN NARROW COPPER LINES.” Proc. IEEE Integrated Reliability Workshop Final Report, 2006, p. 28.
4. H. Matsuyama, T. Suzuki, H. Ehara, K. Yanai, T. Kouno, S. Otsuka, N.Misawa, T. Nakamura, Y. Mizushima, M. Shiozu, M. Miyajima, and K.Shono,
“INVESTIGATION OF STRESS-INDUCED VOIDING INSIDE AND UNDER VIAS IN COPPER INTERCONNECTS WITH “WING” PATTERN” Proc. IEEE Int. Reliability Physics Symp., 2008, p. 683.

共著論文

1. Takashi Kato, Taiki Uemura, Hiroko Mori, Yoshihiro Ikeda, Kaina Suzuki, Shigeo Satoh, and Hideya Matsuyama
“Impact of Parasitic Bipolar Effect on Single-Event Upset in p-Type Metal–Oxide–Semiconductor Field Effect Transistor with Embedded SiGe” Jpn. J. Appl. Phys. Vol. 52, 2013, 04CC15
2. Hiroko Mori, Hideya Matsuyama, and Satoru Watanabe
“Generation of a New Interface State Associated with Ultrathin Gate

- Dielectrics/Silicon under Electric Stress” Jpn. J. Appl. Phys. Vol. 48, 2009, 04C008
3. Taiki Uemura, Yoshiharu Tosaka, Hideya Matsuyama, Keiji Takahisa, Mitsuhiro Fukuda, and Kichiji Hatanaka
 “Robust Flip-Flop Circuit against Soft Errors for Combinational and Sequential Logic Circuits” Jpn. J. Appl. Phys. Vol. 48, 2009, 04C070
 4. Takashi SUZUKI, Takahiro KOUNO, Hideya MATSUYAMA, and Tomoji NAKAMURA
 “Effect of Layout Variation on Stress Migration in Dual Damascene Copper Interconnects” Jpn. J. Appl. Phys. Vol. 47, No. 4, 2008, pp. 2484–2487
 5. T. Suzuki, T. Nakamura, Y. Mizushima, T. Kouno, M. Shiozu, S. Otsuka, T. Hosoda, H. Matsuyama, and K. Shono
 “Stress migration phenomenon in narrow copper interconnects” Journal of Applied Physics 101, 044513 (2007)

共著査読付き学会論文

1. Taiki Uemura, Tsunehisa Sakoda and Hideya Matsuyama
 “Layout Optimization to Maximize Tolerance in SEILA: Soft Error Immune Latch” Proc. IEEE Int. Reliability Physics Symp., 2011
2. Taiki Uemura, Takashi Kato, Hideya Matsuyama, Keiji Takahisa, Mitsuhiro Fukuda, Kichiji Hatanaka
 “Investigation of Multi Cell Upset in Sequential Logic and Validity of Redundancy Technique” IEEE 17th International On-Line Testing Symposium 2011 p7
3. Taiki Uemura, Yoshiharu Tosaka, Hideya Matsuyama and Ken Shono, Chihiro J. Uchibori, Keiji Takahisa, Mitsuhiro Fukuda and Kichiji Hatanaka
 “SEILA: Soft Error Immune Latch for Mitigating Multi-node-SEU and Local-clock-SET” Proc. IEEE Int. Reliability Physics Symp., 2010
4. Tsunehisa Sakoda, Keita Nishigaya, Tomohiro Kubo, Mitsuaki Hori, Hiroshi Minakata, Yuko Kobayashi, “Characterization of millisecond-anneal-induced defects in SiON and SiON/Si interface by gate current fluctuation measurement” Proc. IEEE Int. Reliability Physics Symp., 2010
5. Tsunehisa Sakoda, Naoyoshi Tamura, Shiqin Xiao, Hiroshi Minakata, Yusuke Morisaki, Keita Nishigaya, Takashi Saiki, Toshiyuki Uetake, Toshio Iwasaki, Hideo Ehara, Hideya Matsuyama, Hiroshi Shimizu, Koichi Hashimoto, Masayoshi Kimoto, Masataka Kase and Kazuto Ikeda, “1st quantitative failure-rate calculation for the actual large-scale SRAM using ultra-thin gate-dielectric with measured probability of the gate-current fluctuation and simulated circuit failure-

- rate” 2007 Symposium on VLSI Technology Digest of Technical Papers p26
6. H. Kudo, M. Haneda, T. Tabira, M. Sunayama, N. Ohtsuka, N. Shimizu, K. Yanai, H. Ochimizu, A. Tsukune, H. Matsuyama, T. Futatsugi
 “Copper Wiring Encapsulation at Semi-Global Level to Enhance Wiring and Dielectric Reliabilities for Next-Generation Technology Nodes” Proc. IEEE. Int. Interconnect Technology Conf., 2009, pp.188-190.
 7. Yoshiharu Tosaka, Ryozo Takasu, Taiki Uemura, Hideo Ehara, Hideya Matsuyama, Shigeo Satoh, Atsushi Kawai and Masahiko Hayashi
 “SIMULTANEOUS MEASUREMENT OF SOFT ERROR RATE OF 90 NM CMOS SRAM AND COSMIC RAY NEUTRON SPECTRA AT THE SUMMIT OF MAUNA KEA” Proc. IEEE Int. Reliability Physics Symp., 2008, p. 727.
 8. H. Kudo, M. Haneda, T. Tabira, M. Sunayama, N. Ohtsuka, N. Shimizu, H. Ochimizu, A. Tsukune, T. Suzuki, H. Kitada, S. Amari, H. Matsuyama, T. Owada, H. Watatani, T. Futatsugi, T. Nakamura, and T. Sugii
 “Further Enhancement of Electro-migration Resistance by Combination of Self-aligned Barrier and Copper Wiring Encapsulation Techniques for 32-nm Nodes and Beyond” Proc. IEEE. Int. Interconnect Technology Conf., 2008, pp.117-119.
 9. RYOZO TAKASU, YOSHIHARU TOSAKA, HIDEYA MATSUYAMA, HIDEO EHARA, YUJI KATAOKA, ATSUSHI KAWAI, MASAHIKO HAYASHI, YASUSHI MURAKI
 “Measurement of Cosmic Ray Neutron Spectra in the Energy Region of 20-200 MeV at the Summit of Mauna Kea and Several Different Altitudes” ICRC 2007 Proceedings
 10. H. Kudo, M Haneda, H. Ochimizu, A. Tsukune, S. Okano, N. Ohtsuka, M. Sunayama, H. Sakai, T. Suzuki, H. Kitada, S. Amari, T. Tabira, H. Matsuyama, N. Shimizu, T. Futatsugi, and T. Sugii
 “Copper Wiring Encapsulation with Ultra-thin Barriers to Enhance Wiring and Dielectric Reliabilities for 32-nm Nodes and Beyond” IEDM Tech. Dig., 2007, p. 513.
 11. T. Kouno, T. Suzuki, S. Otsuka, T. Hosoda, T. Nakamura, Y. Mizushima, M. Shiozu, H. Matsuyama, K. Shono, H. Watatani, Y. Ohkura, M. Sato, S. Fukuyama, M. Miyajima
 “Stress-Induced Voiding under Vias Connected to “Narrow” Copper Lines” IEDM Tech. Dig., 2005, p. 187
 12. T.Suzuki, S.Ohtsuka, A.Yamanoue, T.Hosoda, T.Khono, Y.Matsuoka, K.Yanai, H.Matsuyama, H.Mori, N.Shimizu, T.Nakamura, S.Sugatani, K.Shono and

H.Yagi"

"Stress induced failure analysis by stress measurements in Copper dual damascene interconnects" Proc. IEEE. Int. Interconnect Technology Conf., 2002, pp.229

13. Satoshi Nakai, Manahu Kojima, Nohuhiro Misawa, Motoshu Miyajima, Satom Asai, Satoshi Inagaki, Yoshihisa Iba, Takayuki Ohha, Masataka Kase, Hideki Kitada, Shigeo Satoh, Noriyoshi Shimizu, Iwao Sugiura, Fumitoshi Sugimoto, Yuji Setta, Tetsu Tanka, Naoyoshi Tamura, Masafumi Nakaishi, Yoshihiro Nakata, Junya Nakahira, Nohuyuki Nishikawa, Akihiro Hasegawa, Shunichi Fukuyama, Kazushi Fujita, Kimihiko Hosaka, Naoto Horiguchi, Hideya Matsuyama, Takayoshi Minami, Masaharu Minamizawa, Hiroshi Morioka, Ei Yano, Akihisa Yamaguchi, Kiyoshi Watanabe, Tomoji Nakamura, and Toshihiro Sugii
"A 65 nm CMOS Technology with a High-Performance and Low-Leakage Transistor, a 0.55 μm^2 6T-SRAM Cell and Robust Hybrid-ULWCu Interconnects for Mobile Multimedia Applications" IEDM Tech. Dig., 2003, p. 65