

数理物質科学研究科 博士論文の要旨

専攻名 物性・分子工学専攻
学籍番号 201030122
学生氏名 及川 晴義
学位名 博士 (工学)
指導教員 黒田 眞司

博士論文題目：II-VI 族希薄磁性半導体における電場による磁性の変調

1 研究背景

1.1 スピントロニクス

今日の情報産業を支える半導体デバイスは微細化と集積化により CPU の高速化やメモリの大容量化を実現してきており、現在では 3 次元的な構造をとるデバイスが市場に出回っている。だが従来技術の延長ではその微細化集積化も限界を迎えることが指摘されており、新しい技術の確立が待ち望まれている。その一つとして、電子のスピンの利用した新しい電子デバイスを創製しようという試みである“スピントロニクス”という分野が提案され、研究開発が行われている。このスピントロニクスにおいて実現しようとしている素子は様々であり、電荷とスピン両方を制御する spin-MOSFET [1] やトンネル磁気抵抗効果 (Tunnel Magneto-Resistance Effect: TMR) を利用した磁気抵抗メモリ (Magnetoresistive Random Access Memory: MRAM) 等が例として挙げられる。またこれらの素子を実現するためには既存のプロセス技術とのマッチングが必要であり、実現に向けた研究が盛んに行われている。

1.2 外部電場による磁性の制御

今日のスピントロニクスにおいて最も重大な課題の一つとして磁化の向きの制御が挙げられる。これまでの磁気工学において磁化の向きの制御は電流の作りだす磁場によって制御されてきた [2] が、そのために必要な電流が大きいため単位面積内の素子数を上げていくと電流密度が大きくなってしまい、消費電力や素子の発熱が増加してしまうといった集積化への問題が指摘されている。そのためスピン注入磁化反転 [3] のような少ない電流を用いて磁化の向きの制御を行う手法に関する研究

が盛んに行われている。そして現在では、強磁性体上にゲート絶縁膜、ゲート電極を装着した構造の試料にゲート電圧を印加することによって強磁性転移温度をコントロールし、ある任意の温度で強磁性と常磁性のスイッチングを行うといった実験が、少ないエネルギーで磁化制御を行う新しい素子開発の可能性を示しており、注目されてきている。このような研究は大野らによって強磁性半導体 (In,Mn)As の電場制御を行った報告 [4] を皮切りに、今日までに (Ga,Mn)As [5] や (Ti,Co)O₂ [6] 等といった強磁性半導体に対して行われてきた。近年は Fe [7] や Co [8] などの強磁性金属の電場制御の報告もあり、電場を印加する対象物質の幅が広がってきている。これらの研究において、対象となる強磁性体の共通点として強磁性の発現機構がキャリアと密接な関係にあるということが挙げられる。例えば先述の (In,Mn)As は *p-d* Zener モデルと呼ばれる、キャリア誘起のメカニズムで説明される [9]。このモデルは磁性イオンの *d* 電子が母体半導体の *p* 電子が形成する価電子帯と反強磁性的な相互作用をし、価電子帯に存在する遍歴キャリアが他の磁性イオンと相互作用するため、キャリアを媒介に離れた磁性イオン同士が強磁性的に相互作用するといったモデルであり、(Ga,Mn)As を始めとした強磁性半導体のメカニズムを説明するのによく用いられている。そしてこの *p-d* Zener モデルの様なキャリア誘起によって強磁性が発現される物質を対象に外部電場による磁性変調の報告が多くなされている。また、Fe や Co 等の磁性金属の場合は Slater-Pauling 曲線を基に磁性元素の価電子数変化によって強磁性が変化していると説明されている。だが報告の中にはそうでない結果のものもあり議論の対象となっている。また磁性金属と Pt 等の貴金属や MgO

膜とのヘテロ接合において磁性金属の磁気異方性エネルギーの変化と外部電場との関連性についての研究も盛んに行われている。磁気異方性エネルギーのゲート電圧による制御の実験も既にいくつか報告されており [10, 11]、パルス電圧によって磁化の向きを反転させるという理論予測 [10-12] もなされている。

こういったことから、外部電場による磁性の制御はスピントロニクスデバイスの実現という産業的な目的だけでなく、基礎研究という観点からも磁性材料の強磁性発現のメカニズムの解明などにも役に立ち今日の磁性に関する研究において重要な実験であることが伺える。

1.3 磁性半導体 (Zn,Cr)Te

半導体エレクトロニクスとの整合性という観点から、半導体でありながら強磁性を示す材料を用いた素子の実現が望まれている。母体となる半導体結晶の一部を磁性元素に置き換えた希薄磁性半導体のうち強磁性となる物質の存在が大野らによって報告 [13, 14] されて以来、強磁性半導体がスピントロニクス材料として注目されるようになった。強磁性を示す磁性半導体における強磁性発現のメカニズムについて今現在も様々な議論が行われているが、磁性イオンの d 電子が作る不純物準位の位置によって大きく分けることができる。不純物準位がバンドギャップ内の浅いところに形成される場合は前節で紹介した電気伝導に参与するキャリアを媒介にしたキャリア誘起による強磁性発現機構に分類され、磁性イオンが深い準位を形成する場合は磁性イオン間の電子のホッピングによる相互作用によって強磁性を発現する機構に分類される。

本研究グループが取り扱っている (Zn,Cr)Te は齋藤らによって Cr 濃度 20% の (Zn,Cr)Te が室温付近の T_C を持つと報告され [15] て以来、数少ない室温強磁性半導体として注目されるようになった。また、本研究グループは (Zn,Cr)Te のドーピングによる強磁性転移温度の変化を見出し、そのメカニズムを多角的に検証した。(Zn,Cr)Te は電氣的に絶縁性であり、(Zn,Cr)Te 中の Cr は 2 価の正イオンとなっており、バンドギャップ中に正負両方にイオン化する不純物準位を形成すると実験的に分かっており (Fig.1 左図) [17]、強磁性発現のメカニズムは Cr^{2+} イオン間の電子のホッピングによる相互作用によると見なされている。またドナー性不純物であるヨウ素をドーピングすると磁性イオン Cr の分布に偏りが生じることによって強磁性転移温度が上昇するという

結果 [16] はその相互作用する距離が短いことを示唆している。一方アクセプターである N をドーピングすると強磁性転移温度が低下し、N 濃度の増加に伴い電気伝導性の向上が得られると共に強磁性が抑制され、やがて消失することが確認されている。この強磁性抑制の原因は、Fig.1 の右図のようにアクセプターである N の濃度上昇によって Cr イオンの価数が $2+$ から $3+$ に変わることによって Cr イオン間の相互作用が弱くなったため磁性が抑制されたのだと結論づけた [18]。そのためこの (Zn,Cr)Te はキャリア、特に正孔の濃度を制御することによって磁性を変調することが期待できる。

1.4 研究目的

本研究では、これら物質の強磁性発現メカニズムに関する知見を得るために電場による磁性の変調を行った。まず始めにドーピングされた半導体とヘテロ接合した試料を作製し、ヘテロ接合によって界面に生じた内部電場によって誘起されたキャリアによる磁性の変調を試みた。そして外部電圧による磁性の変調を行うために高抵抗、耐電圧の高いゲート絶縁膜の成膜方法の確立を行った。その後、電極/絶縁膜/磁性半導体という 3 層構造の試料を作製し、外部電場による磁性の変調を試みた。

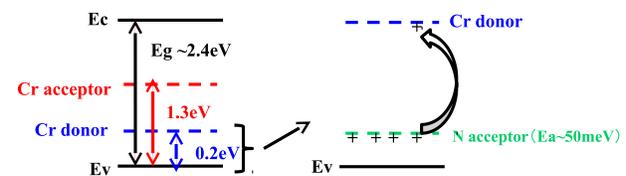


Fig.1 (Zn,Cr)Te 内の Cr^{2+} イオンが形成する不純物準位 (左図)。ドナー準位は Cr^{2+} イオンから Cr^{3+} イオンに変化する準位であり、アクセプター準位は Cr^{2+} イオンから Cr^{1+} イオンに変化する準位である [17]。右図は N アクセプターを添加したときのそれぞれの準位間の電荷のやりとりを示したものである。

2 ヘテロ接合による磁性の変化

電場による磁性の変化を調べるためにまず始めにヘテロ接合によって生じる内部電場の影響を調べた。ヘテロ接合による磁性の変化は (Ga,Mn)As [19] や (Cd,Mn)Te [20] などで報告されており、それらはよりバンドギャップの広くドーパされた半導体とヘテロ接合させることによってキャリアを多く誘起させる、変調ドーブと呼ばれる試料構造を採用している。本研究ではその変調ドーブ構造試料を作製し、その磁性変化を比較した。

2.1 実験手法

試料作製は、分子線エピタキシー (Molecular Beam Epitaxy:MBE) 法にて行った。 p 型ドーパントには N プラズマを使用した。作製したヘテロ構造試料のバンド図を Fig.2 で示す。(B)、(C) は (Zn,Cr)Te と p 型 ZnTe 及び p 型 (Zn,Mg)Te との変調ドーブヘテロ構造で、ZnTe($E_g \sim 2.39\text{eV}$) と (Zn,Mg)Te(Mg 組成 27% で $E_g \sim 2.58\text{eV}$) のバンドギャップの違いにより変調ドーブが (Zn,Cr)Te の磁性に与える影響を比較することを目的として作製した。(A) は比較用のためアンドーパ ZnTe と (Zn,Cr)Te を接合した試料である。また磁化測定は超伝導磁束量子干渉計 (Superconducting QUantum Interference Device:SQUID) で評価によって行った。

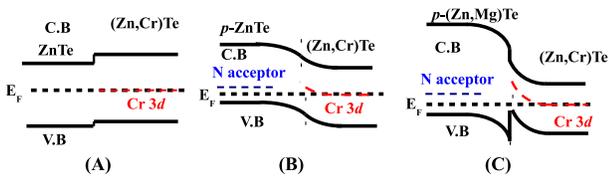


Fig.2 作製したヘテロ構造試料のバンドダイアグラム。

(A) ZnTe/(Zn,Cr)Te 比較参照用 (B) p -ZnTe/(Zn,Cr)Te、(C) p -(Zn,Mg)Te/(Zn,Cr)Te

2.2 実験結果と考察

Fig.3 は Cr 組成約 5% の (Zn,Cr)Te と上述の (A)、(B)、(C) のヘテロ構造試料における磁化の磁場依存性である。アンドーパの ZnTe と接合した試料 (A) の結果と比較すると、 p 型 ZnTe と接合した変調ドーブ試料 (B) では磁化の変化はほとんど見られず、 p 型 (Zn,Mg)Te と接合した変調ドーブ試料 (C) では磁化の減少が見られた。Arrott Plot から求められる強磁性転移温度で比

較すると、試料 (A) では約 65K、(B) では約 50K、(C) では約 40K となり、(B)、(C) の試料共に (Zn,Cr)Te の強磁性転移温度が下がることがわかった。このことから、内部電場によって (Zn,Cr)Te 内に正孔が誘起され、(Zn,Cr)Te に p 型一様ドーブをしたときと同じメカニズムで磁性が低下したと考えられる。またバンドギャップの広い (Zn,Mg)Te を用いることによって界面に障壁を作り正孔を蓄積させることによって、その強磁性抑制の効果がより強く現れることを確認できた。

この結果より、変調ドーブによる磁性の変化は (Zn,Cr)Te にも現れることが確認され、前述の (Ga,Mn)As のようにゲート絶縁膜を介して電圧を印加することによる磁性の変調ができると期待できる。

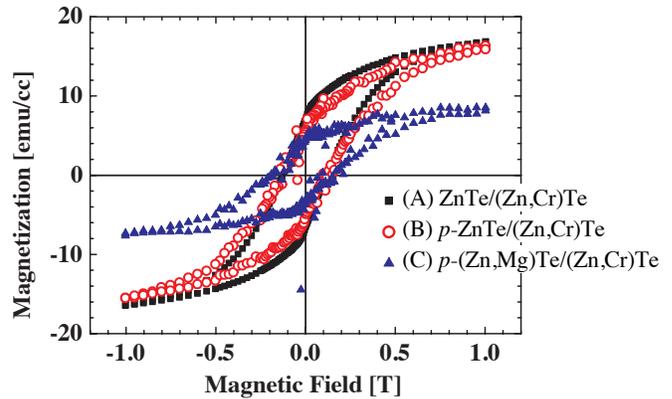


Fig.3 各ヘテロ接合試料 (A)、(B)、(C) の温度 2K における M - H 曲線。磁場は試料面に垂直に印加した。

3 ゲート絶縁膜の作製と評価

前節にて変調ドーブヘテロ構造試料において内部電場による強磁性の抑制が確認されたので、本研究ではゲート絶縁膜を磁性半導体上に成膜することを目標に、高抵抗、耐電圧の高いゲート絶縁膜の成膜方法を模索した。

3.1 窒化アルミニウム (AlN) の成膜

絶縁性の高いゲート絶縁膜を成膜するために、まず始めに MBE 装置を用いた AlN 膜の成膜を行った。この AlN はバンドギャップが約 6.3 eV と非常に大きく比誘電率が約 9 であることが知られており、高い電気容量を持つことができる High- k ゲート膜として期待されている。Al、N は II-VI 族半導体のドナー [21]、アクセプター [22] のドーピング用として、(Zn,Cr)Te を成長させるために用いた MBE 装置に備え付けられており、

同じ装置を用いて AlN の成膜を行うことができた。そして基板には Zn ドープされた *p* 型 GaAs を洗浄し手洗い、水素クリーニングで酸化膜を除去後、Al 分子線を供給しながら、RF プラズマセルによってプラズマ化した窒素を供給し Al 原子を窒化させる反応性蒸着法で成膜を行った。本研究では窒素ガスの供給量と RF 出力を固定し、Al 分子線の量 (Φ_{Al}) を制御しながら温度 280 °C の基板の上に 2 時間成膜した。膜厚は段差計を用いて測定し、絶縁性の評価は導線を In で直接ボンディングさせることによって電流-電圧特性を測り、評価した。また成膜された AlN 膜の組成分析を反跳原子検出法 (Elastic Recoil Detection Analysis:ERDA) [23] により評価した。

Fig.4 は窒素の分子線量を一定にして Al 分子線の供給量を変化させて成膜した窒化アルミ試料の *I-V* 特性であり、横軸は印加電圧を AlN の膜厚で割った値で、縦軸は電流密度をプロットしている。このグラフが示すように、リーク電流の大きさは Al の分子線の供給量により大きく変化している。Fig.5 は 1MV/cm 印加時のリーク電流密度と膜厚を Al 分子線供給量に対してプロットしたものである。Al 分子線量の増加に伴い、膜厚は単調に増加している一方、リーク電流密度は $\Phi_{Al} = 6.1 \times 10^{-9}$ Torr のときに最小となり、このとき 10^{-8} A/cm^2 という非常に小さいリーク電流密度の薄膜を得ることができた。Fig.6 は ERDA 測定から求めた組成比 N/Al と O/Al の Φ_{Al} 依存性を示す。 $\Phi_{Al} = 6.1 \times 10^{-9}$ Torr の時の N/Al 比がストイキオメトリーに一番近く、その値を境に Φ_{Al} の量の増減に伴い N-rich または Al-rich となっている。ストイキオメトリーの試料が一番絶縁性が高かったことから、Al-rich 試料のリーク電流は N 欠乏、もしくは未反応 Al によるものだとということが考えられる。一方、O/Al 比の方は、 Φ_{Al} の増加に伴い単調に減少している。O は AlN の大気曝露の際の表面酸化により膜中に侵入したものであると考え、O の侵入深さが一定であると仮定すると、AlN 層の厚さが薄くなるほど相対的に O の侵入した領域の全膜厚に対する割合が増加し、O/Al 比が大きくなったと考えることができる。

これらの結果から、本研究で反応性蒸着法による AlN の成膜において、Al と N の供給量比の調整により、AlN 膜中の Al と N の組成をストイキオメトリーに近い組成にすることで、リーク電流が少なく優れた絶縁特性を

有する絶縁膜を作成することができた。また、酸素侵入によるリーク電流の変化は本研究においては確認されなかった。

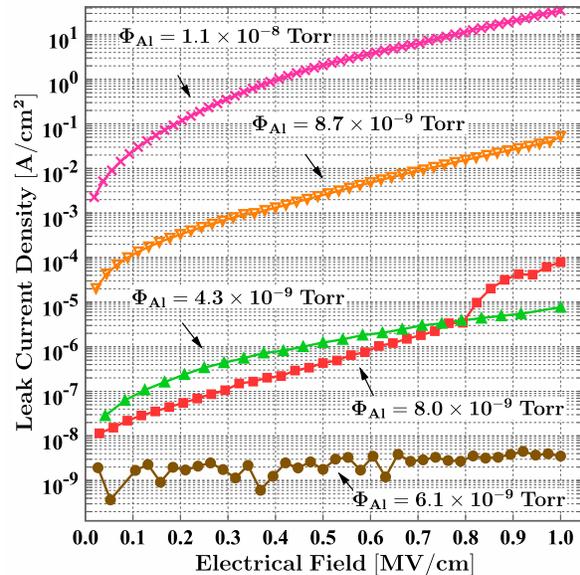


Fig.4 反応性蒸着法で作製した AlN 試料の絶縁性評価の比較

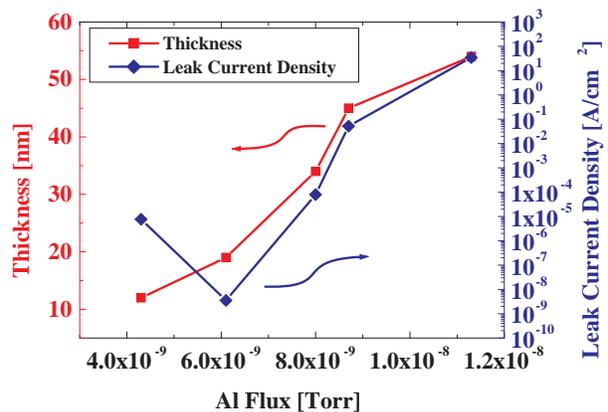


Fig.5 1MV/cm 印加時のリーク電流と膜厚の Al 分子線量依存性。

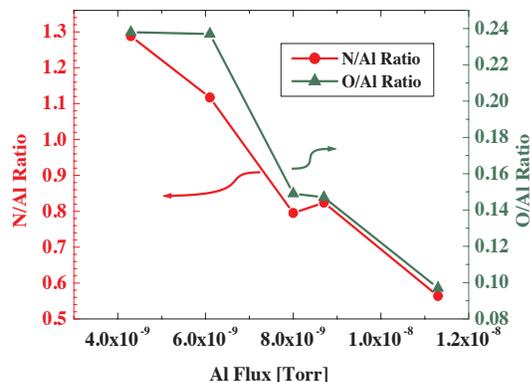


Fig.6 組成比 N/AI と O/AI の Al 分子線量依存性。

3.2 酸化アルミニウム (Al₂O₃) の成膜

本研究では原子層堆積法 (Atomic Layer Deposition:ALD) による Al₂O₃ ゲート絶縁膜の成膜も行った。ALD 法とは MBE 法のような蒸発した原料を対象物に吸着、成長させる物理気相成長法 (Physical Vapor Deposition:PVD) とは異なり、化学ガスを用いてその化学反応によって吸着、堆積を行う化学気相成長法 (Chemical Vapor Deposition:CVD) の一種である。本研究で扱う Al₂O₃ が ALD 法によって堆積される過程を Fig.7 で示す。まず、トリメチルアルミ (Al(CH₃)₃:TMA) ガ

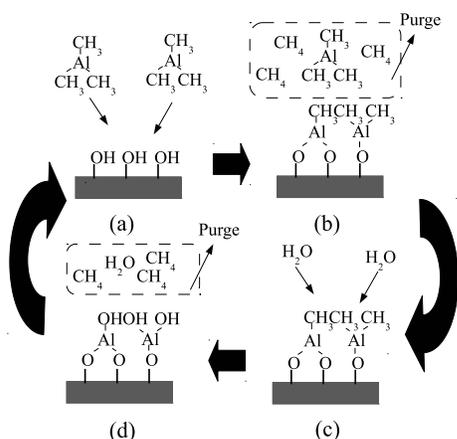


Fig.7 ALD 法による Al₂O₃ 膜の成膜の原理。

スを供給し化学反応で吸着させ (a)、化学反応によって生成されたメタンガス及び残留している未反応ガスをポンプで追い出す (b)。その後 H₂O ガスを供給し表面に吸着している TMA と反応させて Al₂O₃ を吸着させる

(c)。そして生成ガスと未反応ガスをポンプで追い出す (d)。この一連の工程を繰り返すことで Al₂O₃ を成膜させている。また表面は吸着された化学ガスのメチル基 (CH₃-基) 又はヒドロキシ基 (-OH 基) で覆われているため、原子 1 つ分の層しか吸着されない。そのためこの上述の工程の 1 サイクルにおいて Al₂O₃ 膜は原子 1 層のみが成膜されることになり、繰り返す工程の回数を制御することで膜厚を容易に制御することが可能となっている。また ALD 法の特徴として、化学ガスを使用しているので下地の形状に依存することなく吸着することが可能という点が挙げられる。これは PVD 法にはない特徴であり、先述の膜厚の容易な制御性と相まって、今日の 3 次元な構造をなす半導体デバイスを作製する上で重要なプロセスとなっている。この ALD 法による Al₂O₃ の成膜を行う為に本研究では ALD 装置の自作を行った。Fig.8 に装置の概略図を示す。

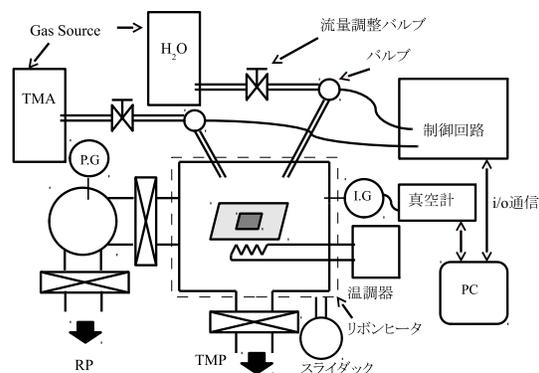


Fig.8 ALD 装置の概略図。

化学ガスの供給は電磁バルブの on と off を、I/O 通信ボードを介して Labview プログラムで制御をすることによって行った。リボンヒータは成膜するチャンパー全体の加熱を行い、H₂O ガスがチャンパー内で液化するのを防いだり、追い出しをやすくするために装着している。また、Fig.9 に示すように成膜プロセスにおける真空度の変化を PC 内でモニタリングし、データ保存することで成膜条件の検討を行ってきた。Al₂O₃ 膜試料は洗浄した p 型 Si 基板上に作製した。膜厚は分光エリブソメトリーで評価し、そして AlN 膜と同様の方法で電流-電圧特性を測ることによって絶縁性の評価を行った。Fig.10 は化学ガスの流量を固定し、H₂O の供給時間を主に変化させて作製した試料の膜厚をサイクル数で割った成膜レート [Å/cycle] を H₂O の供給時間に対し

てプロットしたグラフである。ALD 法による Al_2O_3 の成膜レートは適切な条件下ではおよそ $1\text{\AA}/\text{cycle}$ と一定の値をとることがよく知られており [24]、成膜レートがそれより低いのは反応が不十分によるものだと考えられる。さらに、成膜条件に関わらず結果的に成膜レートが $1\text{\AA}/\text{cycle}$ より低い値となった Al_2O_3 膜は $1\text{MV}/\text{cm}$ の高電界におけるリーク電流が $10^{-6}\text{A}/\text{cm}^2$ 以上となり、十分な絶縁性が得られなかった。一方、 H_2O の供給時間が 4 秒で成膜レートがおよそ $1.05\text{\AA}/\text{cycle}$ の Al_2O_3 膜の I - V 特性を Fig.11 に示す。このように成膜レートが $1\text{\AA}/\text{cycle}$ 以上の Al_2O_3 膜では $1\text{MV}/\text{cm}$ の高電界に対して $10^{-8}\text{A}/\text{cm}^2$ 以下程度にリーク電流を抑えることができ、絶縁性の良い Al_2O_3 ゲート膜を作製することができた。

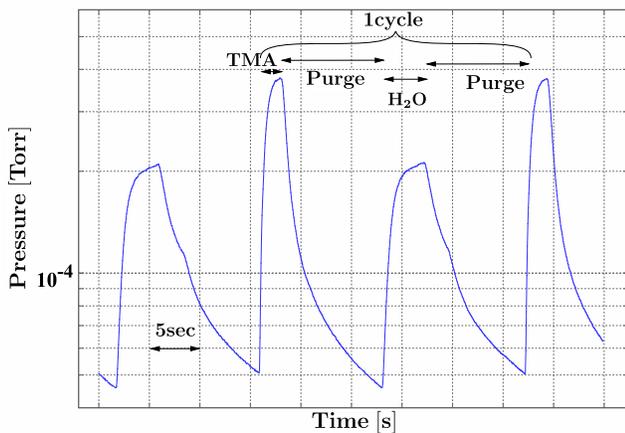


Fig.9 成膜時における真空度のグラフ。

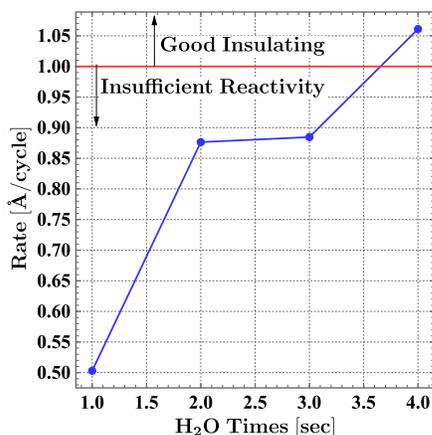


Fig.10 成膜レートの H_2O 供給時間依存性。

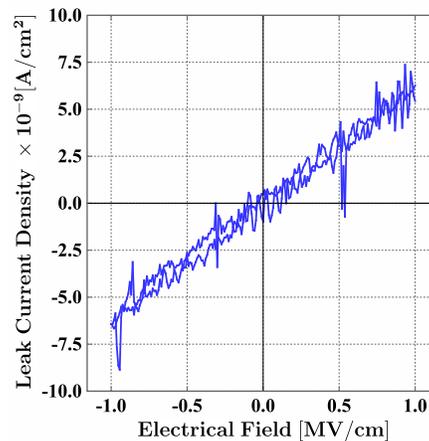


Fig.11 ALD 法で成膜した Al_2O_3 膜の I - V 特性。

3.3 絶縁膜成膜に関するまとめ

これまで本研究では反応性蒸着法と ALD 法の 2 つのプロセスによるゲート膜の成膜方法を試み、それぞれ良質な絶縁膜を成膜することができるようになった。ゲート絶縁膜として良い絶縁性を示す試料を作製する上で各プロセスの特徴の比較は以下のようにまとめられる。

- 反応性蒸着法による AlN の成膜は、 ZnTe ベース磁性半導体を結晶成長するチャンバーと同じチャンバーで成膜できるので、大気曝露による表面酸化ないし汚染を心配する必要がない。
- 反応性蒸着法による成膜は Al と N の組成をストイキオメトリーに近い値にする必要があるため、 Al と N の供給量比を厳密に調整しなければならない。
- ALD 法による成膜は化学ガスの供給量を反応性蒸着法のように調整する必要はなく、膜厚制御も比較的簡単に行える。
- ALD 法による成膜する場合の欠点は、一度試料を大気に晒すため、表面酸化による影響がある。

といったことが挙げられる。

4 外部電場による磁性の制御

4.1 実験方法

(Zn,Cr)Te の外部電場による磁性の変調を行うために、MBE 法によって *p* 型 GaAs 基板上に *p* 型 ZnTe(N 濃度: $1 \times 10^{20} \text{cm}^{-3}$)、Cr 組成が約 5% の (Zn,Cr)Te を成長させ、その上にゲート絶縁膜を成膜した。そして電極を装着することで、Fig.12 のような構造の試料を作製した。そしてこの試料の基板側をグラウンド接地させ、電場を印加して磁化特性を評価した。本研究では前述した固体のゲート絶縁膜を用いた磁性変調の実験だけでなく、イオン液体を用いた電気二重層 (Electric Double Layer : EDL) の形成による電場印加の実験も行った。イオン液体とは陽イオンと陰イオンで形成された液体であり、high-*k* 絶縁膜に 10MV/cm 相当の電場を印加したときと同じような効果を低い電圧で引き出すことが可能である。だが、試料上にイオン液体を滴下した状態で磁化測定を行うと、測定中に装置内部に導入すると液体が滴り落ちる恐れがある。そこで、実際にはイオン液体をポリマーと混合したイオンポリマーを用いた。磁化測定は SQUID を用いて行った。試料に電圧を印加するための配線をつけた状態で磁化測定を行うため、SQUID の試料スペースに配線を導入し、かつ測定時に試料の振動に伴い配線が動く空間的な余地を確保することができるよう特別の部品を作製し、使用した。

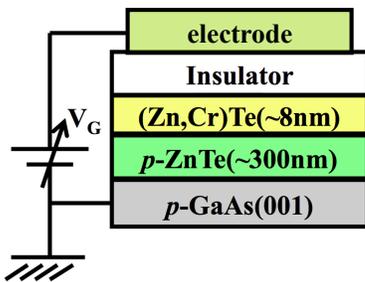


Fig.12 外部電場による磁性変調を行うために作製した試料構造の模式図。

4.2 実験結果と考察

4.2.1 Al₂O₃ ゲート膜を用いた試料について

Fig.13 は 5K において各電圧を印加したときの *M-H* 曲線であり、その内挿図は磁場 $-1\text{T} \leq H \leq +1\text{T}$ の範囲を拡大した図である。Fig.13 の内挿図が示すように、 $-1\text{T} \leq H \leq +1\text{T}$ の領域において電圧印加による磁化の

変化は見られなかった。一方、 $V_G = -6\text{V}$ のときに高磁場側で飽和磁化の変化が確認される。しかし、一旦正負のゲート電圧を印加した後、再びゲート電圧をゼロに戻して磁化測定を行うと、ゲート電圧印加前に測定した磁化の値と一致せず、電場印加によって何らかの不可逆な反応が起こった可能性があると考えられる。そのため、電場印加による磁化の変化は、(Zn,Cr)Te の磁化が変化したものでなく、Al₂O₃ / (Zn,Cr)Te 界面に生じた自然酸化膜における電場効果の可能性が考えられる。

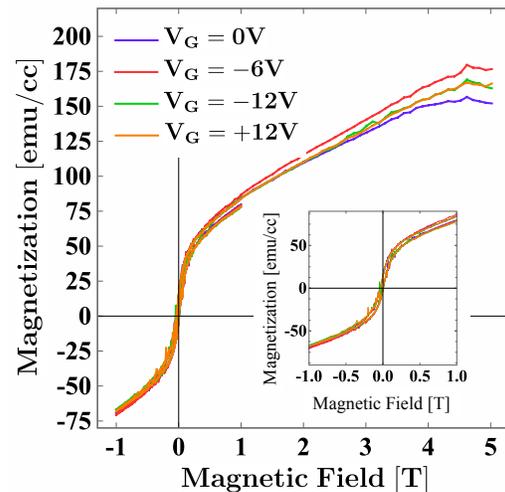


Fig.13 Al₂O₃ (~60nm) をゲート絶縁膜に使用した試料に各電圧を印加したときの 5K における *M-H* 曲線。

4.2.2 EDL/AlN ゲート膜を用いた試料について

ゲート膜として Al₂O₃ を用いた試料での実験について前の項で記述したが、ここではゲート膜として EDL を用いた試料についての実験結果と考察について述べる。先述と同様に MBE 法によって *p* 型 GaAs 基板上に *p* 型 ZnTe、Cr 組成が約 5% の (Zn,Cr)Te を成長させた。さらに同じチャンバー内で AlN (~40nm) を積層後、大気中に取り出し、その後にイオンポリマー、Pt 薄膜を装着して電場を印加して磁化特性を評価した。

Fig.14 は 5K において各電圧を印加した時の *M-H* 曲線であり、その内挿図は磁場 $-0.05\text{T} \leq H \leq +0.05\text{T}$ の範囲を拡大した図である。 $V_G = -1\text{V}$ には飽和磁化の変化は確認されなかったが、 $V_G = +1\text{V}$ の時には保磁力の低下が確認された。また、このときの飽和磁化の変化は確認されなかった。また、この時の測定ではゲート電圧の

印加に対して $V_G=0V, -1V$ で $M-H$ 曲線が重なっていることから、可逆性があり $(Zn,Cr)Te$ の磁性の変化を検出しているものだと考えられる。 $V_G=+1V$ の時の保磁力の低下は、 $p-ZnTe/(Zn,Cr)Te$ 変調ドープ構造のヘテロ界面におけるバンドのベンディングによる $Cr 3d$ 電子数の低下が正のゲート電圧印加によりさらに促進され、強磁性が抑制されたものと考えられる。(Fig.15)。

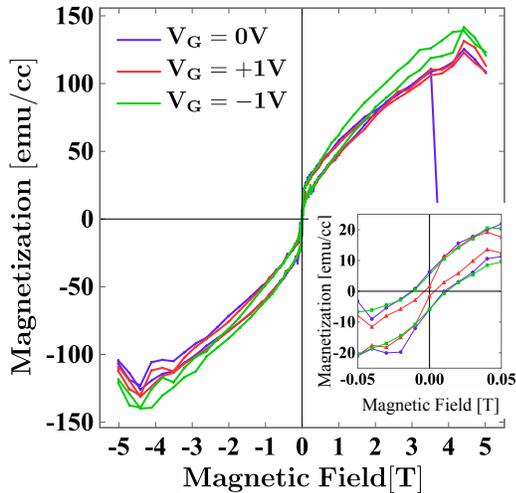


Fig.14 EDL/AiN(~40nm) をゲート絶縁膜に使用した試料に各電圧を印加したときの 5K における $M-H$ 曲線。

4.2.3 EDL/ Al_2O_3 ゲート膜を用いた試料について

次に、 AlN 膜の代わりに Al_2O_3 (~6nm) を成膜した試料を作製した。そしてイオン液体の保護層として使用したゲート絶縁膜の違いによる電場変調の振る舞いを比較した。

Fig.16 は 5K における各電圧印加に対する $M-H$ 曲線であり、その内挿図は磁場 $-0.05T \leq H \leq +0.05T$ の範囲を拡大した図である。EDL/ AlN をゲート絶縁膜として利用した試料と異なり、EDL/ Al_2O_3 をゲート絶縁膜として利用した試料では 5K における保磁力の変化が見られなかった。どちらも印加した外部電場の大きさは変わらず、違いは保護層の違いのみである。どちらも絶縁膜であり、十分な絶縁性を得られる点は同じであるが、作製方法が異なっている。 AlN は $(Zn,Cr)Te$ 層の積層後、同じ MBE チャンバー内で超高真空を保ったまま成膜しているのに対し、 Al_2O_3 はチャンバーから取り出した後、ALD 装置に移してから成膜しているため大気に曝

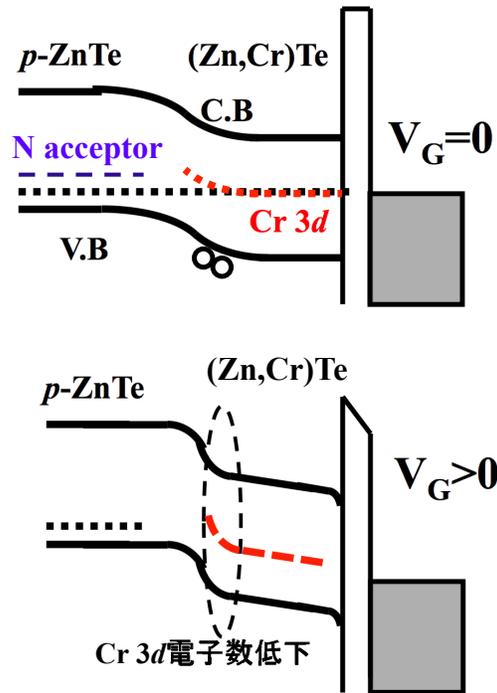


Fig.15 電極/ゲート絶縁膜/ $(Zn,Cr)Te/p$ 型 $ZnTe$ 構造試料の電圧印加によるバンドベンディング。

露している。そのため、 $(Zn,Cr)Te$ 表面の自然酸化により表面でフェルミ準位のピン止めが生じ、ゲート電場印加によるバンドベンディングが妨げられた可能性が考えられる。

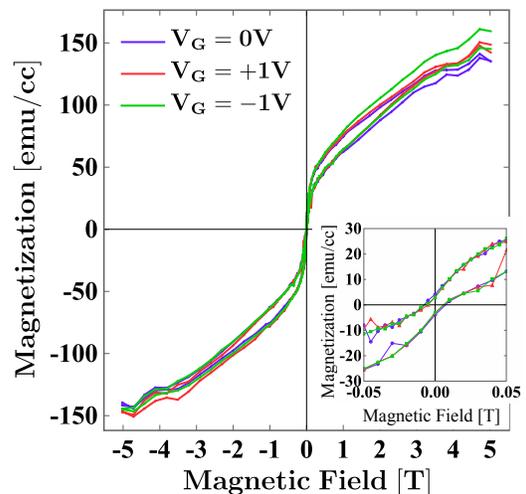


Fig.16 EDL/ Al_2O_3 (~6nm) をゲート絶縁膜に使用した試料に各電圧を印加したときの 5K における $M-H$ 曲線。

4.3 外部電場による変調についてのまとめ

本研究では p 型 GaAs(001) 基板上に p 型 ZnTe を積層し、その上に (Zn,Cr)Te、そしてゲート絶縁膜と電極を装着した MOS キャパシタ構造の試料を作製した。ゲート絶縁膜として Al_2O_3 単体、EDL/AlN、そして EDL/ Al_2O_3 の 3 種類を用いた試料を作製し、電場による磁性の変調を比較した。 Al_2O_3 を用いた試料では、ゲート電圧印加に対し不可逆的な変化が生じていることから、(Zn,Cr)Te 本来の磁性とは異なる変調が起こっていることが考えられる。また、EDL/AlN を用いた試料では $V_G=+1\text{V}$ を印加することによって保磁力が低下することを確認した。この保磁力の低下は、 p -ZnTe/(Zn,Cr)Te 変調ドープ構造のヘテロ界面におけるバンドのベンディングによる (Zn,Cr)Te のフェルミ準位の低下が正のゲート電圧印加によりさらに促進され、Cr 3d 電子数が低下し、強磁性が抑制されたものと考えられる。

また、EDL/ Al_2O_3 を用いた試料では電場印加による磁化の変調は見られなかった。AlN を用いた試料との違いは、AlN は (Zn,Cr)Te 層の積層後、同じ MBE チャンバー内で超高真空を保ったまま成膜している一方、 Al_2O_3 はチャンバーから取り出した後、ALD 装置に移してから成膜しているため大気に曝露しているところにあると推察される。従って後者の試料では (Zn,Cr)Te の自然酸化によって (Zn,Cr)Te と Al_2O_3 との界面にフェルミ準位のピン止めが発生してしまい、電場によるバンドベンディングが起こりにくくなってしまい、磁性の変調が上手くいかなかった可能性が考えられる。そして表面の自然酸化膜は、 Al_2O_3 を用いた試料で起こった不可逆的な変調の原因である可能性も考えられる。

5 本研究のまとめ

本研究は、(Zn,Cr)Te において外部の電場の印加により磁性がどのように変化するのかを調べ、この物質の強磁性発現機構についての検証を行った。

まず初めに (Zn,Cr)Te の p 型変調ドープ構造において、内部電場の発生によって強磁性が抑制されることがわかった。その原因は、(Zn,Cr)Te は、 p 型一様ドープによる強磁性の抑制と同じメカニズムであると考えられる。 p 型ドープをすると強磁性が抑制されるのは、アクセプターによって Cr 3d 電子の電子密度が低下するためである。本研究で作製した p 型変調ドープ構造において内部ポテンシャルによりヘテロ界面付近の (Zn,Cr)Te に

おける Cr 3d 電子密度が低下したのだと考えられる。そして p -(Zn,Mg)Te との変調ドープ構造においてはヘテロ界面のポテンシャル障壁により界面への正孔の蓄積が生じ、その結果 Cr 3d 電子密度がさらに低下したため、強磁性の抑制がさらに顕著に現れたのだと考えられる。

次いで、外部電場により磁性を変調するデバイス作製のために良質な絶縁膜を成膜する方法の探索を行った。反応性蒸着法による AlN の成膜、原子層堆積法による Al_2O_3 の成膜を行い、それぞれ成膜条件を最適化することにより、良質な絶縁膜を成膜することができるようになった。

最後に、各絶縁膜と EDL を用いたゲート絶縁膜を用いて、電極/ゲート絶縁膜/(Zn,Cr)Te/ p -ZnTe という、MOS キャパシタ構造試料を作製し、外部電場による磁性の制御を試みた。EDL/AlN をゲート絶縁膜に用いた試料において、電極側に正のゲート電圧を印加することによって磁性が抑制されることを見出した。これは (Zn,Cr)Te/ p -ZnTe 界面におけるバンド湾曲によって Cr 3d 電子数が低下し、強磁性の抑制が行われたと考えられる。また、 Al_2O_3 、EDL/ Al_2O_3 をゲート絶縁膜に用いた試料においては、ゲート電圧印加による磁性の変化は起こらなかった。これは (Zn,Cr)Te 上に自然酸化膜ができることによって、その電場効果が起こりにくく、界面に不可逆な反応が起きてしまった可能性が考えられる。

以上のことから、本研究はキャリア誘起とは異なる機構によって強磁性を発現する強磁性半導体 (Zn,Cr)Te を、電場によって Cr 3d 電子数を減少させることによって、その強磁性の抑制を行うことができたと考えられる。

謝辞

本研究は以下の方々のご協力をいただきました。つくばナノエレクトロニクス育成プログラムの連携コーディネータである太田憲雄客員教授にはスピントロニクスやそれに関する実験においてのご指導を教授して下さりました。また同プログラムの連携コーディネータである堀池 靖浩客員教授には ALD 装置の作製に多大なご協力を頂きました。AlN ゲート膜の組成分析において関場大一郎講師と原山勲氏に ERDA 測定をして頂きました。そして本研究グループの金澤研助教、並びに技術職員の室井光裕氏には SQUID 装置でゲート電圧を印加した状態で磁化測定を行うための部品作製をして頂きました。また本研

究グループの秋山了太助教には ALD 装置の作製やデバイス構造試料の作製方法についての協力や助言を頂きました。ここに記し、謝意を表す次第です。

参考文献

- [1] S. Sugahara and M. Tanaka, Appl. Phys. Lett. **29**, 2307 (2004)
- [2] B. N. Engel *et al.*, IEEE Trans. Magn. **41**, No.1, 132 (2005)
- [3] H. Kubota *et al.*, Jpn. J. Appl. Phys. **44**, L1237 (2005)
- [4] H. Ohno *et al.*, Nature **408**, 944 (2000)
- [5] D. Chiba *et al.*, Appl. Phys. Lett. **89**, 162505 (2006)
- [6] Y. Yamada *et al.*, Science **332**, 1065 (2011)
- [7] U. Bauer *et al.*, Nano. Lett. **12**, 1437 (2012)
- [8] D. Chiba *et al.*, Nature Materials **10**, 853 (2011)
- [9] T. Dietl *et al.*, Science **287**, 1019 (2000)
- [10] D. Chiba *et al.*, Nature **455**, 515 (2008)
- [11] T. Maruyama *et al.*, Nature Nanotech. **4**, 158 (2009)
- [12] D. Chiba *et al.*, Appl. Phys. Lett. **96**, 192506 (2010)
- [13] H. Ohno *et al.*, Phys. Rev. Lett. **68**, 2664 (1992)
- [14] H. Ohno *et al.*, Appl. Phys. Lett. **69**, 363 (1996)
- [15] H. Saito *et al.*, Phys. Rev. Lett. **90**, 207202 (2003)
- [16] S. Kuroda *et al.*, Nature Materials **6**, 440 (2007)
- [17] J. Dziesiaty *et al.*, Z. Phys. Chem. **201**, S63 (1997)
- [18] N. Ozaki *et al.*, Appl. Phys. Lett. **87**, 192116 (2005)
- [19] A. M. Nazmul *et al.*, Phys. Rev. B. **67**, 241308 (2003)
- [20] A. Haury *et al.*, Phys. Rev. Lett. **79**, 512 (1997)
- [21] J. H. Chang *et al.*, Appl. Phys. Lett. **79**, 785 (2001)
- [22] T. Baron *et al.*, J. Appl. Phys. **83**, 1354 (1998)
- [23] R. Behrisch *et al.*, Nucl. Instr. Meth **B68**, 245 (1992)
- [24] R. L. Puurunen, J. Appl. Phys. **97**, 121301 (2005)