

| | |
|---------|--------------------------------------|
| 氏名（本籍地） | 岡田 直也（兵庫県） |
| 学位の種類 | 博士（工学） |
| 学位記番号 | 博 甲 第 6824 号 |
| 学位授与年月日 | 平成 26 年 3 月 25 日 |
| 学位授与の要件 | 学位規則第4条第1項該当 |
| 審査研究科 | 数理物質科学研究科 |
| 学位論文題目 | 遷移金属内包シリコンクラスター材料を用いた半導体との接合形成に関する研究 |

| | | |
|----|-----------------|--------|
| 主査 | 筑波大学教授 金山敏彦 | 工学博士 |
| 副査 | 筑波大学名誉教授 村上浩一 | 工学博士 |
| 副査 | 筑波大学教授 山田啓作 | 工学博士 |
| 副査 | 筑波大学教授 山部紀久夫 | 工学博士 |
| 副査 | 筑波大学教授 末益崇 | 博士(工学) |
| 副査 | 富士通研究所フェロー 横山直樹 | 工学博士 |

論 文 の 要 旨

近年の電子情報機器の低消費電力化や高速化には、LSI を構成するトランジスタの高性能化が大きく貢献している。トランジスタは、過去 50 年近くに亘りスケールリング則に従って微細化することで性能を向上させてきた。しかし、今ではゲート長が 30 nm 以下に至り、微細化に見合う性能向上が困難になってきている。その原因の一つとして、微細化に伴うソース/ドレイン(S/D)領域における寄生抵抗の顕在化が挙げられる。微細化に伴い、チャンネル長が小さくなることで、オン抵抗が小さくなりトランジスタの電流駆動力が増大する。一方で、微細化に伴い S/D 接合部の金属と半導体の接触面積が小さくなることで、金属/半導体の接触抵抗がオン抵抗で支配的となり、トランジスタの電流駆動力を制限する。この状況の下、電流駆動力はトランジスタ性能の決定要因であるので、S/D 接合部の接触抵抗低減が最重要項目の一つとなっている。さらに、トランジスタの短チャンネル効果と特性ばらつきを同時に抑制するために S/D の接合深さを、サブナノレベルで制御する必要がある。そこで、本論文では、新しい接合材料として遷移金属内包 Si クラスタから成る Si リッチなシリサイド材料(MSi_n 膜)に着目し、金属/半導体の接触界面に本材料をナノレベルの膜厚で挿入することで、接触抵抗の低減を試み、その有効性や接触抵抗低減の物理的機構について議論した。

本論文は、6つの章から構成されている。第1章で微細トランジスタの S/D 領域の接触抵抗低減の必要性を議論した後、第2章で半導体と金属の接合技術に関する課題と、本論文が対象とする遷移金属内包 Si クラスタを紹介し、この材料を用いた接合形成技術の可能性に関して議論した。S/D と金属の接触抵抗は、半導体のキャリア濃度および半導体と金属の間に形成されるショットキー障壁高さにより支配される。接触抵抗を小さくするためには、1) ショットキー障壁高さの低減、及び、2) 半導体のキャリア濃度の増大が有効である。1) ショットキー障壁高さの低減には、 n 型半導体の場合、仕事関数の低い金属材料との接合形成が有効である。しかし、半導体と金属の間でフェルミレベルピンニングが生じることで、ショットキー

障壁高さの制御が困難な場合が多い。特に、誘電率の高い半導体ほど、フェルミレベルピンニングが強く、障壁高さの制御が困難となる。例えば、Ge は Si よりも強いピンニングを示すことが知られている。本論文が対象とする遷移金属内包 Si クラスタ (MSi_n) は、1 個の遷移金属原子 (M) を $n = 7-16$ 個の Si 原子が取り囲んだ構造を有する。本論文では、このクラスタを凝集した薄膜材料が、a) 組成の大部分が Si であり、かつ、b) 原子レベルの急峻性で高濃度ドーピング層を形成できる可能性を持つことを利用して、Si や Ge との接合形成技術を提案し、その有効性を調べた。

第 3 章では、遷移金属内包 Si クラスタ材料の形成と物性に関して、特に W 内包 Si クラスタを凝集させたアモルファス膜、及び W 内包 Si クラスタを基にエピタキシャル成長させた膜の半導体物性やキャリア伝導特性に関して議論した。成膜には、レーザーアブレーションで生成した W 原子と SiH_4 ガス (50 Pa) との反応により、水素化した WSi_nH_x クラスタを合成し、基板上に堆積する方法を用いた。ここで、アブレーションされた W 原子は、 SiH_4 分子と衝突を繰り返し、 WSi_nH_x クラスタを生成する。 SiH_4 ガス圧力を変えて、W 原子と SiH_4 分子の衝突回数を制御することで、 WSi_n 膜の Si 組成比 n の制御が可能であり、堆積基板の種類や基板の表面処理を変えることで、 WSi_n 膜のアモルファス膜 (石英基板上) とエピタキシャル結晶膜 (Si 基板上) を作り分けることが可能である。このように形成した膜について、1) アモルファス WSi_n 膜 ($n = 8-10$) は $\sim 0.5-0.6$ eV の光学ギャップと ~ 0.1 eV の移動度ギャップを持つ半導体であること、2) エピタキシャル WSi_n 膜 ($n = 8-10$) は ~ 0.66 eV のバンドギャップを持つ n 型半導体 (電子濃度: $6.5 \times 10^{19} - 8.1 \times 10^{19} \text{ cm}^{-3}$) であることを、光吸収測定や、ホール効果測定、電気伝導測定の温度依存性から明らかにした。ここで、エピタキシャル WSi_n 膜の電気的特性測定に下地 Si 基板の電気抵抗が影響しないように、膜厚 12 nm の高抵抗 p -Si(100) 層 (ドーパント: ボロン、抵抗率: $9-15 \text{ } \Omega \cdot \text{cm}$) を有する Si on Insulator (SOI) 基板を用いた。

第 4 章で、アモルファス MSi_n 膜 (M : Ir, Ta, Ni, Mo, W) と Ge との接合形成に関して議論した。特に、アモルファス MSi_n 膜を金属と Ge の接触界面に挿入した接合のフェルミレベルピンニングの解除性能を調べた。その結果、アモルファス WSi_n 膜が最も高いピンニング解除性能を示した。このアモルファス WSi_n 膜のピンニング解除性能は、 $350 \text{ } ^\circ\text{C}$ 程度まで持続した。この高いピンニング解除性能は、Ge 表面の準位を終端する能力が高いこと、及びアモルファス WSi_n 膜自体の誘電率が低いことに基づくことを、W/ Al_2O_3 /アモルファス WSi_n 膜/ n -Ge の MOS コンデンサによる界面準位密度評価、及び容量評価から明らかにした。さらに、金属/アモルファス WSi_n 膜/ n -Ge 接合で、金属/ n -Ge 接合に比べて約 4 桁の接触抵抗低減を実現した。これは、アモルファス WSi_n 膜/ n -Ge 接合界面における小さな伝導帯端バンドオフセットに基づく。また、アモルファス WSi_n 膜を適用することで、Ge のショットキー S/D 型 n FET のトランジスタ動作を実証した。

第 5 章では、エピタキシャル WSi_n 膜と Si との接合形成に関して議論した。高キャリア濃度を有するエピタキシャル WSi_n 膜を ~ 2 nm の膜厚で金属と低不純物濃度の Si の接触界面に挿入することで、電界放出電流に基づく接触抵抗の低減を検討した。この接合は、室温でオーミック特性を示し、容量-電圧測定の温度依存性から、エピタキシャル WSi_n 膜が、高い電子濃度 ($> 1.3 \times 10^{19} \text{ cm}^{-3}$) を有することがわかった。この値は、第 3 章で議論したエピタキシャル WSi_n 膜の物性と整合する。この接合で、W/ n -Si に比べて約 1 桁以上の接触抵抗低減を実現した。また、 p -Si 上にエピタキシャル WSi_n 膜を形成することで、界面準位の少ない高品質な p - n ヘテロ接合 (熱電子放出モデルの

理想係数 = 1.09) を形成した。最後に、第 4 章で議論した n -Ge に対する接合と第 5 章で議論した n -Si に対する接合の整合性を議論した。 MSi_n クラスタに内包される M 原子の種類が、 MSi_n クラスタの半導体基板表面における終端能力の決定要因となることを示した。

最後に第 6 章で、本論文の結論をまとめた。

審 査 の 要 旨

〔批評〕

本論文は、遷移金属内包 Si クラスタで構成した半導体薄膜 (MSi_n 膜) をナノレベルの膜厚で半導体と金属の接触界面に挿入することで、接触抵抗の大幅な低減を実証した研究成果の報告である。本接合形成技術は、微細なトランジスタの性能向上に直結する、意義の高いものである。さらに、単なる接触抵抗低減技術の創出に留まらず、 MSi_n 膜のフェルミレベルピンニングの解除性能といった半導体との接合特性を系統的に調べることで、接触抵抗低減の機構を追究している。特に、 MSi_n クラスタ ($M = W, n = 8-10$) を基にエピタキシャル成長させた半導体薄膜が高い電子濃度を保持することを、膜のキャリア伝導特性から実証したことで、本論文は学術的な完成度を高めている。一方、本論文では、 MSi_n クラスタに内包される M 原子の種類が、半導体基板表面における終端能力を決めることを示しており、今後の接合材料研究に、意義の有る指針を与えている。

今後の課題として、未だ多くの不明な点が存在する MSi_n 膜の物性の解明や MSi_n 膜中でキャリアが発生する起源を明らかにしていくことで、 MSi_n 膜を用いた接合形成技術の信頼性向上や性能向上が必要である。例えば、 MSi_n 膜の Si 組成比 n に関する系統的な研究やエピタキシャル膜の原子配列構造解明が望まれる。また、これまでに MSi_n 膜の形成に用いてきたレーザーアブレーション法では、 MSi_n クラスタのサイズの均一化、及び膜厚や膜構造の原子レベルでの制御に限界がある。材料探索や原理検証を目的としたこれまでの研究から、トランジスタの微細化や集積化に対応するには、新しい形成手法への転換が必要である。

〔最終試験結果〕

平成 26 年 2 月 18 日、数理物質科学研究科学学位論文審査委員会において審査委員の全員出席のもと、著者に論文について説明を求め、関連事項につき質疑応答を行った。その結果、審査委員全員によって、合格と判定された。

〔結論〕

上記の論文審査ならびに最終試験の結果に基づき、著者は博士(工学)の学位を受けるに十分な資格を有するものと認める。