

氏名(本籍地)	上嶋 和也(神奈川県)
学位の種類	博士(工学)
学位記番号	博甲第6819号
学位授与年月日	平成26年3月25日
学位授与の要件	学位規則第4条第1項該当
審査研究科	数理物質科学研究科
学位論文題目	微細シリコン MOS トランジスタの高性能化とリーク電流低減に関する研究

主査	山田 啓作	筑波大学教授	工学博士
副査	山部 紀久夫	筑波大学教授	工学博士
副査	上殿 明良	筑波大学教授	工学博士
副査	山崎 聡	産業技術総合研究所	理学博士
副査	宮田 典幸	産業技術総合研究所	工学博士
副査	梅田 享英	筑波大学准教授	工学博士

## 論文の要旨

本論文は、微細シリコン MOSFET (Metal-Oxide-Semiconductor Field Effect Transistor) の高性能化とリーク電流低減に関して行われた総合的な研究をまとめている。微細シリコン MOSFET のゲート電極、ソース・ドレイン、チャンネルに対して、それぞれ新しい構造や製造技術を提案し、副作用を抑えつつ、高性能化を達成することに成功した。以下、1つ1つの研究項目に対して具体的な成果を述べる。

まず、ゲート電極の研究では、ゲート電極の空乏化を低減することによってオン電流の向上が期待できる「ポリ SiGe(結晶化シリコン-ゲルマニウム)」を導入する研究を行った。アモルファス Si(1層目)+ポリ SiGe(2層目)の積層構造を提案し、電流駆動力の高い高性能い 65nm 世代の MOSFET を実現することができた。

次に、ミリ秒アニールによる熱拡散抑制活性化技術とクラスターイオン( $B_{18}H_{22}$ )による超極浅イオン注入技術を組み合わせて、接合深さ 10nm 以下の超極浅接合を開発し、その性能を微細 MOSFET で実証した。プレーナーバルク型の MOSFET でも、ゲート長 20nm までは縮小化が可能であること実証した。

第 3 に、チャンネルに格子歪み(ストレス)を加えてオン電流を高める技術についても研究を行った。MOSFET を被覆する窒化膜のストレスを効果的に MOSFET チャンネルに伝搬させる技術を採用することにより、従来以上に MOSFET の性能を向上できることを示した(従来:+20%、本研究:+50%)。

以上に述べた微細 MOSFET 単体の高性能化の次の課題として、大規模集積回路の総合的な高性能化に着眼して研究を行った。具体的には、ロジック+メモリ(DRAM:Dynamic Random Access Memory)混載技術を実現する混載 DRAM 用 MOSFET(セルトランジスタ)のリーク電流低減技術である。まず、28nm 世代の DRAM 用トランジスタに対して、リンドープせり上げソース・ドレイン構造を提案し、セルトランジスタのオフリーク電流を、115°Cにおいても 0.1pA まで低減できることを実証した。

さらなるリーク電流低減、低消費電力化技術を目指して、残存する接合リーク電流について基礎的な研究を行った。リークの起源となるシリコン基板中の結晶欠陥を電流検出型の電子スピン共鳴分光 (EDMR: Electrically Detected Magnetic Resonance) 法を用いて調べ、これを同定することに成功した。発見された結晶欠陥はフルオロカーボンを使ったドライエッチング工程に由来するカーボンとフッ素から成る欠陥である。質量分析法で、シリコン基板の極浅領域 (~5nm) に高い濃度 ( $10^{20}$  atoms/cm<sup>3</sup> 以上) でカーボン及びフッ素が導入されることを確認し、接合リーク電流を用いた EDMR 分光により、それぞれ格子間カーボン (<100>-split C-Si interstitialcy) と、ボンドセンターフッ素としてトランジスタ中に残留し、リークの原因となっていることを突き止めた。ボンドセンターフッ素の観察および同定は、バルク Si 結晶試料を含めても本研究が初めての報告で、格子間カーボンの観察は MOSFET 内部では本研究が初めての報告である。その他にもカーボン、フッ素、水素に関連したマイナー欠陥の存在を報告している。また、これらの結晶欠陥のトランジスタ中での異常に高い熱安定性についても議論を行った。

## 審 査 の 要 旨

[批評]

大規模集積回路用の微細シリコン MOSFET の研究を多方面にわたって追求した論文で、全項目において画期的な成果が述べられていた。論文は大きく 5 つの項目に分けることができ、うち、4 項目は上嶋氏が会社 (現ルネサスエレクトロニクス株式会社) 内で行った研究で、それぞれ International Electron Device Meeting (IEDM) や VLSI symposium といった著名な国際会議にて発表されている。これらをもって早期修了プログラム対象者の認定に至っている。5 番目の項目 (リーク電流の起源となる結晶欠陥の研究) は本大学院にて新たに行われた研究であり、この項目でもきちんと成果を上げ、短期間において論文受理 (Applied Physics Letters 誌) までこぎ着けている。この項目はこれまでの 4 項目とはやや趣向が違い、基礎的・学術的な内容を多く含んでいたが、短期間にもかかわらず十分な理解と実践が達成されていることが 2 時間弱に及んだ発表審査会で確認することができた。

[最終試験結果]

平成 26 年 2 月 14 日、博士論文公開発表会 (数理物質科学研究科学学位論文審査委員会) において審査委員の全員出席のもと、著者に論文について説明を求め、関連事項につき質疑応答を行った。その結果、審査委員全員によって、合格と判定された。

[結論]

上記の論文審査ならびに最終試験の結果に基づき、著者は博士 (工学) の学位を受けるに十分な資格を有するものと認める。