

氏名（本籍地）	石田 猛 （東京都）
学位の種類	博士（工学）
学位記番号	博甲第6720号
学位授与年月日	平成25年11月30日
学位授与の要件	学位規則第4条第1項該当
審査研究科	数理物質科学研究科
学位論文題目	

高集積半導体不揮発性メモリにおける高信頼化技術の研究

主査	筑波大学教授	山部紀久夫	工学博士
副査	筑波大学教授	山田啓作	工学博士
副査	筑波大学教授	都倉康弘	理学博士
副査	筑波大学客員教授	白石賢二	理学博士

論文の要旨

半導体不揮発性メモリにおける、主にゲート絶縁膜に関わる信頼性の劣化機構の解明を主眼とした研究をおこなった。

不揮発性メモリには、浮遊ゲート電極型と MNOS 型とがあり、本研究では、両者のゲート絶縁膜の信頼性劣化機構を、電気的特性評価の結果を中心に議論している。

第2章では、前者の浮遊ゲート電極型のゲート酸化膜の絶縁特性劣化機構を議論している。

浮遊ゲート電極型では、トンネル酸化膜を介して、シリコン基板と浮遊ゲート電極間でトンネル機構を使って、電極を出し入れし、制御電極によるしきい値電圧の変化をメモリとしている。トンネル酸化膜には、シリコン酸化膜 SiO_2 が主たる成分となっている。 SiO_2 膜は優れた絶縁膜であり、本来、浮遊ゲート電極に電子を閉じ込めるのに適しており、膜中の電気伝導に関与する欠陥密度が少なく、かつ、高い界面エネルギー障壁を有し、高い信頼性を有している。浮遊ゲート電極とシリコン基板間の電子の出し入れには、書き込み消去速度を大きくするために、トンネル酸化膜に 10MV/cm 程度の高い電界を印加している。トンネル電流は、印加電界に対して指数関数的に高くなるため、より高い電界を印加して書き込み速度を高め、エレクトロニクスデバイスへの範囲を拡大しようとする製品からの要望がある。一方、高電界を印加するほど、 SiO_2 の劣化速度は高まり、信頼性が劣化する傾向があることが知られている。よって、信頼性が高い技術を構築するほど、高速書き込みができ、製品としての能力が高いものを作ることができることから、信頼性劣化機構の解明は、不揮発性メモリでは重要な研究課題となっている。

劣化が進行すると、遂には絶縁破壊に至るが、極薄膜では、絶縁破壊に至る前に、低電界でのリーク電流が高電界ストレス印加により生じることが、約 30 年前に報告されている。このような劣化がもたらすリーク電流をストレス誘起リーク電流(SILC: Stress Induced Leakage Current)と呼ぶ。以来、劣化機構の解明や特性改善が進められてきたが、未だ不明な点が多い。

特に、最近では、素子の微細化により、動的にゆらぐ variable SILC(V-SILC)と称する変動成分が議論

されており、特性の把握と機構解明が求められている。

V-SILC の出現は、ゲート面積に大きく依存し、ゲート電極が大きいほど顕著に現われる。SILC が比較的ゲート電極前面に生じる劣化に対して、V-SILC はゲート絶縁膜に局所的に発生するリークパスであり、ゲート電極に分散して分布している。SILC がストレス印加後の低電圧保持時間に対して対数的に減少し、劣化が正孔の膜中での捕獲により、低電圧保持では捕獲正孔の再放出もしくは電子捕獲による不働化と考えることができることを見出した。V-SILC については、その大きさに変化があり、2 値的あるいは多値的に変化することが明らかになった。さらに、ストレス印加により、2 値的から多値的に変化することも明らかになった。そして、on/off 時間にも変化があり、ストレス時間やストレス電界に依存することも分かった。その他の V-SILC の特性がいろいろ電気的特性を解析することで明らかとなった。その結果、劣化による欠陥の発生が V-SILC の原因であり、電荷衝突による欠陥構造の遷移が、微視的な現象であると結論されている。

第 3 章では、MNOS 型が進化した MONOS 型の不揮発性メモリの電荷捕獲について議論されている。浮遊ゲート電極型が、トンネル酸化膜の局所的な劣化により、浮遊ゲート電極に注入された電子がほとんど流出してしまうのに対して、電荷が絶縁膜中の捕獲中心に捕獲されていることを利用することから、浮遊ゲート電極型より微細化あるいはトンネル酸化膜の薄膜化に対して優位であると注目された。MONOS 型では、電荷捕獲中心密度の高い Si_3N_4 層を電荷捕獲中心密度の低い SiO_2 層で挟み、電荷を Si_3N_4 層に電荷を捕獲する構造となっている。よって、電荷捕獲中心の起源に対する研究が、MNOS 型不揮発性メモリが開発されて以来、長く研究の対象となってきた。

本論文では、電荷注入による容量-電圧(C-V)特性のシフトの、膜厚構成や動的変化から、その捕獲位置の同定を行い、また、理論計算によりその起源のイメージをサポートした。

MONOS の膜厚構成から、ON あるいは NO 界面に高い電荷捕獲中心が高密度に分布しているとする遷移層モデルと捕獲電荷間のクーロン反発モデルで説明されることを明らかにした。また、リテンション(電荷保持)特性の時間依存性が、 Si_3N_4 層の膜厚に依存し、膜厚が厚い場合には、短時間側でデータ維持される期間があるのに対して、 Si_3N_4 層が薄い場合には、データ保持期間がほとんどなく、電荷放出がなされることが明らかとなった。それらについても、遷移層モデルと捕獲電荷間のクーロン反発モデルの両方が関与していることで説明された。さらに、理論計算から、その微視的構造に対しても、議論された。

本論文で得られた電気的特性評価方法およびその知見は MONOS 型不揮発性メモリや絶縁膜の劣化におけるトラッピングに大きな情報を提供する。

審 査 の 要 旨

[批評]

本論文では、不揮発性メモリにおける信頼性劣化特性の詳細な評価とその機構解明を、電気的特性評価および計算科学を用いて、議論している。

単なるデバイス特性に留まらず、信頼性モデルを構築し、モデル検証に、テストデバイスの種々の特性を綿密に調べることを進め、モデルの物理的な根拠として計算科学も取り入れており、工学的な成果のみならず物理学的な議論を進めることで、普遍性を得たモデルを提案しており、学術的に意義のある論文と

なっている。

[最終試験結果]

平成 25 年 2 月 19 日、数理物質科学研究科学学位論文審査委員会において、審査委員全員の出席のもと、本論文について著者に説明を求め、関連事項につき質疑応答を行った。その結果、本論文で発見・開発した知見・技術が将来の科学技術に与えるインパクトに関する議論を丁寧に行う改定をすることを条件に合格、という条件つき合格の判断が審査委員全員によってなされた。その後、平成 25 年 10 月 6 日に、石田猛氏により本博士論文での発見・開発した知見・技術の将来展開を詳細に盛り込んだ博士論文が提出され、審査員全員によって博士論文の適切な改定であることを確認した。上記確認を行った上で、平成 25 年 10 月 7 日、審査員全員によって石田猛氏の博士論文審査を合格とした。

よって、石田猛氏は博士(工学)の学位を受けるのに十分な資格を有するものと認める。