

氏名(本籍)	鈴木輝夫(三重県)
学位の種類	博士(工学)
学位記番号	博甲第6417号
学位授与年月日	平成25年3月25日
学位授与の要件	学位規則第4条第1項該当
審査研究科	数理物質科学研究科
学位論文題目	ナノスケール Si 半導体デバイスのコンポーネントレベル ESD に関する研究
主査	筑波大学教授 博士(工学) 大野裕三
副査	筑波大学教授 Ph.D. 佐野伸行
副査	筑波大学教授 理学博士 白石賢二
副査	筑波大学教授 工学博士 山田啓作

### 論文の内容の要旨

半導体デバイスの製造工程・出荷後において、静電気放電：Electro-Static-Discharge (ESD) に因る破壊を静電気破壊と呼ぶ。そのため、半導体業界では、ESD を、静電気破壊耐圧そのものの意味で使う場合が多い。ESD は、信頼性試験の範疇であるが、HCI,EM,NBTI といった寿命試験とは区別する必要がある、“使用の信頼性”に位置づけされる。つまり、組み立て時のストレス、ESD サージ流入、デバイス稼動中での外乱ノイズなどは、稼動中の劣化現象ではなく、使用上これらのストレスが印加された時に、半導体デバイスが損傷されないように、耐性設計を実施することによって守られる使用上の信頼性となる。半導体デバイスにおいて、その代表的なものが ESD である。本論文は著者が考案した新しく、かつ汎用に使われている ESD 保護回路について議論したものである。

最近の半導体デバイス微細化の結果、半導体デバイスの特性改善（高速化、低消費電力化、高信頼性）が求められているが、このような新規半導体でデバイス構造は、ESD に対して脆弱な場合が多く、新規テクノロジー立ち上げ時に起こった ESD 耐圧不足の事例、および原因解明とそれに対して著者が開発した ESD 保護回路についてまとめたのが本論文である。

まず、コンポーネントレベル ESD では、試験方法、ESD 保護回路について説明し、ESD 設計では、ESD Design Window の考え方が要になることを示した。また、NMOS の寄生横型 NPN バイポーラトランジスタによる ESD 保護に関する研究結果を示した。

次に、歩留まり向上のため使用されはじめた Epi 基板の基板抵抗が低下すると、ESD が弱くなるメカニズムについて説明した。更に、対策方法を3つの例を示した。

三つの例とは以下の通りである。

- (1) 高濃度基板（低抵抗基板）からの熱拡散が発生しても、その影響が少なくなる様に Epi 層を厚くする。
- (2) 高濃度基板からの熱拡散を出来るだけ起こさないように、低温プロセスを採用する。
- (3) Epi 層下の基板を低濃度化して基板抵抗を上げる。

が著者が考案・開発した対策方法であり、現実の多くの製品で使用されている。

また、5V トレラントなどのオーバー・ボルテージ・トレラント IO セルに使われるカスケード接続した

NMOS の ESD 耐圧の向上を試みた。トランジスタ領域から離れた部分（ドレインコンタクト下）にホロンを追加注入する手法を考案し、

- (1) 信頼性評価をこのために実施する必要がないこと。
- (2) 量産中の品種の ESD 耐圧向上に適していること。
- (3) USB2.0 などの小振幅 IO セルにも、AC 特性を変化させることなく適用出来ること。

などの利点があることを示した。

さらに、水晶発振用 IO セルにて、ESD の被保護回路として使ったカスケード NMOS ドライバーの ESD 耐圧を改善するためには、カスケード NMOS の下側の NMOS のゲート電圧が重要なパラメータであることを示した。また、解決策として、一般的なレベルアップ・シフト回路に、一つの NMOS を追加し、何のトレードオフもなく ESD を改善する ESD 保護回路方法を提案した。

最後に、電源 ESD 耐圧が、単に電源分離帯の大きさ（寄生容量の大きさ）に比例しないケースがあることを発見し、ESD 耐圧と電源分離帯の大きさとの関係について考察し、電源分離帯の VDD-VSS 間の容量がある程度大きいと、電源クランプの変位電流が減り、LNPN 動作をアバランシェ電流で補うために、PN 接合の熱破壊が発生しやすくなることを示した。また、ESD\_II を 3.3 V トランジスタのシリサイドブロック部のみイオン注入しないことにより、ESD 耐圧を製造コストの上昇なしで改善させることに成功した。

上述のように本論文は著者が長年、考案開発してきた ESD 保護回路について具体例を交えながら詳細かつ体系的に論じたものである。

## 審 査 の 結 果 の 要 旨

本論文は、半導体デバイスに必須である、Electro-Static-Discharge (ESD) の物理的起源について論じるとともに、こうした科学的に立脚して著者が考案した数々の新規の ESD 保護回路について議論している。「京計算機」や任天堂の Wii に代表される我々の身近な製品に汎用に搭載されている新しいタイプの ESD 保護回路の例も多く含まれており、新しい科学技術分野に大きく寄与する研究成果である。以上のように新たに開発された ESD 保護回路の特徴とその社会・産業的インパクトが十分に議論されており、本論文は博士（工学）に相当するものである。

平成 25 年 2 月 21 日、数理物質科学研究科学学位論文審査委員会において審査委員の全員出席のもと、著者に論文について説明を求め、関連事項につき質疑応答を行った。その結果、審査委員全員によって、合格と判定された。

上記の論文審査ならびに最終試験の結果に基づき、著者は博士（工学）の学位を受けるに十分な資格を有するものと認める。