

氏名(本籍)	川合浩之(静岡県)			
学位の種類	博士(工学)			
学位記番号	博甲第5684号			
学位授与年月日	平成23年3月25日			
学位授与の要件	学位規則第4条第1項該当			
審査研究科	システム情報工学研究科			
学位論文題目	再構成可能集積回路を用いた高速パターン認識システムの研究			
主査	筑波大学教授	博士(工学)	安永守利	
副査	筑波大学教授	工学博士	白川友紀	
副査	筑波大学教授	工学博士	丸山勉	
副査	筑波大学准教授	博士(工学)	佐久間淳	
副査	筑波大学准教授	博士(工学)	庄野和宏	

論文の内容の要旨

超高速なパターン認識を実現するために、従来技術としてDDI (Direct Data Implementation) 方式が提案されている。これは、画像や信号スペクトルなどのパターンを直接論理回路として再構成可能なFPGA (Field Programmable Gate Array) 上に実現し、専用ハードウェア化する手法である。サンプルパターン数分の並列度を実現でき、順序回路が不要であるため、超高速(ナノ秒)オーダーのパターン認識が実現できる。一方、この手法では、サンプルパターンに変更があった場合、システムを停止し、論理回路を再構成しなければならない。

本研究は、FPGAを動的に再構成解決する手法を提案し、この問題点を解決している(これをDP (Dynamic Partial) DDIと呼ぶ)。具体的には、FPGA内部のLUT (Look Up Table) をシフトレジスタ構成にすることで、LUT内の論理(論理回路)をシフト処理によって部分的に書き換える方式である。これにより、パターン認識ハードウェアをノンストップで動作させることができ、DDI方式の応用範囲を飛躍的に拡大することができる。加えて本方式によれば、FPGAを設計・実装するための専用ソフトウェアが不要であるという大きな特長も兼ね備えることができる。

さらに本研究では、上記提案方式を顔画像認識問題、および、ソナースペクトル認識問題に適用したシステムプロトタイプを構築し、その性能を処理速度、集積度、消費電力の観点から評価している。評価の結果、従来のDDIに比べてDP-DDIは、30倍～50倍高速に回路を更新できることが明らかになった。また、この評価結果に基づき、システム全体を1個のLSIに実装(オンチップ実装)することも試みており、その再構成時間を評価している。評価の結果、オンチップ実装の場合は回路再構成にDDIの2倍以上の時間がかかることが示され、その原因が回路設計中の最適化アルゴリズム(遺伝的アルゴリズム)の処理時間にあることがわかった。

審査の結果の要旨

DDIの問題点をFPGAの動的再構成により解決し、DP-DDIという新たなパターン認識ハードウェア方式を提案した点、さらに、その提案に基づくプロトタイプを試作し、顔画像認識問題とソナースペクトル認識問題という実応用問題で評価した点には優れたオリジナリティが認められ、高く評価できる。さらにそのハードウェアのオンチップ化まで踏み込んで評価した点にも独自アーキテクチャが認められ、高く評価できる。一部に未評価な点が残りに、今後の課題となっているが、上記の成果は超高速パターン認識装置の開発やFPGA利用技術に大きなインパクトを与えるものであり、学位（博士）論文として十分な内容であると判断できる。

よって、著者は博士（工学）の学位を受けるに十分な資格を有するものと認める。