

氏 名 (本籍)	と ^り や ^ま し ^{ゅう} い ^ち 鳥 山 周 一 (神奈川県)	
学位の種類	博 士 (工 学)	
学位記番号	博 甲 第 4920 号	
学位授与年月日	平成 21 年 3 月 25 日	
学位授与の要件	学位規則第 4 条第 1 項該当	
審査研究科	数理物質科学研究科	
学位論文題目	ナノスケール素子におけるデバイス特性ばらつきと輸送機構の研究	
主 査	筑波大学教授	Ph. D. 佐 野 伸 行
副 査	筑波大学教授	理学博士 名 取 研 二
副 査	筑波大学教授	工学博士 村 上 浩 一
副 査	筑波大学教授	工学博士 喜 多 英 治
副 査	筑波大学教授	工学博士 山 部 紀久夫

論 文 の 内 容 の 要 旨

本研究では、LSI 製造プロセスの更なる微細化を困難にする物理現象の洗い出しを目指し、「不純物ゆらぎによるデバイス特性ばらつき」と「不純物を用いないデバイス構造における量子輸送描像下での輸送機構とデバイス特性不安定性」に着目したデバイスシミュレーションを行った。

「不純物ゆらぎによるデバイス特性ばらつき」に関しては、コンタクト抵抗ばらつき、ゲートトンネル電流ばらつき、量子閉じ込め効果ばらつき、CMOS インバータ遅延時間ばらつき、の四項目について考察した。コンタクト抵抗をソース/ドレイン電極と Si 基板の間に生じるショットキー障壁に代表させたシミュレーションを行ったところ、ショットキー障壁周辺の空乏ポテンシャルが、不純物ゆらぎによってゆらぐことを見出した。これにより、ショットキー障壁を横切る熱放出電流とトンネル電流の両方が、ポテンシャルゆらぎの影響を受けることでコンタクト抵抗値ばらつきが現れることを示した。また、ゲートトンネル電流のばらつきについては、これまでゲート絶縁膜の物理膜厚ばらつきのみに着目した議論が主流であるが、たとえゲート絶縁膜厚にばらつきがなくても、基板の不純物ゆらぎによって、特にスタンバイ周辺のゲートトンネル電流値が大きくばらついてしまうことを初めて明らかにした。ゲートトンネル電流ばらつきが起きるメカニズムは、基板垂直方向のポテンシャルゆらぎ（電界ゆらぎ）ではなく、基板平行方向（チャネル進行方向）のポテンシャルゆらぎによって支配されていることも見出した。チャネル進行方向の pn 障壁（表面ポテンシャルボトルネック）高さが不純物ゆらぎによって高低ばらつきを生じ、それによってソースからチャネルへの電子染み出し濃度の増減が起こる。そして、その濃度増減によってチャネルのフェルミレベルが増減し、トンネル電流のフェルミ積分値がばらつくことが、不純物ゆらぎによるゲートトンネル電流の主メカニズムであることを明らかにした。不純物ゆらぎがゲート絶縁膜/Si 基板界面に閉じ込められた電子状態（量子閉じ込め状態）に与える影響は、基板側反転層厚が非ゼロになることに起因する実効的酸化膜厚の増加、及びばらつきとして理解された。量子閉じ込め効果を考慮すると、実効的酸化膜厚増加によってゲート支配力が低下した。それゆえ量子効果考慮時はオフ電流が全体として流れやすい方向にシフトしたが、依然流れにくい方向にも古典時と同等に分布していた。オフ電流分布を踏襲したしきい値電圧分布もこれと同様の傾向を

示しており、量子閉じ込め効果による実効的酸化膜厚形成とその不純物ゆらぎによるばらつきは、単なるしきい値電圧シフトに留まらず、しきい値電圧の標準偏差も、確かにエンハンスしていたことがその間接的起因と言える。CMOS インバータの真性遅延時間に対する不純物ゆらぎの影響に際しては、回路シミュレータを用いた従来の報告と異なり、n-MOSFET/p-MOSFET の複合体である CMOS インバータを、接続電極部も含めて全てデバイスシミュレータのレベルで一括してシミュレーションを行った。CMOS インバータを構成する各 n-MOSFET/p-MOSFET は、入力パルスに対する出力パルスの立ち下がり / 立ち上がり応答の動作状態によって、そのドライバトランジスタ / ロードキャパシタとしての役目を変える。不純物ゆらぎが CMOS インバータ遅延時間に与える影響は、立ち上がり / 立ち下がり応答と共に、そのうちのドライバの役割を担っている MOSFET 中の不純物ゆらぎに支配されていることが、不純物の原子分布、及び貫通電流と遅延時間の相関を調べることで明確になった。

「不純物を用いないゲート長 10nm 級ダブルゲートショットキーバリア MOSFET (DG-SBT) の伝導機構」に関しては、構築した非平衡グリーン関数シミュレータを用いることで、数値解析を行った。DG-SBT における近接した S/D ショットキー接合が作る放物線状の伝導帯底ポテンシャルと共鳴トンネルダイオードにおける井戸型共鳴ポテンシャルとの類似性を説明し、DG-SBT の伝導機構は共鳴トンネル伝導が関わっているという仮説を立てた。そのうえで、DG-SBT の電流電圧特性を非平衡グリーン関数シミュレータからもとめ、示された微分負性抵抗が共鳴トンネル効果であることを、局所状態密度における束縛状態と、それを介して伝導する電流スペクトルの対応を示すことで、詳細に裏付けた。S/D ショットキー障壁に囲まれた放物線状の凹型ポテンシャル、そのくぼみに作られた束縛準位を介して電子が主にトンネル伝導すると、共鳴トンネル効果が発現されることを見出した。一方で、そのような DG-SBT における共鳴トンネル伝導機構が、不純物ゆらぎに代わる新たなデバイス特性ばらつきの源となりうることも議論した。実際、シングルゲート SBT の電流電圧特性に、電流振動が既の実験的に観測されていることを指摘し、これと共鳴トンネル現象との関連について述べ、寄生共鳴トンネル効果の概念を提唱した。また、DG-SBT は、動作温度によって微分負性抵抗を示すバイアス値が異なってしまうことを示し、動作温度によるデバイス特性の不安定性を指摘した。

審 査 の 結 果 の 要 旨

本論文は、微細デバイスにおける離散不純物原子の数や位置のゆらぎ（不純物ゆらぎ）が、従来からよく知られていたしきい値電圧ばらつき以外にも、消費電力を左右するゲートトンネル電流ばらつきや、高速性を左右するコンタクト抵抗とインバータ遅延時間ばらつきをも引き起こすことを初めて明確にし、LSI の今後の更なる微細化を困難にする指針を明らかにした点で独創的な論文と言える。一方で、不純物原子を使わないメタル S/D 構造のトランジスタが最適解にならないことも同時に示しており、今後のデバイス研究の方向性に有意義な指針を与えている。量子輸送の観点からすれば、有限高さのショットキー障壁をコンタクトに有するデバイス構造では、コンタクト電極間に共鳴トンネル効果や直接トンネル効果が発現してしまい、電流電圧特性の非線形性が促進され、動作温度ばらつきや製造ゲート長ばらつきに対してとても敏感なデバイス特性を示してしまうことは納得がいく。不純物に頼った従来型 MOSFET や、不純物ゆらぎを避けるため金属と半導体のみで構成することを目指した新規 MOSFET でも、微細化に伴うデバイス特性ばらつきは避けられないことを定量的に示した点が本研究の大きな成果と言える。

また、学位論文審査委員会での高度な内容にわたる質疑に対しては、著者は的確にその応答を行うことができおり、本論文の内容を正確に理解していることが伺われた。また、質疑応答の的確さから、その研究が著者独自の創造性によって遂行されたものと判断される。本論文の内容の一部は、本研究分野で最も権威

がある国際会議（International Workshop on Computational Electronics: IWCE）での口頭発表や査読が厳しい当該分野の論文誌（Journal of Computational Electronics 等）によって受理，出版されており，本論文の内容の重要性が標準以上に高いものであると判断できる。これらの事実を鑑み，学位論文審査委員会では，著者に博士（工学）の学位を授与することが適切であるということが審査委員全員の一致した見解であった。

よって，著者は博士（工学）の学位を受けるに十分な資格を有するものと認める。