

氏名(本籍)	高橋睦史(愛媛県)		
学位の種類	博士(工学)		
学位記番号	博甲第4615号		
学位授与年月日	平成20年3月25日		
学位授与の要件	学位規則第4条第1項該当		
審査研究科	システム情報工学研究科		
学位論文題目	オンチップメモリを用いた低電力・高性能プロセッサに関する研究		
主査	筑波大学教授	工学博士	朴泰祐
副査	筑波大学教員	理学博士	佐藤三久
副査	筑波大学教授	博士(工学)	山口喜教
副査	筑波大学教授	博士(工学)	安永守利
副査	東京大学准教授	工学博士	中村宏

論文の内容の要旨

本論文は、高性能並列計算機向けのマイクロプロセッサにおいて、プロセッサ内にソフトウェア制御可能なオンチップメモリを搭載したアーキテクチャを想定し、これをバス結合型マルチプロセッサに適用すると共に、さらに科学技術計算向け加速機構を追加した場合のプロセッサ電力及び性能をシミュレーションにより評価している。大規模並列システムに適用した場合に求められる、低電力かつ高性能なプロセッサアーキテクチャとして、マルチプロセッサ対応の本提案アーキテクチャが、従来のプロセッサに比べ、極めて高い電力性能を実現可能であることを、詳細な計算機シミュレーションにより評価し、典型的なベンチマークプログラムにおいてこれを示した。

提案するオンチップメモリアーキテクチャは、プロセッサ外のメモリに対するアクセスを最小化し、バスアクセスに伴う電力を小さくすると共に実効演算性能を引き上げる。加えて、ベクトル型及びSIMD型の数種の加速機構がプロセッサに追加された場合のプロセッサ全体の消費電力と性能を、近い将来想定される省電力デバイスで予想されるパラメータを基にシミュレーション評価し、ベストケースでは現在のプロセッサの10倍程度の電力当たり性能が達成可能であるという結論を得た。

審査の結果の要旨

プロセッサに搭載する加速機構の種類と、オンチップメモリアーキテクチャの整合性に関する考察が必ずしも十分でないこと、また従来のキャッシュ方式との対比を完全にするためにはベクトル加速機構とキャッシュの組み合わせをシミュレーションし、これと提案方式とを比較すべきであるが、前者のモデル構築が困難であるためそこまで踏み込んだ比較が行えていない点等が問題点として挙げられる。しかし、全体としては、詳細なシミュレーションによるベンチマーク評価が実現されており、将来の高性能プロセッサのあるべき姿の一つを明確に示している点等が評価できる。

よって、著者は博士(工学)の学位を受けるに十分な資格を有するものと認める。