

筑波大学大学院博士課程
数理物質科学研究科博士論文
博士（工学）

HfC 被覆集積型 Si 電界放出電子源の
電子放出特性及び表面物性に関する研究

佐藤 貴伸
（物質創成先端科学専攻）

要旨

真空ナノエレクトロニクス分野における基幹デバイスはFEA(Field emission arrays)である。Siを基材として作製されたSi FEAは薄型電界放出ディスプレイ(FED)の電子源として大きな可能性を持つと同時に、半導体微細加工技術を用いることで、駆動回路や演算装置、メモリーなどとの集積化も可能である。この特長は他の材料で作製されたFEAには無い有望かつ実現可能な優位な点である。

しかしながら、Si FEAは最大放出電流、安定性、寿命などの点で課題を抱えている。清浄なSi表面は非常に活性であるために、真空系への実装時(封止工程)もしくは電子放出中に真空装置内の残留ガスと反応し、電子放出特性が劣化することが報告されている。これらSi FEAの欠点を改良するため、表面Passivation膜材料として、純粋金属材料よりも不活性で、耐イオン衝撃特性が高く、また遷移金属炭化物の中では仕事関数の小さいHfCを選択した。電子放出は放出材料表面の物性に大きく依存するので、エミッタ表面を他の材料で被覆し表面改質を行うことは、電子放出特性を向上させる上でも効果的な手法の一つである。HfC被覆膜Si FEAが電子放出特性及び寿命特性においてSi FEAよりも優れていることを本研究によって実験的に証明した。

電子放出特性の改善に貢献するHfC被覆膜は、XRDの計測結果より微小な結晶粒の集合体であることや仕事関数低減効果などマクロ的な事象は明らかになっているが、電子放出機構解明のためにはマイクロレベルの解析が必要であると判断した。その一環として、実際に用いられる強電界下における原子レベルでの電子放出能力を評価するために新たに電子放出分布計測(Scanning field emission imaging: SFEI)技術を開発し、Monolayer graphiteを用いてこの計測法の基本性能の確認を行った。

原子レベルでの仕事関数計測(LBH)及び電子放出特性(FE)計測を行った結果、電子は仕事関数の相対的に大きい結晶粒界から優先的に放出されることが分かった。即ち、本研究で用いたHfC薄膜においては、局所仕事関数の小さい結晶粒部と仕事関数の大きい結晶粒界部から同時に電界放出されるが、強電界下では結晶粒界からの電子放出が優先することになる。また、この仕事関数の異なる2種類のサイトからの電界放出がF-Nプロットの曲がりの原因であることも明らかになった。

この理由として、結晶粒界に存在する炭素原子群のダンリングボンドが電子放出に貢献していると推察される。また、電子放出特性、電流変動、寿命特性も全てこの考え方で説明できることが分かった。これは従来の電界放出モデルの枠組みを越えるものであるが、HfC被覆Si FEAの電子放出特性を説明することができる。この結果は電子放出における特定の結合状態における電子状態の重要性を示唆するものである。

本研究の結果、HfC薄膜被覆によってSi FEAの電子放出特性が大幅に改善し、表面被覆の有効性が示された。また、新たな被覆材料開発の手法として、SFEI装置を用いることで薄膜からの局所電子放出を容易に観察することが可能となった。この手法は電界放出電子源の実用化に大きく貢献するものであると考えられる。

目次

要旨	i
第 1 章 序論	1
1.1 はじめに	1
1.2 フィールドエミッタアレイ研究の現状	2
1.2.1 フィールドエミッションディスプレイの特徴	3
1.2.2 フィールドエミッタアレイの構造と作製方法	4
1.3 Si FEA の特徴と問題点	5
1.3.1 MOSFET による放出電流安定化	6
1.3.2 集束レンズとの集積化	7
1.3.3 駆動回路との集積化	7
1.3.4 Si FEA の問題点	9
1.4 研究の目的と本論文の構成	10
第 2 章 電子放出の原理と薄膜被覆の意義	13
2.1 電界放出の原理と電子放出特性を決定する要因	13
2.1.1 電界放出の原理	13
2.1.2 金属表面からの電界電子放出	13
2.1.3 半導体表面からの電界電子放出	15
2.2 電子放出特性を決定する要因	17
2.2.1 形状	17
2.2.2 仕事関数	18
2.2.3 仕事関数の面方位依存性	19
2.2.4 単体元素の仕事関数	20
2.2.5 二元化合物の仕事関数	21
2.3 シリコンフィールドエミッタの表面被覆材の検討	24
2.3.1 集積型 Si 電界放出電子源への被覆材料の選択	24
2.3.2 遷移金属とその炭化物の仕事関数	25
2.3.3 遷移金属炭化物の状態密度	25
2.3.4 炭素空孔の有無でのフェルミ準位の違い	27

2.3.5	遷移金属と炭素の組成の違いによる状態密度	30
2.3.6	遷移金属炭化物の結合エネルギー	32
2.3.7	被覆材料の決定	35
2.3.8	HfC の電子放出材料としての特徴	35
2.4	まとめ	36
第 3 章	薄膜物性評価	37
3.1	はじめに	37
3.2	HfC 薄膜の形成	37
3.2.1	成膜方法	37
3.3	X 線光電子分光 (XPS,ESCA) による評価方法	38
3.3.1	光電子	39
3.3.2	オージェ電子	41
3.3.3	化学シフト	42
3.3.4	評価結果	42
3.4	オージェ電子分光法による薄膜表面観察	43
3.5	X 線回折 (XRD:X-ray Diffraction) による結晶性評価方法	46
3.5.1	Bragg の条件	46
3.5.2	HfC 薄膜の X 線回折パターン	47
3.6	Scanning Maxwell stress microscope(SMM) による表面形状と仕事関数評価	47
3.6.1	測定原理	48
3.6.2	表面形状	50
3.6.3	接触電位差	51
3.7	ケルビンプローブによる接触電位差計測	53
3.8	四探針法による電気伝導性評価	53
3.8.1	HfC 薄膜の電気抵抗率測定結果	55
3.9	まとめ	56
第 4 章	HfC 被覆集積型 Si 電界放出電子源の作製と電子放出特性評価	57
4.1	HfC FEA 作製プロセス概要	57
4.2	走査型透過電子顕微鏡によるエミッタ先端観察	59
4.3	超高真空中での電子放出基礎特性評価法	60
4.3.1	I-V 特性評価環境	60
4.3.2	輝点数計測環境	60
4.4	I-V 特性	62
4.5	寿命特性評価	66
4.6	動作エミッタ数計測	66
4.7	考察	67

4.7.1	電子放出分布について	67
4.7.2	S-K チャートによる解析	68
4.7.3	時間経過による放出電流減少	69
4.7.4	電子放出特性についてのまとめ	69
4.8	真空封止管の作製	69
4.8.1	封止管での動作	70
4.8.2	特性評価	70
4.9	まとめ	73
第 5 章	電子放出特性に関する局所領域における解析	75
5.1	はじめに	75
5.2	局所仕事関数 (LBH) 計測法	76
5.2.1	STM/LBH 分布計測の原理	76
5.3	電子放出分布 (STM/FE) 測定	79
5.3.1	装置開発の背景	79
5.3.2	理論的背景と計測方法	80
5.3.3	計測装置の動作原理	84
5.3.4	STM モード	84
5.3.5	電子放出分布計測モード	85
5.4	電子放出分布計測装置の回路	87
5.4.1	回路概要	87
5.5	MG/Pt(111) を用いた電子放出分布装置の動作確認	90
5.5.1	MG/Pt(111) 表面構造	90
5.5.2	エチレンの解離と MG の成長	91
5.5.3	試料作製方法	91
5.5.4	MG/Pt(111) の STM/FE 計測	94
5.5.5	STM/LBH 計測	97
5.6	まとめ	100
第 6 章	HfC 薄膜表面の STM 観察	101
6.1	はじめに	101
6.2	表面形状評価	101
6.3	Ar ⁺ スパッタの加速エネルギーの違いによる LBH 分布	102
6.4	HfC 薄膜の STM/FE 計測	107
6.4.1	HfC 薄膜の STM/FE 計測結果の考察	110
6.5	まとめ	112
第 7 章	結論	113
7.1	本研究で得られた成果	113

7.1.1	高性能集積型 Si 電界放出電子源の実現	114
7.1.2	局所電子放出分布計測	114
7.1.3	強電界下での電子放出モデルの提案	114
7.1.4	結論	115
7.2	今後の展望	116
7.2.1	電子放出分布計測 (SFEI) 装置	116
7.2.2	HfC 被覆集積型 Si 電界放出電子源	116
付録 A	HfC FEA の作製方法	119
A.1	FEA 作製プロセスの詳細	119
A.1.1	エミッタ概形作製	119
A.1.2	エミッタ先端の先鋭化	119
A.1.3	HfC 膜堆積と絶縁膜, 引出ゲート材料堆積	122
A.1.4	エッチバックとエミッタ周囲の絶縁膜除去	122
A.1.5	ダイシングとボンディング	124
付録 B	本研究で開発した回路の詳細	127
B.1	STM 用プリアンプ	127
B.2	電子放出分布計測装置	128
B.3	STM/LBH 計測用ミキサー	130
参考文献	131
謝辞	137
研究業績	141

第 1 章

序論

1.1 はじめに

携帯電話や PDA (personal digital assistance) と呼ばれる携帯情報端末，ノートパソコンなど情報機器の需要は益々伸びる一方である．これらに搭載される薄型の表示素子には低消費電力で高輝度，耐環境性能などが要求される．今後はさらに，携帯電話など移動体を対象とした地上デジタル放送のワンセグメント部分受信サービスが本格的に開始され，高速応答性や自然な発色など，携帯端末のディスプレイに要求される性能は高まる一方である．現在のところ，携帯機器のディスプレイとしては液晶が主に用いられている．しかしながら，液晶は，高速応答性などの面で CRT(cathode ray tube) と同等の性能は未だ得られていない．また，近年，有機 EL は研究開発が急速に進み小型ディスプレイの一翼として注目されているが，色純度などの面でやはり CRT ほどの美しい画像は得られておらず，寿命が短いという問題も解決すべき課題として残っている．このような中で，CRT と同等の画質でかつ薄型・低消費電力化できるディスプレイとしてフィールドエミッションディスプレイ (Field emission display: FED) が注目されている．

FED はアレイ状に配列した電子源と，アノードとなる透明電極上に蛍光体が塗布されたガラス基板とからなり，両者の間の空間を真空に保持する．電子源としては，通常，フィールドエミッタ (電界放出電子源) が用いられるが，これらは通常集積させて多数配置することからフィールドエミッタアレイ (field emitter array, FEA) と呼ばれる．電子源から真空中に放出された電子をアノードへ加速し，蛍光体に衝突させ励起させることで発光する．基本的な発光原理は CRT と同じであるが，CRT は一つの電子源 (カラーの場合は RGB の 3 つの電子源) でディスプレイ全体を走査することで発光させるのに対し，FED は一つ一つの画素に対して電子源を配置しているところに大きな違いがある．そのため電子ビームを走査する必要がないので軌道を曲げる空間が必要なくなり，2 mm 程度の非常に薄いものが実現できる．また，走査することにより発生する画面上でのビームのひずみもない．しかも，CRT 同様高輝度な画像が得られる．さらに，フィールドエミッタは電圧を印加するだけで電子放出するものであるため，十分に早い応答速度が得られる．

このような FEA に代表される真空素子を，ディスプレイなどへ応用しようとする研究分野は真空マイクロエレクトロニクスと呼ばれており，この分野の国際会議（International Vacuum Microelectronics Conference）も 1989 年に第 1 回が開催されて以来，毎年開催され，盛んな研究発表がなされ，様々な方式の電子源が提案されてきた．

現在研究されている FED としては，スピント型と呼ばれる Mo を材質とするフィールドエミッタが最も多く用いられており，試作品も数多く作られている．一方，Si を材料とした FEA（Si FEA）は放出電流制御用の MOSFET などの Si デバイスと集積化が可能¹⁾であるだけでなく，ディスプレイパネルに，その駆動回路，さらに，CPU などの演算回路，メモリーといった様々なデバイスを一つのシリコン基板上に集積化することが可能²⁾である．これにより，超小型で多機能なディスプレイへと発展可能であり，次世代の情報携帯端末を構成する中核のデバイスとなりうる可能性を秘めている．しかしながら，Si FEA のディスプレイ応用には，まだ，解決すべき課題も多い．エミッタから放出される電流量や，放出電流の安定性，また，寿命が短いという問題を抱えている．これらの問題は，主に，シリコン表面の化学的活性の高さなどの表面物性に起因するところが多い．従って，シリコンエミッタの表面を電子放出材料として優れた特性を持つ物質で被覆することで，シリコンの持つ利点である MOS デバイスとの親和性を損なうことなく，電子放出特性を改善し，ディスプレイ応用に耐えうるものがある可能性がある．

本研究では，シリコンデバイスとの集積可能性に注目して Si FEA によるディスプレイを実現するため，Si FEA のもつ問題点を表面被覆により克服することを目標とする．表面を被覆する材料としては，高融点で，化学的にも安定で，仕事関数の低い HfC を選んだ³⁻⁵⁾．この目的のためには，Si FEA の作製プロセスに適合する HfC 薄膜の被覆方法を選ぶ必要があり，また，逆に HfC 被覆膜の特性を損なわない Si FEA の作製方法を確立する必要がある．さらに，作製した HfC 被覆集積型 Si 電界放出電子源がディスプレイ応用に耐えうるものであるのかを電子放出特性から見極める必要がある．本研究では，HfC 被覆集積型 Si 電界放出電子源の作製と，電子放出特性の評価を行い，低電圧動作，安定した電流放出，大電流動作が可能であることを明らかにした．さらには，HfC 薄膜からの電子放出のメカニズムの解明を行うために，STM 装置を用いた電子放出分布計測 (Scanning field emission imaging: SF EI) 装置を開発し，極微小領域での仕事関数分布と電子放出サイト分布を比較した．その結果，強電界下における HfC 薄膜からの電子放出は局所仕事関数によらず，元来の電子放出モデルに当てはまらない可能性があることを本研究では提起した．

1.2 フィールドエミッタアレイ研究の現状

電界電子放出機構を基本原理としたフィールドエミッションは，1928 年に Fowler と Nordheim により定式化された⁶⁾ことがきっかけとなり，盛んに研究が行われてきた．この中で，タングステン針からの電

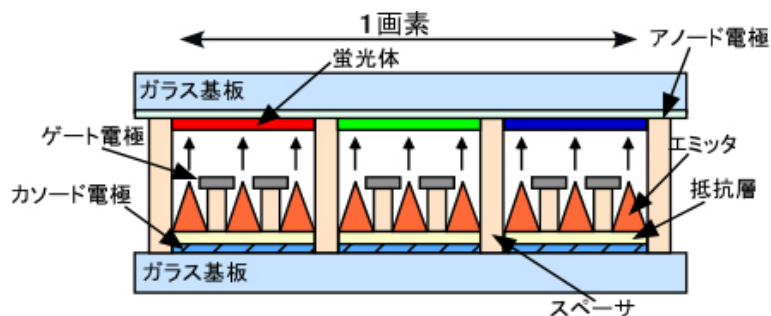


図 1.1 FED の基本構造

界放出電流は高い電流密度を得ることが可能な為、近年、走査電子顕微鏡の冷電子源として採用され、従来の LaB_6 を用いた熱電子源にとって代わり飛躍的な高解像度を得ることが可能となった。上記の高い電流密度に注目し、また、電流安定化を実現するために、微細なエミッタを平面状に配列したアレイ状の冷電子源が開発されてきた。それらの冷電子源は現在ではディスプレイ応用に加え、高周波大電力用途に使用される進行波管への応用や小型 X 線源の応用などの研究が活発に行われてる。本章ではフィールドエミッタの代表的な応用であるフィールドエミッションディスプレイについて述べ、その心臓部であるフィールドエミッタアレイの構成と作製方法について説明する。その中で Si FEA の利点と問題点に触れる。

1.2.1 フィールドエミッションディスプレイの特徴

フィールドエミッションディスプレイ (FED) の構造は大きく分けると、電子を真空中に放出させる電子源、引出ゲート電極、電子を加速しそのエネルギーを可視光に変換する蛍光体基板 (アノード) から構成されている。概略図を図 1.1 に示す。各画素に対してフィールドエミッタアレイ (FEA) が配置される。ここでは、エミッタ先端とほぼ同じ高さに引出ゲート電極が形成されている。また、エミッタ先端と引出ゲート電極の開口部までの間隔は $0.5 \mu\text{m}$ 程度であるため、引出ゲート電極に $10 \sim$ 数十 V 程度の電圧を印加する事により、エミッタ先端から電界放出が可能な電界を印加する事が可能となる。一方、アノード電極となる蛍光体には数百 ~ 数千 V 程度の電圧を印加し、エミッタ先端から放出された電子により各画素となる蛍光体が励起され可視光を発光する。このように、発光機構は既存の CRT (Cathode ray tube) と同等な為、CRT 並みの輝度、応答速度、視野角を得る事が可能であり、尚且つ 2 mm 程度の非常に薄型の表示デバイスが可能となる。

1.2.2 フィールドエミッタアレイの構造と作製方法

タングステンの電界電子放出源に代わり，更なる大電流化，多数の電子源により個々ノイズ成分を相殺するアンサンブル効果による放出電流安定化，低電圧駆動を目的とし，薄膜上にミクロンサイズの突起（エミッタ）をアレイ状に配置した FEA が活発に開発されるようになった。

図 1.2 に代表的なフィールドエミッタアレイである，Spindt 型，モールド型，半導体微細加工技術を用いたシリコン型の 3 種類の構造と作製方法を示す。

図 1.2(a) に示した方法で作製した FEA は Spindt 型と呼ばれ，1968 年に Spindt⁷⁾ らにより提案された。まず，導電性基板と絶縁層およびゲートの三層構造を作製し，ゲート及び絶縁層に直径 1 μm 程度の開口部を形成したあと，基板を回転させながら剥離層（Al など）を斜め蒸着する。次に，基板直角方向からエミッタ材料である Mo や Ni などの金属を蒸着する。このとき，金属原子は，ゲート開口部を通過して基板に堆積すると同時に，開口部内壁面に付着するために，ゲート開口部が狭められていき，結果として円錐状のティップが自己整合的にできあがる。最後に剥離層からのリフトオフをして完成する。

これはエミッタ上部に電子を引き出す為の引出電極を持ち，安定した電子を放出させることを可能とした初めての冷電子源である。しかしながら，自己整合的に Mo を蒸着し作製したエミッタである為，エミッタ先端の曲率半径が比較的大きくなり，引出ゲートに印加する電圧は比較的高くなる傾向にある。Mo を基板全面に対して垂直に，しかも均一に照射する必要がある為，大型基板の場合は蒸発源と基板を十分に離す必要がある。その為，大面積化には特に大きな装置が必要となる。

図 1.2 (b) の方法は，モールド法⁸⁾ と呼ばれる。まず，異方性エッチングを用いてシリコンの結晶方位に依存したエッチング溝を作製する。さらに熱酸化によって溝の先端を先鋭化させる。この溝を鋳型（mold）として使い，鋳型上にエミッタ材料を堆積してエミッタを形成する。後に鋳型である Si と堆積した FEA 部分を分離し，引出ゲートを作製し，次に鋳型であった Si をエッチングすると酸化膜に覆われたエミッタが露出する。これに絶縁膜とゲート電極を成膜し，エッチバック法⁹⁾ を使いゲート電極を開口し，エミッタ周囲の SiO_2 膜をウェットエッチングで取り去り完成する。この方法では，真空蒸着以外にもスパッタリング法や化学気相堆積（Chemical Vapor Deposition: CVD）法などの方法を用いてエミッタを形成することができるため，エミッタの材料を自由に選択することができる。

図 1.2 (c) の方法は Si 基板を使い，半導体微細加工技術を用いたエミッタ作製法である。はじめに，円形の熱酸化膜をマスクとして Si 基板にメサ型のエミッタの原型を作製する（ドライエッチングと呼ばれる $\text{SF}_6 + \text{O}_2$ ガスを用いた反応性イオンエッチング，もしくはウェットエッチングと呼ばれる KOH などによる異方性エッチングを用いる）。次に熱酸化を行い，台形状の Si の先端を先鋭化させる。次に絶縁層及びゲート（Nb，Poly-Si など）の形成を行う。最後に緩衝フッ酸（BHF）によるリフトオフを行い完成する。

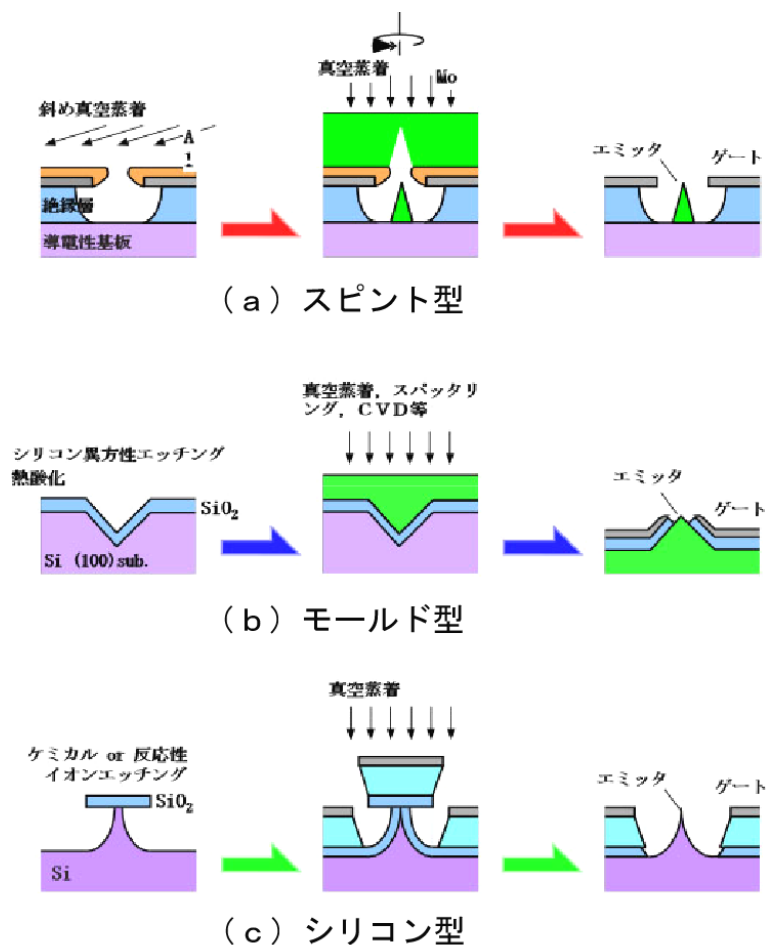


図 1.2 代表的なフィールドエミッタアレイの構造と作製方法

ティップ先端は Spindt 型よりも先鋭であり、その先端の曲率半径は 2~3nm 程度である。この Si の加工性の良さと次節にあげる Si FEA の持つ利点とから、Si FEA を取り上げその特性改善を行う。

1.3 Si FEA の特徴と問題点

本節では本研究で基材として用いる Si FEA の大きなメリットである、MOSFET を用いた放出電流の安定化、集束レンズを用いた電子ビームの集束や駆動回路混載についての研究を紹介し、これまで解決ができていない問題点を紹介する。

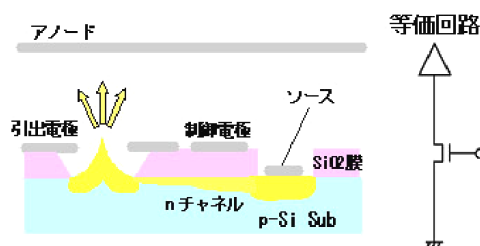


図 1.3 MOSFET 組み込み型 FEA の構造

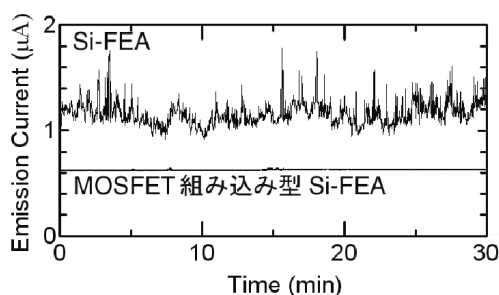


図 1.4 MOSFET 組み込みの有無による経時変化

1.3.1 MOSFET による放出電流安定化

近年の半導体微細加工技術を応用し、Si 単結晶を基板として用いた数々のフィールドエミッタアレイ (FEA) が試作されてきた。Si FEA は十分に成熟された半導体技術を用いる為、エミッタの形状やエミッタと引出ゲートとの位置調整を高精度に保つことが可能となり、スピント型の FEA に比べ動作電圧が低下し、さらに引き出しゲートへ流れる電流も減少し電子放出効率が格段に向上した。また、電界電子放出は本来不安定であるが、Si 基板を用いる為には放出電流安定化のための MOSFET を同時に組み込むことが可能となり、個々のエミッタアレイに合わせた電流制御が可能となった。図 1.3 に MOSFET 組み込み型 FEA の構造を示す。

この FEA は p 型の Si 基板を用いており、エミッタ部分とソース電極部分にイオン注入を行い n 型領域とし、アノードと引出電極に電圧を印加し、制御電極部分に正の電位を印加する事で、制御電極直下に n チャネル領域が形成され、ソースからエミッタへ電子が流れる。つまり、MOSFET のドレイン部分にエミッタがあり、MOSFET のゲート電極により放出電流が制御される。MOSFET の組み込みの有無での放出電流変化の違いを図 1.4 に示す。全放出電流の内、ノイズの乗る電流以下の電流に制御することにより、放出電流の安定化を図る事が可能である事がわかる。

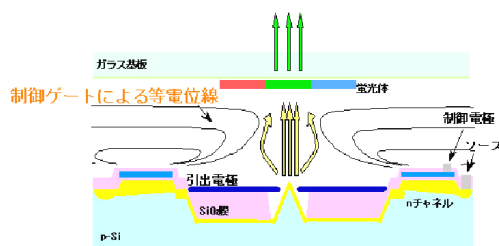


図 1.5 リングゲート型 MOSFET 構造 FEA

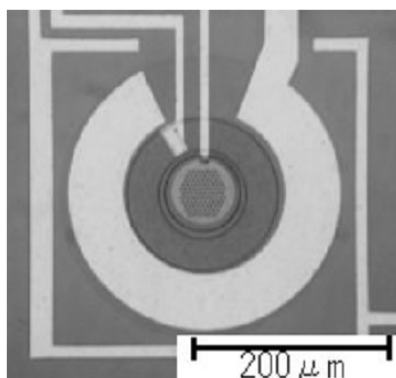


図 1.6 リングゲート型 MOSFET 構造 FEA の SEM 像

1.3.2 集束レンズとの集積化

前項で述べた MOSFET 組み込み型の Si FEA を応用として静電レンズを集積した FEA の研究がなされ、放出された電子を集束させるために、FEA 周囲に集束電極をリングゲート状に配置した FEA を提案した^{10,11)}。その原理を図 1.5 に示す。また、実際の SEM 像を図 1.6 に示す。作製した FEA は 100 チップである。この構造において、引出ゲート電圧 70~80 V の間に 33% ほどの集束できる事を確認した。本構造の FEA を FED の電子源として用いることで、ディスプレイ作製時の組み込み工数が低減できる可能性がある。

1.3.3 駆動回路との集積化

Si FEA の特徴をさらに活かすため、長尾ら¹²⁾ は Si FEA に駆動回路を集積化したデバイスを提案した。図 1.7 にその構造を示す。動作検証の結果、 4×4 ピクセルの FEA を同一基板に組み込んだドライバー回路で動作させることが可能となり(図 1.8)、Si FEA を用いた FED の可能性が開かれた。

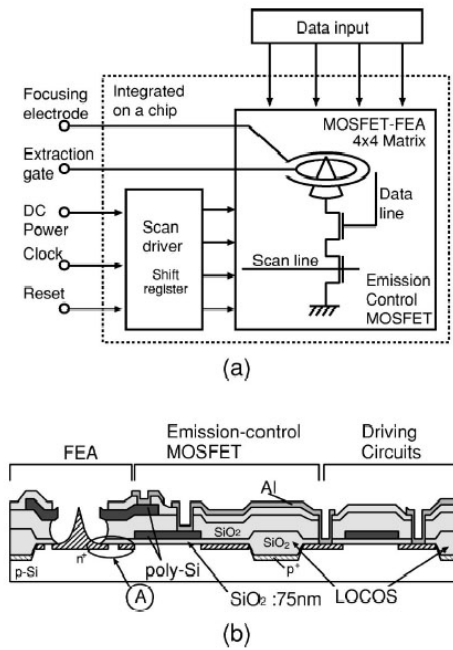


図 1.7 駆動回路混載の Si FEA の構造

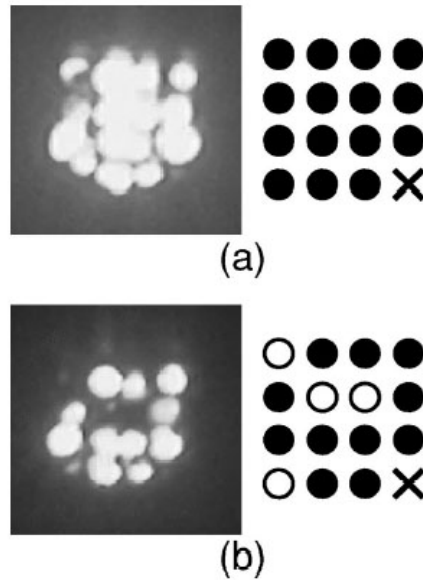


図 1.8 4 × 4 素子の動作状況 (● は制御 ON, ○ は制御 OFF, × は動作しなかった部分を示す)

1.3.4 Si FEA の問題点

以上, Si FEA の特徴と現状を述べてきたが, 実際に FED として使用するにあたりいくつかの課題がある.

1. シリコンは大気中において厚さ数 nm の自然酸化膜を形成する. Si FEA 作製行程において, シリコンエミッタの大気との接触は避けることができない. その際, 自然酸化膜がシリコンエミッタ上に形成され, エミッタ表面の清浄性もしくは一定の表面特性を保つことが非常に難しい.
2. Si FEA は, 1 tip あたり数十 μA 以上の大電流によりエミッタが破壊される.
3. さらに, 表示素子として使用するにはガラス封止を行う必要があるが, 封止された密封環境では, 蛍光体へ電子が衝突した際に蛍光体から放出された H_2O , O_2 などが電子によりイオン化され, エミッタの表面に衝突し, エミッタの表面状態もしくは形状が変化し, 電子放出特性の悪化が起こる.
4. Si エミッタは曲率半径数 nm の非常に鋭い先端形状を有しているが, 上記の改善のためにエミッタに保護膜の被覆を行うと, エミッタ先端の曲率半径が大きくなり, エミッタ先端への電界集中が小さくなり, 電子放出する閾値電圧が低下することが考えられる.

上記問題点に対応した解決方法

1. エミッタが多数配置された, FEA の場合, 一つ一つのエミッタの表面状態の違いがアレイ全体としての電子放出特性を左右する. そこで, 一つ一つのエミッタの表面特性が均一になれば, エミッタの動作数が増加し放出電流が安定することが考えられる.
2. エミッタに大電流を流すとエミッタの破壊が起こる. この詳細な原因については未解明であるが, エミッタ先端の様に極度に細い部分に電流が流れる事により, ジュール熱^{13,14)}によるエミッタ材料の融解もしくは表面吸着分子の脱離を発端とし破壊が起こる. この問題を解決するために, エミッタの被覆が有効であると期待される. 被覆材が高融点であれば, エミッタそのものの融解を防ぐ事が可能であり, さらに, 化学的に安定であれば表面の化学的な変化を抑制する事が可能となるだろう.
3. スパッタリング耐性を有する材料による被覆が有効であると考えられる¹⁵⁾.
4. 被覆を行うことによって, 電界集中の度合いの低下は避けられないので, 低仕事関数材料を用いる事で電子放出特性の改善を行う必要がある.

1.4 研究の目的と本論文の構成

本研究では Si FEA の前記の問題を克服するために、エミッタ部分に電子放出特性が優れていると考えられる薄膜を被覆し、Si FEA の特長を生かした電子放出源を実現し、ディスプレイ応用に貢献する事が目標である。

本論文では第 1 章においては FED の特徴と構造，原理を述べ，これまでに研究がなされてきた，各種のフィールドエミッタアレイ (FEA) の作製方法を述べ，シリコン基板を用いた Si FEA の特徴である同一基板上に電子放出安定化のための MOSFET や多様な集積回路を混載させる事が可能である事を上げ，放出電流，寿命などの問題点を提起した。

第 2 章では金属，半導体からの電界放出の原理を述べ，Si FEA の材料が Si である事の優位な点を残しつつ，電子放出特性の改善を行うには，エミッタ表面を電子放出特性の優れた材料で被覆することで特性改善される可能性がある事を述べ，HfC 薄膜を Si FEA に被覆する事を提案する。

さらに，第 3 章では本研究での Si FEA への被覆材料である HfC 膜の成膜方法を述べ，HfC 被覆 Si FEA (HfC FEA) の作製に先立ち行った膜評価の結果を述べる。X 線光電子分光を用い HfC 薄膜の Hf と C の結合状態を確認し，X 線回折装置を用い配向性，結晶粒の大きさの評価を行い，次に四探針法を用いて電気伝導性を評価する。

第 4 章では実際に HfC FEA の作製を行い，電子放出特性を評価した結果を述べる。まず，作製したエミッタ先端にどの程度の膜厚の HfC 膜が堆積させているかを走査型透過電子顕微鏡により観察を行った。さらに，HfC FEA の超高真空中での電子放出特性を検証し，最大放出電流においては Si FEA の 20 倍以上の放出が可能となり，動作電圧についても 15 V 以上低電圧化することを明らかにする。寿命特性においては，放出時間経過における放出電流の減少が抑制された。また，動作エミッタ数を拡大投影を行うことで確認する。その結果，Si FEA に比べ動作エミッタ数は約 6 倍に増加した。そして，良好な特性が得られた原因について考察を行う。最後に，作製した HfC FEA を，実際の薄型ディスプレイ応用への第一歩として，完全な密閉環境であるガラス封止管内に設置し，電子放出特性を測定した。そこでは，長時間の電子放出が可能となったことを確認した。

以上は電子放出特性に関する評価であるが，以下の章では電子放出特性に関する局所領域での解釈について述べる。

第 5 章では，微視的仕事関数計測 (STM/LBH) 手法を解説し，HfC 薄膜が電子放出特性を向上させた原因を追究するために，新たに開発を行った電子放出分布計測 (Scanning field emission imaging: SFEI) 装置の動作原理を解説する。さらに，その動作確認として Pt(111) 単結晶表面上に作製した Monolayer graphite に対して電子放出分布計測と微視的仕事関数計測を行った。

第 6 章では STM を用いて HfC 薄膜表面の微視的仕事関数分布とその形状について考察を行う。さらに、SFEI 装置を用いて電子放出分布の計測を行い、本研究で用いた HfC 薄膜の場合、強電界下では微視的仕事関数の高い部分から優先的に電子放出がなされることが明らかになった。また、その機構について解説を行う。本実験の結果、被覆材料として用いた HfC 薄膜は低仕事関数や高融点という利点のみならず、表面がスパッタリングを受けた後には粒界に炭素が多くなることが LBH の計測結果と XPS 計測から推測された。その炭素のダングリングボンドから電子が優先的に放出されていることが考えられる。これらのことから、被覆材料を選定する際にはエミッタの動作雰囲気で起きる現象を考慮し、その現象により被覆材がどの様に変化するかを注意深く考察し、その変化後にどの様な電子放出特性を示すのかを検討することが重要である。

第 7 章は本論文の結論である。

第2章

電子放出の原理と薄膜被覆の意義

2.1 電界放出の原理と電子放出特性を決定する要因

固体から電子を放出させる場合に、熱電子放出、電界電子放出共に放出領域における仕事関数は重要な要素となる。本章では電界電子放出の原理と、仕事関数の基礎について述べる。

2.1.1 電界放出の原理

2.1.2 金属表面からの電界電子放出

一般に、金属の表面近傍に存在する電子は、表面に存在するエネルギー障壁により真空中へ飛び出す事はできない。電子が真空中へ出るためには、外部から十分なエネルギーを与えられるか、障壁をトンネリングするかのどちらかの方法しかない。熱電子放出は前者にあたる。温度を高めて、大きなエネルギーを有する電子の密度を増加させる事により、電子放出を行うのが熱電子放出機構である。それに対し、電界

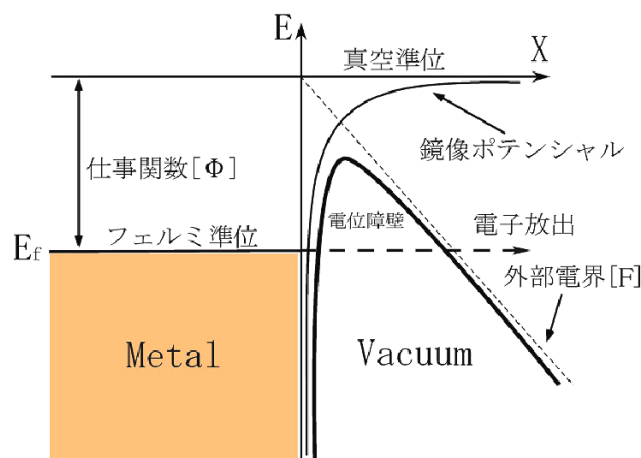


図 2.1 強電界による電子放出

電子放出 (Field Emission) は後者の方法を利用したものである。図 2.1 に強電界下による金属表面のエネルギー障壁を示す。

金属表面には、真空準位と金属内のフェルミ準位との差である仕事関数 ϕ に起因するエネルギー障壁が存在している。そこに、外部電界 F を印加する事により電位障壁は著しく薄くなる。また、鏡像ポテンシャルの影響も受け、最終的には図の太い実線で示すような電位障壁を持つ事になる。その結果、電子はエネルギー障壁を越えずに、薄くなった障壁をトンネルすることにより真空中へ放出される。

この際の放出電流密度 J は、電子の状態密度 $n(E)$ とトンネル効果により真空中へ放出される確率である透過係数 $D(E_x)$ (表面垂直方向成分) を乗じて、全エネルギーにわたり積分する事により次式のように与える事が出来る¹⁶⁾。ここでは簡単のため鏡像ポテンシャルを考慮に入れない式を表す。

$$J = e \int_0^{\infty} n(E)D(E_x)dE = \frac{e^3 F^2}{8\pi h \phi} \exp\left(\frac{-8\pi \sqrt{2m}}{3heF} \phi^{\frac{3}{2}}\right) \quad (2.1)$$

この式は Fowler-Nordheim の式と呼ばれ、 e は電子の素電荷、 h はプランク定数、 m は電子の静止質量である。また、 F は電界強度、 ϕ は仕事関数である。式 (2.1) の係数は鏡像力、バンド構造などで変更を受ける。そこで定数 A 、 B で議論する。

$$J = \frac{AF^2}{\phi} \exp\left(-B \frac{\phi^{\frac{3}{2}}}{F}\right) \quad (2.2)$$

ここで、 A 、 B は定数である。(2.2) 式より、放出電流密度は電界強度 F 、仕事関数 ϕ 、電界集中係数 β に大きく依存している事がわかる。一般に電界強度 F は外部から電極に印加される電圧 V に比例しており、 $F = \beta V$ と表される。 β は電界集中係数と呼ばれ、エミッタ先端が鋭いほど電界集中は大きくなる。電界集中係数 β はエミッタ先端の曲率半径 r によって定まる値でおおよそ $\frac{1}{r}$ のオーダーである。一般的には、エミッタ先端の半径 r が 10^{-5} から 10^{-4} cm で、エミッタとアノード間が 0.1 から 1 cm、エミッタ先端の半角が 5 から 10 度の際に、エミッタ先端極近傍では実験式より $\beta = \frac{1}{5r}$ と置くことができると報告されている¹⁷⁾。また、放出電流 I は電流密度 J にエミッタ先端の放出面積 S を乗じたものである。

これらを用いて式変形を行うと、(2.2) 式は次のように変形される。

$$I = \frac{AS\beta^2}{\phi} V^2 \exp\left(-B \frac{\phi^{\frac{3}{2}}}{\beta V}\right) \quad (2.3)$$

次に両辺を V^2 で割り、対数を取ると、

$$\ln\left(\frac{I}{V^2}\right) = \ln \frac{AS\beta^2}{\phi} + \left(-B \frac{\phi^{\frac{3}{2}}}{\beta V}\right) \quad (2.4)$$

となる。さらに自然対数から常用対数へ変換し、 $1/V$ を $1000/V$ に置き換えると、

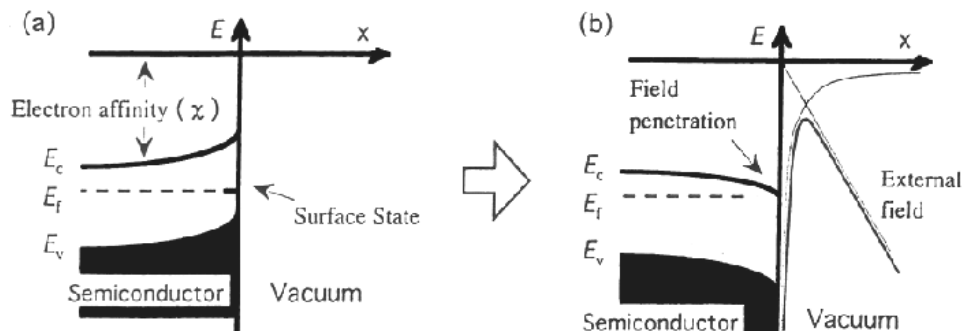


図 2.2 外部電界による n-Si のエネルギーバンド変化

$$\log\left(\frac{I}{V^2}\right) = \gamma\left(\frac{1000}{V}\right) + \delta \quad (2.5)$$

となり，簡単な線形方程式となる．この式の $\log\left(\frac{I}{V^2}\right)$ と $1000/V$ をそれぞれ縦軸と横軸にしてプロットしたものを F-N プロット⁶⁾ と呼び，電界放出現象の指標として用いられている．ただし， γ は F-N プロットの傾き， δ は切片でそれぞれ次のように表される．

$$\gamma = -2.97 \times 10^4 \cdot \left(\frac{\phi^3}{\beta}\right) \quad (2.6)$$

$$\delta = -5.81 + \log\left(\frac{S\beta^2}{\phi}\right) \quad (2.7)$$

F-N の理論式では未知のパラメータとして，仕事関数 ϕ ，電界集中係数 β ，電界放出面積 S の三種類が含まれる．これらの不確定要素の多さが電子放出現象を議論するうえで複雑なものにしている．仕事関数 ϕ はエミッタ材料の表面状態に大きく影響されるものであり，電界集中係数 β と電界放出面積 S はエミッタの構造により決定される．本研究ではエミッタ表面状態を変化させる事で良好な電子放出特性を得ることを目的としている．

2.1.3 半導体表面からの電界電子放出

本節では，単純な金属表面ではなく，n 型の Si 表面からの電子放出について述べる．先に述べた F-N の関係式はフェルミ準位付近に多数の自由電子が存在していると見なす事ができる金属に対して導かれたものである．これに比較して半導体からの電界放出では固体内部の電子構造がより複雑であり，重要な意

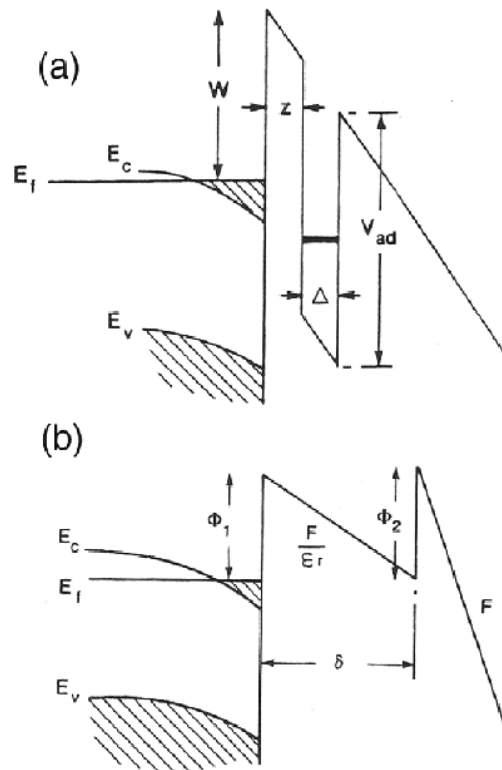


図 2.3 n 型半導体の表面状態によるエネルギーバンド

味を持つようになる．通常，半導体のフェルミ準位は禁制帯中にあり，伝導帯の電子密度は低い．また，半導体表面では禁制帯中にも局在準位が存在し，エネルギーバンドが曲がる事が知られている¹⁸⁾．そのため，電界放出特性を議論するためには，電界の染み込み，表面準位の影響，伝導帯・価電子帯の寄与を考慮に入れなければならない．Stratton は，1955 年に半導体からの電界放出に関する理論を発表した¹⁹⁾．彼は F-N の理論を発展させ，固体内部への電界の染み込みと表面準位の影響を考慮に入れて，半導体からの一般的な電界放出特性を導いた．真空中での n 型半導体表面は図 2.2(a) に示すようになる．外部から電界を印加する事で表面準位の影響と電界の染み込みにより，表面近傍のエネルギーバンドは大きく湾曲され(図 2.2(b))，それに伴い電界放出電流が変化する．この理論から導かれる電流と電圧の関係式は複雑であるが，図 2.2(b) の様に，表面に電子の蓄積層が形成されるなどの理由で電界の染み込みが抑制された場合(電界によってバンドが曲がらないとした場合)には，金属と同様の電界放出特性となることが示されている¹⁹⁾．

さらに Johnston らは 1992 年に半導体表面の表面準位を考慮に入れた n-Si エミッタの表面によるエネルギーバンドを提案した²⁰⁾．彼らの考察した模式図を図 2.3 に示す．価電子帯の上端を E_v ，伝導帯の下端を E_c ，フェルミ準位を E_f で表す．図 2.3(a) は adatom が吸着した Si 表面を示し，吸着原子による井

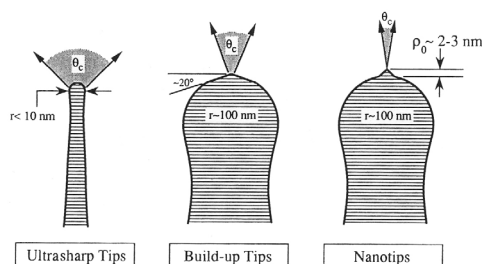


図 2.4 先端形状による放出面積の変化²¹⁾

戸型障壁は V_{ad} の深さ、 Δ の幅を持っている．この井戸型部分のエネルギーレベルが基板のバンドと同一レベルになると、井戸型障壁を抜けて電子がトンネルする^{20, 21)}．

図 2.3(b) は半導体表面に SiO_2 などの誘電体が形成されている場合のエネルギーダイアグラムである．ここで δ は誘電体の厚さ、 ϵ_r は誘電率を示す． F は電界であり、 ϕ_1 は Si と酸化膜 (SiO_2) の間のポテンシャル障壁、そして ϕ_2 は酸化膜と真空中のポテンシャル障壁である．このモデルは高電界もしくは低電界、中間領域での三段階での真空中への電子のトンネル過程を示す事が出来るものである．本研究ではこのような複雑な過程を考慮し、検討する段階には至っていないが、エミッタ先端表面の詳細な状態変化や発熱などを考慮する際に重要な要素となることは明らかである．

2.2 電子放出特性を決定する要因

2.2.1 形状

第 2.1.2 節で述べたとおり、 $F-N$ 理論では電界放出特性は仕事関数 ϕ 、電界集中係数 β 、電界放出面積 S で決まる．本節では電界集中係数 β 、電界放出面積 S に大きく影響するエミッタ先端形状、引出ゲートの形状について述べる．Binh²¹⁾ らが述べるように、電界放出面積を決定する要素には図 2.4 に示すエミッタ先端形状が上げられる．現在の FED において主に使用されているスピント型の FEA は Nanotips もしくは Build-up Tips に分類され数十 nm 以上の先端曲率半径であるものが多い．しかしながら、Si FEA は熱酸化による先鋭化が可能であり、Ultrasharp Tips に分類される部類に入っていると考えられる．また、エミッタの仕事関数 $\phi = 4.0$ eV であると仮定して、電界集中係数変化による放出電流密度の変化を図 2.5 に示す²²⁾．この図から見てわかるように、電界集中係数 β の少しの変化で放出密度が桁違いに変化する事がわかる．また、1 tip ではなくアレイ化した場合は、上記の要因に加えエミッタ先端と引出ゲート電極の位置も特性を左右する大きな要因となってくる．

Itoh ら²³⁾ は Mo, Ti, Nb, Zr, Cr を用いてスピント型の FEA を作製し、走査電子顕微鏡を用いエミッ

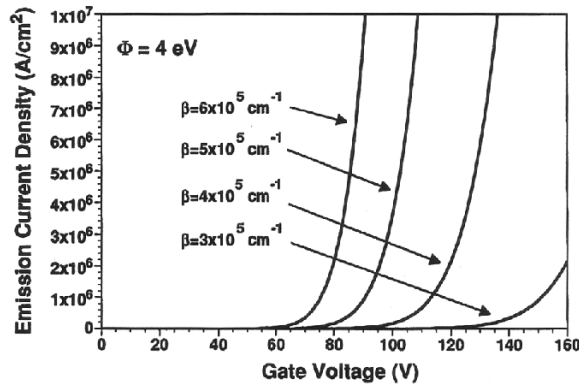
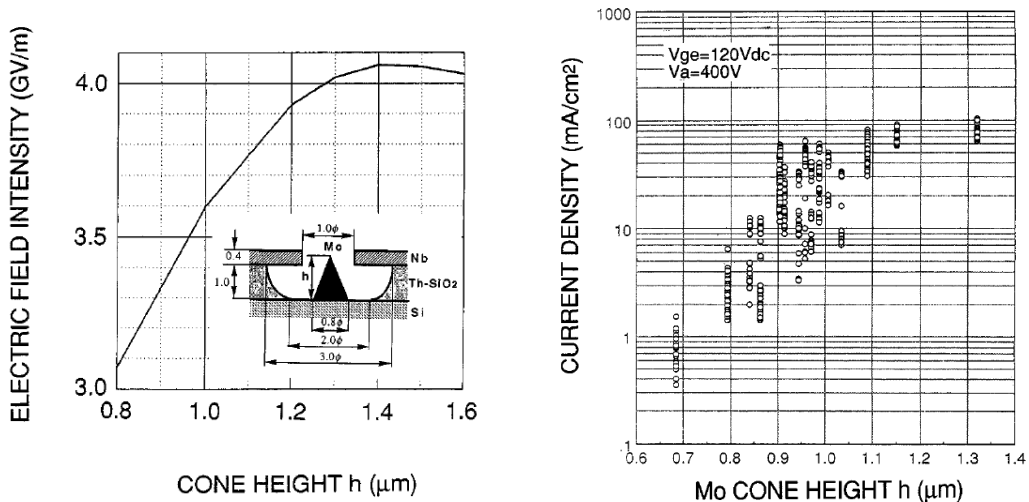


図 2.5 エミッタの仕事関数を一定とした場合の電界集中係数の違いによる放出電流密度変化²¹⁾



(a) エミッタ高さに対する電界強度計算結果 (b) エミッタの高さに対する放出電流密度

図 2.6 Itoh ら²³⁾ によるエミッタ形状と電子放出特性の関係

タ先端と引出ゲート電極の位置を測定し、電流密度の変化を詳細に報告した。図 2.6(a) にエミッタ先端に印加される電界強度のシミュレーション結果を、図 2.6(b) にエミッタ高さと放出電流密度の関係の実験結果を示す。その結果、引き出しゲート表面とエミッタ先端が同じ位置にある場合が最も電流密度が高くなると報告した。

2.2.2 仕事関数

先に述べたように仕事関数とは固体中の電子が真空中に放出される為乗り越えなければならない障壁の大きさである。図 2.7 に電界集中係数 β が一定と仮定した場合の、仕事関数 ϕ の変化による放出電流密

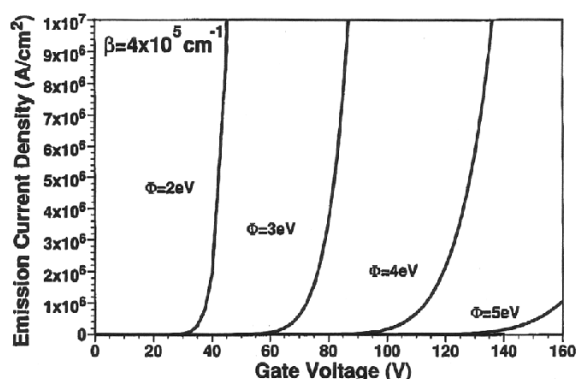


図 2.7 電界集中係数が一定で仕事関数が変化した場合の放出電流密度²¹⁾

度の変化の様子を示す．この図から仕事関数の変化により放出電流密度が大きく変化し，電界電子放出には非常に重要なパラメータである事がわかる²⁴⁾．

半導体や絶縁物ではフェルミ準位に電子が存在しないため，電子放出には更に大きなポテンシャル障壁を越える必要がある．

仕事関数は電子を固体中に束縛するポテンシャル（凝集エネルギー）と，表面での電子の染み出しによって形成される電気二重層が作る静電ポテンシャルの和である．ここで，固体中の電子（価電子）間の交換ポテンシャル（パウリの排他則）と相関ポテンシャル（クーロン反発力）が前者に含まれる．ここでは最も単純化した，ジェリウム模型²⁵⁾（イオン芯の位置を空間的に平均化し一様な正電荷の作るポテンシャルを仮定する．）を用いる．この時，表面の電子密度は図 2.8 の様になり電子の染み出しの様子が良くわかる．（図は $r_s = (3/4\pi\rho_+)^{1/3}/a_B = 5$ の場合を示す）モデルによれば，金属内部のポテンシャルの深さは図 2.9 の様に表される．

2.2.3 仕事関数の面方位依存性

仕事関数は結晶面によって異なる値をとる．前述のジェリウム模型では，原子の微視的な配列の効果は平均化されているため，表面の面方位と仕事関数の関係を考慮して Lang ら²⁶⁾ は計算で，Gartland ら²⁷⁻³⁰⁾ は実験による検討を行った．その結果，単位面積あたりの原子密度が大きいほど仕事関数が大きくなることを見出された．この傾向は図 2.10 に見るような最外層の電子分布の振る舞いから理解することが出来る．すなわち，金属表面では最外原子層の電子が原子間の隙間を埋めて，表面と平行方向に滑らかな電子分布を形成しようとする傾向がある．つまり，表面の原子間隔が大きくなるほど，真空側への電子の染み出しは小さくなり，電気二重層が小さくなり仕事関数は減少する．

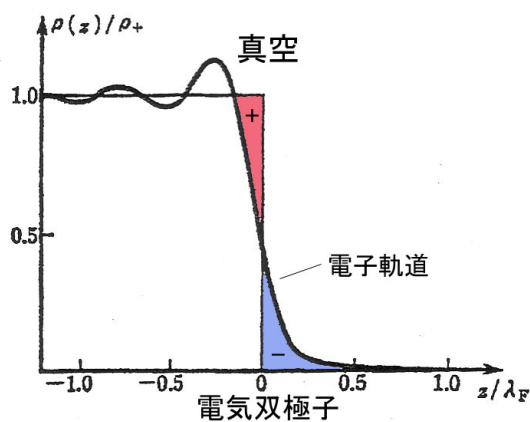


図 2.8 ジェリウム模型の表面における電子分布

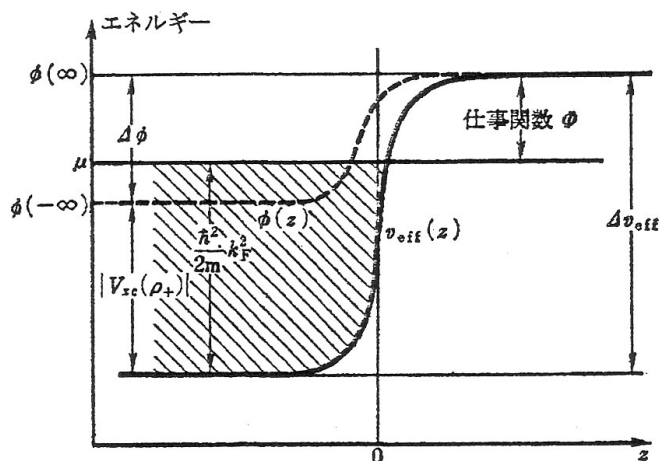


図 2.9 表面におけるポテンシャルと仕事関数の関係

2.2.4 単体元素の仕事関数

近年，超高真空技術，表面処理技術，表面計測技術などの進歩によって，吸着層などによる表面汚染のない清浄な単体元素表面を得ることが可能になり，信頼性の高い仕事関数計測³¹⁾が可能となった．仕事関数 (ϕ) を電気陰性度 (χ) によって整理すると，図 2.11 に示すような線形関係 (Gordy and Thomas equation)^{32,33)} になり，(2.8) 式³⁴⁾ のように関連付けることが可能である．

$$\phi = 2.27\chi + 0.34 \quad (2.8)$$

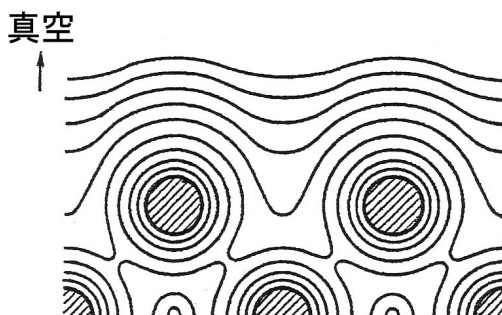


図 2.10 金属表面における電子密度の等高線

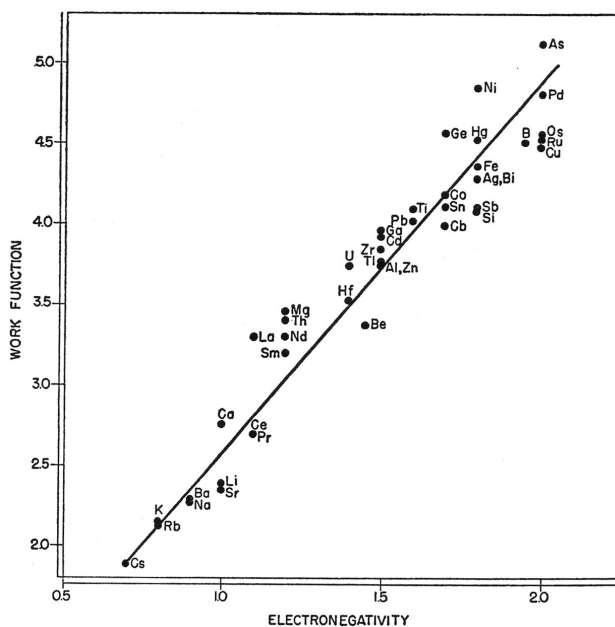


図 2.11 電気陰性度と仕事関数の関係

ここで、 χ は Pauling 単位で記述されている。

2.2.5 二元化合物の仕事関数

二元化合物の精密な仕事関数の計測は、非常に困難であるとされている。各々の原子間の結合状態や組成や表面の清浄化方法などにより、仕事関数は著しく変化するためである。以下に Yamamoto ら³⁴⁾による二元化合物の仕事関数の検討結果を紹介する。A, B 二種の単体元素の仕事関数を考える。各々の電気陰性度 $\chi_A < \chi_B$ であると仮定すると、前節で述べたように、電気陰性度 χ と仕事関数 ϕ は比例関係にある事が言えるので、 $\phi_A < \phi_B$ となる。

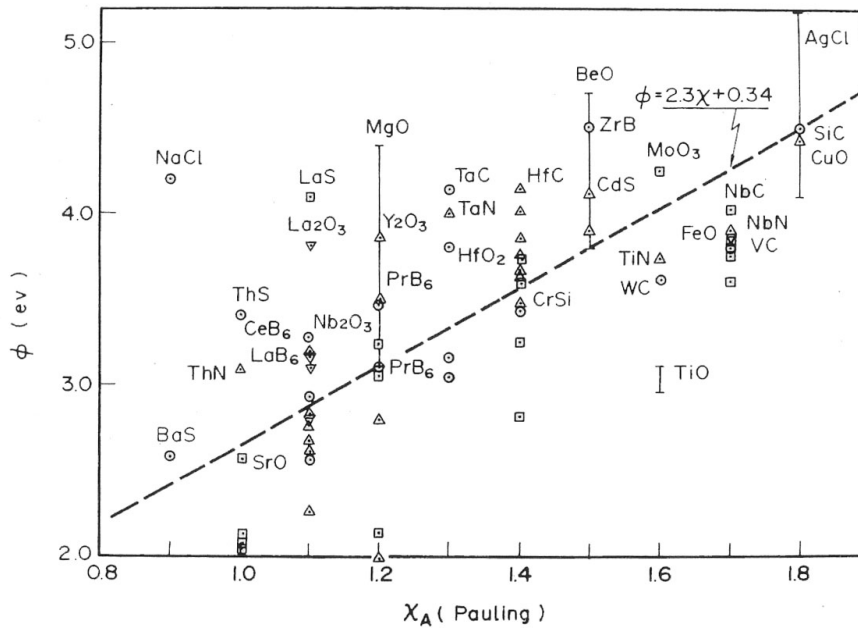


図 2.12 単体元素 A の電気陰性度と二元化合物の仕事関数の比較

二元化合物 AB の仕事関数 ϕ は各元素 AB の電気陰性度の平均や相乗平均では一致せず、図 2.12 のように、式 (2.8) に示した式に元素 A の電気陰性度 χ_A のみを当てはめると、二元化合物の仕事関数と電気陰性度の関係が、 $\phi = 2.27\chi_A + 0.34$ により示されることが報告された³⁴⁾。つまり、二元化合物 AB の仕事関数 ϕ は電気陰性度の小さい元素 A により決定されることが明らかになった。

さらに、Yamamoto ら³⁴⁾ は二元化合物の仕事関数を元素 A, B それぞれの仕事関数を用いて式 (2.9) の様に予測することが可能であると報告した。ここで、 d_A は元素 A の結合長である。

$$\phi = \phi_A + \frac{1.41}{d_A} \left(\frac{2\phi_A - \phi_B - 0.34}{\phi_A + \phi_B - 0.68} \right) \quad (2.9)$$

式 (2.9) を用いた二元化合物の仕事関数の計算値と実験値の比較を図 2.13 に示す。図 2.13 において、実験値³⁵⁾ における誤差値が大きくなっている。これは、化合物の表面清浄化の方法や、不純物の混入、仕事関数の測定方法などにより値が大きく変動していると考えられる。しかしながら、様々な形態の材料であるにもかかわらず、傾向が一致していることがわかる。

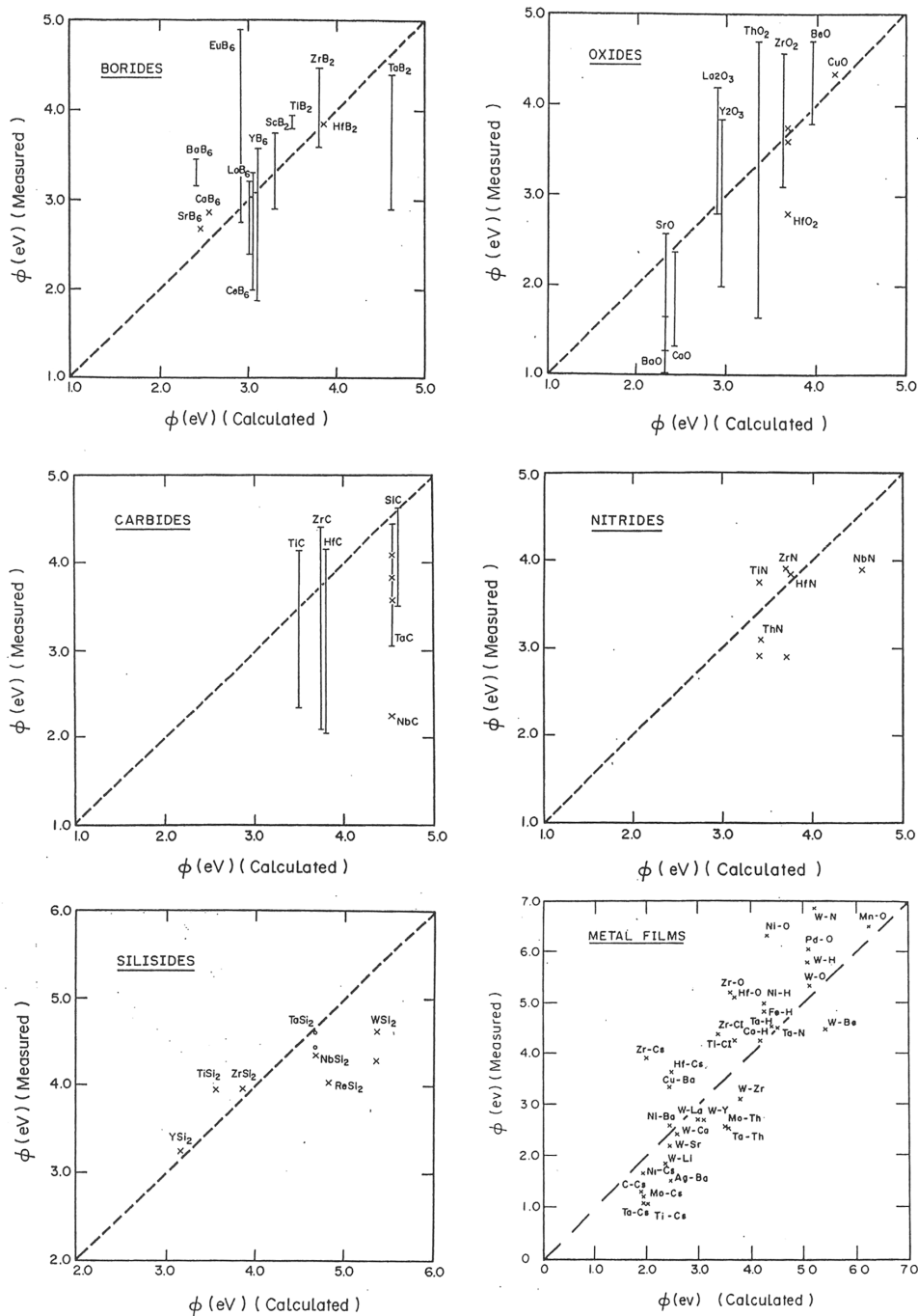


図 2.13 二元化合物の計算値と実験値の比較

2.3 シリコンフィールドエミッタの表面被覆材の検討

第 2.2 節で述べたように、フィールドエミッタの特性は主に形状と表面物性で決定される。従って、現状の Si FEA の放出特性を改善する為には、形状は十分に制御できているので表面を電子放出材料として優れた特性を持つ物質で被覆する方法が有効であると予想される。ここでは、FEA に適した被覆材料を模索する。シリコンの融点³⁶⁾は 1415 とスピント型のエミッタ材料である Mo(2617³⁷⁾)などに比べ低い。そこで、高融点を持った材料を被覆することはエミッタ先端の融解を抑制する手段の一つであると考えられる。また、電子放出により真空雰囲気中の残留ガスがイオン化すると、電子と全く逆の軌道を経て、イオンはエミッタの極先端に衝突し、先端形状の変化が起きる可能性がある。ただし、本研究の現段階では電子顕微鏡で観察できる程度の先端形状の変化は観察されていないが、長時間電子放出させた場合などにはイオン衝撃による極エミッタ先端の形状変化の可能性が有ると考えている。そのため、高融点でイオン衝撃に強いとされている材料を用いる事が有望と考える。

2.3.1 集積型 Si 電界放出電子源への被覆材料の選択

集積型 Si 電界放出電子源の被覆材料には電子放出の観点から、①低仕事関数材料であること、②電子放出の際にエミッタ先端が融解してしまうことを防ぐために高融点材料であること、③さらには先に述べたようにエミッタ先端にはイオン衝撃を受けることが考えられるのでスパッタリング耐性を持った材料であること、④また、安定した電子放出を得るためにエミッタ表面の化学的な安定性が求められる。⑤さらには、エミッタ先端には 1×10^{-7} V/cm 以上の強電界が印加されるので電界により発生する張力への耐性などが求められる。

そこで、高融点、スパッタリング耐性、化学的安定性などの面からはグラファイトなどの炭素の同素体であるグラファイトやダイヤモンドなどがあげられる。また、仕事関数の面から考慮すると第 IV, V 族の遷移金属が有利である。そこで、低仕事関数とスパッタリング耐性の両方の特性を持ち合わせた二元化合物である遷移金属炭化物³⁸⁾が被覆材料として最も有力な候補である。

表 2.1 に各種材料で集積型 Si 冷電子源に被覆を行ったこれまでの研究を例にあげる。これらの研究では高融点材料であり化学的に安定な材料として DLC(Diamond like carbon)が多く研究されている。DLC は炭化水素ガスを原料とし CVD 法を用いて Si FEA 上に堆積するが、均一な膜質を得ることが難しく安定した電子放出を得るにはいたっていない。また、金属系材料ではタングステンなどの熱電子源に使用されてきた材料を用いた研究がなされてきたが、引出電圧、放出電流密度共にディスプレイへの応用へは難しく、表示素子としての研究は行われていない。また、低仕事関数を有する遷移金属炭化物である HfC を被覆材料として電子放出特性評価を行った研究として Rakhshandehroo ら⁵⁾の報告があげられるが、詳

細な電子放出特性は報告されていない。

表 2.1 今日までになされた Si FEA への被覆材料

Si FEA への表面改質材料	研究者	堆積方法	電圧	電流	tip 数	特徴	文献
Diamond	J. Liu	MPCVD	900V (2 極間)	数 μA	12	アスペクト比大	39)
Diamond	T. G. McCauley	PECVD	$5\text{V } \mu\text{m}^{-1}$	$0.1\text{mA}/\text{cm}^2$	-		40)
Diamond	H. -C. Chang	PECVD	1100V (2 極間)	$240\mu\text{A}$	2500		41)
DLC	S. Lee	PECVD	16V	$10\mu\text{A}$	100		42)
Polycrystalline diamond	Su-Hua Yang	HFCVD	500V (2 極間)	0.23mA	40000		43)
HfC	M. R. Rakhshandehroo	ICP Sputter	100V	$389\mu\text{A}$	1or100		5)
Thin SiC and CF	M. Nagao	CHF_3 Plasma	68V	$14\mu\text{A}$ 前後	1024		44)
W	B. Gunther	Magnetron Sputter	441V (2 極間)	$4\text{nA}-1\mu\text{A}$	25	n-Poly Si 上に堆積	45)
Pt	B. Gunther	Magnetron Sputter	372V (2 極間)	200 - 700nA	25	n-Poly Si 上に堆積	45)
Cr	B. Gunther	Magnetron Sputter	427V (2 極間)	10-100nA	25	n-Poly Si 上に堆積	45)
Mo	M. R. Rakhshandehroo	ICP Sputter	100V	$230-268\mu\text{A}$	1or100		5)
$\text{Ba}_{0.67}\text{Sr}_{0.33}\text{TiO}_3$ (BST)	W. P. Kang	Magnetron Sputter	$35\text{V } \mu\text{m}^{-1}$ (2 極間)	$3.5\mu\text{A}$ 前後	-	800 のアニール済	46)

2.3.2 遷移金属とその炭化物の仕事関数

遷移金属炭化物表面の仕事関数について、Hugosson⁴⁷⁾ らが Full-potential linear muffin tin orbitals (FP-LMTO) 法を用いて計算を行った結果と、Skriver⁴⁸⁾ らが行った単体金属表面の仕事関数の計算結果を比較したグラフを図 2.14 に示す。縦軸は仕事関数、横軸は金属の d 電子と炭素の s 電子の和をとった価電子数である。この図からわかるように、炭素空孔の無い二元化合物の仕事関数は金属単体のものと大きな差が無く、二元化合物の仕事関数は金属元素の仕事関数に大きく依存することがわかる。

2.3.3 遷移金属炭化物の状態密度

窒化物、炭化物などの二元化合物が作る結合状態は一般に図 2.15 (FeC の例) に示すように考えることができる⁴⁹⁾。図 2.15 の下から炭素の 2s 軌道の状態密度、炭素 2p 軌道、Fe の 4s 軌道、Fe の 3p 軌道、Fe の 3d 軌道の状態密度を示しており、最上部のものが炭素と Fe が結合した際の状態密度を示している。材料の表面物性は最上部に示した状態密度によって定められる。ここで注目すべき点は、炭素の 2p 軌道と Fe の 3d 軌道が結合後の状態密度の形状に反映されていることである。結合後の状態密度はエネルギーの深い方から順に、結合軌道 (B)、反結合軌道 (A)、非結合軌道 (N) に大別できる (図 2.15)。

ここで、第四周期の第 IV 族から第 VII 族に注目し、その電子状態密度を図 2.16 に示す⁴⁷⁾。図 2.16 の各炭化物のグラフの水平軸上部はバルクでの状態密度、軸の下部は表面の状態密度を表している。この図からわかるように、第 VII 族から第 IV 族に行くにつれて、フェルミレベルが深い位置に移動していることがわかる。また、結合エネルギーはフェルミレベルが反結合状態部分に存在するよりも、結合軌道付近に存在するほうが結合が強固であることが容易に想像できる。

従って、フェルミ準位近傍に結合軌道を持った第 IV 族の炭化物は、化学的に安定した表面を持った材料であるため、電子放出材料として有望であることが考えられる。これまで炭化物表面では炭素空孔が表面に多く存在することが計算により報告されている⁵⁰⁻⁵⁴⁾ ので、遷移金属炭化物表面の炭素空孔の有無に

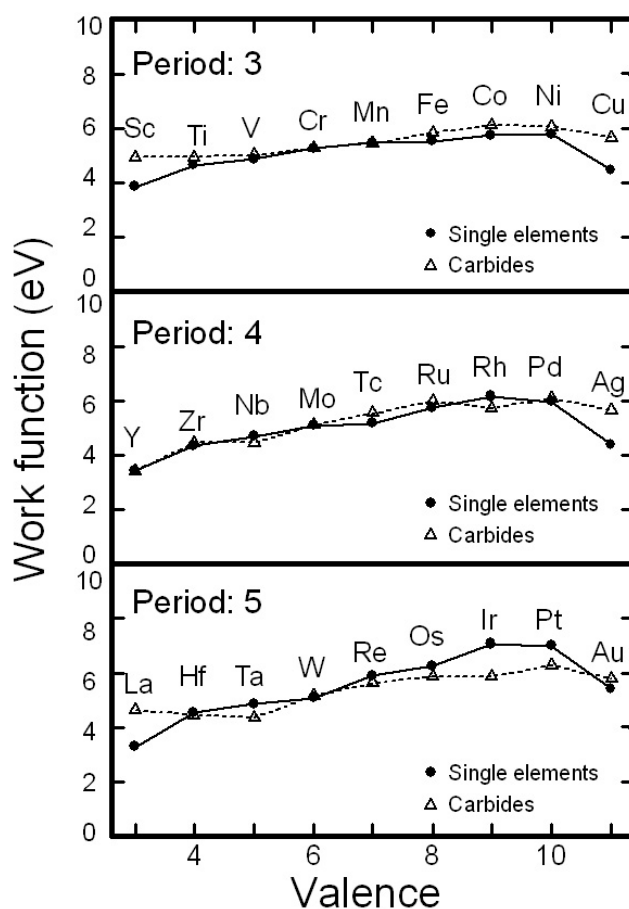


図 2.14 遷移金属と炭化物の比較（横軸の価電子数には金属の d 電子と炭素の s 電子の和）

より、仕事関数がどのように変化するかを考察する。Price⁵⁵⁾らは遷移金属炭化物の表面空孔の有無によるフェルミエネルギーの変化についての報告を行った。図 2.17（空孔なし）と図 2.18（空孔あり）に TaC と HfC の表面断面の電子密度の計算結果を示す⁵⁵⁾。図 2.17 の空孔の存在しない表面から炭素原子が抜けると図 2.18 の様に、表面での状態密度の減衰がやや緩やかになることがわかるが、TaC と HfC において大きな差は見出せない。これは、仕事関数における静電ポテンシャル成分の変化には、どちらの材料に対してもあまり違いが無いことを示している。Gruzalski⁵⁶⁾らによって、炭素空孔の存在により TaC では +0.35 eV、HfC では -0.76 eV の仕事関数変化が報告されている。これは、空孔による仕事関数変化はフェルミエネルギー成分が大きく関与していることを示している。

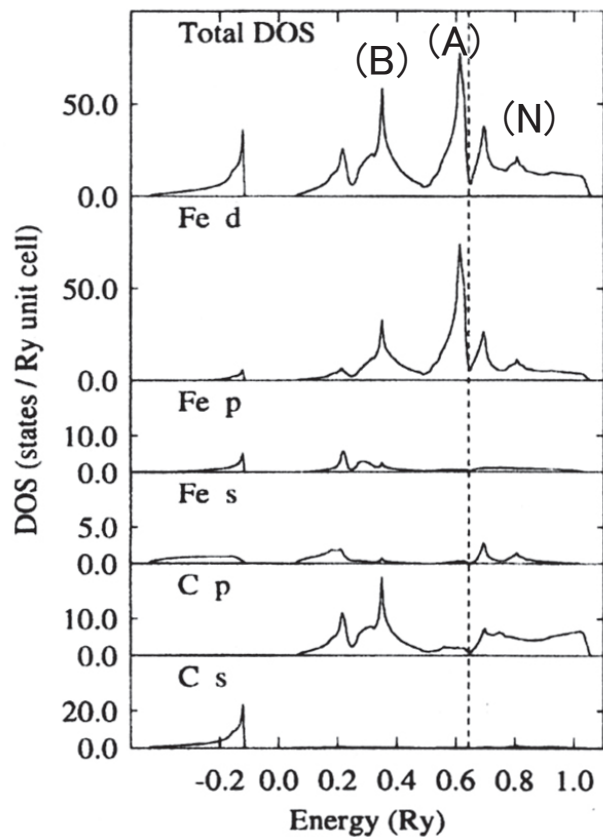


図 2.15 FeC の状態密度

(B) 結合軌道, (A) 反結合軌道, (N) 非結合軌道

2.3.4 炭素空孔の有無でのフェルミ準位の違い

次に、炭素空孔の有無によるフェルミエネルギーの違いに関して考察を行う。図 2.19 に第 IV 族の遷移金属炭化物の炭素空孔の存在する割合によるフェルミ準位の違いの概念図⁵⁷⁾を示す。図中の (a) は空孔なし ($x = 0$)、(b) は炭素空孔割合 ($0 < x < 0.2$)、(c) は表面第二層の金属結合が現れている状態、(d) は ($x > 0.25$) を示している。ここでは MC_{1-x} 、 E_F はフェルミ準位と定義している。図 2.19 I は炭素空孔が $0 < x < 0.2$ の場合で、(c)、(d) となるにつれて空孔の割合が高くなる。第 IV 族の場合、(b) に比べて (c)(d) の場合のように、空孔の割合が多くなるほど、フェルミ準位が高エネルギー側にシフトすることがわかる。つまり、真空準位とフェルミ準位の間隔が小さくなり、仕事関数が低くなることを示している。これとは反対に、図 2.19 II の様に第 V 族の場合は空孔が無い場合の (a) に比べて (b)(c)(d) の様に炭素空孔が多くなるほど、僅かではあるがフェルミ準位が低エネルギー側、つまり仕事関数が高くなる方向へシフトしている。

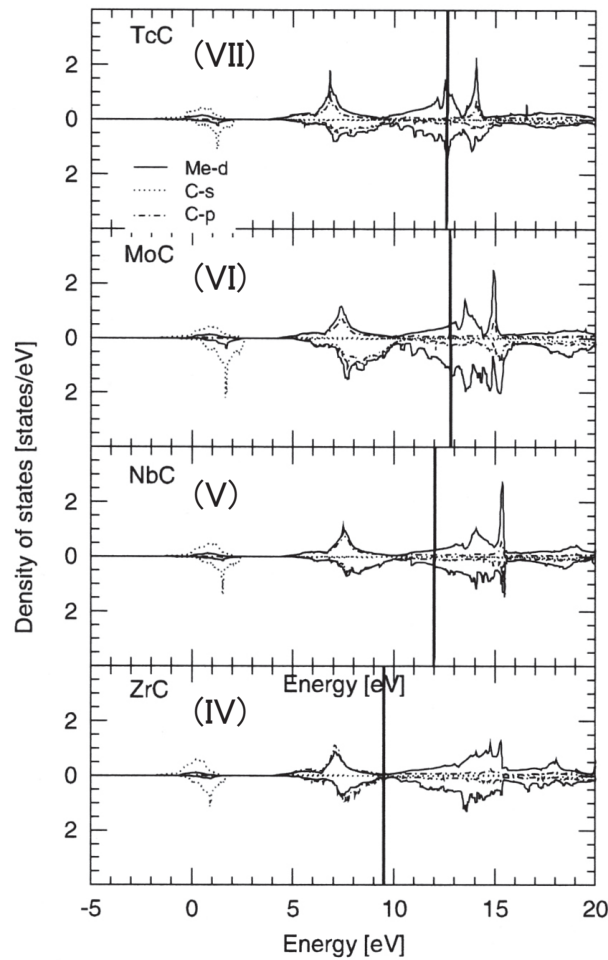


図 2.16 遷移金属炭化物の状態密度

図 2.20 に Price⁵⁵⁾ らが報告した, TaC の炭素空孔の有無と種類による状態密度の変化を示す. 下向きの白い三角が真空準位を示し, 点線がフェルミ準位を示している. 上段の図が空孔の無い TaC の状態密度であり, 中段が surface vacancies, 下段が surface vacancies と center vacancies が存在した場合の状態密度である. 空孔が存在すると無空孔の状態よりもフェルミ準位付近で電子の存在できる準位が多くなり, フェルミ準位付近の起伏が平坦になる事がわかる. また, 空孔が存在するとフェルミレベルがより深い方向へ移動していることがわかる.

図 2.21⁵⁵⁾ には, HfC の炭素空孔の有無と種類による状態密度の変化を示す. 下向きの白い三角が真空準位を示し, 点線がフェルミ準位を示している. 上段の図が空孔の無い HfC の状態密度であり, 下段が surface vacancies と center vacancies が存在した場合の状態密度である. TaC の場合と同様に空孔が存在するとフェルミ準位付近の起伏が平坦になる事がわかる. しかし, TaC の場合と大きく異なるのはフェル

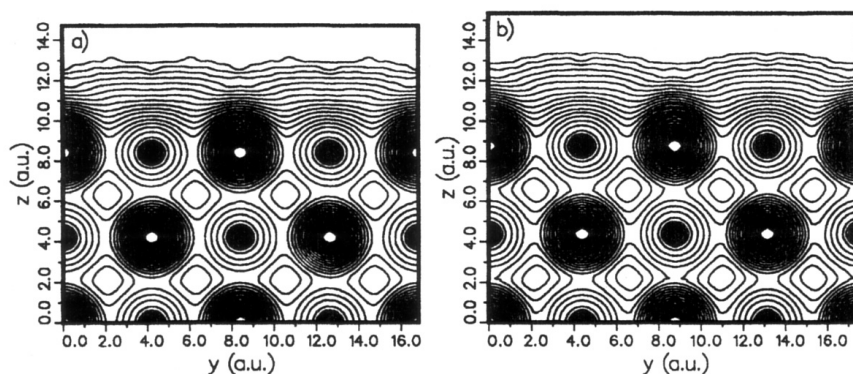


図 2.17 炭素空孔の無い (a)TaC の断面 , (b)HfC の状態密度分布断面

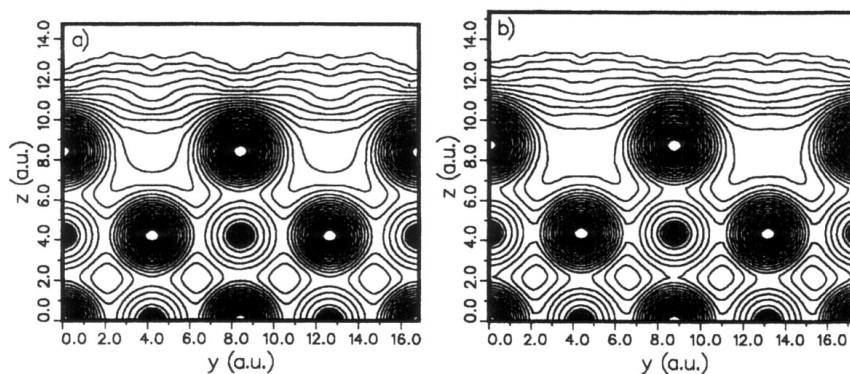


図 2.18 炭素空孔の有る (a)TaC の断面 , (b)HfC の状態密度分布断面

ミレベルが真空準位側に移動している点である。

この現象を図 2.22 で解説する。図 2.22(a) と (c) は、それぞれ TaC と HfC の状態密度を示しており、縦の実線の E_F はフェルミ準位を、 E_{Vac} は真空準位を示している。ここでは、便宜的に TaC と HfC の状態密度を同じ形状として考察を行う。図 2.22(a) に示すように、TaC のフェルミレベルは反結合軌道部分にフェルミレベルが存在し、HfC の場合は結合軌道と反結合軌道の間位置に存在する (図 2.22(c))。ここで、HfC の価電子数は 4 であり、TaC の場合は 5 である。つまり、結合に用いられる電子数は空孔が存在した場合においても変化することが無い。無空孔の状態密度の HfC (図 2.22(a)) の状態に空孔が存在すると、図 2.22(b) に示すように、結合軌道と反結合軌道、非結合軌道の状態密度が平坦になる。この際も、真空準位は変化せず、フェルミ準位以下は無空孔の状態と同じ価電子数を維持しようとする、フェルミ準位は高エネルギー側に移動せざるをえなくなる。同様に、TaC の場合は図 2.22(c) の状態から、空孔が存在すると図 2.22(d) のようになる。TaC の場合はフェルミ準位が反結合軌道側に近寄っているために、近傍の状態密度が平坦化すると図 2.22(d) のフェルミ準位の位置のように、点線であった位置から実

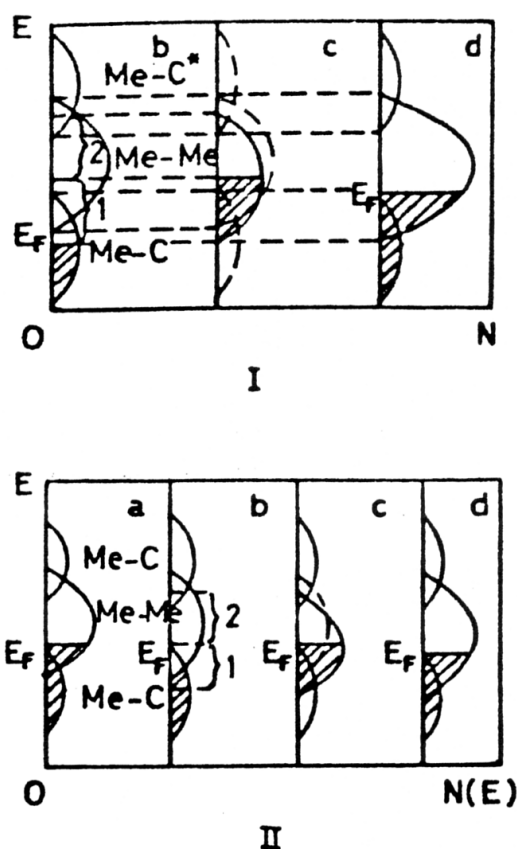


図 2.19 第IV・V族の炭素空孔割合による状態密度⁵⁷⁾

I: 第IV族 (TiC, ZrC と HfC) の炭化物の状態密度

II: 第V族 (NbC と TaC) の炭化物の状態密度

(a) 空孔なし ($x = 0$), (b) 炭素空孔割合 ($0 < x < 0.2$),

(c) Subband の Me-Me 結合が遮蔽されていない場合, (d) ($x > 0.25$)

1 は局所的な結合軌道, 2 は遮蔽されていない Me-Me もしくは Me-C の反結合軌道である

線の位置へと移動する。

従って、空孔の無い状態の材料のフェルミ準位の位置が、空孔が形成された場合の仕事関数の変化に大きな影響を与えることがわかる。ここで、先に示した、図 2.16 を参考にすると、フェルミ準位が結合軌道と反結合準位の中間位置にある、第IV族（本図の場合 ZrC）が表面に炭素空孔がある際の仕事関数が一番低くなる。

2.3.5 遷移金属と炭素の組成の違いによる状態密度

Weiss ら⁵⁷⁾ は Price⁵⁵⁾ らとは異なり、空孔から考察するのではなく、遷移金属炭化物の組成から計算を行うという異なるアプローチを取った。彼らの報告によると、空孔の有る TiC 格子を仮定した解析では、d 軌道のバンドが minimum state よりもエネルギーの高い方向へ収縮し、d 軌道と見分けが付かなくなる。

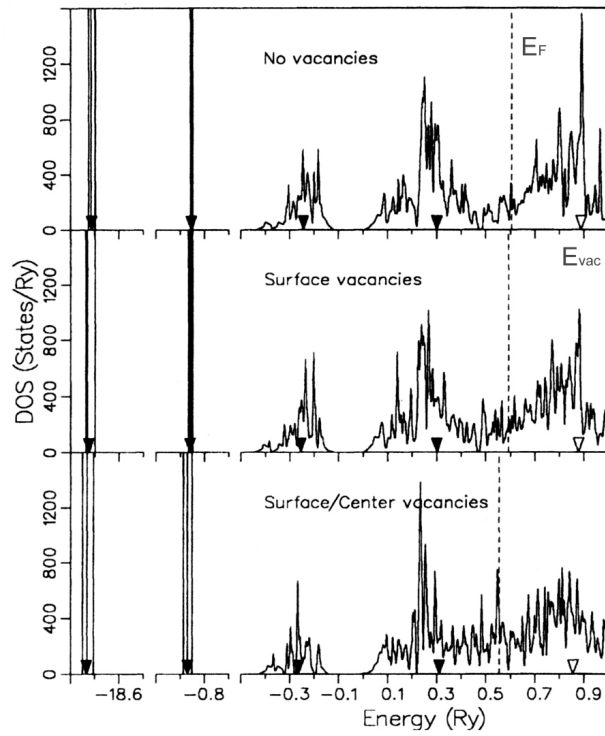


図 2.20 TaC の空孔の種類による状態密度の変化

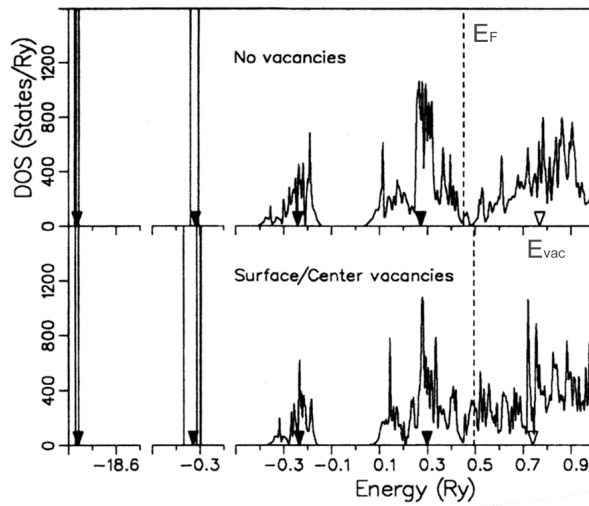


図 2.21 HfC の空孔の種類による状態密度の変化

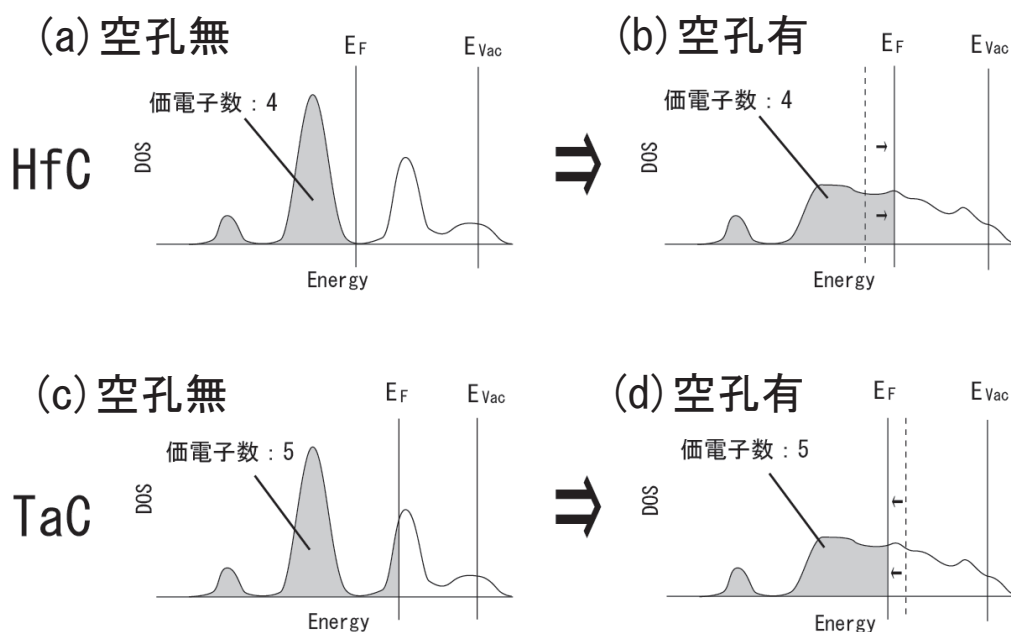


図 2.22 表面に空孔ができた際のフェルミレベルの変化

TiC に含まれている炭素が均等に減少すると、Me-C 結合に使われていた d 電子が Me-Me 結合へ移る。そして d 軌道のエネルギーが上昇し、フェルミ準位が上昇すると結論付けた。図 2.23 に Ti に対する炭素の割合が変化した際の状態密度を示す。上から Ti と炭素の割合が 1.0 : 1.0, 1.0 : 0.8, 1.0 : 0.6 の場合である。この図からもわかるように、Ti と炭素が 1.0 : 1.0 の場合は、フェルミレベルが結合軌道と反結合軌道の中間位置にあり、炭素の割合が減少するに従い、真空準位に近づくことがわかる。

Ti と炭素の割合が 1.0 : 1.0 の場合には、フェルミレベルが結合軌道と反結合軌道の中間位置にある。従って、前節で述べた様な炭素空孔が形成されるとフェルミレベルが真空準位に近づく（仕事関数が低下）。逆に、Ti と炭素の割合が 1.0 : 0.6 の場合は、フェルミレベルが反結合軌道付近にあるので、炭素空孔が形成されると前記とは逆にフェルミレベルが真空準位より深い位置に移動する（仕事関数が上昇）。Ti と同じ族の第 IV 族の金属でも同様に考察することが可能である。従って、金属と炭素の割合を 1 : 1 にすることで、フェルミレベルを結合軌道と反結合軌道の中間位置にすることが可能であると考えられる。

2.3.6 遷移金属炭化物の結合エネルギー

また、炭化物と窒化物の結合エネルギーに関して Haeglund⁴⁹⁾ らが、その計算結果に関して報告している。結合エネルギーが高ければ原子同士の結合が強く不活性であり、多結晶の場合、結晶粒の大きさが小さくなる事が考えられる。図 2.24 に横軸に結合相手の元素、縦軸に結合エネルギーをとったグラフを示

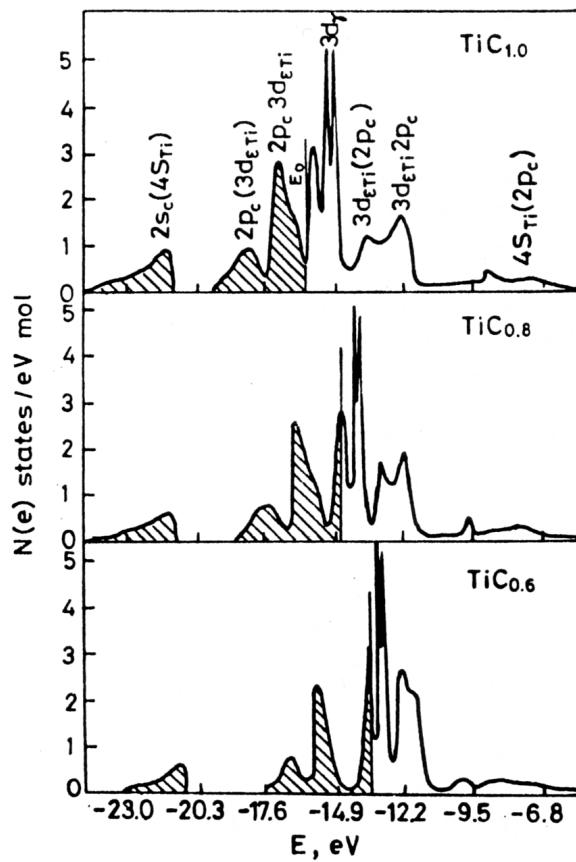


図 2.23 TiC の炭素の割合による状態密度⁵⁷⁾

す．この図からもわかるように，窒化物よりも炭化物の方が結合エネルギーが高くなる傾向がある．また，第 IV 族の材料が高い結合エネルギーを持っていることがわかる．従って，遷移金属窒化物に比べ遷移金属炭化物は高い結合エネルギーで結合をしているため，化学的に安定な材料であることがわかる．

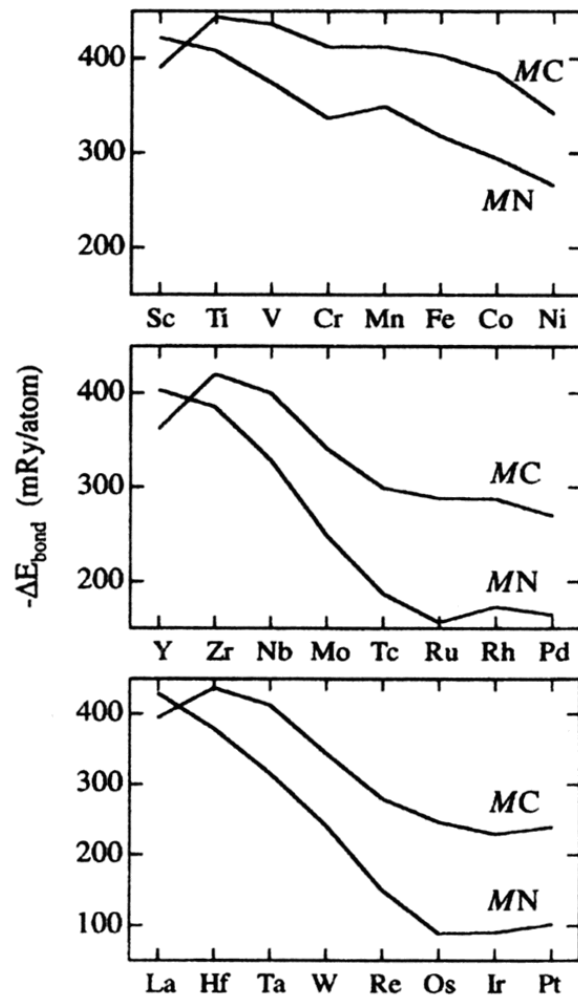


図 2.24 炭化物と窒化物の結合エネルギー

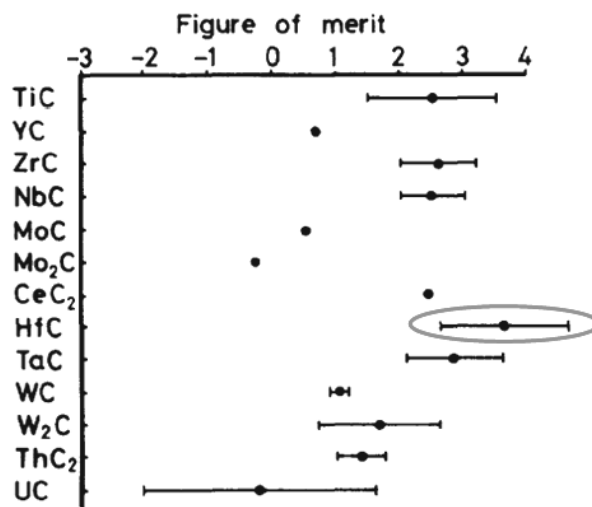


図 2.25 遷移金属炭化物材料の Figure of merits

2.3.7 被覆材料の決定

エミッタ先端は加熱される可能性や真空雰囲気中の残留ガスのイオン化により、エミッタ先端にイオンが照射される可能性があり、被覆材料表面に対して様々な衝撃が与えられることが考えられる。従って、その衝撃により遷移金属炭化物の場合、炭素の空孔が形成されることが予想される。空孔が形成された場合に、表面のフェルミレベルが真空準位に対して浅い方向にシフトする第 IV 族の遷移金属炭化物は、仕事関数が低くなり、先端形状の鈍化に対して電子放出特性を仕事関数の低減で補う可能性があり、被覆材料として非常に魅力的である。そこで、第 IV 族の遷移金属炭化物の中で、最も仕事関数の低い種類に分類される HfC を本研究では被覆材料として選択した。

2.3.8 HfC の電子放出材料としての特徴

ここでは、電子放出材料としての HfC の特徴を議論する。HfC は立方格子構造を持ち、格子間隔は 4.64 \AA である。HfC は熱電子源としても注目されている材料である。Zaima⁵⁸⁾ らは熱電子原材料の材料の評価のために、Figure of merit を算出し、下記の式を用いて数々の材料の比較を行った。

$$F = 2 \log T_m - 5 \times 10^3 \frac{\phi}{T_m} \quad (2.10)$$

ここで、 T_m は材料の融点、 ϕ は仕事関数である。彼らの報告したデータを元にする、HfC は酸化物カソード材料について非常に高い値の Figure of merit の値を持っていることがわかる。図 2.25 に遷移金属炭化物材料を比較した結果を示す。

また、Hf は第 IV 族の材料であり、先に示した Zr よりも高融点を持ち、仕事関数³¹⁾ も低いことが知られている。Hf と炭素の二元化合物であるので、第 2.2.5 項で示したように、HfC は Hf の低い仕事関数が現れると期待できる。また、炭素からは安定した電子放出特性を期待でき⁵⁹⁾ 双方の利点を持ち合わせている可能性がある。実際、タングステンに代わる冷電子放出源として単結晶の HfC は Mackie らによって研究がなされてきた⁴⁾。また、HfC は超高融点、化学的な安定性、低仕事関数を持ち合わせているため、スピント型のフィールドエミッタアレイとしても Wei ら³⁾ によって研究がなされてきた。しかしながら、我々の目的とする周辺回路が集積可能な Si FEA への被覆に関しては Rakhshandehroo ら⁵⁾ の研究のみであり、薄膜を堆積させた状態での詳細な検討は行われていない。Rakhshandehroo らによる研究は本研究に類似しており興味深い、シリコン表面を水素処理させたエミッタの測定が主となっており、HfC 被覆による詳細な特性については研究がなされていない。そこで、本研究では、HfC 被覆を行う事で FEA 全体でどのような特性変化が起きているのか、詳細に検討する必要があると考え Si FEA の HfC 被覆による電子放出特性評価を行った。

2.4 まとめ

本章では電界放出の原理，電子放出特性を決定する要因について述べ，シリコンフィールドエミッタの被覆材料の検討を行った．また，下記の点に注目し，被覆材料として HfC を選んだ．

1. Si FEA の問題点である熱による融解や表面の化学的安定性を改良するため被覆膜として，金属単体材料よりも不活性で，耐イオン衝撃特性が高く，仕事関数が小さい．
2. Ti (3d), や Zr (4d) など他の IV 族遷移金属に比べて Hf (5d) は不活性であるため，HfC は酸素などのガス吸着やスパッタ蒸着時のガス混入が少ないことが予想される．
3. 第 IV 族の炭化物は表面炭素空孔により仕事関数が低下する．さらに，結合エネルギーが高いため，薄膜として堆積した際の結晶粒の大きさが小さくなり，先鋭なエミッタ先端においても均一に被覆できる可能性がある．また，結晶粒に電界集中が起こる可能性も有り，電子放出材料として優れていることが予想できる．

第3章

薄膜物性評価

3.1 はじめに

HfC 被覆集積型 Si 電界放出電子源を作製するにあたり，Si 基板上に被覆膜の堆積を行いその薄膜の評価を行った．膜質評価には XPS(X-ray photoelectron spectroscopy) によって Hf と炭素の結合状態，薄膜内部の汚染物の混入状況の評価し，オージェ電子分光法 (AES: Auger electron spectroscopy) を用い薄膜最表面の評価を行った．XRD(X-ray diffraction) では，薄膜の配向とグレインの粒径の算出を半値全幅より行った．また，SMM(Scanning maxwell stress microscope) を用い表面形状と接触電位差の分布を観察し，ケルビンプローブを用いて接触電位差を高精度に測定した．さらに，電気的な特性評価のために，四探針法を用いて電気伝導性の評価を行った．

3.2 HfC 薄膜の形成

第 2.3 項で述べたように，Si FEA の特性を改善するための方法として HfC で被覆する方法が有望である．本研究では実際に HfC 被覆 Si FEA を作製する事で，特性の改善を図る事を目的とした．エミッタのような先鋭な構造の上に薄膜を堆積する場合，その成膜方法の選択は重要である．本章では FEA 作製に先立ち，HfC 薄膜をエミッタに被覆するための成膜方法について検討し，実際に薄膜を作製する．また，作製した薄膜がどのような膜物性を持っているのかを評価する．

3.2.1 成膜方法

HfC は融点⁶⁰⁾が非常に高いので，従来の電子ビーム蒸着法を用いて堆積することは難しい．実際，電子ビーム蒸着法を用いたスピント型エミッタの作製プロセスで HfC エミッタを作製した例もあるが電子放出を得るに至っていない³⁾．そこで，高融点材料でも堆積が可能なスパッタ法を用いることにした．しかしながら，通常のスパッタ装置を用いてエミッタに薄膜を堆積させるには以下のような問題点が上げられ

る．それは Si エミッタ先端は数 nm 前後の直径になっているために，プラズマ発生領域内にエミッタ先端が入るとプラズマにより物理的に損傷を受ける可能性があることである．そこで，本研究では装置内で発生するプラズマ領域をエミッタから比較的距離を離れた状態（約 20 cm）でプラズマを発生することが可能であり，さらに膜堆積時の圧力を比較的低下にすることが可能な誘導コイル付きのスパッタ装置^{61,62)}を用いて堆積を行った．図 3.1 にその構造図を示す．通常のマグネトロンスパッタと異なり，誘導コイルをターゲット近傍に配置する事で，発生したイオン（本研究では Ar^+ ）を磁界中に封じ込める事により，ターゲット近傍でのみプラズマを発生させる事が可能となる．この方法では，磁界内でプラズマ密度の高い部分を形成しているため，低い圧力でマグネトロンコイルの電力を増加させ，プラズマ発生量が増加しても，安定したプラズマを維持することが可能である．

図 3.2 にチャンパー内でのプラズマの発生の様子を示す．プラズマ領域がエミッタのある基板近傍にまでは到達していない事が確認できる．これにより，Si エミッタ先端へのスパッタリングによる損傷は最小限に抑える事が可能である．

堆積条件はマグネトロンコイル 100 W，誘導コイル 50 W に固定し，Ar ガス圧力を 0.06 ~ 1.0 Pa の範囲で変化させた．堆積は室温で行った．また HfC FEA 作製に先立ち，コイル電力を上記と同じとし，Ar ガス圧力 0.1 Pa の条件で HfC を Si(100) 基板上に堆積し膜の各種特性評価を行った．上記の電力で 1 時間，HfC 膜を誘導コイル付スパッタ装置を用いて堆積した場合の，Ar ガス圧力依存性を図 3.3 に示す．この図 3.3 より，Ar ガス圧力が高くなるほど，堆積レートが高くなる事がわかる．また，FEA の作製時に使用した圧力，0.1 Pa では 1 時間あたり 78 nm の堆積が可能である．0.08 Pa で 1 時間堆積した HfC 膜の劈開面の SEM 像を図 3.4 に示すが，均一な膜が形成されていることが確認された．ここで，実際に Si FEA に HfC 膜を被覆するにあたり，作製プロセス内で多用されるフッ酸に対する耐性を調べたところ，堆積時の Ar ガス圧力が 1.0 Pa の条件で堆積した HfC 膜はフッ酸に溶解してしまう事を確認した．一方，0.1 Pa で堆積した膜においてはフッ酸による溶解は見られなかった．これは，HfC 膜を ICP スパッタ装置で堆積する際に，Ar ガスの圧力を高くすると酸素が膜内に混入し，膜が酸化していたことが考えられる．従って，HfC FEA を作製する際の HfC 膜堆積時の Ar 圧力は 0.1 Pa に固定して作製を行った．

3.3 X 線光電子分光 (XPS,ESCA) による評価方法

XPS は，試料物質に X 線を照射して，物質から放出された電子のエネルギー分析を行うものである^{63,64)}．放出された電子の持つエネルギーは物質中のエネルギー準位を反映したものであり，これから原子の種類と結合状態を解析できる．XPS では光電子のほかに X 線励起のオージェ電子も観測される．このオージェ電子も状態分析に利用され，XAES(X-ray excited Auger electron spectroscopy) と呼ばれる．観測対象となる電子の非弾性平均自由行程は数原子層（数 nm）に限られるため，XPS から得られる情報は表

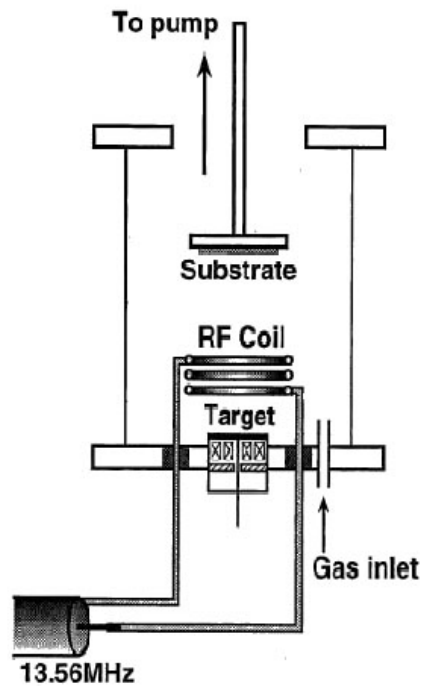


図 3.1 誘導コイル付スパッタ構造図

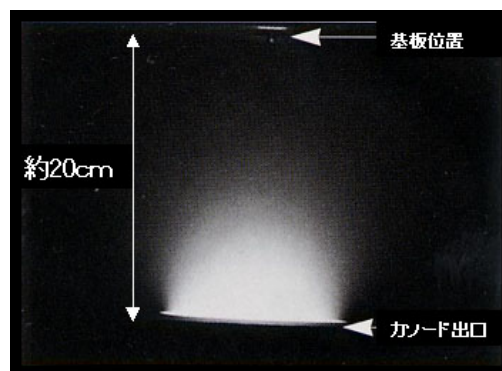


図 3.2 誘導コイル付スパッタ装置内部

面層近傍からのものに限られる。

3.3.1 光電子

試料物質に X 線 (フォトンエネルギー: $h\nu$) を照射すると試料を構成する原子の殻から電子が真空中に放出される。これは光電効果による現象であり放出された電子は光電子と呼ばれる。図 3.5 に示すように、実際の計測装置では測定試料と分光器のフェルミ準位 E_F は同じ電位にされている。ここで、 ϕ_s は試

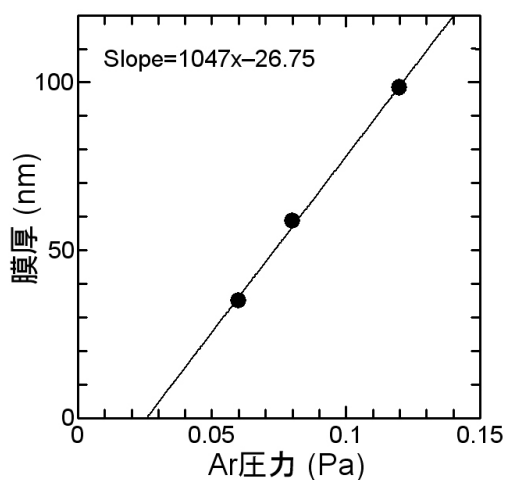


図 3.3 HfC 膜厚と Ar ガス圧力特性 (堆積時間は 1 時間)

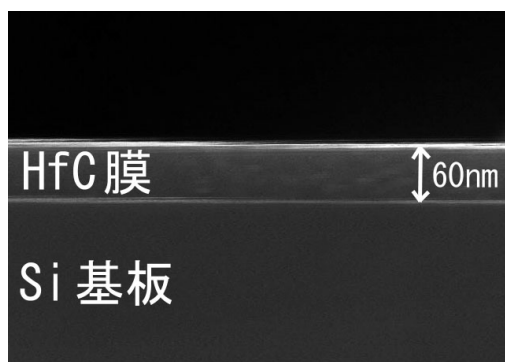


図 3.4 Ar 圧力 0.8Pa で Si 基板上に 1 時間堆積した基板の劈開面の SEM 像

料の仕事関数, ϕ_{sp} は分光器の仕事関数であり, E_{kin} は試料の kinetic energy であり, E'_{kin} は図 3.5 の試料の $1s_{1/2}$ 軌道のエネルギーに $h\nu$ を加えたエネルギーを端とした分光器の kinetic energy である. また, E_{bin} は試料の binding energy である. 放出した光電子の持つ運動エネルギー E_{kin} はエネルギー保存則から式 (3.1) で表す事が出来る.

$$h\nu = E_{kin} + \phi_s + E_{bin} \quad (3.1)$$

$$E'_{kin} + \phi_{sp} = E_{kin} + \phi_s \quad (3.2)$$

式 (3.1), (3.2) から以下の式 (3.3) の様に表される.

$$E_{bin} = h\nu - E'_{kin} - \phi_{sp} \quad (3.3)$$

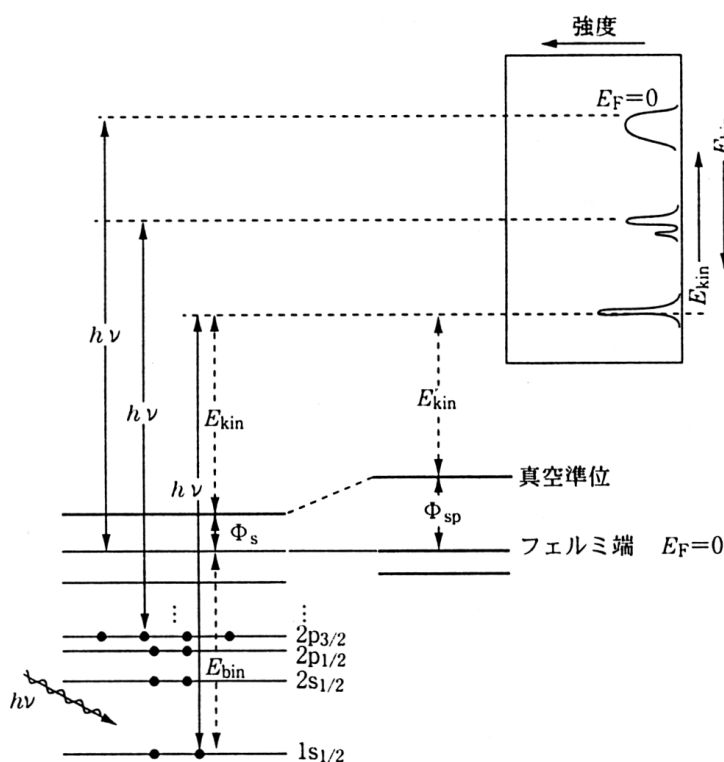


図 3.5 XPS の測定原理

従って、実際の装置による測定では分光器の仕事関数 ϕ_{sp} の影響を受ける。光電子スペクトルは光電子強度を運動エネルギーの関数として測定する事から得られる。また、 $h\nu$ は既知であり ϕ_{sp} は分光器固有のものであるから、測定した E'_{kin} から電子の結合エネルギー E_{bin} の値が求められる。

3.3.2 オーজে電子

X線により励起されたオージェ電子も光電子と同時に観測される。オージェ電子の放出過程は、入射電子と内殻電子の相互作用により、内殻電子が放出される。このとき、放出された内殻(例えばK殻)は空孔となる。ここに外殻(例えばL殻)の電子が落ち込んでくる。この際、 $E_{外殻} - E_{内殻}$ 分のエネルギーが特性X線として放出される場合がある。これに対し、オージェ電子は上記の特性X線放出過程を経ずに、もうひとつの電子を放出して状態が緩和される場合に対応する。また、オージェ電子放出確率は殻数の少ない原子の方が高い確率を持っている(図3.6)。また、励起X線の自然幅が小さいため、高分解能のスペクトルを得る事が可能である。オージェ電子の持つ運動エネルギーは励起X線の光子エネルギー $h\nu$ に関係なく、原子特有の値となる。

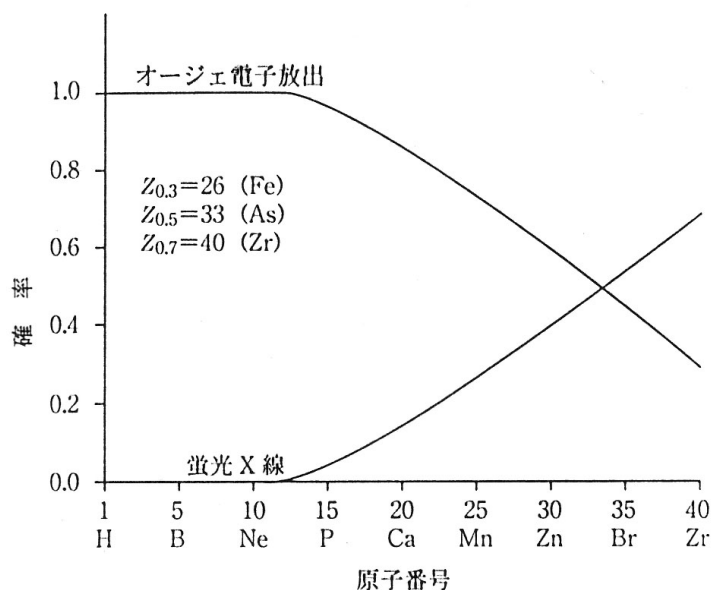


図 3.6 K 殻の電子が放出された後のオージェ電子励起と特性 X 線放出確率の原子番号依存性

3.3.3 化学シフト

特定の原子が他原子と結合した場合，価電子の電荷分布状態が変化する．このとき，内殻電子のポテンシャルが変化し，結合エネルギーが変化する．これを化学シフトという．化学シフトは一般に，電気陰性度を用いて説明される．原子 A と B が結合しており，それぞれの電気陰性度が $\chi_A > \chi_B$ であると仮定する．従って B の外殻電子は電気陰性度の大きい A へ引き寄せられる．原子 B の内殻電子はより原子核に引きつけられ，そのエネルギーはより低い方にシフトするので，内殻準位と伝導帯の底のエネルギー差が大きくなる．従って，そのエネルギーを測定する事により，化学結合状態の情報を得る事ができる．

3.3.4 評価結果

まず，X 線光電子分光 (XPS) に先立ち，サンプル表面を Ar^+ でスパッタリング (Etching) し，清浄な表面を露出させた後に測定を開始した．X 線源は $\text{AlK}\alpha$ (1486.6 eV) を用いた．測定サンプルの作製条件は，マグネトロンコイル 100 W，誘導コイル 50 W， Ar 0.1 Pa，堆積時間 1 時間，膜厚は約 78 nm である．まず，薄膜を堆積した後のそのままの状態での計測を行った．その結果，O, C, Hf のピークのみが確認された (図 3.7)．後に，サンプル表面を Ar^+ でスパッタリングし徐々に表面汚染を除去し，繰り返し測定を行った．ここでは，C 1s ピークのケミカルシフトに注目する．図 3.8 にそのピークを示す．観測されたピーク

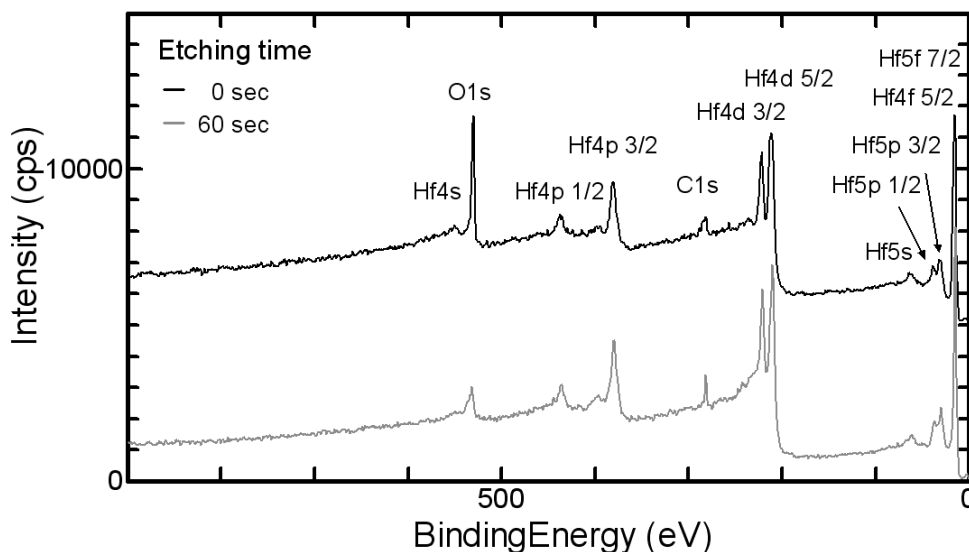


図 3.7 60 秒間の Ar⁺ イオンスパッタ前後の XPS による広エネルギー範囲での測定結果

の中心が 281.5 eV と炭素単体の文献値である 284.5 eV⁶⁵⁾ よりも低いことは、電気陰性度 (表 3.1) が C よりも低い Hf と結合していることが原因である。Hf 4f 軌道のピークを図 3.9, O 1s 軌道のピークを図 3.10 に示す。Ar⁺ スパッタを行っていない状態では、Hf 4f 軌道のピークの高エネルギー側に肩が現れているが、これは電気陰性度の高い元素である O もしくは C と結合している事が考えられる。また、エッチングが進むにつれてその肩が消えていくことがわかる。次に、O 1s 軌道に注目すると、Ar⁺ でスパッタが進むにつれて O 1s ピークが減少し、膜内部では O が少ないことがわかる。また、C のピークは膜内部になるにつれて増加しているため、Hf 4f ピークに現れていた肩は、O との結合により、現れたものである。

表 3.1 炭素と Hf, 酸素の電気陰性度の関係

元素	C	Hf	O
電気陰性度	2.5	1.4	3.5

3.4 オージェ電子分光法による薄膜表面観察

最表面の表面状態を観察するために、オージェ電子分光法 (AES) を用いて HfC 薄膜の解析を行った。計測条件は電子の加速エネルギー 1.5 keV, ビーム電流は 20 μ A である。図 3.11 に薄膜表面の計測結果を示す。縦の破線は各単体元素の文献値を示している。この図から、Hf, O, C, Ar のみが観測された。

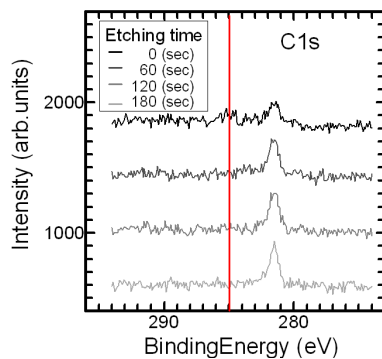


図 3.8 XPS による C 1s 軌道のピークエネルギー

60 秒毎の Ar⁺ イオンスパッタによるピークの推移
垂直方向の実線は炭素ピークの文献値

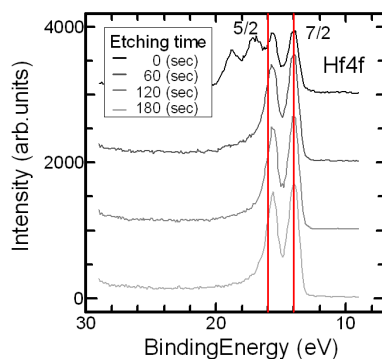


図 3.9 XPS による Hf 4f 軌道のピークエネルギー

60 秒毎の Ar⁺ イオンスパッタによるピークの推移
垂直方向の実線は Hf ピークの文献値

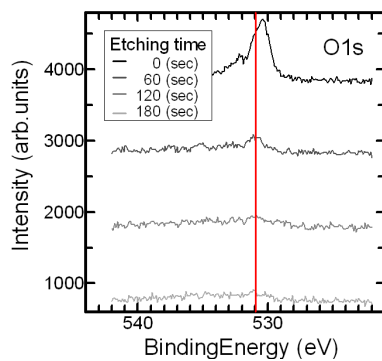


図 3.10 XPS による O 1s 軌道のピークエネルギー

60 秒毎の Ar⁺ イオンスパッタによるピークの推移
垂直方向の実線は酸素ピークの文献値

表 3.2 XPS における各ピークエネルギーの文献値⁶⁵⁾(X線源: Magnesium)

Peak Energies[eV]	Hf	C	O
1084	MNN		
1073	MNN		
990		KW	
780			KLL
766			KLL
745			KLL
534	4s		
531			1s
437	4p 1/2		
380	4p 3/2		
285		1s	
222	4d 3/2		
211	4d 5/2		
63	5s		
38	5p 1/2		
30	5p 3/2		
23			2s
16	4f 5/2		
14	4f 7/2		

ここで Ar は Ar⁺ イオンスパッタを行った後のみで観察された。これはスパッタ時の Ar が薄膜内に残留し、それが検出されたものである。表面を Ar⁺ スパッタでエッチングを行うと、僅かではあるが O が減少し、C が増加することがわかる。この結果から、僅かであるが薄膜内部に O が存在することが判明した。そこで、ラサフォード後方散乱法を用いて確認したところ、バルク内に約 5% の酸素の混入があることが判明した⁶⁶⁾。

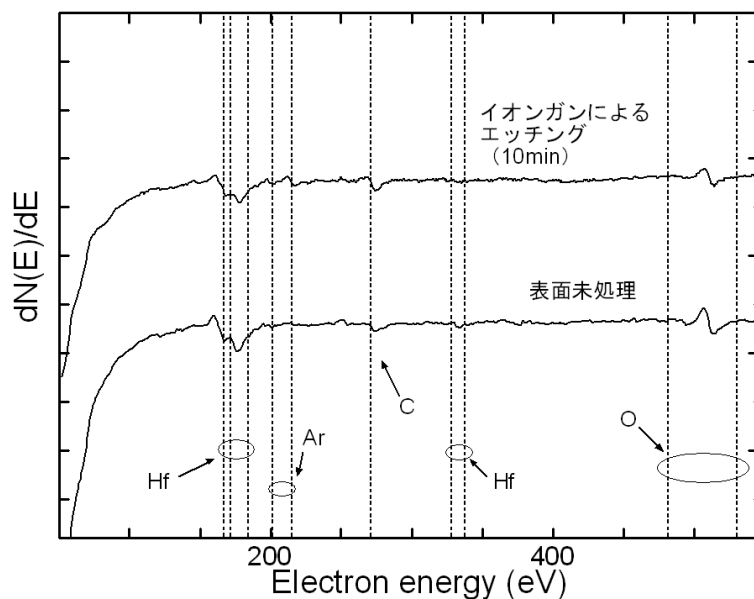


図 3.11 AES 計測結果 (広エネルギー範囲)

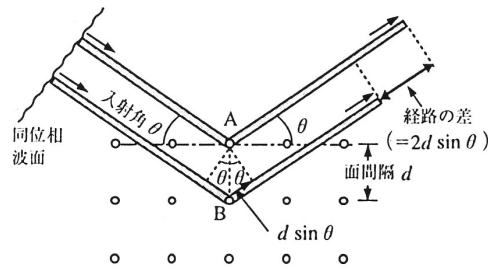


図 3.12 Bragg の条件

3.5 X線回折 (XRD:X-ray Diffraction) による結晶性評価方法

XRD は特性 X 線を入射させ、干渉を利用して結晶構造を分析する解析手法である⁶⁷⁾。微細な結晶が無秩序に並んでいる試料の場合、Bragg の条件を満たしている方位にある結晶粒のみで回折が起こる。

3.5.1 Bragg の条件

X 線回折では結晶構造と状態を観察する事が出来る。X 線の回折現象は原子の並び方と密接な関係があり、結晶構造により定まる。結晶試料を構成する原子が規則正しく並んでいると、それぞれの原子によって散乱される。X 線の位相が同じである場合のみ干渉が起こり、強めあうために回折が生じる。

ここで、単位格子の辺の長さを a とし、任意の格子面 (hkl) の面間隔を d_{hkl} とすると、

$$d_{hkl} = \frac{a}{\sqrt{h^2 + k^2 + l^2}} \quad (3.4)$$

で与えられる。この格子面に波長 λ の X 線を入射させるとき、格子面と入射 X 線のなす角 θ が、図 3.12 に示す関係で式 (3.5) のブラッグの法則を満足すると格子面で入射 X 線が強められる。

$$2d_{hkl} \cdot \sin \theta = n\lambda \quad (3.5)$$

ここで、 $n = 1, 2, 3, \dots$

その強度は次数 n が増すとともに単調に減少する。ほかの任意の格子面についても同様に次数 n の違う反射を測定すると、式 (3.4) で与えられる面間隔に対応する位置に反射した X 線が現れる。

実際の測定において、物質の同定は既知の X 線回折標準値とを比較して同定を行う。従って作製した薄膜からは Hf や HfC のピークが観測される可能性もある。表 3.3 に HfC, Hf, HfO₂ のピークの 2θ の値をまとめておく。

さらに、結晶粒径を求める場合には、ピーク値の半値全幅を用い Scherrer の式 (3.6) によりミラー指数に垂直方向の結晶粒の平均径 ϵ を見積もることが出来る。

$$\epsilon = \frac{K \cdot \lambda}{\beta_i \cdot \cos \theta} \quad (3.6)$$

ここで、 λ は X 線の波長 (CuK_α : 1.54056Å) であり、 θ は Bragg 角で、 β_i は積分幅である。また、 K は Scherrer の定数と呼ばれるものである。 K は回折強度の測定法、実測される回折の幅の広がり の定義のしかたなどによって変化するが、ここでは $K = 1$ として計算を行った。

$$\epsilon = \frac{\lambda}{\beta_i \cdot \cos \theta} \quad (3.7)$$

3.5.2 HfC 薄膜の X 線回折パターン

本研究で作製した HfC 薄膜の X 線回折を測定した。本測定では Si(100) 基板中に約 78nm の膜厚の HfC 薄膜を堆積したサンプルを用いた。図 3.13 に 10~120° の範囲の測定結果を示す。69° 付近にもっとも大きなピークが観測され、30° から 40° にいくつかのピークが観測された。69° 付近のピークは基板である Si(400) のピークである。20~50° の範囲を拡大したものを図 3.14 に示す。33.6° 付近に大きなピークがあり、表 3.3 と比較して HfC(111) であると考えられる。33.5° に非常に鋭いピークがあるが、これは Si(200) であると考えられる。Si(200) は本来禁制反射でピークは観測されないが、基板上に薄膜を堆積したために表面に応力による歪が入り、観測されるようになったものである。その他小さなピークがあるがいずれも HfC からのピークであると思われる。また、Hf 単体や HfO₂ などのピークは一切観測されなかった。また、HfC(111) のピークの半値全幅を式 (3.7) にあてはめると、20nm 程度の粒径を持つ事がわかる。

以上の結果より、本研究で作製した薄膜は Hf と C は膜中で結合しており、HfC の多結晶膜であることが確認できた。

3.6 Scanning Maxwell stress microscope(SMM) による表面形状と仕事関数評価

SMM は走査型プローブ顕微鏡 (SPM) の一種であり、微小な板ばねを用いて試料と探針との間に働く静電気力 (マクスウェル応力) を検出して、試料表面状態を観察する事を目的とした計測装置である。特徴として、試料の表面形状と表面電位を同時に計測が可能である事が上げられる。また、探針と試料間の静電気力を計測するので、試料と探針を接触させる必要がなく、非破壊で試料観察が可能である。さらに、探針と試料間の誘電率が一定の雰囲気中であれば、真空中に限らず、大気中、溶液中など、どのような環境

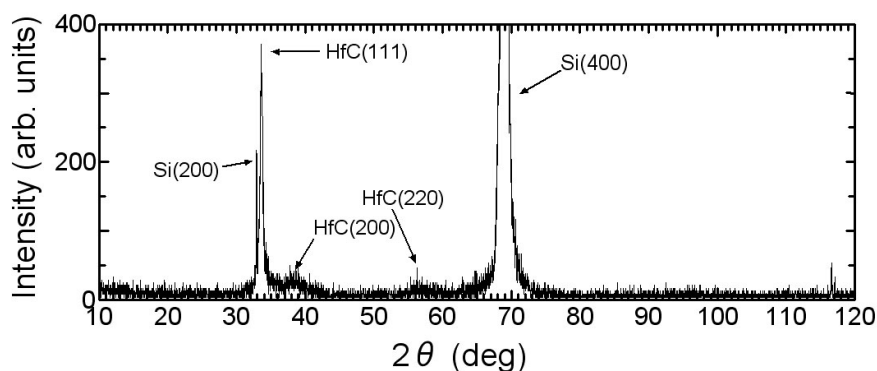


図 3.13 XRD による結晶性評価 (ワイドレンジ)

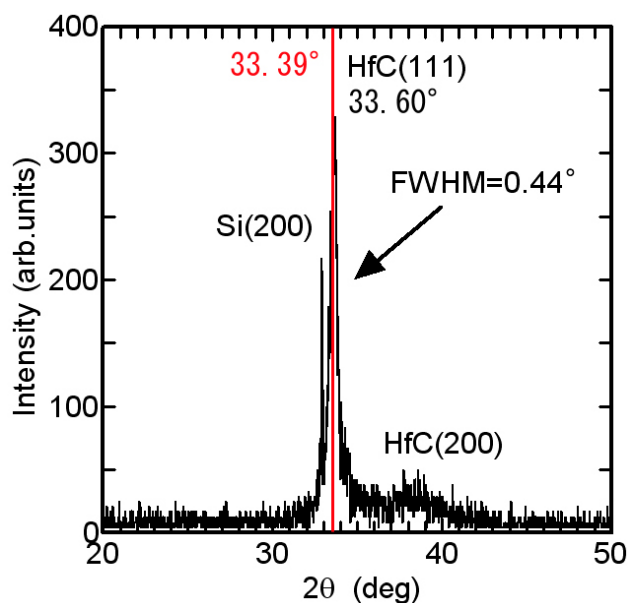


図 3.14 XRD による結晶性評価

化においても計測することが可能である．本研究では，大気中で測定した．

3.6.1 測定原理

走査型マクスウェル応力顕微鏡装置の概念図を図 3.15 に示す．基本的な原理は以下のとおりである．Si などで作製された導電性のある探針を試料に接触させずに近接させ，試料との間に変調電圧を印加する．静電気力によって生じる探針の振動をレーザー光の反射光で検出し，この信号の基本波交流成分 ω と二倍高調波成分 2ω を二台のロックインアンプによりそれぞれ独立に検出する．この時に用いられるカンチレバーは，たわみの変位を大きくするために，ばね定数の小さい材料が用いられる．また，変調周波

表 3.3 XRD における各ピーク強度の JCPDS 文献値 (X 線源:CuK α)

HfO ₂	2 θ	強度	HfO ₂	2 θ	強度	HfO ₂	2 θ	強度	HfO ₂	2 θ	強度
111	2.6690	33.39	100	110	4.2109	21.07	0	100	2.7660	32.30	25
200	2.9210	38.75	90	020	3.2286	27.60	4	002	2.5289	35.45	30
220	1.6410	55.97	70	011	2.9434	30.33	50	101	2.4283	36.97	100
311	1.3890	66.79	80	120	2.7813	32.03	100	102	1.8669	48.72	17
222	1.3400	70.15	30	200	2.7772	32.19	59	110	1.5979	57.62	17
400	1.1600	83.18	10	111	2.6008	34.44	97	103	1.4396	64.67	18
331	1.0650	92.01	50	121	2.1330	42.32	3	200	1.5840	67.61	2
420	1.0380	95.77	50	201	2.1267	42.45	2	112	1.3511	69.49	19
422	0.9473	108.75	40	220	2.1054	42.90	3	201	1.3351	70.44	13
511	0.8932	119.10	50	211	2.0199	44.82	46	004	1.2642	75.05	2
440	0.8204	139.62	30	031	1.8039	50.54	27	202	1.2140	78.73	2
531	0.7845	157.93	80	310	1.7797	51.27	1	104	1.1503	84.04	2
600	0.7735	169.09	70	221	1.7306	51.56	1	203	1.0997	92.09	6
				131	1.7157	53.33	13	210	1.0463	94.77	1
				002	1.6535	55.51	15	211	1.0245	97.46	9
				040	1.6143	56.98	11	114	0.9917	101.87	6
				320	1.6001	57.30	22	212	0.9668	106.58	2
				311	1.5672	59.86	22	105	0.9501	108.28	4
				140	1.5501	59.57	2	204	0.9335	111.15	<1
				112	1.5390	60.04	0	300	0.9228	113.11	2
				231	1.5128	61.19	25	213	0.8889	120.05	7
				022	1.4717	63.09	1	302	0.8668	125.33	3
				321	1.4447	64.41	0	006	0.8430	131.96	<1
				122	1.4226	65.54	23	205	0.8167	141.06	3
				202	1.4207	65.84	16				
				330	1.4036	66.54	0				
				141	1.4036	66.54	0				
				240	1.3956	66.87	9				
				400	1.3886	67.35	6				
				212	1.3886	67.35	0				
				410	1.3575	69.11	0				
				222	1.3004	72.92	1				
				331	1.2920	73.16	3				
				401	1.2803	73.84	0				
				132	1.2756	74.26	0				
				420	1.2756	74.26	0				
				411	1.2558	75.84	5				
				340	1.2167	78.52	1				
				312	1.2113	78.94	0				
				051	1.2029	79.60	0				
				421	1.1901	80.63	0				
				232	1.1857	80.99	0				
				151	1.1757	81.83	10				
				042	1.1550	83.62	6				
				322	1.1520	83.89	15				
				341	1.1419	84.80	0				
				142	1.1309	85.82	1				
				251	1.1038	88.47	1				
				431	1.1003	88.82	6				

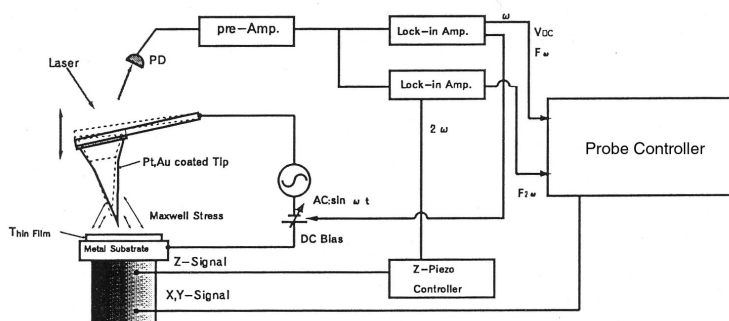


図 3.15 SMM 装置概念図

数は探針の共振周波数よりも十分に低い値が用いられる。

一般に探針と試料間に働く力 F は原子間力 F_{int} と静電気力 F_{el} の式 (3.8) のように表される。

$$F = F_{int} + F_{el} \tag{3.8}$$

ここで、静電気力 F_{el} は、交流電圧の周波数 $F\omega$ で振動する項と、交流電圧の周波数 2ω で振動する項 $F_2\omega$ 、及び ω によらない直流成分の項 F_{DC} で表され、式 (3.9) のようになる。

$$\begin{aligned}
 F &= F_{int} + F_{el} \\
 &= F_{int} + F_{\omega} + F_{2\omega} + F_{DC}
 \end{aligned} \tag{3.9}$$

ここで、式 (3.9) より、カンチレバーの共振周波数の変化 $\Delta\nu$ は式 (3.10) のように表される。

$$\Delta\nu \propto \frac{\partial F}{\partial Z} = \frac{\partial F_{int}}{\partial Z} + \frac{\partial F_{\omega}}{\partial Z} + \frac{\partial F_{2\omega}}{\partial Z} + \frac{\partial F_{DC}}{\partial Z} \tag{3.10}$$

次に F_{el} は式 (3.11) のように表される。ここでは、接触電位差を V_{CPD} 、静電容量を C 、探針試料間距離を Z とした。また、探針に直流 V_{DC} と周波数 ω で振幅 V_{AC} からなる変調電圧を印加すると以下の様になる。

$$\begin{aligned}
 F_{el} &= \frac{1}{2} (V_{CPD} + V_{DC} + V_{AC} \sin \omega t)^2 \left(\frac{\partial C}{\partial Z} \right) \\
 &= -\frac{1}{2} \left\{ V_{AC}^2 \sin^2 \omega t + 2(V_{CPD} + V_{DC})V_{AC} \sin \omega t + (V_{CPD} + V_{DC})^2 \right\} \left(\frac{\partial C}{\partial Z} \right)
 \end{aligned} \tag{3.11}$$

ここで式 (3.9) の ω 成分と 2ω 成分の計算結果を示す。この力 F_{el} には、直流成分の他に以下に示すような周波数 ω 及び 2ω の振動成分が現れる。

$$\text{表面電位成分: } F_{\omega} = -(V_{DC} + V_{CPD}) \left(\frac{\partial C}{\partial Z} \right) V_{AC} \sin \omega t \tag{3.12}$$

$$\text{表面形状成分: } F_{2\omega} = \frac{1}{4} \left(\frac{\partial C}{\partial Z} \right) V_{AC}^2 \cos 2\omega t \tag{3.13}$$

ここで、式 (3.12) の ω 成分 (表面電位成分) は $(V_{CPD} + V_{DC})$ に比例することがわかる。実際の計測では $(V_{CPD} + V_{DC}) = 0$ となるように V_{DC} の電圧をフィードバック制御する。この信号をマッピングすることにより、試料の接触電位差像を得ることができる。

また、式 (3.10) の共振周波数シフト量 $\mu\Delta$ の F_{ω} 成分以外の成分は、 $\partial F_{\omega} / \partial Z = 0$ の条件においては探針試料間距離 Z にのみ依存するため、 $\Delta\mu$ を一定 (Z 一定) に保つようにフィードバック制御することにより、表面形状像を得ることができる。

3.6.2 表面形状

SMM による、30 nm 厚 HfC 薄膜の表面形状像の鳥瞰図を図 3.16 に示す。測定範囲は $30 \mu\text{m} \times 30 \mu\text{m}$ である。一部に 48 nm 前後の突起があるが、これは次項の図 3.17 を見てもわかるように、仕事関数像においてコントラストが表れていないため、HfC 膜をスパッタした際に付着した、HfC のパーティクルと思われる。全体としては高低差 10 nm 以下の表面形状をしている事が判った。

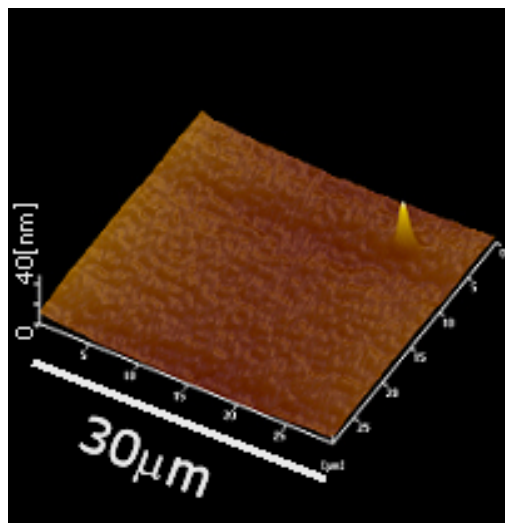


図 3.16 SMM による表面形状観察

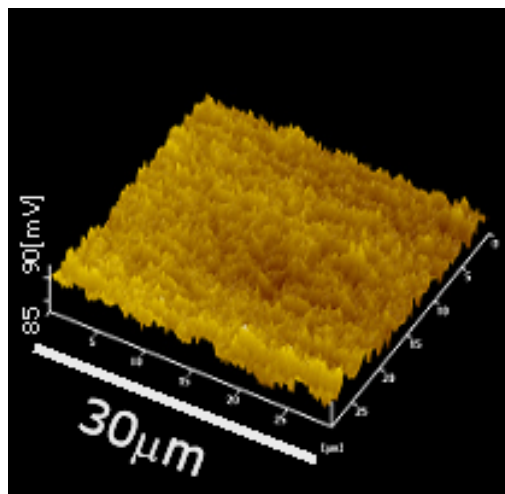


図 3.17 SMM による接触電位差計測

3.6.3 接触電位差

先の HfC 膜の形状像と同時に計測した接触電位差像の鳥瞰図を図 3.17 に示す。また、測定時には Si を覆う自然酸化膜により、HfC 薄膜が絶縁されないように、HfC 膜の端部分と SMM 装置のステージを電気的に接続して測定を行った。この図 3.17 の像より、5~6 mV 以下の電位差はあるものの、全体として均一な接触電位差を示している。

図 3.18 にラインスキャン像を示す。図 3.18(a) の中心部分に横方向に入っている直線が、実際にライン

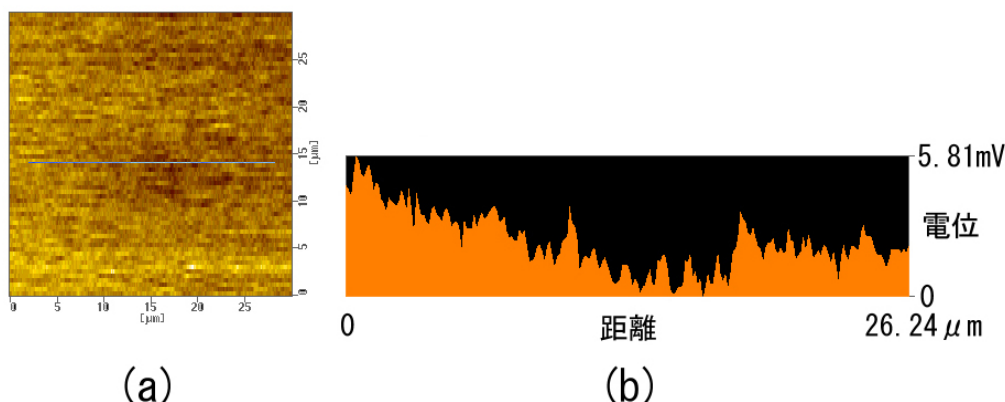


図 3.18 SMM による接触電位差像横方向ラインスキャン

表 3.4 Fomenko³⁵⁾ による文献値

HfC	仕事関数 ϕ	リチャードソン定数	測定法	測定温度	試料の状態	組成
①	2.04	$\sim 10^{-5}$	熱電子法		粉末	-
②	3.00	0.3	熱電子法		Taリボン上の粉末	-
③	3.00	1.8	熱電子法		MoS ₂ を下地とするTaリボン上の粉末	-
④	3.25	-	熱電子法	T=1550K	粉末	-
⑤	$3.42 + 1.75 \times 10^{-4}T$	-	熱電子法	T=1300-2100K	粉末	-
⑥	3.63 ± 0.05	20	熱電子法		加圧成形試料	-
⑦	3.66	-	熱電子法	T=2370K	ホットプレス試料	-
⑧	3.85	-	熱電子法	T=2200K	Wカソード上の試料	-
⑨	4.00	40	熱電子法	T=1300-2100K	肉厚ディスク型カソード	-
⑩	4.15	-	熱電子法	T=1800K	ホットプレス試料	HfC _{0.95}
平均	3.42	⑤については1300Kで算出				

スキャンを行った部分である．図 3.18(b) より 26 μm の幅で約 6 mV 前後の電位差があるものの，均一な仕事関数を持っている事がわかる．

本測定において，基準とした Au(111) 面の仕事関数を 5.31 eV と定義すると，HfC 薄膜の仕事関数は 4.94 eV となる．この値は表 3.4 に示す文献値³⁵⁾ よりも 1 eV 以上大きな値になっている．その原因について考えられる事を以下に述べる．第一に本測定においては大気開放型の SMM 装置を用いた為，XPS の測定で判明したように試料表面が酸化しているために仕事関数が高く計測されたことが考えられる．第二に雰囲気による試料の表面汚染を避けられず，表面にコンタミが付着し仕事関数が高く計測された事が考えられる．また，表 3.4 に示した仕事関数の値は熱電子法を用いたもので，HfC 表面は 1000 K 以上の高温になっているために，表面は清浄化された状態であることが想像がつく．従って本測定結果との単純の比較は難しい．今後，正確な仕事関数評価のためには，HfC 膜の表面をスパッタリングもしくは，加熱を用いたフラッシングの様な方法で清浄化を行い真空中で計測を行う事が課題である．

3.7 ケルビンプローブによる接触電位差計測

HfC 薄膜の仕事関数の絶対値を求める事と、真空中において HfC 薄膜表面を Ar⁺ スパッタを用いて、表面の酸化膜と汚染を除去した後の仕事関数を求めるために、真空中で動作が可能なケルビンプローブを用いて接触電位差測定を行った。ケルビンプローブの測定用電極は直径 $\phi 2.5$ mm の金メッキのメッシュ構造をしており、電極の振動周波数は 210 Hz で計測を行った。図 3.19 にアルゴンスパッタの加速エネルギー 1.0 keV、イオン電流 2.0 μ A で HfC 薄膜をエッチングした際の接触電位差を示す。図中の実線は Au(111) 単結晶表面の接触電位差である。図 3.19 より 5 分間程度のエッチングにより 0.5 eV 近く接触電位差が低下することが判明した。従って、表面の清浄化を行っていない薄膜表面では表面汚染で仕事関数が高くなっているか、もしくは第 2 章で述べたように、アルゴンスパッタにより表面に炭素空孔ができ、仕事関数が低下していることが考えられる。

図 3.20 にアルゴンスパッタの加速エネルギー変化による、接触電位差の変化を示す。ここでのアルゴンスパッタ条件はイオン電流 3.0 μ A で各々 10 分間のスパッタを行った。本図より、加速エネルギーが大きくなるほど仕事関数が低下する傾向を示した。これは、表面に形成される欠陥の量の違いにより仕事関数が変化していることが考えられる。この結果は第 2 章の考察の妥当性を示す物である。

3.8 四探針法による電気伝導性評価

HfC 被覆 Si エミッタからの電界電子放出において、被覆膜の抵抗率は重要な要素となる。そこで四探針法⁶⁸⁾を用いて抵抗率を測定した。四探針法は探針間の距離 S と膜厚 W が $S \gg W$ の関係が満たされていれば、材料の最表面のシート抵抗 ρ_s のみを抽出するものであり、膜厚 W を乗ずる事で抵抗率を容易に計測する事が出来る手法である。概念図を図 3.21 に示す。

測定は通常図 3.21 に示すような装置で行なわれる。探針は等間隔におかれ、外側の二つの針に定電流源から電流を流し、内側の二つの探針間の電圧を測定する。図 3.21 に示す試料の大きさ a または d に比べ、薄膜の厚さ W が十分に薄ければ、抵抗率 ρ は式 (3.14) のようになる。

$$\rho = \frac{V}{I} \cdot W \cdot \frac{\pi}{\ln 2} \quad (3.14)$$

ここで、 $\frac{\pi}{\ln 2}$ は補正係数である。

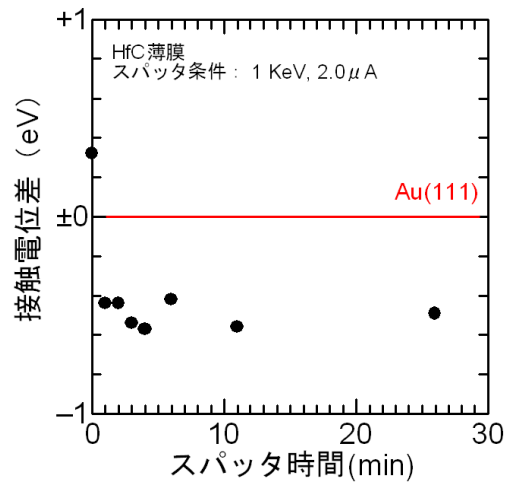


図 3.19 HfC 薄膜のスパッタ時間と接触電位差

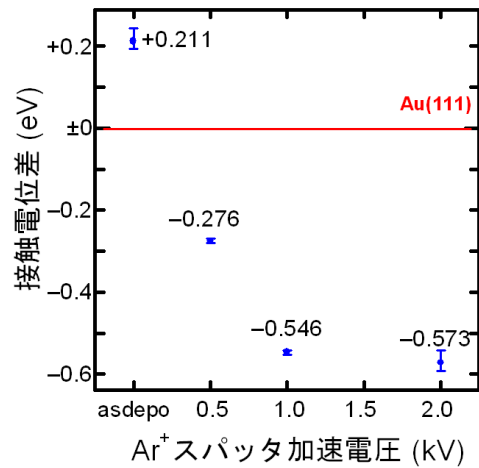


図 3.20 接触電位差のスパッタの加速電圧依存性

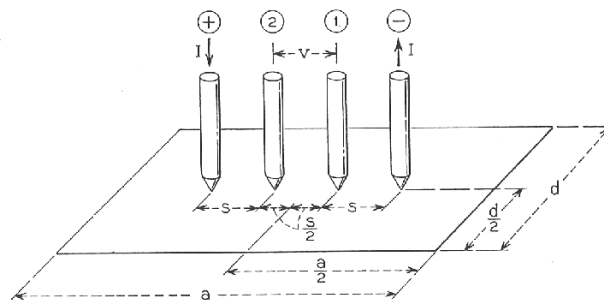


図 3.21 四探針法の概念図

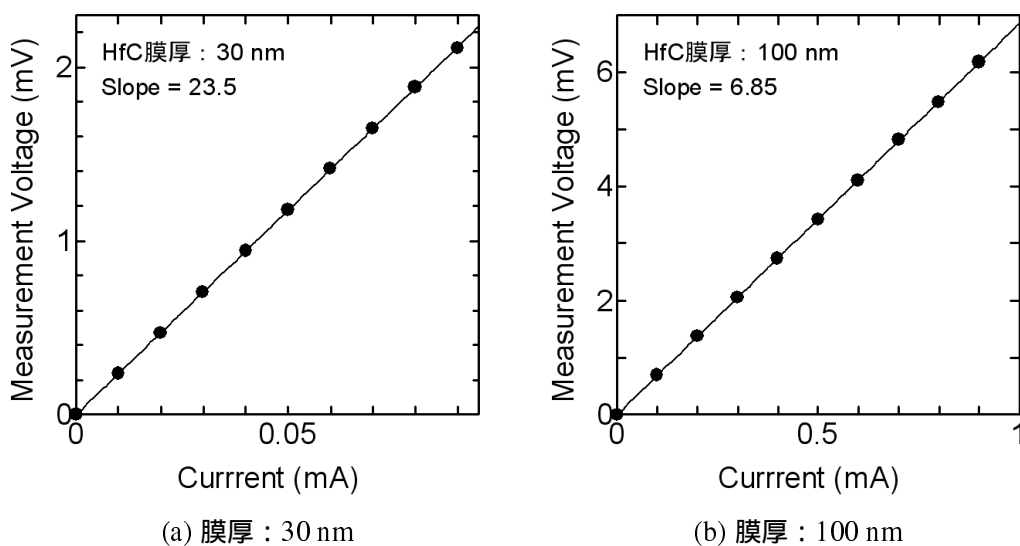


図 3.22 四探針法による抵抗率測定

3.8.1 HfC 薄膜の電気抵抗率測定結果

抵抗率測定にあたり，n 型 Si 基板に熱酸化膜 300 nm を堆積し，後に誘導コイル付スパッタ装置を用いて HfC 膜を堆積した．堆積条件は Ar 圧力 0.1 Pa，RF コイル電力 100 W で行った試料を用いた．測定を行った HfC 薄膜の膜厚は 30 nm と 100 nm である．15 mm 角の酸化膜付 Si 基板に 10 mm 四方に HfC 膜を堆積した．図 3.22(a)，(b) に四探針法による測定結果を示す．式 (3.14) を用いて算出した抵抗率 ρ は 30 nm の膜厚のものが $319 \mu\Omega\cdot\text{cm}$ ，100 nm の膜厚のものが $310 \mu\Omega\cdot\text{cm}$ となり，双方近い値を持ち，堆積膜厚の違いで膜の電気伝導的な特性が大きく変化することは無い事が判った．この値は，文献による報告値⁶⁰⁾である $45\sim 109 \mu\Omega\cdot\text{cm}$ と比べ多少大きな値を持っているが，XRD での測定結果に有るように，多結晶性であるために単結晶と異なり散乱などの影響を受け抵抗率が大きいことが考えられる．

3.9 まとめ

本章では第2章の検討で選定した、HfC 材料に対し、実際に薄膜の堆積を行い膜質について詳細な解析を行った。

1. XPS での測定結果より薄膜には Hf, C, O のみが存在することが判明した。
2. 薄膜表面では O が多く観察され、内部では O が減少していることが判明した。
3. X 線回折の計測結果より、室温で堆積した HfC 薄膜は (111) 面が主配向性を持ち、ある程度の (200) 配向も観察された。また、半値全幅より粒径が十数 nm の多結晶膜であると予想された。
4. 四探針法を用いた抵抗率の測定では、薄膜が $300 \mu\Omega\cdot\text{cm}$ 前後の値を示すことが判明した。
5. SMM での計測結果より、薄膜表面はナノメートルオーダーで平坦であり、表面の接触電位差の分布は 87 meV 前後であり、仕事関数の絶対値は 4.94 eV であった。しかしながら、大気中での計測であり、XPS の測定結果で明らかになった表面の酸化膜、もしくは汚染により高い仕事関数が計測されたと考えられる。
6. ケルビンプローブによる接触電位差測定により、 Ar^+ スパッタを用いて薄膜表面を清浄化すると仕事関数が低下することが判明した。また、 Ar^+ スパッタの加速エネルギーが高いほど仕事関数が低下することが判明した。これは、第2章の考察の妥当性を示している。

本章で計測した HfC 薄膜は、平坦性、抵抗率では集積型 Si 電界放出電子源の被覆材料として十分なポテンシャルを持ち合わせている。また、SMM やケルビンプローブを用いた仕事関数計測では、薄膜表面の酸化膜や汚染物などの影響で薄膜全体としては文献などに比べても高い値となった。

XPS の計測結果より薄膜表面に HfO_x が存在していることを確認したので、この酸化膜もしくは炭化物系の表面汚染が仕事関数を増加させていると考えられる。この HfC 薄膜を電子源に被覆し電子放出を行った際に、イオン化した残留ガスによるスパッタリングやタンゲステンの電子源の動作の際に行なわれるフラッシングのように表面を清浄化することができる可能性が考えられる。今後、さらに STM 装置などを用いナノメートルオーダーでの仕事関数の計測を行い、微視的な領域では仕事関数がどのように分布しているのかを調べる必要があると考える。

第 4 章

HfC 被覆集積型 Si 電界放出電子源の作製と電子放出特性評価

4.1 HfC FEA 作製プロセス概要

図 4.1 に HfC FEA 作製プロセスを示す。

洗浄後の n-Si(100) 基板に熱酸化炉で SiO₂ を 300 nm 堆積させる。その後、フォトリソグラフィによって 1.2 μm 前後の円形のレジスト保護膜を作る。次に反応性イオンエッチング装置を用いて SiO₂ 膜を円形にエッチングを行う。

- (a) SiO₂ による円形のキャップを残し、更に反応性イオンエッチング装置でキャップ周囲の Si を除去し、その後、基板のキャップ、裏面の自然酸化膜をフッ酸で除去する。更に、エミッタの先端を鋭くする為に、酸化炉で表面に薄く酸化膜を形成し、その酸化膜をフッ酸で除去する事により先鋭化を行った^{69,70)}。
- (b) 次に第 3.2.1 節で述べた、誘導コイル付きスパッタ装置を用いて HfC 膜 (約 15 nm) の堆積を行う。その後、絶縁膜となる SiO₂ 膜を約 1 μm 堆積した。SiO₂ 膜はプラズマ支援化学気相堆積 (PE-CVD) 装置を用いて堆積した。最後に引出ゲートとなる Nb 膜を電子ビーム蒸着機を用いて 200 nm 蒸着した。さらに、エミッタ上部のみレジストの膜厚が選択的に薄くなる様、低粘度のレジストを Nb 膜上からスピコートにて堆積した。
- (c) 引出ゲート開口のためには反応性イオンエッチング装置を用いたエッチバック法⁹⁾を採用し、反応性イオンエッチング装置を用いて、Nb 膜を選択的にエッチングし、エミッタ上部のゲート電極の開口を行った。
- (d) 最後にエミッタ周囲の SiO₂ 膜をフッ酸で除去し完成となる。

HfC 膜被覆の有無での特性の変化を観察するために、HfC 被覆無しの Si FEA も作製した。基板は

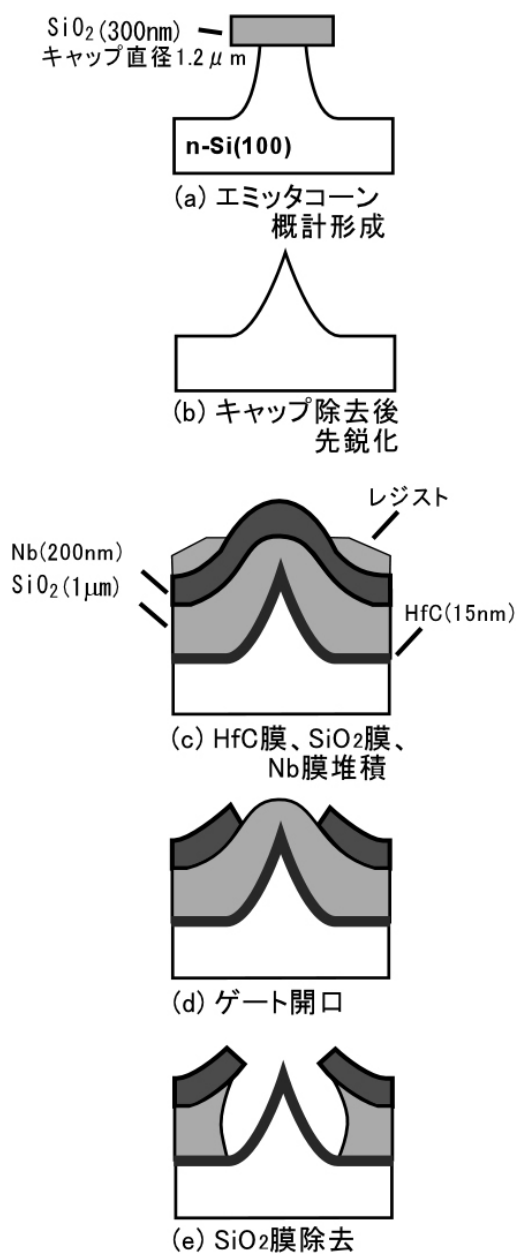


図 4.1 エッチバック法によるエミッタ作製工程

n-Si(100), $3\text{-}5\ \mu\Omega\cdot\text{cm}$ で, 個々のエミッタ間隔は $5\ \mu\text{m}$ である. また, 16,000 tips と 1,792 tips, 100 tips の FEA を作製した.

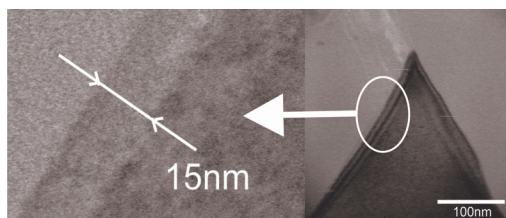


図 4.2 エミッタ先端の被覆状態確認のための走査型透過電子顕微鏡像

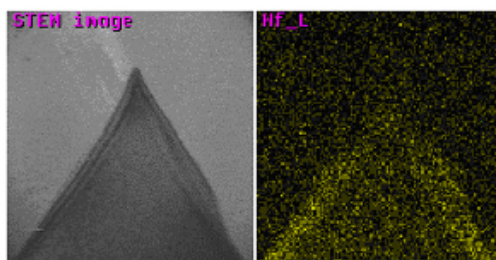


図 4.3 EDX による Hf の被覆確認

4.2 走査型透過電子顕微鏡によるエミッタ先端観察

走査型透過電子顕微鏡 (STEM) による HfC 被覆 Si エミッタ先端の観察像を図 4.2 に示す。HfC 膜は Ar ガス圧力 0.1 Pa, マグネトロンコイル 100 W, 誘導コイル 50 W, 堆積時間 10 分で堆積を行ったものである。図 4.2 右図は加速電圧 200 kV, 18 万倍の SEM モードで, 左図は加速電圧 200 kV, 180 万倍の STEM モードの像である。約 15 nm の厚さの HfC 膜が Si エミッタ先端にまで均一に堆積されていることが確認できる。さらに, 膜が本当に Hf を含むかどうかを, エネルギー分散型 X 線分析 (EDX) を用いても確認した。図 4.3 に EDX による Hf の分布像を示す。図 4.3 左図は図 4.2 右図と同様に加速電圧 200 kV, 18 万倍の SEM モードで観察を行ったものである。図 4.3 右図において全体はノイズレベルが高くなっているが, この像においても Hf 膜 (Hf を明るい色 (黄色) で示した) が先端部分まで被覆されていることがわかる。それらの結果より, Si エミッタ先端にまで HfC 膜が均一に被覆されていることを確認した。第 3.2.1 節で 0.1 Pa の圧力時, HfC 膜 1 時間堆積を行うと 78 nm の厚さの HfC 膜が堆積され, 単純に堆積レートを考えると 3 分間で 3.9 nm の堆積膜厚を得られる計算であるが, 実際は 15 nm の膜厚になることがわかった。

4.3 超高真空中での電子放出基礎特性評価法

4.3.1 I-V 特性評価環境

電子放出特性評価は 10^{-7} Pa 台の超高真空チャンバー内で測定を行った (図 4.4) . 本チャンバーはターボ分子ポンプとロータリーポンプのみで、真空引きを行っている . また、アノードは通常、透明電極上に塗布した蛍光体を用いて計測を行っていたが、本測定においては 10 mA 近くの大電流を放出する事を想定していたため、蛍光体からの多量のガス放出が考えられた . そこで、電解研磨を行ったステンレス板をアノードとして用いた . アノードと FEA の距離は約 2 cm である . さらに、測定前には 6 時間のベークングを行い、3 時間冷却した後に測定を行っている . 図 4.5 に測定チャンバー内部を示す . この図ではチャンバー内の 3 つの TO-5 が見えるように、アノードは左方向へずらしてある . TO-5 とは、FEA から測定装置へ電氣的な接続を容易にできるように使用する半導体用のパッケージであり、写真では金色に見える部分である . 測定時には FEA とアノードは対向位置に配置する . FEA を TO-5 に設置する前に、Si FEA に関しては 1 % のフッ酸に浸し、自然酸化膜を除去した . HfC FEA に関してはフッ酸による洗浄は行っていない . これは、化学的安定性を持った HfC と非常に活性な表面を持った表面が露出している Si FEA と比較検証するためである . さらに、実際に電子放出デバイスとしてガラス封止をする際に簡便に組み込む事が可能かどうかという点も検証した .

測定は図 4.6 に示すような測定回路を構成し、電流-電圧特性 (I-V 特性) と寿命測定を行った . エミッタ側の I_e を測定する電流計にはピコアンペアメーターを用いた . また、FEA 破壊時の短絡による電流計を保護するために、1 M Ω の保護抵抗を引出ゲートと電圧源の間に挿入した .

また、長時間の寿命評価を行う場合にはアノードとエミッタ間のイオンによる過電流が流れた場合に備えて、FEA と電流計の間にも 100 k Ω の保護抵抗を挿入した . これらの計測には大電流放射を目的としたため 16,000 tips のアレイを用いた . また、測定環境を四重極質量分析計で観測したところ、図 4.7 に示すように、 H_2O を主体とし、 H_2 、 CO_2 が観測された .

4.3.2 輝点数計測環境

アレイの輝点計測に関しては松川⁷¹⁾らが報告を行った静電レンズを用いた投影装置を用いて測定を行った . その構造図を図 4.8 に示す . 左側の FEA 近傍にアノード電圧 500 V を印加し、後段にアインツェルレンズ (einzel lens) が 2 段配置されている . アインツェルレンズとは静電レンズを 2 つ組み合わせた構造をした静電レンズであり、ユニポテンシャルレンズとも呼ばれる . このレンズ系を用いて投影画像の拡大と結像の調整を行う . 本装置では合計 4 つの静電レンズを使用している事になる . 輝点数計測評価は 10^{-7} Pa 台の超高真空で行った . 本装置において、16,000 tips の FEA を用いて拡大投影を行うと、

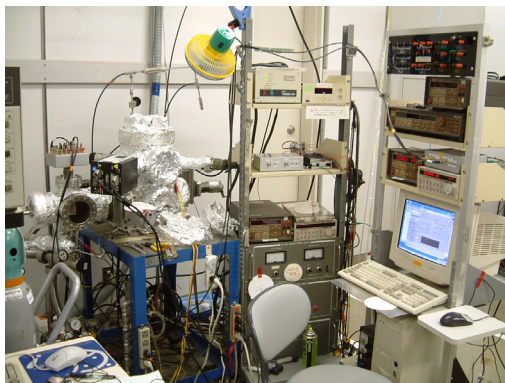


図 4.4 測定系の全体像

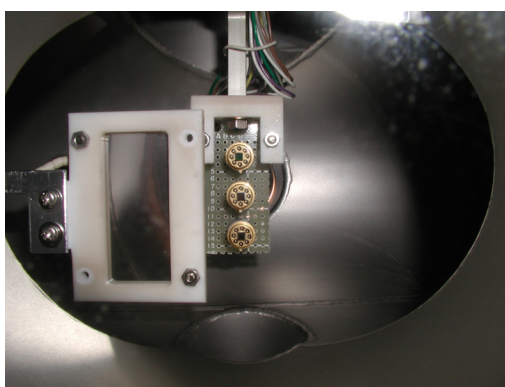


図 4.5 電解研磨済アノードを用いた測定系

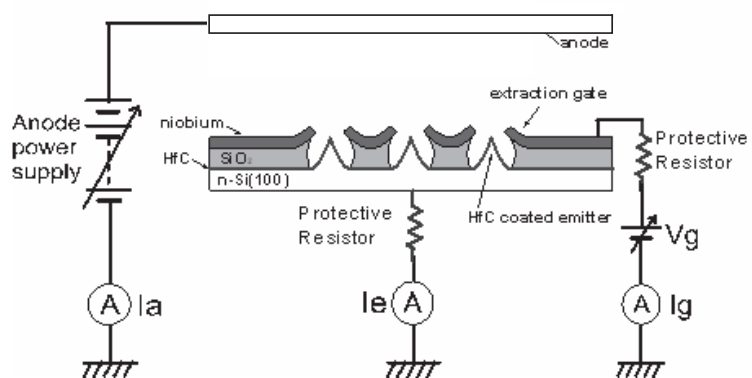


図 4.6 I-V 特性の測定系の概略図

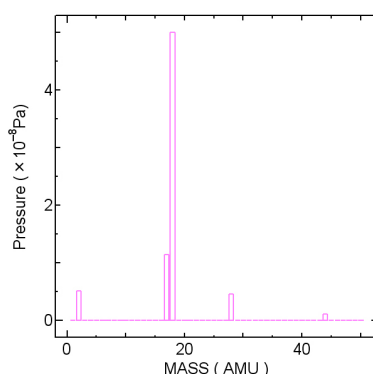


図 4.7 四重極質量分析計による環境測定

FEA 全体の面積が大きすぎるため、一部分の拡大投影のみしか拡大する事が出来ない。そこで、本来は前項の I-V 測定を行った FEA と同じものを使用して駆動エミッタ数を計測すべきであるが、16,000 tips の FEA と同条件で作製した 1,792 tips の FEA を用い、輝点数計測を行った。実際に使用した測定装置を図 4.9 に示す。一番手前に位置するビューポート内の白色の部分が、電子放出分布、即ち輝点を投影する蛍光体である。また、FEA を配置する部分には静電レンズとの距離を補正する際に用いる、ビューポートが備え付けられている。この真空装置においてもターボ分子ポンプとロータリーポンプのみで、排気している。レンズ系の測定環境を四重極質量分析計で観測したところ、図 4.10 に示すように、I-V 特性評価を行ったチャンバーと同様に H_2O を主体とし、 H_2 、 CO_2 が観測された。

4.4 I-V 特性

一定の状態の評価を行うために、本測定において特性評価前に数時間のエージングを行っている。引出ゲート電圧印加の初期段階では放出電流は微弱であるが、電圧を徐々に上昇させるに連れて放出電流が劇的に増加する。エージングとは図 4.11 に示すように、放出電流が飽和するまで一定の引出ゲート電圧で多くの場合数時間電子放出を続けることである。これを行うことで、初期状態に比べ安定した電子放出が可能となる。図 4.11 では 100 tips の Si FEA を 4.5×10^{-7} Pa の超高真空でエージングを行った時の電流変化である。引出ゲートに 50 V 印加し、電圧を印加した初期では $1 \mu\text{A}$ 前後から電子放出を開始し、5 時間後には $6 \mu\text{A}$ 前後に放出電流が増加後、飽和している事がわかる。

ここでは FEA の電流-電圧 (I-V) 特性を測定した結果について議論する。これらのデータは 16,000 tips の FEA で測定を行ったものである。エージングを行った後の HfC FEA と Si FEA の I-V 特性を図 4.12 に示す。図 4.12 において HfC FEA は 10 V 程度と非常に低い引出ゲート電圧から電子放出を開始しているのに対して、Si FEA は 25 V 付近からと高電圧から電子放出を開始している。また、図 4.13 において

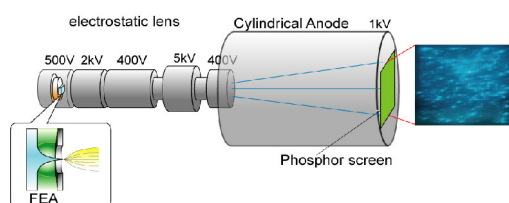


図 4.8 レンズ系の概略図

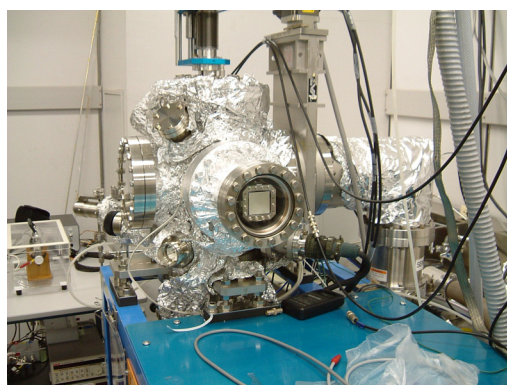


図 4.9 静電レンズ系を内蔵した測定チャンバー

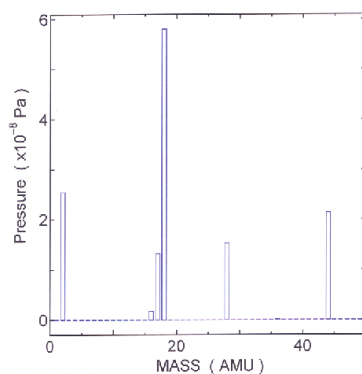


図 4.10 レンズ系の四重極質量分析計による環境測定

Si FEA は、引出ゲート電圧が 30 V 付近から電子放出を開始し、90 V 付近で約 400 μA 前後の電子放出であったのに対し、HfC FEA については引出ゲート電圧が 98 V 付近で 10 mA 以上の電流値を得ることが可能であった。また、同一引出ゲート電圧においても 10 倍以上の放出電流を確認した。次に HfC FEA、Si FEA 各々 5 素子の破壊に至るまでの平均電流値を表 4.1 に示す。平均値で Si FEA に関しては約 130 μA 、HfC FEA に関しては約 4 mA の放出電流値を得ることが出来き、HfC 薄膜で被覆することにより平均値で 30 倍以上の放出電流の増加を得た。さらに、1 μA の放出電流を得るために必要な平均引出ゲート

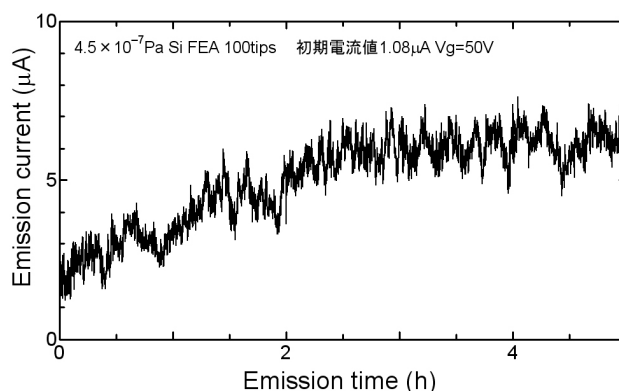


図 4.11 エージング過程での放出電流変化

表 4.1 平均最大放出電流値と 1 μA エミッション時の引出ゲート電圧

	Si FEA	HfC FEA
最大放出電流の平均値	129 μA	4.04 mA
(最大電流値)	(419 μA)	(10.3 mA)
1 μA 電子放出時の平均引出ゲート電圧	61.4 V	44.6 V

電圧も表 4.1 に示すように HfC 被覆を行うことにより 15 V 近く降下することが判明した。

Si FEA, HfC FEA 各々の F-N プロットを図 4.14 に示す。この HfC FEA における F-N プロットの横軸が 14 (1000 V^{-1}) 未満の部分、つまりエミッタ先端に印加される電界が大きい部分 (B) でプロットの傾きが上方へシフトしている事がわかる。この F-N プロットの曲がりは仕事関数の異なる二種類の領域からの電子放出、即ち仕事関数の大きい部分と小さい部分からのものであると考えられる。

これは、第 2 章の F-N プロットの傾きの (2.6) 式と切片の (2.7) 式を用いて考察することが可能である。ここでは、電界集中係数 β が一定であると仮定する。部分 (A) においては、グラフの傾きが緩やかであるので、式 (2.6) より仕事関数 ϕ が小さいと考えられる。

次に、部分 (B) を考える。ここでは、傾きが (A) よりも急で切片も大きくなっている。従って、式 (2.6) の仕事関数 ϕ が大きくなっていることが考えられる。同時に切片も大きくなっているため、式 (2.7) の電界放出面積 S も増大していると考えられる。つまり、強電界下では仕事関数の低い部分からの電子放出に加え、高い仕事関数の部分からも電子が放出され、結果的に電界放出面積が増大したと考えられる。

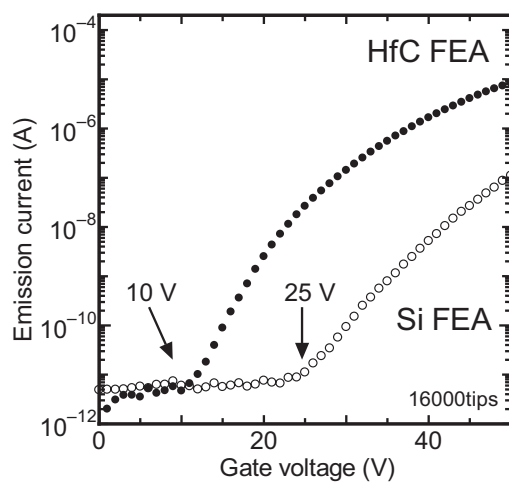


図 4.12 Si FEA と HfC FEA の I-V 特性 (低電界側)

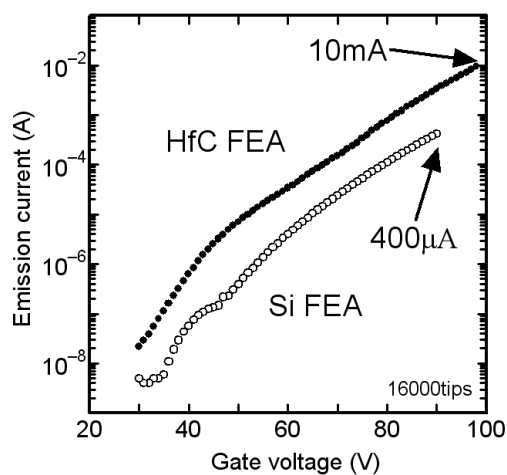


図 4.13 Si FEA と HfC FEA の I-V 特性 (高電界側)

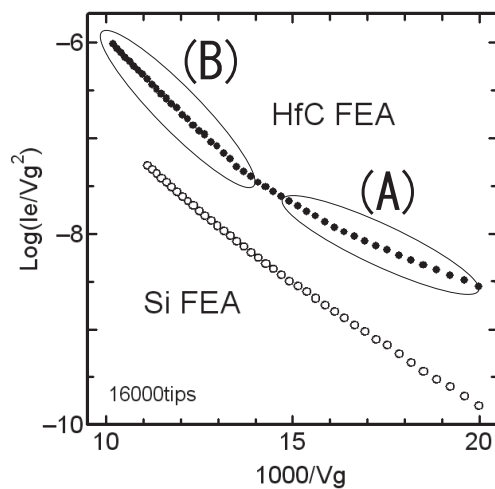


図 4.14 Si FEA と HfC FEA の F-N プロット

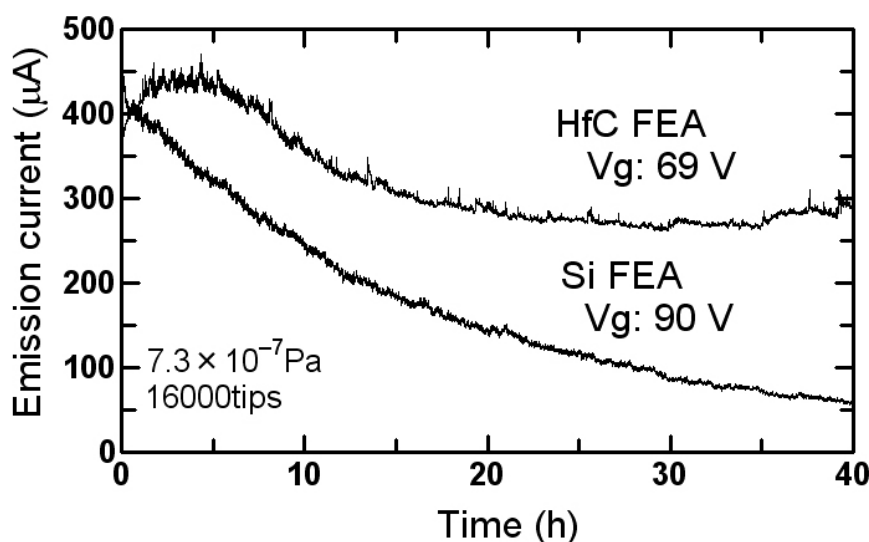


図 4.15 40 時間までの Si FEA と HfC FEA の時間経過による放出電流特性

4.5 寿命特性評価

図 4.15 に HfC FEA と Si FEA における放出電流の経時変化の結果を示す。どちらの FEA も初期において放出電流が約 $400 \mu\text{A}$ 前後になるように、ゲート電圧を設定した。40 時間後 Si FEA は $59 \mu\text{A}$ 前後と放出電流が放出開始時の 14.7 % にまで減少しているのに対し、HfC FEA は $285 \mu\text{A}$ と放出開始時の 71.2 % の電流値を維持した。また、HfC FEA については放出開始後 60 時間まで測定を行ったが電流の減少傾向は確認されなかった。

4.6 動作エミッタ数計測

ここでは、エミッタアレイを拡大投影し HfC FEA と Si FEA での動作エミッタ数の計測を行った。HfC FEA、Si FEA 共に装置の制限上 1,792 tips のアレイを用いた。図 4.16 に全電流 $12 \mu\text{A}$ の時の像を示す。Si FEA については引出ゲート電圧が 86 V 、真空度 $2.9 \times 10^{-7} \text{ Pa}$ で、HfC FEA については引出ゲート電圧 64 V 、真空度 $3.0 \times 10^{-7} \text{ Pa}$ である。Si FEA は 1,792 tips 中 132 tips (7.36%) のエミッタが動作しているのに対して、HfC FEA は 1,792 tips 中 798 tips (44.5%) のエミッタが動作している。これは約 6 倍まで動作エミッタ数が増加したことになる。さらに引出ゲート電圧も 22 V 低下した。Si FEA の場合は輝点数が少なく、それぞれが明るく輝いているので個々のエミッタの電流負荷が大きくなっていることがわかる。これに対して、HfC FEA は動作エミッタ数が増加し輝度が均一化されているので、個々のエミッタ

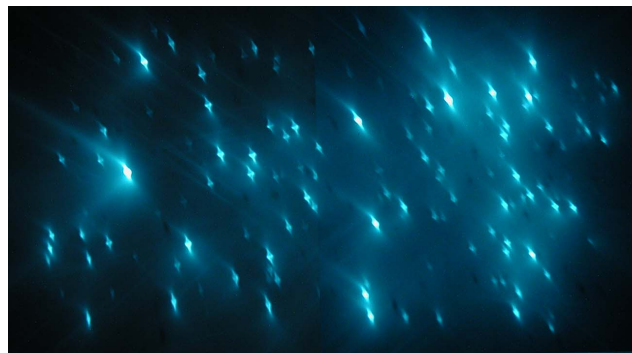
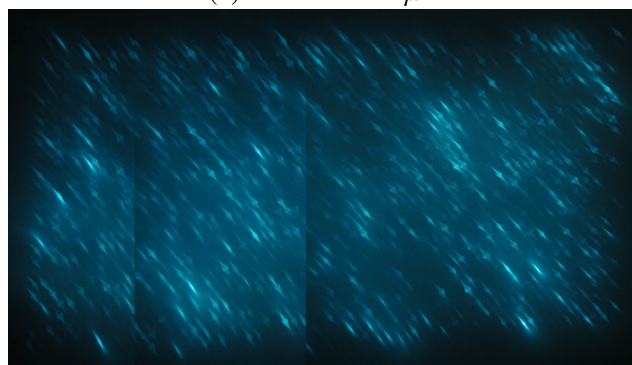
(a)Si FEA @ 12 μ A(b)HfC FEA @ 12 μ A

図 4.16 同電流時の動作エミッタ数比較

に対する電流負荷も低減していると考えられる。

4.7 考察

4.7.1 電子放出分布について

本研究において HfC 被覆を行った Si FEA は被覆を行わない物に比べ、最大放出電流、動作電圧、寿命において優れた特性を示した。これらの機構について考察をする。まず、初めに Fowler-Nordheim(F-N)の理論⁶⁾によると、電界放出電流は電界集中係数と仕事関数に大きく依存する。従って、安定した電流放出を得るためにはエミッタ先端の形状とエミッタ表面の仕事関数が重要な因子となる。HfC 被覆を行うことにより FEA の先端は曲率半径が大きくなると考えられるが、実際の電界放出特性は HfC 被覆を行った物の方が優れていた。これは、HfC 被覆による表面の仕事関数の低下が原因であると考えられる。詳細な検討を次の項で行う。さらに、Si エミッタの表面は非常に活性であり、エミッタアレイ作製段階で表面が汚染されていたり真空装置へ実装するまでの間に自然酸化膜が形成されたりすることが考えられる。また、これらの影響はアレイ内の個々の tip ごとに異なっていると考えられる。HfC は化学的に不活性であ

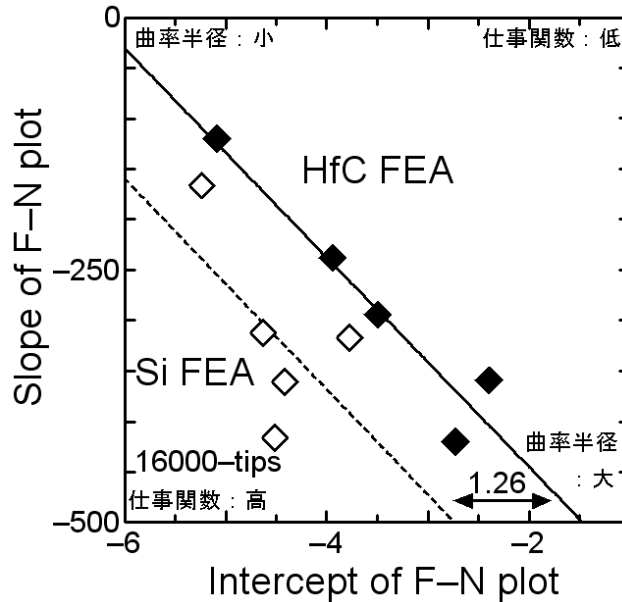


図 4.17 各々 5 素子ずつの F-N プロットから見積もった S-K チャート

るのでこれらの汚染などを抑制し、個々のエミッタの仕事関数を均一化していることが考えられる。

4.7.2 S-K チャートによる解析

次に、動作電圧に関して考察する。I-V 特性の項で示したように、HfC を被覆することにより同じ電界放出電流を得るのに必要な引出ゲート電圧が低下したことがわかる。動作電圧は仕事関数、エミッタ形状、アレイ内のエミッタ数に大きく依存する。ここで我々は F-N 理論を拡張した S-K チャート⁷²⁻⁷⁵⁾を用いて HfC FEA と Si FEA の評価を行った。S-K チャートは F-N プロットの切片を横軸に、傾きを縦軸に取ることにより、エミッタ先端の曲率半径と仕事関数の関係を簡便に示すことができるとして提案されている解析法である。図 4.17 に HfC FEA と Si FEA の計測結果をプロットした。チャート内のドットは一つのエミッタアレイの測定結果に対応している。ドットのばらつきは、エミッタアレイ毎のエミッタの平均的な特性の差異により起きるものである。このチャートにおいて、プロットが右上に行くほど仕事関数が低く、左下に行くほど仕事関数が高いことに対応している。また、同様に左上に行くほどエミッタの曲率半径が小さく、右下に行くほど曲率半径が大きくなっていることを示している。本来ならば 1 tip での測定結果をプロットすべきであるが、本研究ではアレイを用いたので電界放出面積が動作しているエミッタ数の変化により一定ではないことを考慮する必要がある。チャート上の直線は HfC FEA, Si FEA 各々のプロットを直線化したものである。ここで HfC FEA, Si FEA 各々の直線の切片(横軸)の差は 1.26 である。S-K チャートの横軸である F-N プロットの切片は、式 (2.7) より

$$\text{切片 (横軸)} = -5.81 + \log\left(\frac{S \cdot \beta^2}{\phi}\right) \quad (4.1)$$

(S :放出面積, β :電界集中係数, ϕ :仕事関数)

と与えられる⁷⁾。HfC 膜を被覆することで動作エミッタ数が 6 倍に増加したことから、放出面積も 6 倍になっていると予想される。これによる、S-K チャート上での横軸の移動は $\log 6 = 0.77$ となる。放出面積が増加しただけであれば 0.77 横方向に平行移動するだけであるが、1.26 移動しているのだから、HfC 膜で Si FEA を被覆することにより仕事関数が減少していることが推測できる。

4.7.3 時間経過による放出電流減少

最後に、寿命特性評価の項で示したように、放出時間経過と共に放出電流が減少することについて考察する。長時間電子源を動作させた場合の時間経過による電流減少についての報告⁷⁶⁻⁷⁹⁾がある。これらによると長時間の電子放出により、エミッタ先端が加熱され真空雰囲気内の残留ガスによりエミッタ表面が酸化され、仕事関数が増大するために放出特性が悪化するとされている。すなわち、真空装置内の残留ガスが極めて大きく電子放出特性に影響していると報告されている。エミッタの表面が活性で、酸化膜を形成しやすい Si では、さらに大きな影響を受けていることが考えられる²²⁾。従って、化学的により安定な HfC を Si 表面に被覆することで、これらの影響が抑制されたと考えることができる。

4.7.4 電子放出特性についてのまとめ

これまで述べてきたように、電子放出特性の評価より、動作電圧低下や最大電流値の増加などの面から、HfC はエミッタ被覆材料として適した特性を有していると考えられる。

しかしながら、これまでの議論は電子放出特性よりエミッタの表面状態を類推したものであり、実際に HfC 薄膜表面でどのような現象が起きているのかは不明である。また、本研究で用いた HfC 薄膜が最良の被覆材料であるかどうか判断する必要がある。そこで、より詳細な議論を行うために、実際の使用環境下に近い環境で HfC 薄膜のミクロ領域における仕事関数と電子放出測定を行い、HfC 薄膜からの電界放出特性が優れていた原因を追究する必要がある。その原因を解明することから、更なる新材料の模索も可能であると考えている。

4.8 真空封止管の作製

薄型ディスプレイへの応用として、実際にガラス管に封止を行い密閉環境内での HfC FEA の電子放出特性を評価する事は、非常に重要である。そこで、今回は FED の様な平面構造ではないが、偏向レンズ

を有した密閉した環境を作製し、実際に電子放出を行い HfC FEA の特性評価を行った。

4.8.1 封止管での動作

図 4.18 に示すのは、16,000 tips の HfC FEA を内蔵した封止管の構成である。これは、モノクロブラウン管用のレンズが 1 段配置されている。このレンズにより、蛍光体に当たる電子ビームを集束させる事が可能である。図 4.19(a) に封止管の全体像を示す。また、蛍光体正面から見た発光状態を示す。図 4.19(b) に蛍光体正面からの発光の様子を示す。密封環境内での放出ガスを低減させるために、密封後も外部から電気的に加熱させ活性化させることが可能なゲッター材料も封入してある。また、ガラス管封止時には 380 °C でベーキングを行い、 10^{-5} Pa 台で真空封止を行っている。

4.8.2 特性評価

封止管内での経時変化を図 4.20 に示す。100 μ A 前後で 90 時間以上の電子放出が可能となり、Si FEA には見られない特性向上が観測された。

この際に引出ゲート電極へ印加した電圧は、80 V である。図 4.20 に示した経時変化では 40 時間後に初期電流値に比較して 80 % に放出電流が減少している。チャンパー内での測定においては 40 時間後 71.2% の放出減衰であったが、初期電流値が 4 倍の差があることを考慮すると比較は難しい。図 4.21 に十分エージングを行い、経時変化計測前の封止管内での I-V 特性を示す。引出ゲート電圧 90 V で 800 μ A の電流放出を確認した。また、図 4.22 に封止前に真空チャンパ内で測定した I-V 特性と封止管内で 70 時間のエミッション後の I-V 特性を示す。真空チャンパ内の計測では低電圧側でリーク電流が観測されたが、封止後では確認されなかった。これは、封止の際の加熱によりリーク電流が減少したと考えられる。封止管内で長時間エミッションさせた事により、しきい値が高くなっているが電流増大と共に、チャンパー内の特性に近づいている。

今まで測定してきた常に排気を行っている測定チャンパーと異なり、電子が蛍光体に当たることにより多量の H₂O もしくは O₂ などのガス放出が考えられ、劣悪な環境内になっていることが考えられる。電子放出の結果、蛍光体上で電子ビームの当たる位置をレンズにより変化させると、放出電流が急激に減少することが観測された。これは、蛍光体からの放出ガスにより、封止管内の圧力が急激に上昇した事に起因すると考えられる。

しかしながら、HfC 被覆を行うことにより封止管内での動作が可能になった事は HfC 被覆による特性改善が大きな効果をもたらした事は間違いない。

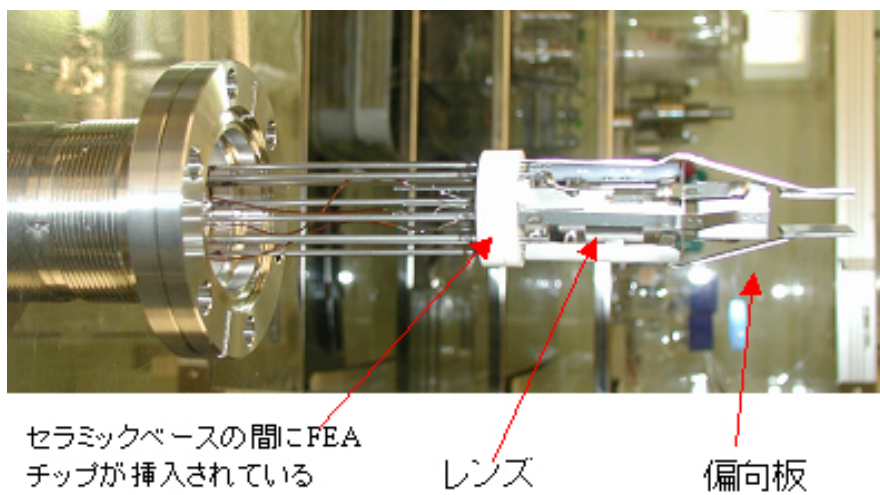


図 4.18 HiC FEA を内蔵した封止管の構成

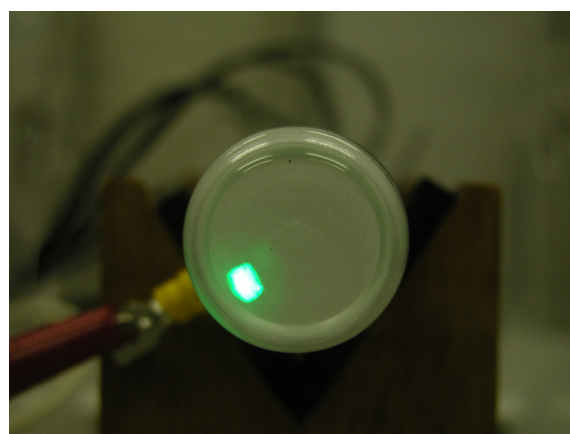
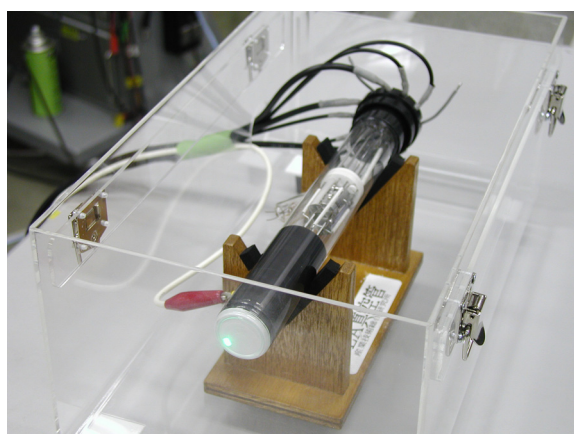


図 4.19 封止管での電子放出特性計測

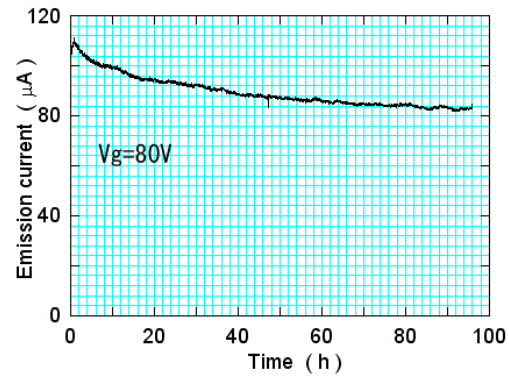


図 4.20 封止管内での経時変化 (100 kΩ の保護抵抗挿入済)

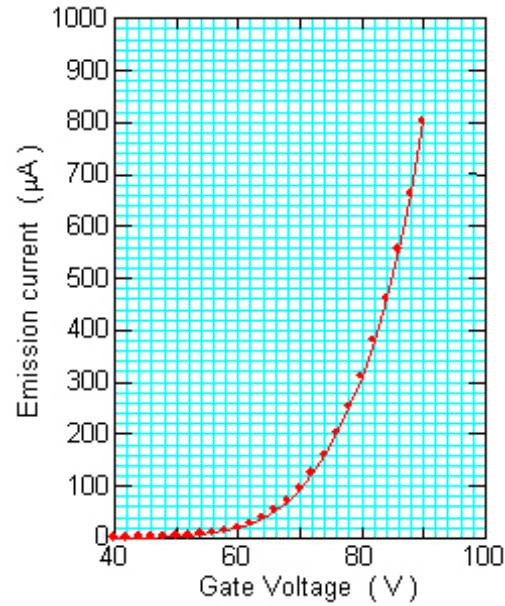


図 4.21 HfC FEA を封止した際の I-V 特性

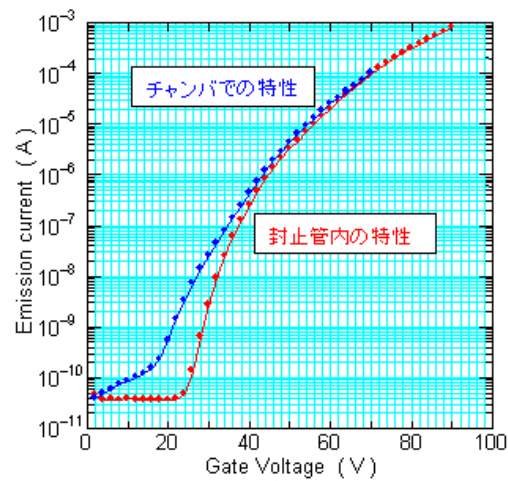


図 4.22 チャンバー内と封止後の I-V 特性変化

4.9 まとめ

本研究においては、シリコンフィールドエミッタのディスプレイデバイス応用を目指して、HfC でエミッタ表面を被覆することにより Si FEA のもつデメリットを克服し、特性改善を実現した。本研究で得られた結論をまとめると以下の様になる。

1. 誘導コイル付マグネトロンスパッタリングにより HfC 薄膜を作製した。この方法はエミッタ先端を損傷することなく数 nm オーダーの HfC 薄膜を作製できる事がわかった。XPS や、XRD による分析の結果、この方法で作製した薄膜は (111) 面に配向した多結晶膜であることがわかった。
2. 上記の方法で HfC 膜を被覆し、エッチバックプロセスによりゲート電極を形成する事で HfC 被覆 Si FEA(HfC FEA) を作製した。また、作製した FEA の電子放出特性を超高真空中で測定し、Si FEA の特性と比較した。その結果、HfC FEA は Si FEA に比べ最大電流量で 20 倍以上の大電流放射が可能 (16,000 tips のアレイから 10 mA) である事がわかった。電子放出開始のしきい値電圧も Si FEA に比べ 15 V 程度低く、10 V 前後から電子放出可能であった。さらに、アレイ中で動作している tip 数を静電拡大レンズにより観察し、Si FEA に比べて 6 倍程度の tip が動作している事がわかった。
3. ディ스플레이応用を目指し、HfC FEA を用いて、真空封止管を作製して、封止管内での電子放出を確認した。その結果、封止管の中でも 800 μ A まで電子放出をさせても、エミッタは破壊される事は無く、90 時間以上安定に動作する事が確認できた。
4. 電子放出特性の評価より、動作電圧低下や最大電流値の増加などの面から、HfC はエミッタ被覆材料として適した特性を有していると考えられる。しかしながら、これまでの議論は電子放出特性よりエミッタの表面状態を類推したものであり、より詳細な議論を行い、電子放出特性をさらに向上させるために使用環境下で HfC 薄膜のミクロ領域における仕事関数と電子放出測定が望まれる。

第 5 章

電子放出特性に関する局所領域における解析

5.1 はじめに

第 4 章で述べたように、HfC FEA は動作電圧の低下や最大電流値の増加、また、経時変化測定から Si FEA に比べ優れた動作寿命を有することが明らかになった。従って、HfC はエミッタ被覆材料として適した特性を有していると考えられる。しかしながら、これまでの議論は電子放出特性のみからエミッタの表面状態を類推したものであり、実際に HfC 薄膜表面でどのような現象が起きているのかは不明である。そこで、HfC 薄膜のナノメートル領域における仕事関数計測と電子放出測定を行い、薄膜表面のどのような部分から電子が放出されているのかを観察することは、HfC 薄膜堆積時の物性の制御や新たな被覆材料を模索するためにも非常に重要である。

本章では走査トンネル顕微鏡⁸⁰⁾を用いた表面観察として、局所仕事関数、電子放出分布計測による、微視的な領域での仕事関数分布と電界電子放出分布に関する研究について述べる。ここでは、これまで研究がなされてきた、局所仕事関数計測法の一つである、変調法を用いた STM/LBH(Local barrier height) 計測手法と、本研究において新たに開発した電子放出分布計測 (Scanning field emission imaging: SFEL) 装置を用いて薄膜表面からの電子放出特性の評価を行った。本章の第 5.2 節では、LBH 法の原理について解説し、第 5.3 節以降では電子放出分布装置の開発に関して言及する。また、第 5.4 節では、開発した電子放出分布計測装置の回路について詳細に述べる。第 5.5 節では電子放出分布計測装置を動作確認するために行った、Pt(111) 表面上に作製した Monolayer graphite の電子放出分布計測と LBH 法による計測結果の比較考察を行う。第 5.6 節では本章についてまとめる。

5.2 局所仕事関数 (LBH) 計測法

これまで、HfC 薄膜を Si FEA に堆積することにより、電子放出特性が大幅に改善することを確認したが、その機構を理解するため、堆積した薄膜の物性を詳細に解析する必要がある。前章まではエミッタアレイからの電子放出特性より、エミッタ表面の仕事関数を推察してきたが、ここでは、表面形状及び局所仕事関数分布がどの様に電子放出に関係しているかを原子スケールで実際に検証する。まず、我々は原子スケールで観測が可能な STM 装置を用いて形状像と局所仕事関数に対応した局所障壁高さ (Local barrier height, LBH) を計測した。この LBH 計測は STM 観察に影響を与えない範囲で探針を微小振動させ、そのトンネル電流変化を距離微分する事により実現するもので、STM 像取得と同時に測定する事が可能な手法である⁸⁰⁻⁹⁰⁾。

5.2.1 STM/LBH 分布計測の原理

LBH(Local barrier height) とは近接した固体間を電子がトンネルする際に感じる、局所障壁高さのことである。すなわち、微小領域での仕事関数であり局所仕事関数として考えることができる。本研究で用いた距離変調法とも呼ばれる LBH 計測法は図 5.1 に示すように、STM の定電流モードを用いて探針と試料表面の距離を一定に保ち、表面形状に追従させた状態で探針を走査させる間に、フィードバック回路に影響を与えない周波数で探針を微小振動させ、その際のトンネル電流変化を測定する。試料に印加するバイアス電圧が試料表面の状態密度が一定とみなせる程度に微小であるとした場合、探針と試料間に流れるトンネル電流は式 (5.1) のように表すことができる^{91,92)}。

$$I_{tunnel} = A \cdot V \cdot \exp(-2\kappa \cdot z) \quad (5.1)$$

ここで、 I_{tunnel} はトンネル電流、 A は比例係数、 V は印加電圧、 2κ は減衰係数、 z は探針試料間距離である。減衰係数 2κ は式 (5.2) のように表される。

$$2\kappa = 2 \frac{\sqrt{2m\phi_{LBH}}}{\hbar} \quad (5.2)$$

ここで、 \hbar は換算プランク定数であり、 m は電子の質量、 ϕ_{LBH} は LBH である。さらに、式 (5.1) と式 (5.2) を用いて変換すると、式 (5.3) のようになる。

$$\phi_{LBH} = \frac{\hbar^2}{8m} \left(\frac{d \ln I_{tunnel}}{dz} \right)^2 \quad (5.3)$$

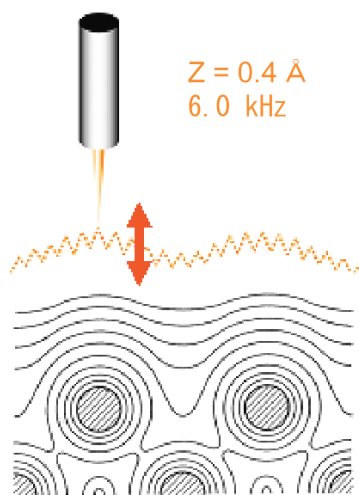


図 5.1 STM による LBH 計測の概念図

従って、探針試料間距離 z の微小変化によるトンネル電流の変化を検出することにより、 ϕ_{LBH} を計測することが可能である。LBH の概念を一次元ポテンシャルモデルで示すと、図 5.2 のようになる。右側が探針、左側が試料のエネルギーポテンシャルを示している。また、障壁は鏡像ポテンシャルの影響を受け、薄く低くなることが考えられるが、STM/LBH 計測が行われる 5 \AA 程度の探針試料間距離においては、この方法で観察される障壁の距離依存性は非常に小さいことが報告されている⁹³⁻⁹⁷)。ここでは、多くの場合 LBH は探針と測定試料の仕事関数の平均値として表すことができる。図 5.3 に STM/LBH 計測法のブロック図を示す。回路構成はシンプルであり、STM 装置に LBH circuit として示した部分を追加した。まず、定電流モードで STM 計測する際の、探針試料間を制御する信号にオシレーターと信号の混合器 (mixer) を用い探針に微小な正弦波信号を加える。また、オシレーターの信号はロックインアンプの参照信号として用いる。この時のオシレーターから加えた正弦波の周波数は STM のフィードバックの時定数の逆数よりも十分に大きいため、トンネル電流の変化に対して STM のフィードバック回路は感知しない。STM のフィードバックはトンネル電流の平均に対して機能し、この平均値は探針に正弦波信号を加算しない時のものと一致する。電流変調が加算されたトンネル電流は STM のフィードバック回路と Log アンプに入力される。トンネル電流は Log アンプで対数化された後に、前記のオシレーターからの参照信号を用い、信号から距離微分成分が抽出される。ここでアナログ回路を用いて式 (5.3) の括弧内の値を算出した事となる。この信号は STM コントローラーの外部入力端子に入力され、A/D コンバーターによりデジタル化され、定電流モードにおける取得画像とともに二次元画像として記録される。取得した LBH のデータを二乗し、式 (5.3) の $\frac{\hbar^2}{8m}$ を乗ずる事で LBH を得る。上記の手法によりミクロ領域での仕事関数計測が実現される。

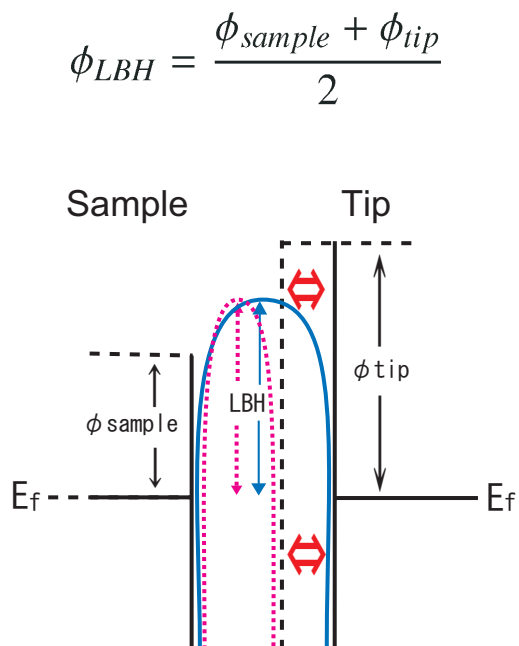


図 5.2 LBH の一次元モデル

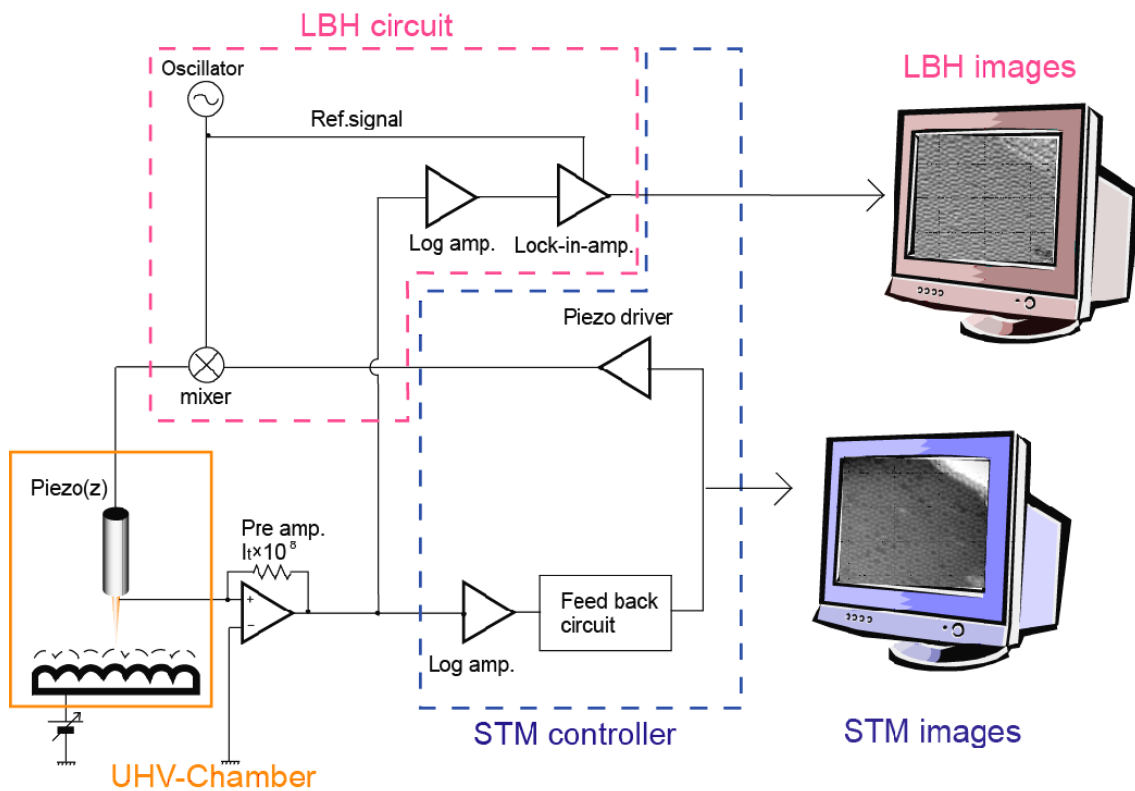


図 5.3 LBH 計測時の STM 装置回路系

5.3 電子放出分布 (STM/FE) 測定

5.3.1 装置開発の背景

これまで、HfC 薄膜を Si FEA に堆積することで、電子放出特性を大幅に改善することを確認した。電子放出特性を解析することから、その機構を推定することは可能であったが、実際の表面状態は観測されていない。電子放出特性をさらに向上させるためにはミクロ領域での表面状態の計測は不可欠である。そこで、HfC 薄膜がどのような表面状態であるのかを走査トンネル顕微鏡 (STM) を用い観察を行った。本来ならばエミッタ先端の表面を観察することが理想であるが、エミッタの先端の直接観察は非常に困難が予測される。そこで、平坦な薄膜表面の観察を行うことで、電子放出特性に関連した情報が得られることを期待した。また、エミッタ先端に強電界が印加された場合にどのような振る舞いを示すかを明らかにするため、STM を応用して電子放出分布計測装置を開発し、HfC 薄膜に適用した。

電子放出分布計測装置は、STM を応用して、STM で通常得られる試料の表面形状像 (STM 像) だけでなく、高分解能の電子放出分布像 (FE 像) を同時に計測することを可能にした装置である。これまで、走査プローブ顕微鏡を活用して薄膜表面からの電子放出を計測する方法として、STFEM (Scanning Tunneling Field Emission Microscope) がある⁹⁸⁾。この計測方法では通常の設定電流モードの STM 計測において、一時的に探針と試料間の印加電圧を電界電子放出が起こるまで高めたとき、フィードバックが機能し、電流増大に抗して一定電流を保つように探針は表面から遠ざかる。このときの探針の試料垂直方向への移動距離を計測するものである。しかしながら、STFEM 法は、直接電流を計測するものでないため、定量的な評価が困難であるだけでなく、探針が著しく遠ざかるため高い分解能を得られないという問題があった。また、類似の計測法として固体表面における電子状態を高空間分解能を保ちつつエネルギー分解にて計測することを可能とした CITS 法 (Current Imaging Tunneling Spectroscopy)⁹⁹⁾ が知られている。この CITS 法は、電圧を試料に加えて定電流トンネルモードで STM 計測をおこなう途中において、時間分割で印加電圧を変化させ、そのときに流れるトンネル電流によりエネルギー分解局所状態密度の空間分布を得るものである。CITS 法は、印加電圧を電界放出領域まで高めれば、原理的には、電界電子放出分布を計測することが可能である。しかし、電界放出領域では測定される電流の変化量が著しく大きいため、計測系が追従できず意図した計測は実現する事は難しい。

上記の問題を解決するために、本研究では新たな計測手法を開発した。従来の STM 装置の設定電流モードにおける計測は、試料に一定の電圧を印加し、探針と試料間に流れる電流を一定にするように試料垂直方向の位置をフィードバック制御し、試料表面を水平方向に走査したときの試料垂直方向の軌跡から、試料の表面形状像を得る。本研究においては、上記の設定電流モードで探針試料間距離を保った状態で試料への印加バイアス電圧を大きくし、電界放出電流を計測する FE モードを追加した。FE モードと定電流

モードを時間分割で切り替えて計測することにより，STM 像と電子放出分布像を同時に計測することができる．

5.3.2 理論的背景と計測方法

一般にエミッタ先端からの電子放出特性を評価するために，Fowler-Nordheim(F-N) の理論を用いる．F-N の理論は下記のことを仮定している．

- (1) 固体金属は，フェルミ-ディラック分布を持ち，絶対零度の状態での自由電子モデルに従う．
- (2) 金属の表面は平坦であり，外部から印加された電界はその表面に均一である．
- (3) 固体金属内のエネルギーバンドを考慮しない．また，金属外部のポテンシャル障壁は鏡像ポテンシャルにより影響を受ける．
- (4) トンネル確率の算出には WKB 法を用いる．

F-N 理論の仮定は現実エミッタの先端の形状は考慮に入れられていない．しかしながら，実験結果と良く一致し長い期間，電子放出特性の評価に用いられてきた．この F-N の理論を STM 装置に適用し，薄膜表面から探針へのトンネル電子を障壁外へ導き，ミクロ領域での電子放出分布計測を行うことを提案する．図 5.4 に STM の探針と試料間のポテンシャル図を示す．ここで示した ϕ は仕事関数である．これは材料固有の物性値で，古典的な定義では電子を物質表面から抜き出すのに必要な最小のエネルギーとされている．すなわち，固体のフェルミ準位 (E_f) と真空準位 (破線) のエネルギー差であると言える．図 5.4 (a), (b) 中の仕事関数值 ϕ_{sample} は試料の仕事関数， ϕ_{tip} は探針の仕事関数である．探針と試料が近接している場合は図 5.4(a) のように試料と探針の間を電子がトンネルする．しかしながら，図 5.4(b) の様に電位差が探針の仕事関数よりも大きい場合は，電界の大きさにより障壁が薄くなり実粒子として電子が真空中に放出される．この状態を電界電子放出と言う．

定電流トンネルモードで材料表面の観察を行う場合は，トンネル電流を一定にするように探針-試料間距離 z を制御し，その移動距離を STM 像として計測している．図 5.5 に示すように，金属表面に電界 F が印加された時の表面上の障壁を考えると，表面からの距離 x に対してその傾きは $-eF$ と表される．

従って，障壁のポテンシャルは仕事関数 ϕ と化学ポテンシャル μ を用いて表すことができ，式 (5.4) のようになる．

$$V(x) = \phi + \mu - eFx \quad (5.4)$$

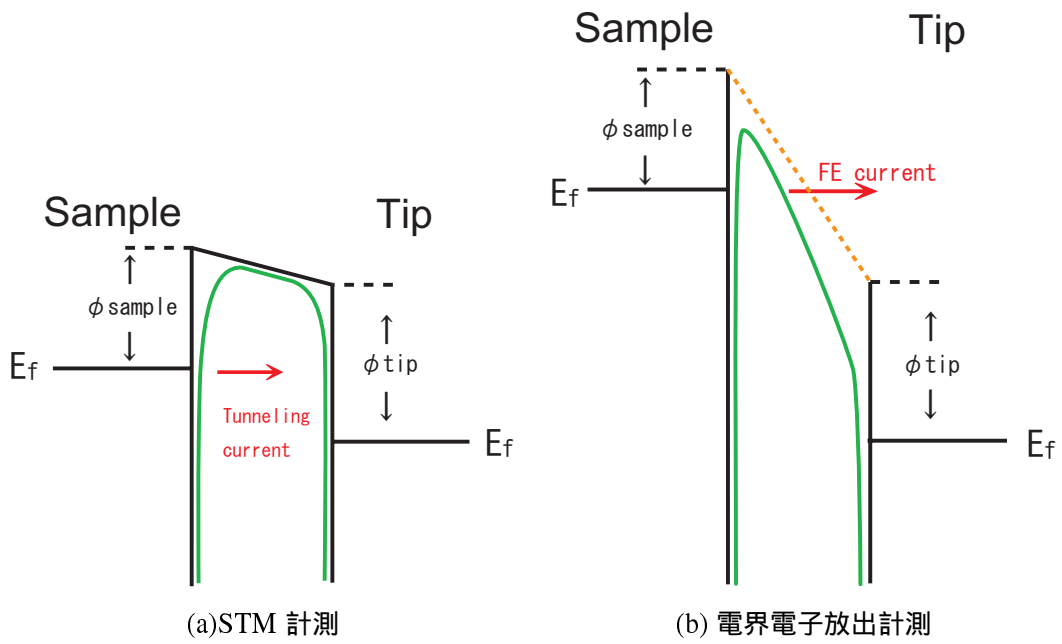


図 5.4 探針と試料間のポテンシャル図

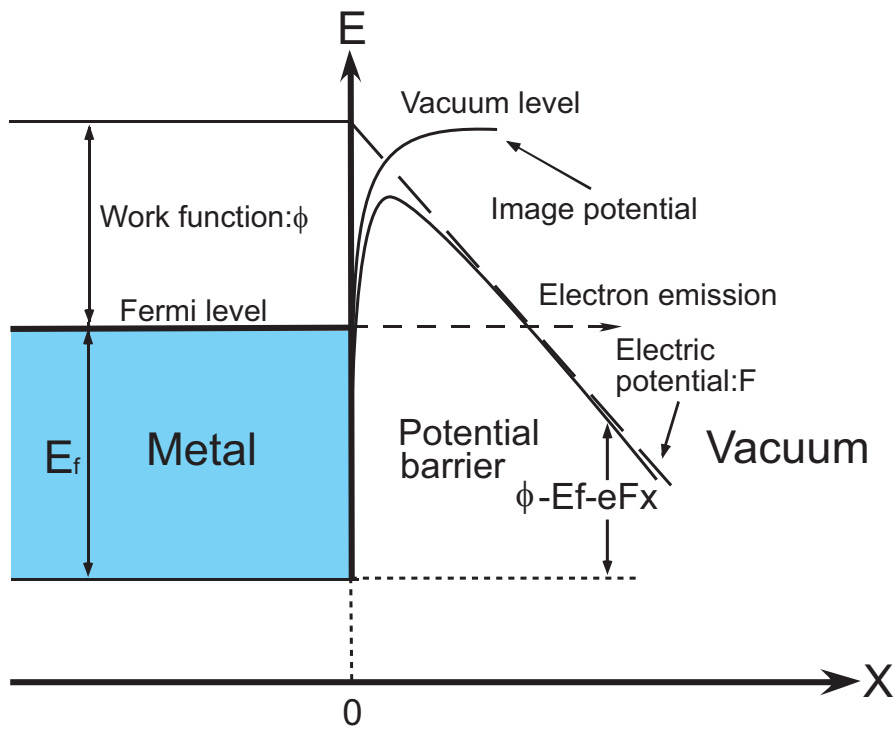


図 5.5 電界放出のポテンシャル図

また、ポテンシャル $V(x)$ で幅 a の十分に薄い障壁と X 軸方向のエネルギー E_x を持った電子を考えると、トンネル確率 $D(E_x)$ は式 (5.5) のように表せる。

$$D(E_x) = \left| \exp \left[- \int_0^a \frac{\sqrt{2m(V(x) - E_x)}}{\hbar} dx \right] \right|^2 \quad (5.5)$$

ここで、積分部分は式 (5.6) の様に表せる。

$$\begin{aligned} \int_0^a \frac{\sqrt{2m(V(x) - E_x)}}{\hbar} dx &= \frac{\sqrt{2m}}{\hbar} \int_0^a \sqrt{\phi + \mu - eFx - E_x} dx \\ &= \frac{2}{3} \left(\frac{2m}{\hbar^2} \right)^{\frac{1}{2}} \frac{(\phi + \mu - E_x)^{\frac{3}{2}}}{eF} \end{aligned} \quad (5.6)$$

従って、透過確率 $D(E_x)$ は式 (5.7) のようになる。(\hbar は換算プランク定数である)

$$D(E_x) = \exp \left\{ - \frac{4}{3\hbar e F(x)} \sqrt{2m} (\phi + \mu - E_x)^{\frac{3}{2}} \right\} \quad (5.7)$$

ここで、固体内のエネルギー E にいる熱平衡の電子の数を $f(E)$ とし、 $\vec{p} \sim \vec{p} + d\vec{p}$ の運動量を持つ単位体積あたりの電子の数を、 $n(\vec{p})d^3p$ とすると、

$$n(\vec{p}) = \frac{2}{\hbar^3} f(E) \quad (5.8)$$

また、単位時間あたりに金属表面に衝突する電子の数は、電子の速度を v_x とすると、

$$v_x n(\vec{p}) d^3p \quad (5.9)$$

また、 $E = \frac{1}{2m}(p_x^2 + p_y^2 + p_z^2)$ より、 $\frac{dE}{dp_x} = \frac{p_x}{m} = v_x$ が成り立つ。これと、式 (5.8) を式 (5.9) に代入すると、

$$v_x n(\vec{p}) d^3 p = \frac{2}{h^3} f(E) \frac{dE}{dp_x} = \frac{2}{h^3} f(E) dE dp_y dp_z \quad (5.10)$$

ここで, $p_y = \hbar k_y$, $p_z = \hbar k_z$ として波数表示にすると,

$$v_x n(\vec{p}) d^3 p = \frac{1}{4\pi^3 \hbar} f(E) dE dp_y dk_z \quad (5.11)$$

となる. 式 (5.7) のトンネル確率 $D(E_x)$ と式 (5.11) の単位時間あたりに金属表面に衝突する電子の数を掛け合わせ, 電子の電荷 e を乗じ, 積分することで電流密度 $J(E)$ は下記のように表せる.

$$J(E) = \frac{1}{4\pi^3 \hbar} \int dp_y \int dk_z f(E) D(E_x) \quad (5.12)$$

ここで, E は全方向のエネルギーで E_x は X 軸方向, p_y , k_z はそれぞれ Y 軸, Z 軸方向であるので, 電子状態を等方的であるとし各軸を考慮して積分を行うと, 式 (5.13) の様になる.

$$J(E) = \frac{mf(E)}{4\pi^2 \hbar^3} \left(\frac{\hbar^2}{2m} \right) \frac{e^2 F}{\phi^{1/2}} \cdot \exp \left\{ -\frac{4}{3} \left(\frac{2m}{\hbar^2} \right)^{1/2} \frac{\phi^{3/2}}{eF} \right\} \cdot \exp \left\{ 2 \left(\frac{2m}{\hbar^2} \right)^{1/2} \frac{\phi^{1/2} (E - \mu)}{eF} \right\} \quad (5.13)$$

ここで, m は電子の質量である. ここで, 電子の温度が高くないため, $f(E)$ はフェルミエネルギーを越えると, 急激に減衰する. これを考慮して積分を行った物が式 (5.14) であり, Fowler-Nordheim の式である.

$$I = \frac{e^3 F^2}{16\pi^2 \hbar \phi} \exp \left\{ -\frac{4}{3} \left(\frac{2m}{\hbar^2} \right)^{1/2} \frac{\phi^{3/2}}{eF} \right\} \quad (5.14)$$

この Fowler-Nordheim 式には, トンネル電流の式 (式 (5.1)) と異なり, 指数関数の引数に電界 F が入っており, 電界 F が放出電流に影響を与える. しかしながら, STM 装置の定電流モードを用いた電界電子放出分布計測においては, 試料に印加される電圧は一定であり, 探針試料間距離も一定であると定義する事が可能なため, Fowler-Nordheim 式に含まれる仕事関数 ϕ が式 (5.1) のトンネル電流の式よりも高次で入っているので, 仕事関数の影響を大きく受けることが予想される.

5.3.3 計測装置の動作原理

動作原理の概要を下記に説明する。試料に印加する電圧を探針の仕事関数よりも高い値にすると、探針と試料のポテンシャルは図 5.4(b) の様に電界放出領域になる。同時に定電流モードで動作していたフィードバック回路を開放し、探針試料間が変化しない様に固定する。この状態 (Field emission モード) で試料からの放出電流を記録する。次のタイミングで、定電流モードに切り替わり、試料に印加される電圧は定電流モードで測定する際に設定した値になる。この時、フィードバック回路を動作させ、探針試料間距離を再度一定にする。この動作を繰り返すことにより定電流モードによる STM 像と Field emission (FE) 像を同時に取得する。実際の動作は、図 5.6 に示すように、固体表面の電子の状態密度に沿った形で計測を行う。定電流モードの際の印加電圧と FE 像取得時の印加電圧には大きな差があるので、プリアンプの応答速度の遅さにより、各電圧切り替えの過渡状態の電圧を記録してしまう。さらに、試料に印加する電圧は一桁以上の電位差を切り替える必要があるため、切り替え時にノイズが載る可能性がある。従って、電圧を切り替えた後に待ち時間を設定し、ノイズと過渡状態の電圧を測定しないようにする必要がある。印加電圧の切り替え時間に関しては FE モードの時間がフィードバック回路の時定数より遅いと、定電流モードでの探針の動きが追従せず探針と試料の距離を一定に保つことができない。従って測定時のフィードバック時定数に合わせた各モードの切り替え時間を設定する必要がある。従って、切り替え周波数は回路の外部から任意の値を入力することが可能な回路にする必要がある。上記を考慮に入れて回路の設計を行った。

本装置には STM 装置に電界電子放出計測用の電源と、信号発生器、二系統のサンプルホールド回路を組み込んだ。回路ブロック図を図 5.7 に示す。左下の枠の部分は STM 装置のヘッド部分が収まった真空槽である。また、右下の点線内の部分は従来の STM コントローラーであり、左上の点線内の部分が新たに追加した電子放出分布計測装置部分である。電子放出分布計測装置は、STM 用バイアス電源及び FE 用バイアス電源を交互に切り換える切換スイッチが備えられ、サンプルホールド回路は、タイミング信号発生器に互いに並列に接続されたサンプルホールド回路 1,2 で構成される。それぞれタイミング信号発生器から送られるサンプルリング信号によりプリアンプからの入力をそのまま出力するサンプリング動作を行い、ホールド信号によりプリアンプからの入力を保持して出力する保持動作を行い計測を行う。この計測法は STM 像と FE 像を同時に取得が可能であるという大きな特徴を持っている。

5.3.4 STM モード

各動作の詳細を説明する。計測時の動作のタイミングチャートを図 5.8 に示す。図 5.8 の (1) の期間では、定電流モード (STM モード) 用バイアス電圧が試料に印加され、待ち時間を経た後に図 5.7 のサン

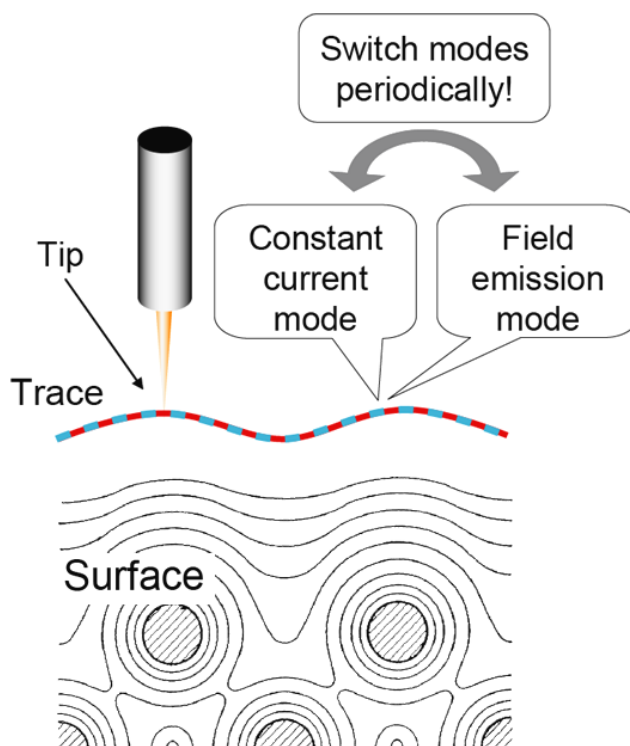


図 5.6 電子放出分布計測装置動作概念図

プルホールド回路 1 にサンプリング命令 (A) が入力される。また、定電流モードの際はサンプルホールド回路 2 には常にホールド命令が入力されている。サンプルホールド回路 1 がサンプリングを行っている間は、入力された電圧がそのままサンプルホールド回路から出力され、ホールド命令が入力されるとサンプリング時の入力電圧を保持し続け、同じ電圧を次のサンプリング命令が入力されるまで保持する。また、このサンプルホールド回路の出力はフィードバック回路に接続されている。

5.3.5 電子放出分布計測モード

FE モードでは図 5.8 の (2) の期間に示すように、試料には FE モード用の電圧が試料に印加される。印加電圧が FE 用に切り替わった後に、待ち時間を経て、サンプルホールド回路 2 (図 5.7 参照) にサンプリング命令が入力される。そして、その際の電流値が電界放出電流として記録される。また、(2) の期間ではサンプルホールド回路 1 はホールド状態なので、探針試料間距離は一定のままである。この手法を用いると FE モード時に比べてきわめて大きな電流が流れても、フィードバックは開放されているので、探針が大きく移動するようなことなく、きわめて精度の高い STM 像及び電子放出分布像の計測が可能である。

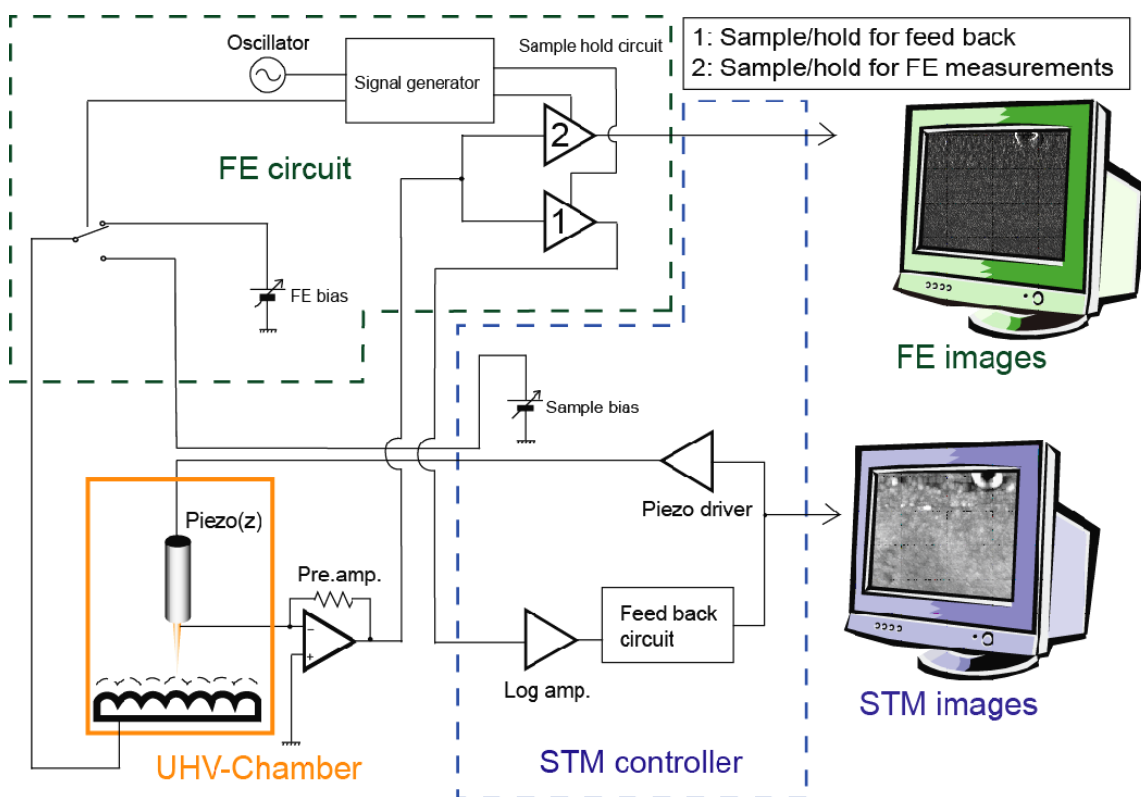


図 5.7 電子放出分布計測装置ブロック図

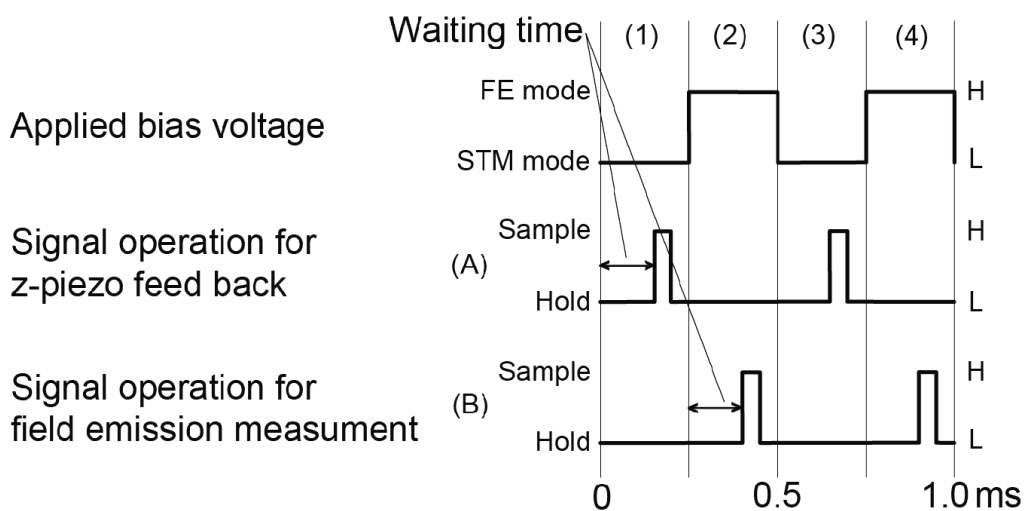


図 5.8 動作タイミングチャート

5.4 電子放出分布計測装置の回路

5.4.1 回路概要

図 5.9 に設計した回路図を示す。図中の A は STM 計測時のバイアス電圧 (STM bias) と、電子放出分布計測時のバイアス電圧 (FE bias) を切り替えるために組み込んだ、アナログスイッチである。数 kHz 以上の周波数で切り替えが可能な事、幅広い動作電圧を持ち合わせている事が選定条件である。そこで、MAXIM 社製の DG419 を選んだ。B に示した部分は本回路の中で主要な構成部分であるサンプルホールド回路である。ここでは、動作電圧が幅広いことと、実験条件によりホールド時間を変更する可能性が高いため、外部に取り付けるコンデンサーを変更することで数 μsec から数 msec までの保持が選択可能な集積回路である必要がある。さらに、漏れ電流が少なく、保持中に出力される信号のノイズが少ない製品が望まれた。そこで、National Semiconductor 社製の LF398AN を使用した。この集積回路には回路 C の部分で生成された信号が入力され、トンネル電流もしくは電界放出電流に対応する電圧を保持することが可能である。回路 C ではオシレーターなどで外部から入力した任意の矩形波 (TTL レベル, base clock) を 4 bit binary counter(74LS390) を介して 10 分の 1 の周波数にし、各バイアスのスイッチングに用いている。この信号のロジックレベル H の期間、もしくは L の期間をそれぞれ FE bias と STM bias の印加時間としている。つまり、bias 印加タイミングは入力信号の 5 分の 1 である。また、上記の分周の間に出力されている入力信号の 10 分の 1 の信号をロジック回路で作製し、各 bias のサンプリング時間としている。また、各 bias 電圧が印加されている時間を 5 等分したうちの最初と最後の期間はスイッチング時のノイズ発生を考慮し、サンプリング命令を出力しない様にしてある。また、どの期間にサンプリングするかを決定するために、ジャンパーピンが用意しており、任意のタイミングでサンプリング時間を決定することが可能である。本実験においては、外部からの TTL 入力信号 (Base clock) の周波数は 20 kHz で計測を行い STM の Accumulate を 20 に指定して計測を行った。これは、本 STM 装置が取得可能な画像が 512×512 pixel であり、一つの画像を得るのに約 7 分 30 秒かかるので、1 画素あたりの取得時間は 1.7×10^3 sec/pixel である。また、各 bias 電圧の印加時間は 2.5×10^4 sec であるので、1 pixel あたりの FE bias と STM bias の切り替えは約 6 回 (1 pixel あたり FE bias の印加が 3 回, STM bias の印加が 3 回) 行われる。

さらに、図 5.9 の D は、入力されたトンネル電流の出力電圧と電界放出電流の出力電圧に対して、オフセット電圧を減算する回路である。これは、STM 装置の真空層内部や外部の配線により寄生容量が発生し、その影響で誘導電流が流れプリアンプに FE bias 電圧に比例した電圧が寄生してしまう問題を回避するために取り付けた。通常はほとんど使用することが無いが、万が一への対応である。付録図 B.3 に本回路を Print circuit board(PCB) に配置し直した物を示す。CAD による回路図の作成と PCB 基板上へのレイアウトは、CadSoft Computer, Inc. (801 South Federal Hwy., Suite 201, Delray Beach, FL 33483-5185,

GERMANY) のレイアウトエディタ EAGLE Ver. 4.15 を用いた。また、PCB 基板は OLIMEX Ltd. (89 Slavjanska St., P.O.Box 237, Plovdiv 4000, BULGARIA) に作製を依頼した。基板の大きさは 100 mm × 80 mm の両面二層基板で作製し、薄い色 (赤色) が Top layer, 濃い色 (青色) が Bottom layer である。また、網目 (緑色) の部分はスルーホール加工を行った穴である。デジタル回路系とアナログ回路系の電氣的な干渉を最小限にするために、配線部分以外は全面アースにする配置をしてある。また、コントローラへの出力段には電圧切り替えの際のリプルノイズを低減するために、3.3 kHz のカットオフ周波数を持った一段の CR ローパスフィルターが組み込まれている。また、STM 装置のフィードバック時定数は 3 ~ 103 ms (約 9.7 ~ 333 Hz) であるため、1 桁以上の周波数の差が有るために、STM のフィードバック回路に影響を与えない。また、このフィルターは LBH 計測の際は接続されない様に組み込んである。

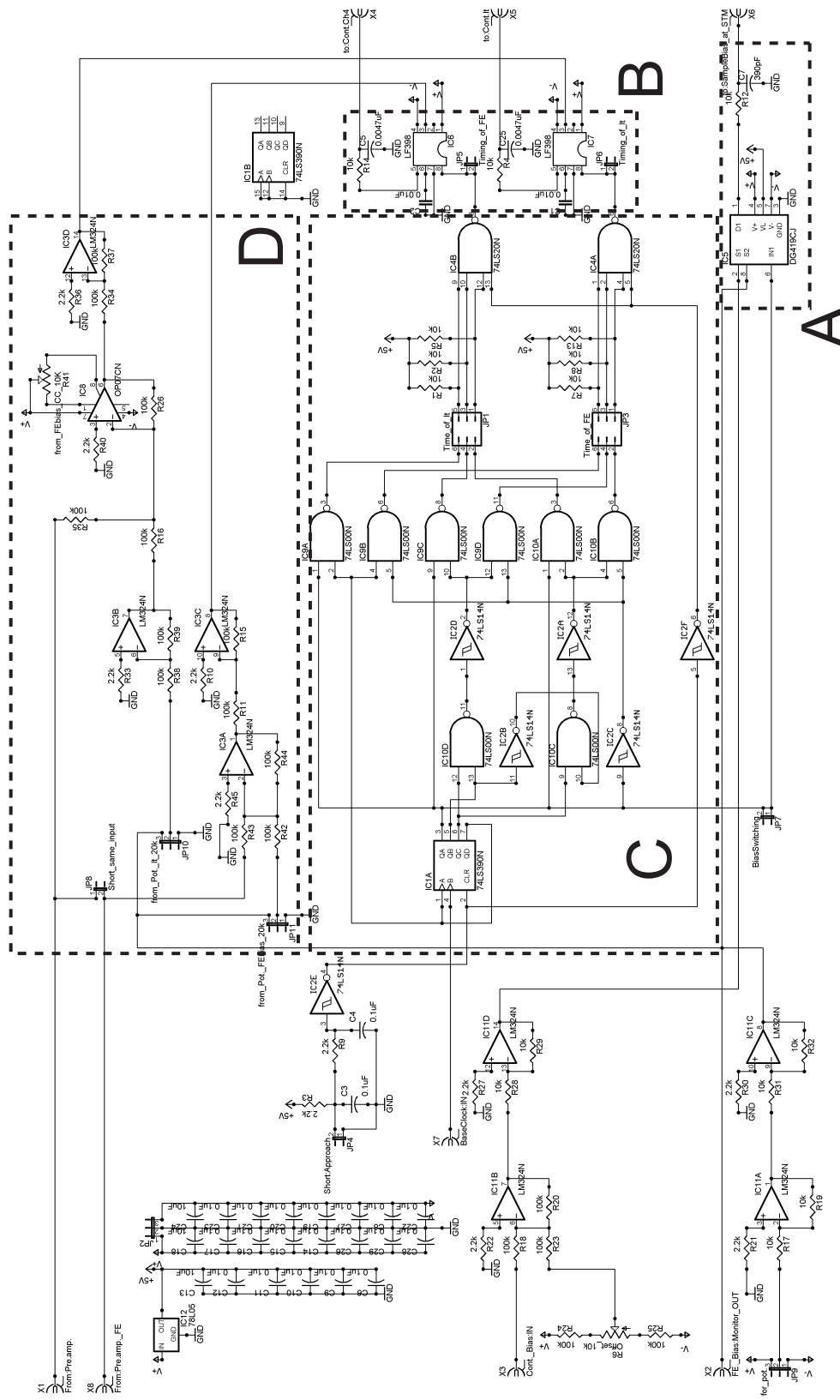


図 5.9 電子放出分布計測装置の回路図

5.5 MG/Pt(111) を用いた電子放出分布装置の動作確認

開発した電界電子放出分布計測装置の動作を確認するために、Monolayer graphite (MG) を Pt(111) 表面上に形成し、電界電子放出分布の計測を行った。ここで着目した、Graphite は典型的な層状物質であり、構成している炭素原子は sp^2 混成軌道の結合である。 σ 結合と π 結合によって平面的な六角格子を作り、その層同士が弱いファンデルワールス力で結合をし、幾重にも重なっていると言う、強い異方性を有した材料である。従って、各層にはダングリングボンドが存在せず、表面は非常に不活性である。また、本研究で用いた単原子層の成長は非常に早く、Pt 表面上を一旦 Graphite が覆ってしまうと、その化学的不活性さにより Graphite 膜の成長反応が停止してしまう事が明らかになっている¹⁰⁰⁾。つまり、金属表面に形成される Graphite 膜は単原子層以上の多層には成り難い。

5.5.1 MG/Pt(111) 表面構造

金属表面上の MG は金属表面との層間相互作用が弱いため、理想的な二次元電子系が実現されていると考えることができる。従って、MG は低次元系物理の研究の材料として、非常に魅力的であり、その物性について多くの研究が行われてきた¹⁰⁰⁻¹⁰⁵⁾。ここでは簡単に Pt(111) に吸着した MG の特徴について述べる。Pt(111) 表面と Graphite の格子定数は、それぞれ 2.78 \AA 及び 2.46 \AA であり、両者の間には約 13 % の格子不整合がある。従って、Pt 表面に Pt[$1\bar{1}1$] と Graphite[$\bar{1}010$] が一致した角度で MG が配位されると、図 5.10 の様になる。小さい丸で記載している物が下層の Pt 原子であり、六角形になっているものが Graphite 格子である。図 5.10 の丸で囲んだ部分では、炭素原子が Pt 原子の hollow site 上にある事がわかる。この部分の周囲では Pt の on top site に炭素原子が配置されている。この状態が安定吸着構造であることが報告されている¹⁰⁴⁾。つまり、基板の on top site で MG と基板間の結合が最も強いことが知られている。これは MG と金属基板は、MG の π 結合と基板の d 軌道の混成軌道によって結合するためである¹⁰²⁾。

この on top site での電子状態の空間的変調により、モアレパターンが STM で観測される。図 5.10 の状態でのモアレの間隔は約 22 \AA となる。また、Pt の [$1\bar{1}1$] 方向と Graphite の [$\bar{1}010$] 方向が 1.5° 回転すると間隔約 20 \AA のモアレが観察され、MG が形成される角度により様々な周期のモアレパターンが観察される。Pt の電気陰性度は 2.28 (ポーリング)、Graphite は 1.6 (ポーリング)¹⁰²⁾ である。Pt の電気陰性度は Graphite よりも高いため、結合軌道は基板である Pt 原子側に引き付けられ、基板垂直上方向の電気双極子モーメントが形成されると考えられる。この電気双極子の分布により結合の強い位置では局所的に仕事関数が低下すると考えられる。ただし、層間結合が MG の真空側の π 軌道に与える影響は小さいと報告されている¹⁰¹⁾。従って、試料との間の相互作用が十分に小さい探針を用いた場合、STM 像にはモアレ

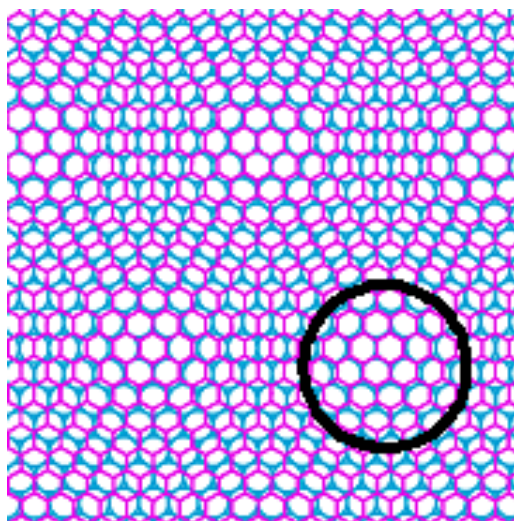


図 5.10 MG/Pt(111) モアレパターン概念図

のコントラストは観測されない¹⁰¹⁾。

5.5.2 エチレンの解離と MG の成長

MG は Pt(111) 面上で炭化水素系化合物の熱分解により容易に作製することができる^{103,105)}。エチレンは図 5.11 に示すように室温では ethylidyne(C-CH₃)(a) として吸着するが、表面温度 450 K 以上において (b) 脱水素化が進み C_xH_y で表される Carbidic carbon が析出する (c)。さらに、800 K 以上の高温において水素は完全に脱離し、表面に残った炭素同士が結合 (d) することにより、Pt(111) 表面上に MG を形成することが知られている。また、Land^{103,105)} らによると、MG アイランドのエッジ部分は、異なった配位をもっており、未結合の部分に Carbon が凝集する。この状態での加熱により Graphite がさらに大きなアイランドとして成長する。つまり、成長過程には十分な量の Hydrocarbon が供給されれば、大きなアイランドが形成される。

5.5.3 試料作製方法

本研究で使用した Pt(111) 単結晶は Surface Preparation Laboratory 社製で直径 10 mm、厚さ 1.5 mm、純度 99.99 %、面方位精度 0.4° 未満、表面粗さ 0.03 μm 未満に表面研磨されている。Pt(111) 表面は Ar イオンスパッタ (加速電圧 500 eV ~ 1 keV) と 1100 ~ 1300 K のアニールを 10⁻⁶ Pa 以下の超高真空内で数十回以上繰り返し、単結晶表面近傍の炭素成分を十分に枯渇させた。単結晶の清浄化が完了した後に、表面の平坦化のために 970 K で 2 時間加熱した。加熱後、自然冷却中の Pt 表面に約 720 L のエチレ

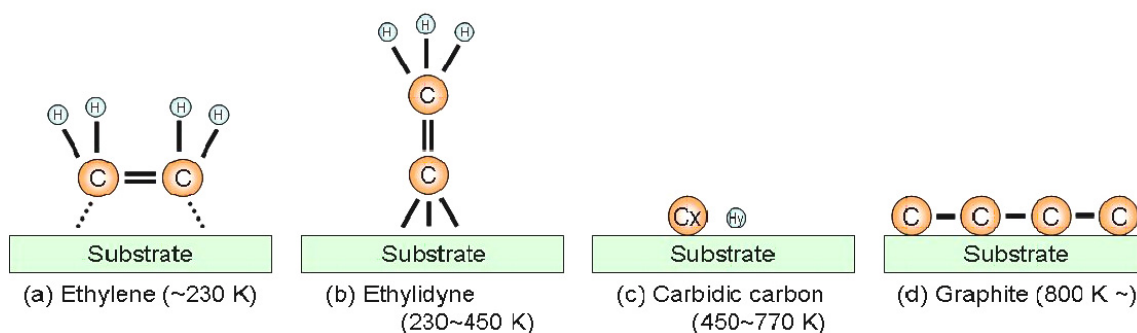


図 5.11 エチレンと基板の反応

ンを暴露し，再度 970 K 程度に 2 時間加熱し，エチレンの解離促進と MG の形成を行った．清浄 Pt(111) 表面と MG 形成後のオージェ電子分光法による表面の計測結果を図 5.12 に示す．清浄な Pt 表面上では Pt のピークのみが観察されたのに対して，MG 形成後には小さいながら炭素のピークが観察された．また，酸素のピークは観察されなかった．低速電子回折装置 (LEED) による回折パターンを図 5.13 に示す．Pt(111) に起因する (1×1) 回折ピークの外側にグラファイトに特徴的な円環状の回折パターンが観察された．この円環状の回折パターンは Pt(111) に起因する (1×1) 回折ピークの外側に現れており，Pt (1×1) の格子間隔よりも短い間隔の周期構造が存在することを示している．また，この円環状の回折は Pt 表面上に graphite が様々な配位で存在している事を示している．また，薄い円環のスポットには部分的に明るいスポットが確認されたので，優先的な方位を持っている大きなアイランドも存在している事を示している．つまり，方位を持った graphite アイランドが表面上に存在していることを示している．

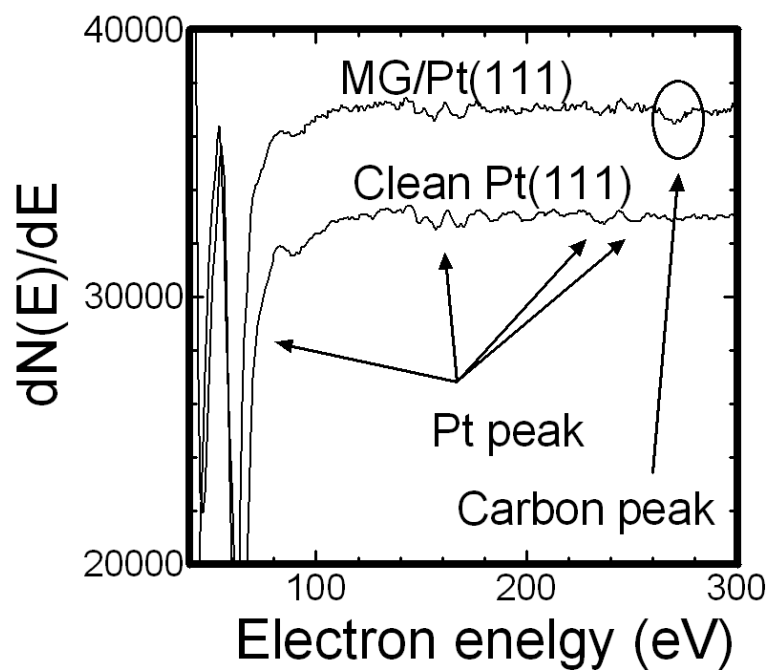


図 5.12 MG 作製前後のオージェピーク

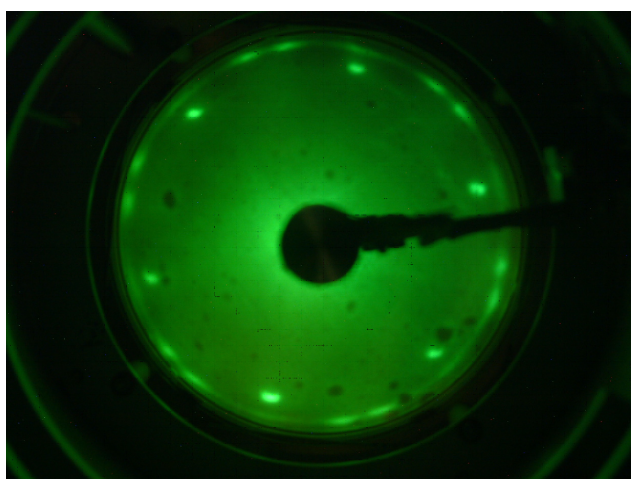


図 5.13 LEED 像 E=70 eV

5.5.4 MG/Pt(111) の STM/FE 計測

STM/FE 計測において STM bias を -0.5 V , トンネル電流を 0.5 nA , コントローラーの走査の速度を決める Accumulate を 20 と設定し (512×512 の画素からなる 1 画像のデータ取得に必要な時間は約 7 分 30 秒) , この時 , スキャン範囲を $100\text{ nm} \times 100\text{ nm}$ として測定を行った . また , プリアンプは増幅率 $1 \times 10^8\text{ V/A}$ のものを使用した . ここでは bias 電圧を -0.5 V と比較的大きめに設定したのは , 探針試料間距離を遠ざけ , 電界放出電流を計測する際にオーバーフローを起こしてしまう事を回避するためである . STM 探針はニッパーでタングステンワイヤー (直径 0.3 mm) を切断した物を用いた . また , 探針先端の安定化のために , STM bias を -10 V , トンネル電流 0.5 nA の設定で 10 時間以上 , 測定予定の部分から離れた場所の試料上を走査し , 探針からのコンタミを試料上に落とした . 後述する STM/FE 計測前の STM/LBH 計測はこの探針先端の安定化作業を終えた後に行った . FE 計測系では FE bias を -7.0 V , bias スイッチング周波数を 2.0 kHz (タイミング信号の元となる base clock は 20 kHz) とした . STM/FE の計測結果を図 5.14 , 5.15 に示す . 図 5.14 は通常の順方向スキャン (図面下方左から右方向) で , 図 5.15 は逆方向スキャンである . 図 5.14 , 5.15 共に放出電流の平均値は 21 nA 前後でありスキャン方向による面全体の電子放出特性に差は無かった . この電流値は STM 計測時の設定トンネル電流である 0.5 nA の 42 倍である . また , 最低電流は約 6 nA , 最高電流は約 43 nA であった . また , FE 計測時に STM 像が変化しないため装置が正常に動作していることを示している . 測定した FE 像では , 探針から基板に付着した酸化タングステンと思われるパーティクルの部分で大きな電流が測定された . これは , 表面の起伏の急激な変化にフィードバックが追いつかずに探針試料間距離が近接してしまった事が原因であると考えている . また , 表面のステップは左下部分が一番高く , 右上に行くに従い低くなっている . 図 5.14 , 5.15 において , 左上から右下方方向へステップが観測されているが , そのステップ部分の電子放出量は図 5.14 では小さく , 図 5.15 では多くなっている . これは , フィードバックの遅れの可能性が考えられるが , 詳細は明らかになっていない . また , 観察した面内全体を見ると Pt と Graphite の仕事関数はそれぞれ , 5.7 eV , 4.5 eV と大きな差が有るにもかかわらず , 電子放出量に大きな差は確認されなかった . 図 5.16 に図 5.15 のモアレ部分の $10\text{ nm} \times 10\text{ nm}$ 四方を拡大した (a)STM 像と (b)FE 像を示す . また , (a) (b) の中央部分のラインプロファイルを (c) に示す . 探針の走査方向は右から左方向である . (c) より , 20 \AA 前後のモアレに起因する凹凸が観察された . 凹凸の高低差は約 2 \AA であった . この図の STM 像のラインプロファイルの凸部分が Pt 基板より探針が遠ざかったことを表し , FE のラインプロファイルでは凸部分で放出電流が大きいことを示している . 従って , Pt(111) の on top site 上の Graphite 部分から電子が多く放出されていることが判明した .

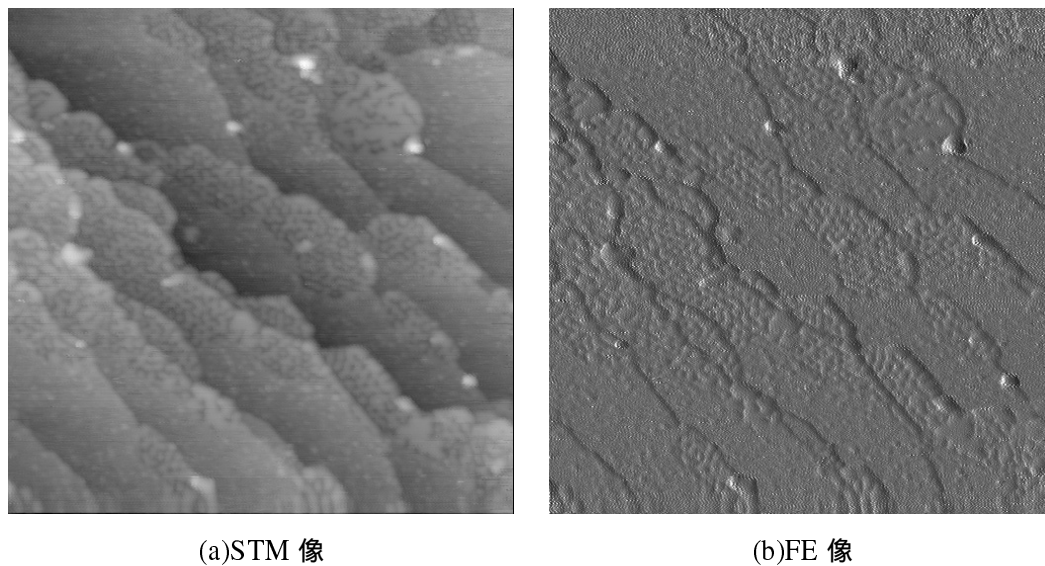


図 5.14 順方向スキャン , (Sample bias: -0.5 V, It: 0.5 nA, FE bias: -7.0 V, 100 nm × 100 nm) Ave. 21.44 nA, Max. 43.15 nA, Min. 6.272 nA

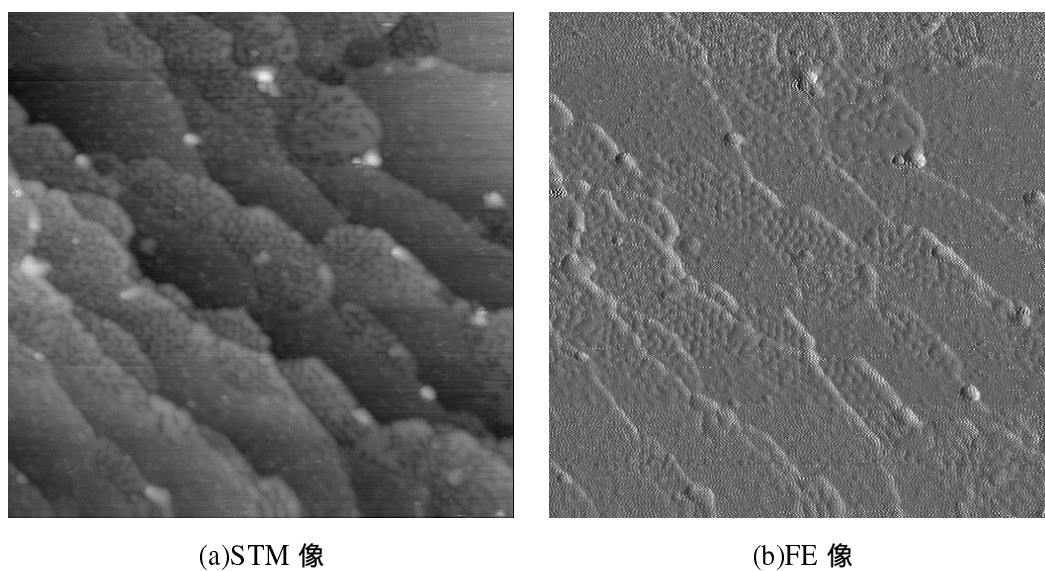


図 5.15 逆方向スキャン , (Sample bias: -0.5 V, It: 0.5 nA, FE bias: -7.0 V, 100 nm × 100 nm) Ave. 21.71 nA, Max. 43.16 nA, Min. 5.906 nA

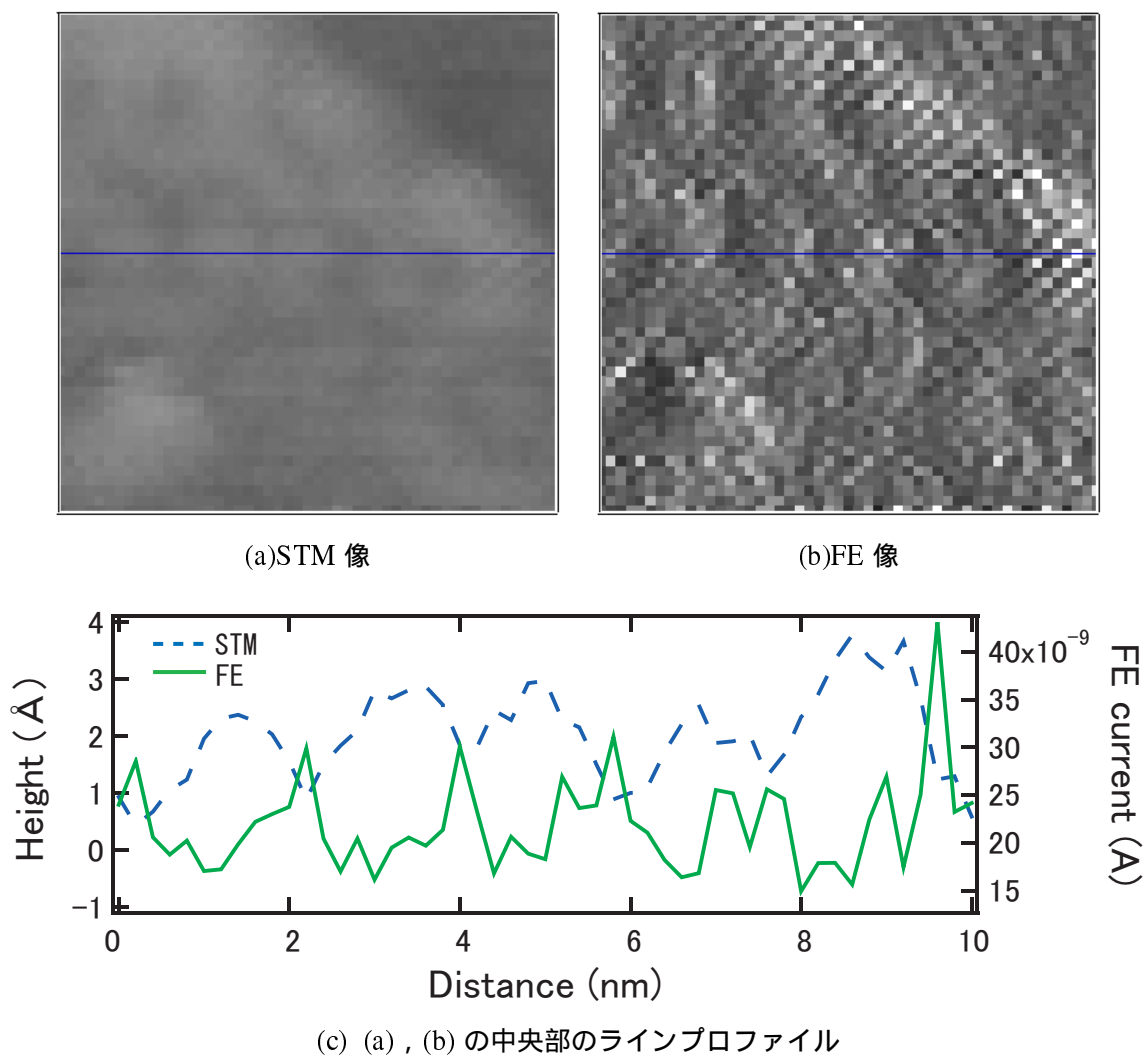


図 5.16 (a) (b) は図 5.15 の拡大図 ($10 \text{ nm} \times 10 \text{ nm}$), (c) そのラインプロファイル点線が STM 像, 実線が FE 像



図 5.17 STM/FE 計測前の探針 (a) と計測後の探針 (b)

5.5.5 STM/LBH 計測

STM/FE 計測前に予め、同じ探針を用いて、STM sample bias とトンネル電流を同じ値に設定して STM/LBH 計測を行ったが、その際は図 5.18 に示すように、モアレパターンは LBH 像のみでしか確認ができなかった。しかしながら、STM/FE 計測後には STM 像、FE 像共にモアレパターンが観察された。これは、STM/FE 計測によって探針の形状が図 5.17 に示すように変化し、探針と試料の相互作用が大きくなり、STM 像にもモアレパターンが鮮明に観察されたと考えられる。

図 5.19 に STM/FE 計測後の同じ探針を用いて計測した STM/LBH 計測結果を示す。探針の振幅は 0.04 nm、振動周波数は 6.0 kHz で計測を行った。Accumulate は STM/FE 計測時と同じ 20 で行った。また、Sample bias, tunneling current も同様の -0.5 V, 0.5 nA で行った。走査範囲も同様である。また、スキャン方向は右から左方向に行った像である。STM 像、LBH 像共にモアレが観察され、その凹凸の高低差は約 2 Å であった。さらに、STM/FE 計測後に吸着したと考えられる nm オーダーのパーティクルが確認された。図 5.20 に図 5.19 のモアレ部分の 10 nm × 10 nm 四方を拡大した (a)STM 像と (b)LBH 像を示す。どちらの像にも 20 Å 程度のモアレが確認された。この図の中央部分のラインプロファイルを (c) に示す。STM 像のラインプロファイルでは凸部分が Pt 基板表面から探針が離れたことを示し、LBH 像のラインプロファイルでは凸部分の LBH が高い事を示している。図 5.20(c) の針の走査方向は右から左方向である。STM 像のラインプロファイルと LBH 像のラインプロファイルは同期している。つまり、STM 像の凸部分の LHB が高くなっており、凹部分の LBH が低くなっていることが観察された。また、わずかに LBH のラインプロファイルが遅れているように観察された。これは、STM のフィードバック回路による遅延と、LBH 計測の際に使用しているロックインアンプや Log アンプ等の回路系の遅延の差によるものであると考えられる。予め Si(111)7 × 7 表面にて STM 像と LBH 像の Accumulate の違いによる遅延時間の検証を行ない、Accumulate が 20 の場合は平均で 0.2 nm 程度の STM 像に比べ LBH 像が遅れていることが明らかになっている。図 5.20(c) の LBH 像のラインプロファイルを右方向に 0.2 nm ずらした結果である。

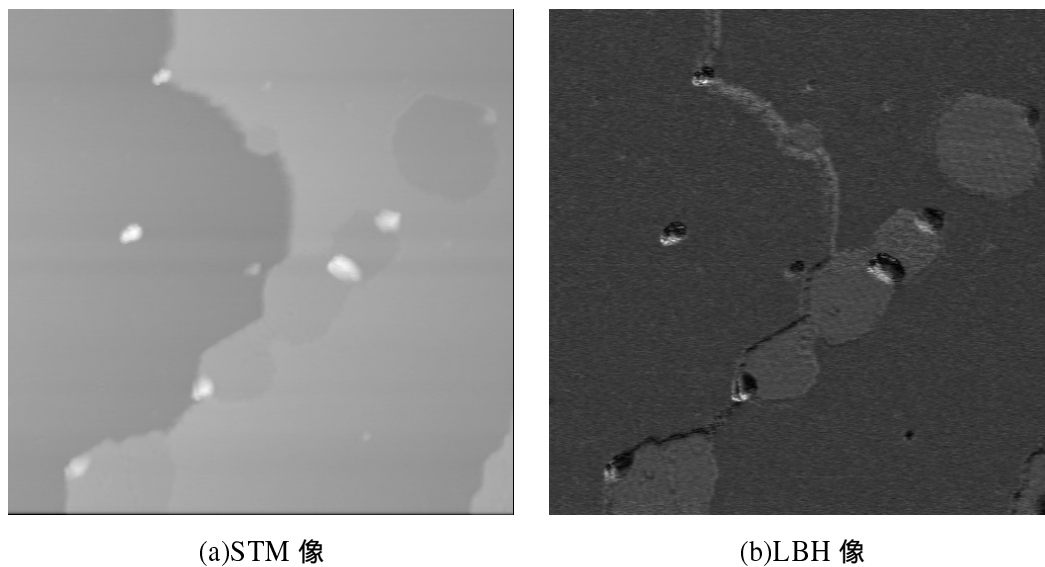


図 5.18 STM/FE 計測前の STM 像と LBH 像 , (Sample bias: -0.5 V It: 0.5 nA, 100 nm × 100 nm)

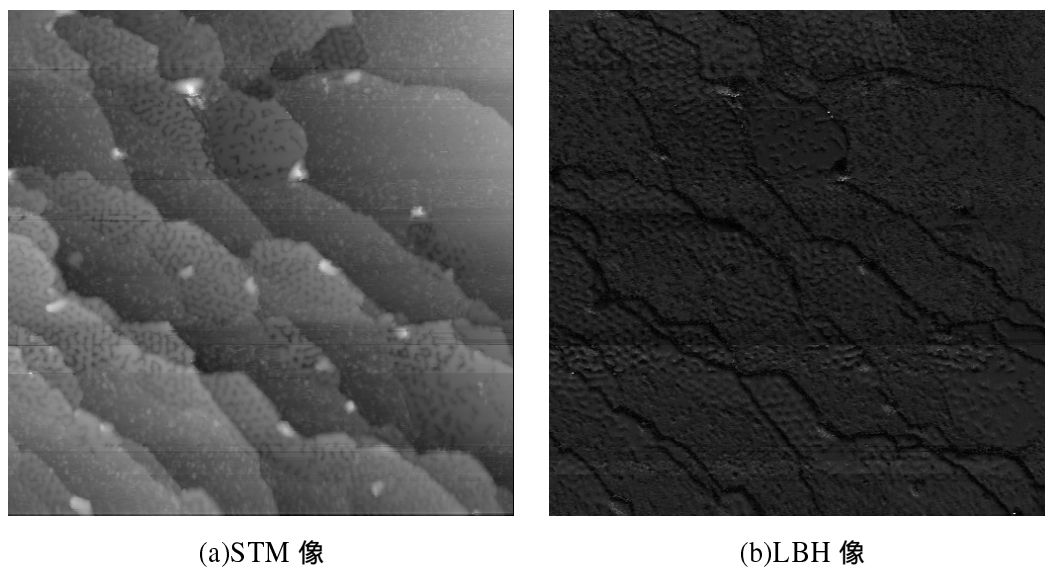


図 5.19 逆方向スキャン , (Sample bias: -0.5 V, It: 0.5 nA, 100 nm × 100 nm)

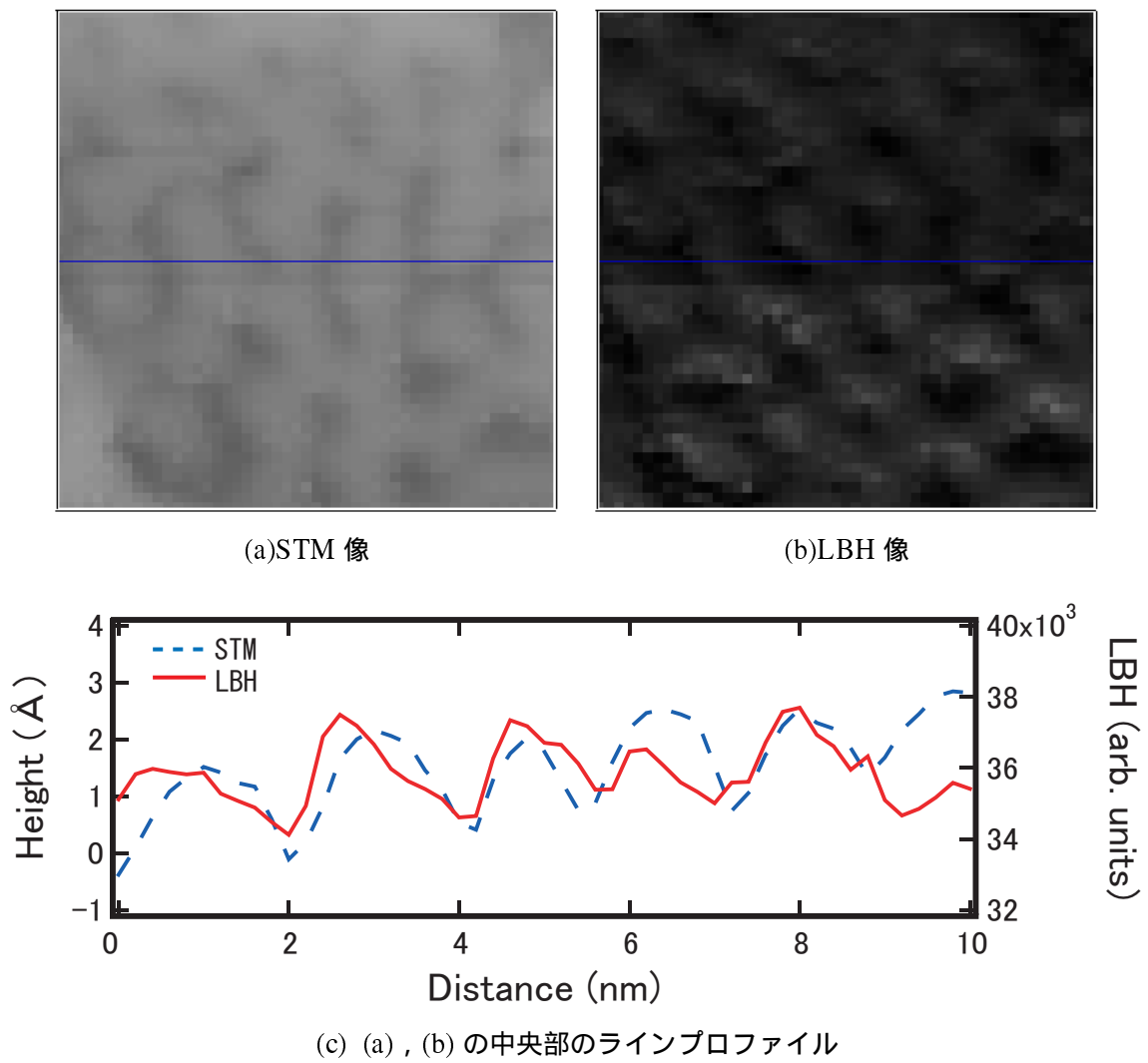


図 5.20 (a) (b) は図 5.19 の拡大図 (10 nm \times 10 nm), (c) そのラインプロファイル点線が STM 像, 実線が LBH 像

5.6 まとめ

第 4 章までは、HfC FEA を作製しその電子放出特性により、HfC 薄膜の評価を行ってきたが、本章においては HfC 薄膜からの微視的な電子放出特性を明らかにするために、電子放出分布計測 (Scanning field emission imaging: SFEI) 装置の開発を行った。また、その動作確認を行うために Pt(111) 面上に Monolayer graphite を作製し、その電子放出分布と局所仕事関数計測を行った。

1. STM/FE 計測では FE bias -7.0 V, STM sample bias -0.5 V, トンネル電流 0.5 nA の設定で計測を行ない、 20 Å 前後のモアレの周期を確認し、平均電流 21 nA の電界電子放出を確認した。また、モアレの凸部での放出電流は 17 nA 前後であり、凹部での放出電流は 30 nA 前後であった。従って、凸部よりも凹部からの放出電流が大きいことが判明した。
2. FE bias 電圧に依存せず鮮明な STM 像を得ることができ、装置が設計どおりに動作していることを確認した。
3. STM/FE 計測を行う前は STM 像でモアレパターンを観察することができなかったが、STM/FE 計測後にはモアレパターンがはっきりと現れた。これは、探針先端の形状変化により、探針と MG 表面の相互作用が大きくなり、観察時に MG 表面が凹凸として観測されたと考えられる。
4. ステップ付近ではスキャン方向の依存性が有る事を確認した。フィードバックの遅れによる物であると考えられ、探針のスキャン速度の検討などで改善が見込まれる。
5. STM/LBH 計測ではモアレの凸部分の LBH が高く、凹部分の LBH が低く観察された。
6. STM/FE 計測と STM/LBH 計測より、電子が優先的に放出されるのは LBH が低く観察された、Pt 原子の on top site 上の炭素原子が配置している場所である。従って、表面に欠陥などの無い均一な MG 上では微視的な仕事関数が電子放出特性に影響を与えることが明らかになった。

本章において、電子放出分布計測 (Scanning field emission imaging: SFEI) 装置の動作確認と、MG 表面を用いて微視的な領域においても、電子放出には仕事関数が影響を与えることが明らかになった。次章では本装置を用いて、HfC 薄膜の電子放出分布計測を行った結果を述べる。

第 6 章

HfC 薄膜表面の STM 観察

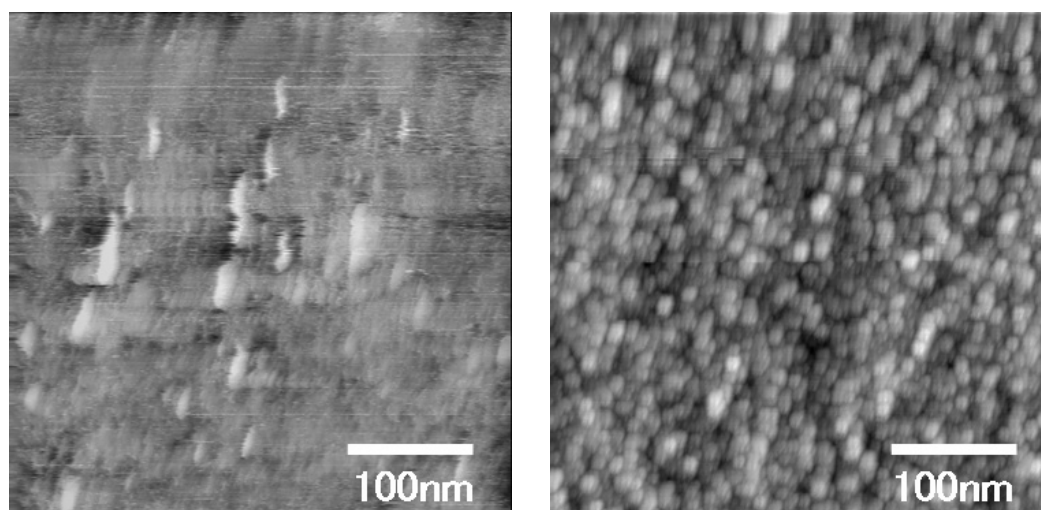
6.1 はじめに

これまで、HfC 薄膜を Si FEA に堆積することで、電子放出特性を大幅に改善することを述べてきた。電子放出特性を解析することから、その機構を推定することは可能であったが、実際の表面状態は観測されていない。電子放出特性をさらに向上させるためにはマイクロ領域での表面状態の計測は不可欠である。そこで、HfC 薄膜がどのような表面状態であるのかを明らかにするために微視的計測を行った。ここでは、第 5 章で開発した電子放出分布計測 (Scanning field emission imaging: SFEL) 装置を用いて、微視的な領域での電子放出分布の計測を行い、微視的な仕事関数との関連付けを行うために LBH 計測を行った。本来ならばエミッタ先端の表面を観察することが理想であるが、エミッタの先端の直接観察は非常に困難である。そこで、平坦な薄膜表面の観察を行うことで、電子放出特性に関連した情報が得られることを期待した。

6.2 表面形状評価

Si(100) 基板上にエミッタアレイに被覆したのと同条件で堆積した HfC 薄膜を、STM で観察を行った。図 6.1(a) に薄膜を堆積し、表面の清浄化を行っていない STM 像を示す。測定条件はサンプルバイアス電圧：-0.1 V、トンネル電流：2.0 nA である。

第 3 章での XPS などの薄膜の解析により、薄膜堆積直後の HfC 膜表面には Hf の酸化物が存在することが判明している。また、Hf 酸化物は高誘電体であることが知られており、電子がトンネルし難い。従って、この図のように、表面を Ar⁺ スパッタで清浄化を行っていない表面では、探針と試料の距離が安定せず、鮮明な画像を得ることができない。図 6.1(b) に Ar⁺ スパッタで清浄化を行った後の HfC 薄膜表面の STM 像を示す。スパッタの条件は、加速エネルギー：1 keV、イオン電流：3.0 μ A、10 分間である。STM の測定条件は図 6.1(a) の際と同じである。この像から、直径十数 nm の大きさのグレインが存在し



(a) 表面清浄化前の STM 像

(b) 表面清浄化後の STM 像

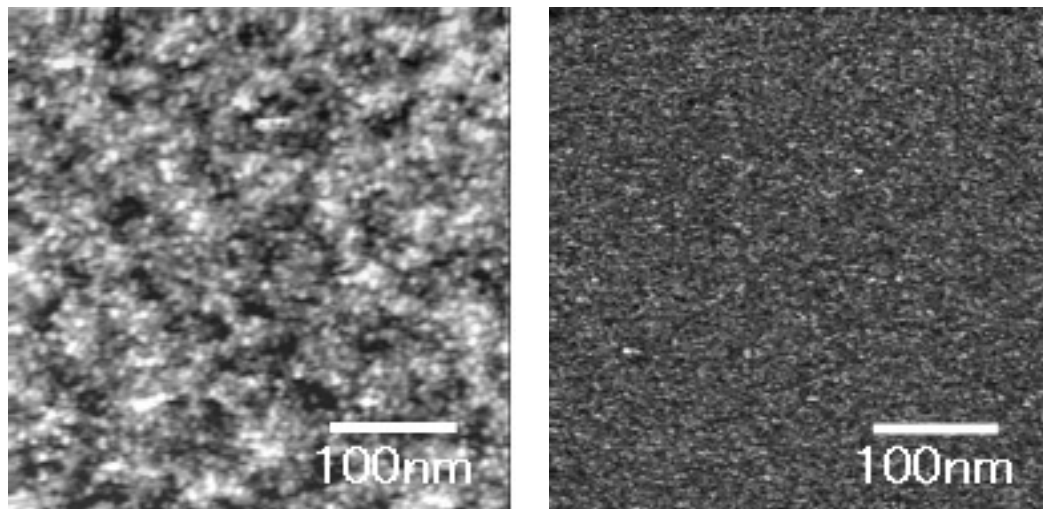
図 6.1 (a)Ar⁺ スパッタで清浄化前後での HfC 薄膜表面の STM 像, (Sample bias: -0.1 V, I_t : 2.0 nA, 400 nm × 400 nm)

ていることが確認でき, 粒界の深さは約 2 nm 前後であった. これは, 第 3 章での XRD 計測結果のピークの半値全幅から求めたグレインの大きさと一致し, SMM で計測した結果ともオーダーで一致する結果である.

6.3 Ar⁺ スパッタの加速エネルギーの違いによる LBH 分布

ここでは, HfC 表面の第 5 章で解説した STM/LBH 計測法を用いて, 微視的仕事関数 (LBH) 計測を行った. また, 清浄化に用いる Ar⁺ スパッタの加速エネルギーを変化させ, Hf と C のスパッタリング収率の違いや粒界と結晶粒での表面変化に注目した. 図 6.2(a)(b) に加速エネルギー 0.5 keV の Ar⁺ スパッタで清浄化後の STM 像と LBH 像を示す. スパッタ時のイオン電流は 3.0 μ A とした. また, STM 計測条件はサンプルバイアス電圧: -0.5 V, トンネル電流: 0.7 nA である. LBH 計測条件は探針の振幅: 0.4 Å, 振動周波数は 6.0 kHz である. また, STM 像と LBH 像は同時に取得した. 観察範囲は 400 nm である. 計測にあたり探針として電解研磨を行った, タングステン針を用いた. STM 像からは数十 nm のグレインが観察され, LBH 像からは STM 像に対応した微視的仕事関数は観察されなかった. 図 6.3 に図 6.2(a)(b) の水平方向 80 nm の範囲の STM 像と LBH 像のラインプロファイルを示す. 点線が STM 像で実線が LBH の値を示している. このラインプロファイルから, STM 像に対応した分布の LBH 像は観察されず, 平坦な微視的仕事関数分布を持っていることが判明した.

次に, Ar⁺ スパッタの加速エネルギー 1.0 keV ので清浄化後の STM 像と LBH 像を図 6.4 に示す. スパッタ時のイオン電流は 3.0 μ A とし, STM 計測条件は図 6.3 を観察した場合と同様である. 図 6.4(a) の



(a)STM 像

(b)LBH 像

図 6.2 加速エネルギー 0.5 keV の Ar⁺ スパッタで清浄化後の (a)STM 像と (b)LBH 像 , (Sample bias: -0.5 V , I_t: 0.7 nA , 400 nm × 400 nm)

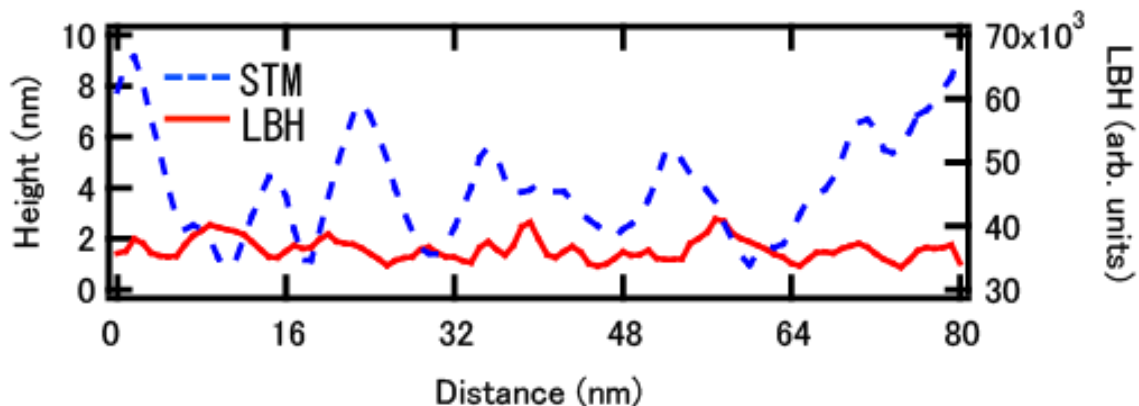


図 6.3 加速エネルギー 0.5 keV の Ar⁺ スパッタで清浄化後のラインプロファイル (幅 80 nm)

STM 像からは数十 nm のグレインが観察され，図 6.4(b) の LBH 像からは STM 像の凹凸に起因したコントラストが観察された．図 6.5 に図 6.4(a)(b) の水平方向 80 nm の範囲の STM 像と LBH 像のラインプロファイルを示す．点線が STM 像で実線が LBH の値を示している．このラインプロファイルから，STM 像の凹部分の微視的仕事関数が高く，凸部の値は低い傾向になる事が判明した．

さらに，スパッタの加速エネルギーが 1.0 keV で処理した上記と異なる試料の 100 nm × 100 nm の範囲で拡大して計測した結果を図 6.6(a)(b) に，そのラインプロファイルを図 6.7 に示す．図 6.6(a) では鮮明なグレインの形状が観察され，図 6.6(b) では STM 像と反転した像が観察された．ラインプロファイルにおいても，400 nm × 400 nm の範囲で観察したもの（図 6.4，図 6.5）と同様に STM 像の凹部分の微視的

仕事関数が高く、凸部の値は低い傾向になる事が判明し、同じ加速エネルギーでスパッタを行った場合、局所仕事関数分布の再現性があることが判明した。

ここでの比較では測定された LBH の絶対値は STM 探針の先端表面状態により変化する可能性があるため、相対値のみで議論を行うべきであることに注意が必要である。上記のとおり、STM 像での谷の部分(グレインの境界)で LBH が高くなる傾向があることが判明した¹⁰⁶⁾。これは、以下の原因によるものと推察される。グレインとその境界では境界のほうがスパッタリングされる可能性が高い。また、Hf は C よりもスパッタリング収率は高い¹⁰⁷⁾。上記の理由で、グレインの境界での微視的仕事関数が高く観測されたことが考えられる。また、第 3 章での XPS 計測結果より、膜内部には主に Hf と C が存在している。従って、C が粒界で微視的仕事関数を高くしたと考えられる。

上記の測定結果と、第 3 章での薄膜分析結果から図 6.8 に示すように、Preferential sputtering により粒界が Carbon rich になり、他の部分よりも微視的仕事関数が高くなったと考えることができる。

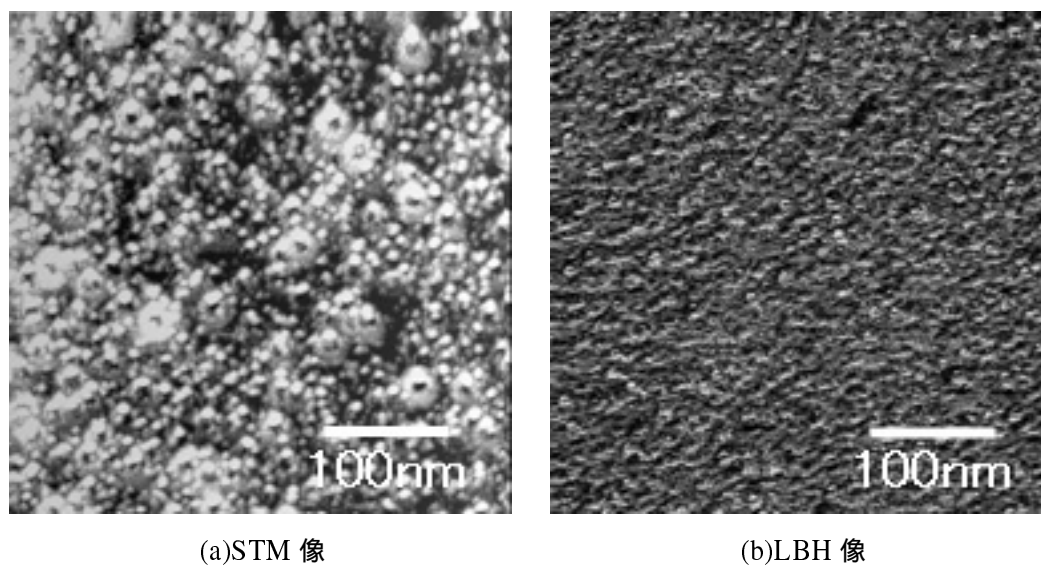


図 6.4 加速エネルギー 1.0 keV の Ar⁺ スパッタで清浄化後の (a)STM 像と (b)LBH 像, (Sample bias: -0.5 V, I_t: 0.7 nA, 400 nm × 400 nm)

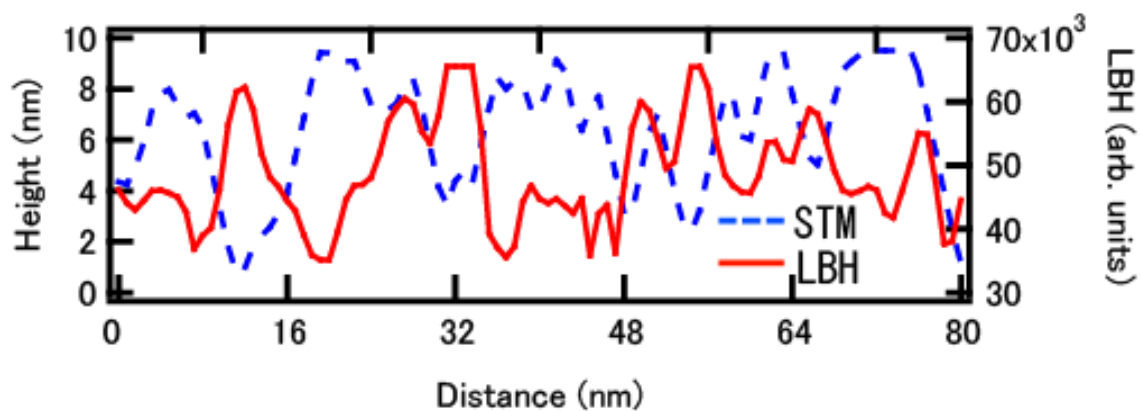


図 6.5 加速エネルギー 1.0 keV の Ar⁺ スパッタで清浄化後のラインプロファイル (幅 80 nm)

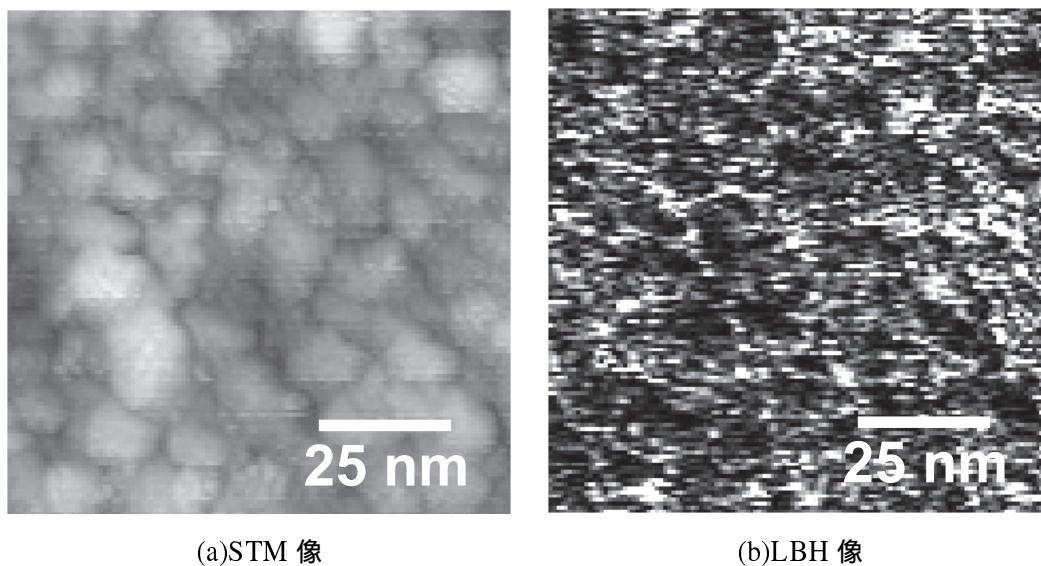


図 6.6 加速エネルギー 1.0 keV の Ar^+ スパッタで清浄化後の (a)STM 像と (b)LBH 像, (Sample bias: -0.5 V, I_t : 0.7 nA, 100 nm \times 100 nm)

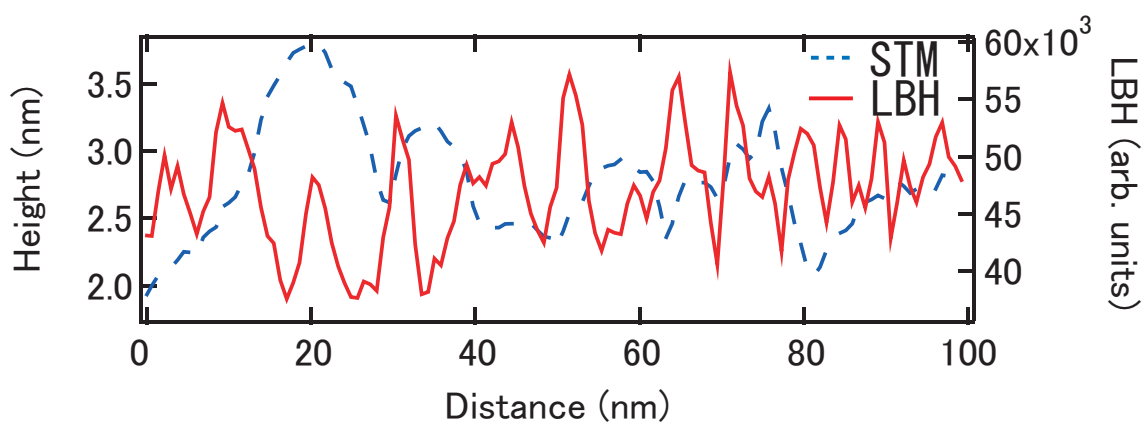


図 6.7 加速エネルギー 1.0 keV の Ar^+ スパッタで清浄化後のラインプロファイル

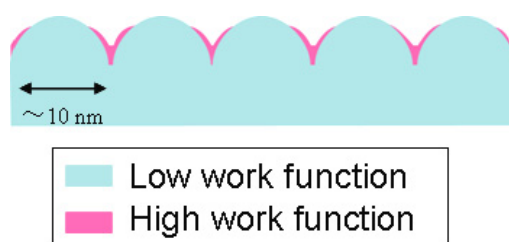


図 6.8 STM 像と LBH 像から考察した HfC 表面の概念図

6.4 HfC 薄膜の STM/FE 計測

電界放出分布計測 (STM/FE 計測) においては STM 用バイアス電圧を -1.0 V , トンネル電流は 5.0 nA に設定し , FE 用バイアス電圧を -7.0 V に設定し計測を行った . 得られた STM 像を図 6.9(a) に示し , 電子放出分布像を図 6.9(b) に示す . STM 像における明るい部分は , 形状の高い部分であり , 電子放出分布像における明るい部分は , 放出電流が高い部分である . STM 像においては図 6.4(a) と図 6.6(b) と同様に十数 nm のグレインが観察され , その境界の深さ方向の凹凸は $1\sim 2\text{ nm}$ 前後であった . FE 像においては , 放出電流の平均は約 80 nA であった . 図 6.9(a)(b) の中央部分のラインプロファイルを図 6.10 に示す . STM 像の谷の部分 (粒界部分) から極めて大きな電流が放出されていることが判明した .

図 6.11 に図 6.9 の STM 像 (a) と FE 像 (b) の 200 nA 以上の電流が計測されたサイト (● で示した) を重ね合わせたものを示す . この図からもわかるように , グレインの頂点部分よりも粒界部分からの電子放出が多いことが明らかである .

上記の粒界部分は前記の STM/LBH 計測から , 図 6.12 に示したように , Carbon rich になっている部分からの電子放出であり , 微視的仕事関数の高い部分から電子が放出することを示している .

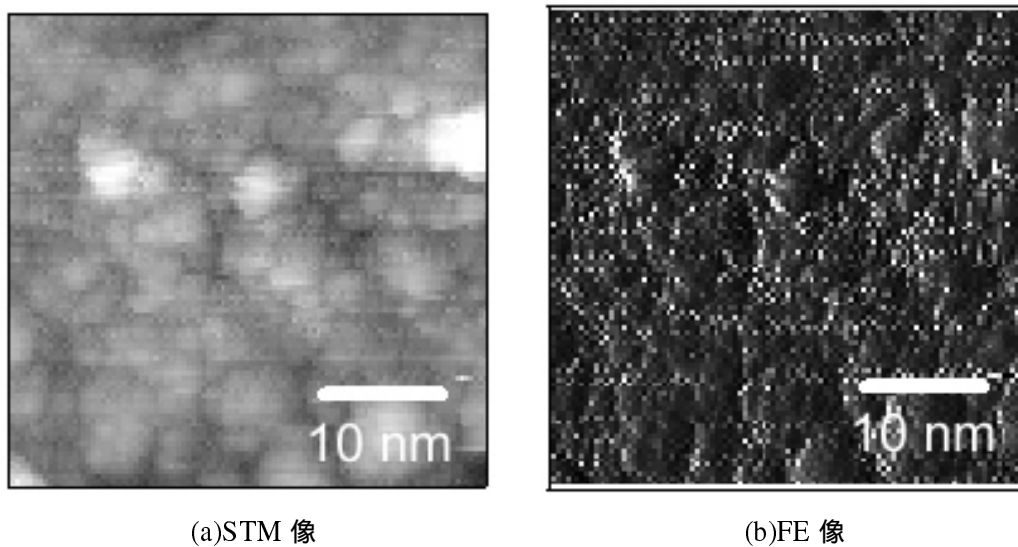


図 6.9 加速エネルギー 1.0 keV の Ar⁺ スパッタで清浄化後の (a)STM 像と (b)FE 像, (Sample bias: -1.0 V, FE bias: -7.0 V, I_r: 5.0 nA, 40 nm × 40 nm) Ave. 82.4 nA, Max. 376 nA, Min. 0.68 nA

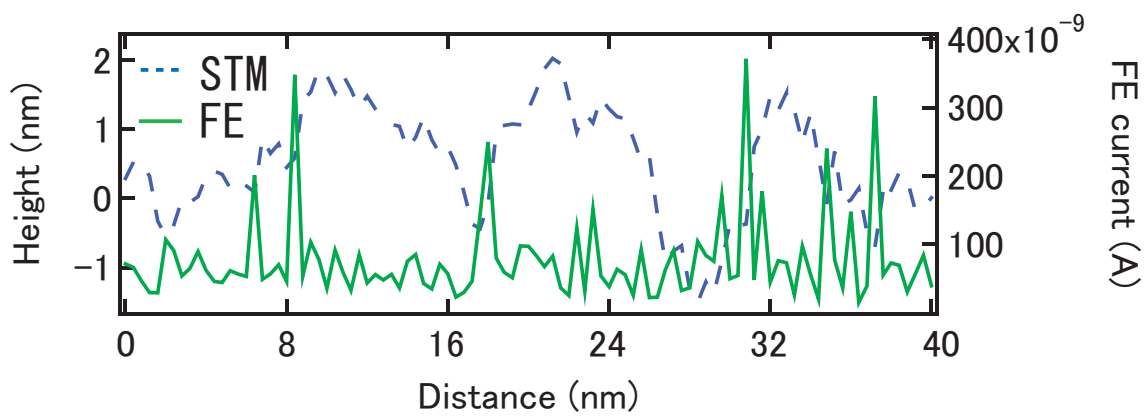


図 6.10 (c)STM 像と FE 像のラインプロファイル

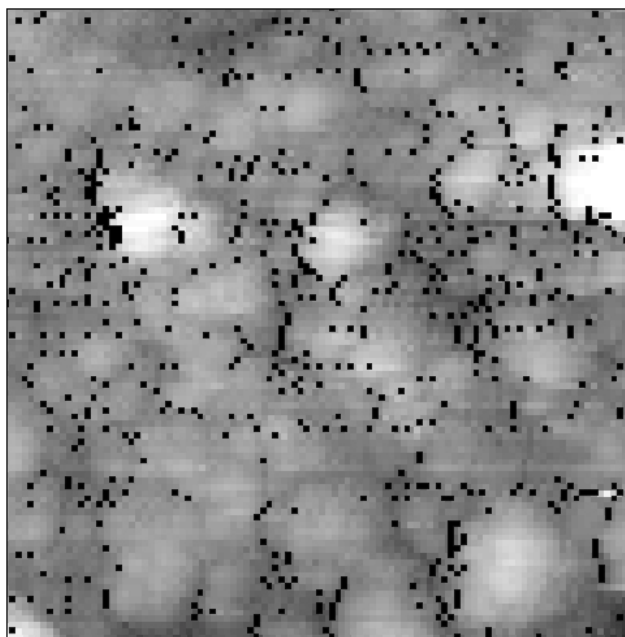


図 6.11 図 6.9 における，STM 像と 200 nA 以上の電流が流れた部分の重ね合わせ

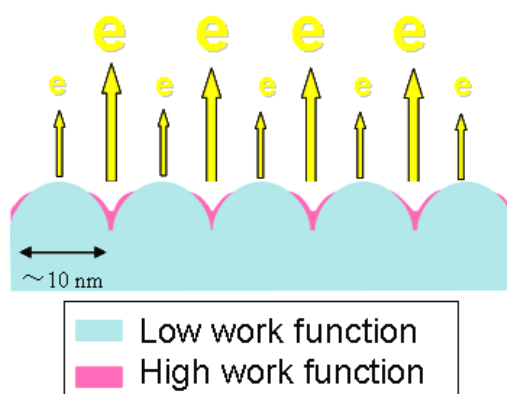


図 6.12 HfC 薄膜表面からの電子放出の概念図

6.4.1 HfC 薄膜の STM/FE 計測結果の考察

Araidai ら¹⁰⁸⁾ はグラファイトリボンからの電子放出を time dependent density functional theory を用いて計算を行い, dangling bond からの電子放出が主であるとしている. 図 6.13(a)(b) にその計算結果を示す. 図 6.13(a) は水素終端されたグラファイトリボンからの電子放出, (b) は Clean な (Dangling bond を含む) グラファイトリボンからの電子放出を示している. ここで, 横軸が電子のエネルギーを示し, 縦軸が放出電流を示している. また, 点線で示される $E_{//}$ はグラファイトの水平方向, つまり, Dangling bond に沿った方向への電子放出を示している. 実線で示されている E_{\perp} はグラファイトの垂直方向からの電子放出を表している.

図 6.13(a)(b) よりグラファイトリボンの Dangling bond に沿った方向 ($E_{//}$) から, 電子が水素終端の有無にかかわらず優先的に放出されていることがわかる. また, 興味深いことに水素終端された場合, フェルミレベルよりも深い準位, つまり空間分解で考えると局所仕事関数の大きい部分から電子が優先的に放出されることを報告している (図 6.13(a)).

さらに, 図 6.13(a)(b) のフェルミ準位 (ϵ_F) に注目すると, Clean な Graphite の方が水素終端された Graphite よりも仕事関数が高い (真空準位とフェルミ準位 (ϵ_F) 差が大きくなっている) が, 電子は仕事関数の高い Clean な Graphite から多く放出されていることがわかる. これは, 電子放出は仕事関数だけではなく, 電子状態が電子放出に大きな影響を与えることを示している.

本研究における HfC 薄膜表面の粒界は, 第 6.3 節で述べたようにスパッタリングにより形成されたため, 欠陥が多いことが予想される. Dangling bond が雰囲気中の水素により部分的に終端され, 多様な電子状態をもっていることが容易に予想される. 従って, 粒界部分において局所仕事関数が高いにもかかわらず, 電子放出のしやすい電子状態のサイトが多く存在していたことが考えられる.

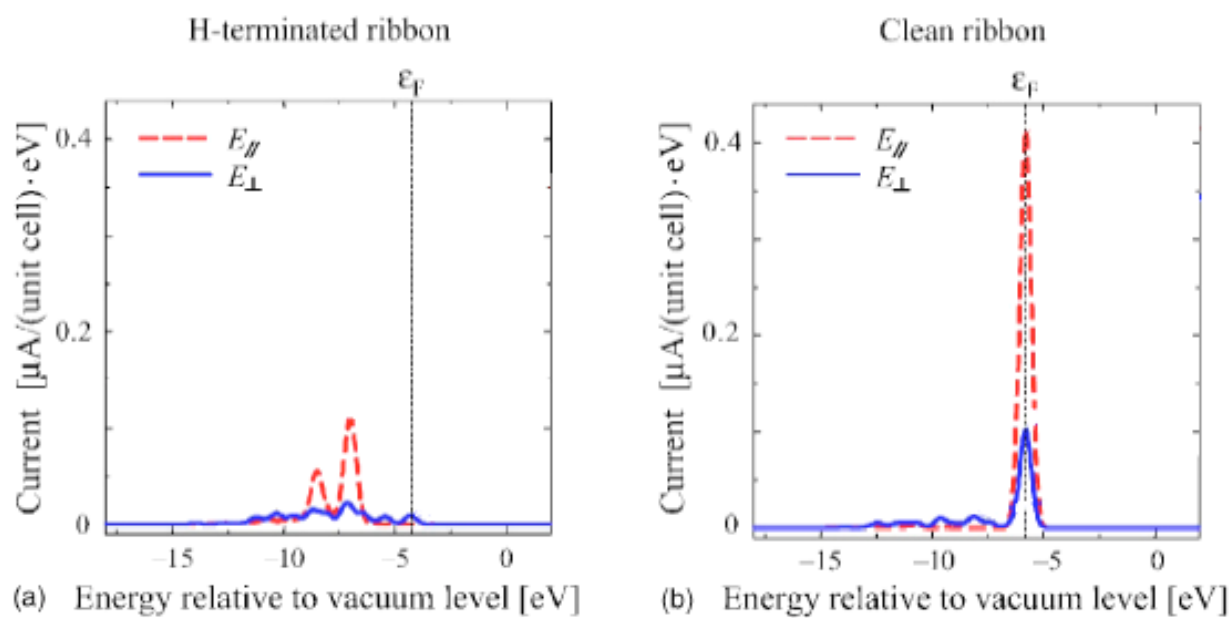


図 6.13 Araidai¹⁰⁸⁾ らが報告を行った Graphite からの電子放出の計算結果

6.5 まとめ

本章では STM 装置を用いて、Si FEA の被覆膜として低電圧動作、大電流放電などを可能としてきた HfC 薄膜の観察を行った。また、加速エネルギーの異なる Ar⁺ スパッタにより局所仕事関数がどのように変化するかを観察し、第 4 章で動作確認を行った SFEI 装置を用い、HfC 薄膜の局所仕事関数と局所電子放出分布の比較を行った。結果を下記にまとめる。

1. STM による観察結果より、Ar⁺ スパッタによる清浄化後の HfC 薄膜表面には十数 nm 前後のグレインが存在することが判明した。
2. Ar⁺ スパッタの加速エネルギーにより、HfC 薄膜表面の局所仕事関数分布が異なることが判明した。加速エネルギーが 0.5 keV の場合は表面の局所仕事関数は平坦な分布であった。これに対し、加速エネルギーが 1.0 keV の場合は STM 像の凹部分の局所仕事関数が高く観察された。
3. 上記は、以下の原因によるものと推察される。グレインとその境界では境界のほうがスパッタリングされる可能性が高く、Hf は C よりもスパッタリング収率は高い¹⁰⁷⁾。従って、C 組成が高まることにより粒界で微視的仕事関数が高くなったと考えられる。上記の理由で、グレインの境界での微視的仕事関数が高く観測されたことが考えられる。また、その境界は Carbon rich になっていると考えられる。
4. 微視的な電子放出分布の計測を行うために、電子放出分布計測装置を開発し STM 計測と同時に電子放出分布計測を行った。その結果、FE bias -7.0 V の際に、HfC 薄膜表面から平均 82 nA 近くの電子放出を確認した。
5. 電子放出分布測定結果を局所仕事関数計測結果と比較したところ、局所仕事関数の高い部分（粒界）から電子放出が優先的に行われていることが判明した。

上記の結果は、従来から一般に用いられてきた F-N の理論を元にしたモデルでは理解できない結果であり、薄膜からの電子放出は仕事関数と形状だけに影響を受けるだけでなく、薄膜の電子状態などの物性も影響していることが考えられる。

第7章

結論

集積型電界放出電子源は、フラットパネルディスプレイへの応用や、進行波管、X線源、磁気センサーなどあらゆる用途への応用が期待されている。また、Siを材料として電界放出電子源を実現することにより、情報機器としての応用が格段に広がると考えられる。電界電子放出現象の研究は長い歴史を持っているにもかかわらず、エミッタの加工技術が未熟であること、また、表面の清浄化技術が不十分であったことなどから、均一な形状と表面を持ち合わせたエミッタの作製が困難であり、電子放出特性の再現性を十分に満足させることができなかった。

今日、十分に成熟した半導体微細加工技術と表面計測技術を用いることで、これまでになかった電子放出分野の発展が期待できる。そこで、本研究では電子放出の原理に立ち戻り、低仕事関数、高融点、スパッタリング耐性を有する材料の選択を行い、集積型Si電界放出電子源の特性向上のためにHfCを被覆材料を用い、低電圧動作、大電流放電などこれまでになかった電子放出特性を実現した。さらには、その電子放出特性の起源の解明のために新たな測定装置の開発を行い、HfC薄膜で起こる物理現象の解析に取り組んだものである。本章では本研究で得られた成果をまとめ、今後の展望について述べ、本研究の結論とする。

7.1 本研究で得られた成果

これまで様々な材料により集積型電界放出電子源の被覆による研究が行われてきたが、ナノメートルオーダーで材料表面に注目した研究報告は少ない。そこで、本研究ではHfC薄膜で被覆後の電界放出電子源の電子放出特性の検証のみならず、薄膜の表面物性に注目し、ナノメートルオーダーでの表面観察を行い、Ar⁺スパッタリングによる表面状態の変化を明らかにした。このスパッタリングによる表面変化を観察することはフィールドエミッションディスプレイを実現するにあたり非常に重要である。

7.1.1 高性能集積型 Si 電界放出電子源の実現

集積型電界放出電子源の被覆材料として、低仕事関数、高融点などの性質を有する HfC を選択し、集積型 Si 電界放出電子源へ被覆を行い電子放出特性の評価を行った。Si FEA 先端を HfC 薄膜で被覆することにより、低電圧から動作が可能になった。また、HfC は化学的に安定性の高い材料であるため、アレイの中のエミッタの表面状態が均一化され、電子放出を行うエミッタの数が増加した。動作エミッタ数が増加したことにより個々のエミッタの電流負荷が減少し、 2.5 A/cm^2 (放出電流/引出しゲート全面積) の大電流放出が可能になった。さらには、時間経過による放出電流の減少を抑制することが可能となり、HfC 薄膜被覆が FED に用いる電子源の被覆材料として有望であることを明らかにした。

7.1.2 局所電子放出分布計測

エミッタ先端の表面状態を電子放出中に直接観察することは困難である。そこで、本研究ではエミッタ先端の直接観察ではなく、同材料の薄膜からの局所的な電子放出を計測することで、エミッタ先端からの電子放出現象を推察することを提案した。STM 装置は原子スケールでの表面観察が可能である。この STM 装置に改良を加えることで局所的な電子放出を計測することを可能とした SFEI 装置を開発した。

この SFEI 装置を用い、原子スケールでの電子放出特性 (FE) 計測を行い、局所仕事関数と比較を行った。その結果、電子は相対的に仕事関数の大きい結晶粒界面部から優先的に放出されることが明らかになった。これは、これまで用いられてきたモデルでは理解できないものであり、電子放出における電子状態の詳細な性質の重要性を示唆するものである。

7.1.3 強電界下での電子放出モデルの提案

HfC FEA の電子放出特性を示す F-N プロットが強電界領域で曲がるという現象を観測したが、この結果はエミッタ表面には仕事関数が低い領域と、仕事関数が高いが強電界下で放出電流の大きい領域が混在することを示している。

HfC 薄膜表面においてもスパッタリング後は仕事関数の高い領域と低い領域が混在しており、強電界の下では高い仕事関数領域からの電子放出が観測された。本研究で用いた HfC 薄膜は Ar^+ スパッタ後に粒界の炭素組成が高まったことが明らかになり、その部分は多様な電子状態を有すると考えられる。仕事関数はマクロな領域ではフェルミ準位と真空準位の差であると定義されてきたが、Araidai らが報告したグラファイトの Dangling bond からの電子放出の計算結果のように、エミッタ先端の様な局所領域においては仕事関数が電子放出特性を決定せず、元来のモデルに当てはまらない可能性があることを本研究では提起した。

7.1.4 結論

本研究では集積型 Si 電界放出電子源に遷移金属炭化物の HfC 薄膜を被覆し、電子放出特性の改善を図った。HfC は低仕事関数、高融点を有する Hf とスパッタリング耐性、高融点をも有する炭素の化合物であり、単結晶からの電子放出では優れた電子放出特性を示すことが報告されてきた。

本研究では Si を基材とした集積型電界放出電子源に被覆する必要があったため、HfC の焼結体をターゲットとして用い、ICP スパッタ装置で堆積を行った。作製した HfC 被覆集積型 Si 電界放出電子源からの電子放出特性は集積型 Si 電界放出電子源に比べ、低電圧動作が可能であり、大電流放電、長時間の動作が可能になった。この原因を探るために HfC 薄膜からの局所電子放出分布を新たに開発した SFEI 装置で測定を行った。

HfC 薄膜からの局所電子放出分布計測と局所仕事関数計測の結果、堆積を行った薄膜は数十 nm のグレインが存在していたが、薄膜表面が堆積後にイオンによりスパッタリングを受けると、粒界の炭素組成が高まり、電子放出は粒界の部分から優先的に放出されることが判明した。その粒界部分の組成のずれは Hf と炭素のスパッタリング収率の違いと、表面構造に起因して形成されたことが考えられる。スパッタの影響などを受けた粒界部分の炭素は様々な電子状態を有することが考えられる。Graphite からの電子放出の理論計算の報告と比較すると、水素終端された Graphite よりも Dangling bond を残した Graphite の方が仕事関数が高くなっているにもかかわらず、Dangling bond を残した Graphite から電子が放出されることが報告されており、HfC 薄膜の粒界でも同様な現象が起きていると考えられる。

従って、集積型 Si 電界放出源の被覆材料を選択する際には、低仕事関数、高融点、スパッタリング耐性を有し、さらに、動作雰囲気中でのイオンによる衝撃を受けた後の表面の電子状態を考慮する必要があることが明らかになった。

7.2 今後の展望

7.2.1 電子放出分布計測 (SFEI) 装置

STM 装置を用い電子放出材料の微視的仕事関数分布と電子放出分布を観察した本研究は、次世代高性能電界電子放出源を提案するにあたり重要な考察と言える。また、電子放出特性と表面の局所的構造、局所仕事関数、局所電子放出サイトについての関係を調べた例はこれまでに無く、材料表面の仕事関数の起源を考察するに有効な手法となることが考えられる。

本研究で開発した SFEI 装置による電子放出分布計測を他の薄膜に適用し、電子放出材料として有効性を評価することで、新たな被覆材料の選択の礎となることを期待する。さらには、炭素材料の基本要素であり、よく規定されている Monolayer graphite を用い、その欠陥からの電子放出特性を検証し、Dangling bond の状態をより詳細に観察すべきである。その結果、遷移金属炭化物からの電子放出のメカニズムを更に詳細に解明することが可能であると考えている。

本研究分野である真空ナノエレクトロニクス以外の半導体デバイス分野において、素子の小型化が進む中でゲート電極材料として仕事関数制御の手法が精力的に模索されている。メタル材料を用いた LSI のゲート電極は、従来のポリシリコン電極における空乏層や電気抵抗の問題を解決できる反面、LSI 性能を左右するしきい値電圧の制御が難しいという問題がある。上記の問題解決のためにメタルゲート電極に金属化合物を用い、目的とする仕事関数を得ようとする研究が行われている。また、Micro Electro Mechanical Systems (MEMS) 分野においても、金属化合物の表面は重要視され、化学反応性を支配する仕事関数は益々注目されていくことが考えられる。従って、微視的な仕事関数を根源から見直すことは、仕事関数制御という側面からも多大なる貢献が可能であると考えている。

7.2.2 HfC 被覆集積型 Si 電界放出電子源

本研究は遷移金属炭化物である HfC を FEA の被覆材料として用いたが、この材料は単体金属に比べ興味深い物性を有する。遷移金属炭化物は電子放出材料としての研究のみならず、結合力の強さから生み出される強固な表面を利用し、機械工学的な視点から超硬刃の被覆材料として用いるための研究が行われ、さらには、代替触媒としての研究も活発に行われてきた。これらは、遷移金属炭化物材料の特殊な表面状態によるものである。この材料の表面は第2章で述べたように、金属と炭素の特性をお互いに高めあった特性を有しており、表面が修飾されることによりさらに特異な特性を生ずることが考えられる。

HfC 多結晶薄膜表面からの電子放出特性は低電界下と高電界下では異なる特性を示したが、これは炭素の多様な電子状態によるものであると考えられる。このような、多様性を持った材料と低仕事関数を有する金属との相関関係を明らかにすることは、任意の電子放出特性を持った材料の創製に大きく寄与するも

のであると考える。

本研究では HfC 被覆薄膜は室温で堆積したが、予備実験において HfC 薄膜堆積時の温度、Ar ガスの圧力、スパッタ装置への投入電力を変化させることにより、配向性とグレインの大きさなどの膜の物性が変化することが判明している。そこで、薄膜の配向性を変化させることにより、電子放出特性がどのように変化するか検証する必要があると考えている。

HfC 被覆集積型 Si 電界放出電子源の電子放出効率は 99 % 以上であり、低電圧、大電流動作が可能だけでなく、実用的な電子源として期待される。現在、実用化されている自発光型の表示デバイスであるプラズマディスプレイや製品化に近い SED(Surface-conduction Electron-emitter Display) は、その画素サイズを小型化するには限界があり、数 inch のサイズの小型ディスプレイで HDTV(High definition television) を表示することは不可能である。

一方で、本研究で作製した HfC 被覆集積型 Si 電界放出電子源は、既存の半導体加工技術で作製が可能であり、本論文で紹介した電子ビームの集束電極や、放出電流制御用の MOSFET などのシリコンデバイスと集積化が可能であり、ディスプレイパネルそのものと、その駆動回路、さらには CPU などの演算回路メモリといった様々なデバイスを一つの Si 基板上に集積化することが可能である。上記の事から超小型で多機能なディスプレイへと発展し、高輝度、高解像度、高速応答、低消費電力を有した小型表示デバイスとしての可能性を秘めている。

しかしながら、FED の製品化のためには安定性と信頼性を持った電子源を作製することが重要な課題である。本研究で作製した HfC 被覆集積型 Si 電界放出電子源は超高真空中で数千時間のオーダーで安定して動作することを確認しているが、実用化のためには十万時間以上の安定した動作が要求される。また、寿命の検証にはガラス管に真空封止した状態での評価が必要である。超高真空チャンバー内での評価と異なり、様々な残留ガスによる電子源の表面への影響が懸念されるからである。

また、本研究に関連して HfC 被覆集積型 Si 電界放出電子源と半導体デバイスの混載に関しても研究がなされ、高機能表示デバイスとしての検証実験も成功を収めているが、デバイスの実用化のためには再現性の高い薄膜を形成する必要がある。これは、上記の配向性制御などの薄膜の堆積手法の検討により解決されたいと考えている。

近い将来の Ubiquitous 社会の実現のために、最も重要な Man-machine interface を司る画像表示デバイスとして、FED は非常に大きなポテンシャルを有しており、次世代の情報携帯端末を構成する中核のデバイスとなることを期待する。

付録 A

HfC FEA の作製方法

A.1 FEA 作製プロセスの詳細

A.1.1 エミッタ概形作製

洗浄後の Si(100) 面の 15 mm 基板に酸化炉で SiO₂ を 300 nm 堆積させる。その後、フォトリソグラフィによって SiO₂ 上に直径 1.2 μm 前後の円形レジスト保護膜を作り、反応性イオンエッチング装置 (RIE:CHF₃ 雰囲気中) を用いて SiO₂ 膜のみを選択的に円形にエッチングを行う (図 A.1, A.2)。後に、SiO₂ キャップ上に付着しているレジストを剥離液を用いて除去する。SiO₂ による円形のキャップを残した状態で、更に RIE(SF₆ + O₂ 雰囲気中) でキャップ下の Si をエッチングする (図 A.3, A.4)。条件は SF₆ + O₂ = 80 + 12 sccm, 80 W, 3.0 Pa, エッチング時間は 4~5 分で、キャップの直径に合わせた時間エッチングを行う。ここで、エミッタ形状の縦横比を決定する大きな要素が、SF₆ と O₂ の混合比である。本研究においては SF₆ = 80 sccm, O₂ = 12 sccm に固定してエッチングを行ったが、形状を変化させたい場合はガスの混合比を変化させることにより可能である。仮に SF₆ の流量を一定とし、O₂ の流量を増加させると、基板面に対し水平方向のエッチング速度は遅くなり、異方性が強まる。従って、縦横比の高い (高さの高い) エミッタを作製する場合は O₂ 流量を増加させ長時間エッチングを行う事により可能である。また、エッチング途中で流量を変化させる事で、先端部分のみ尖った形状を持ったエミッタなども作製可能である。エミッタ概形を作製した後に、SiO₂ キャップ、裏面の酸化膜をフッ酸で除去する。

A.1.2 エミッタ先端の先鋭化

基板上の酸化膜を全て除去した後に、走査型電子顕微鏡 (SEM) を用いて全てのエミッタの先端の直径を計測し、その直径の 0.75~1 倍の膜厚が形成される様に、熱酸化を行う。また、Si が酸化膜になる過程での応力を用いて、先端部分のみを尖らせるため、酸化炉中での温度が非常に重要であり、本研究においては 950 °C でドライ酸化を行った (図 A.5)。熱酸化後のエミッタの SEM 像を図 A.6 に示すが、表面に薄

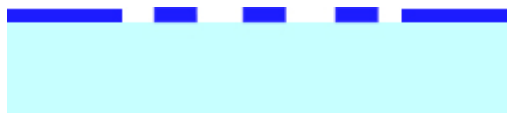
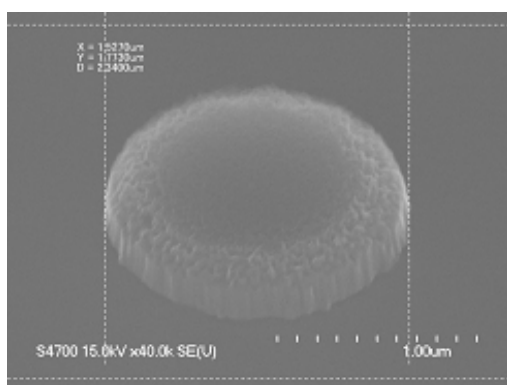
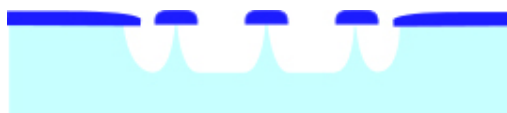
図 A.1 SiO₂ キャップの作製図 A.2 Si 基板上的 SiO₂ キャップの SEM 像

図 A.3 RIE による概形形成

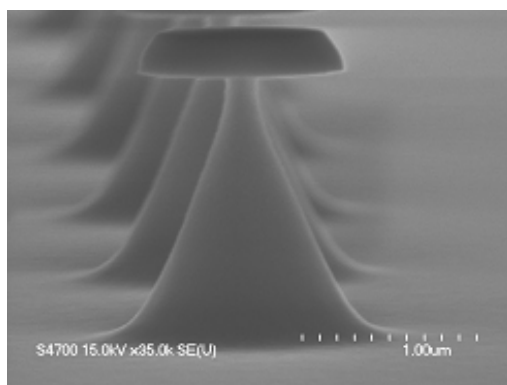


図 A.4 RIE による概形形成後の SEM 像

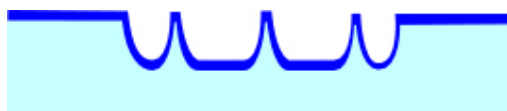


図 A.5 エミッタ先端の先鋭化

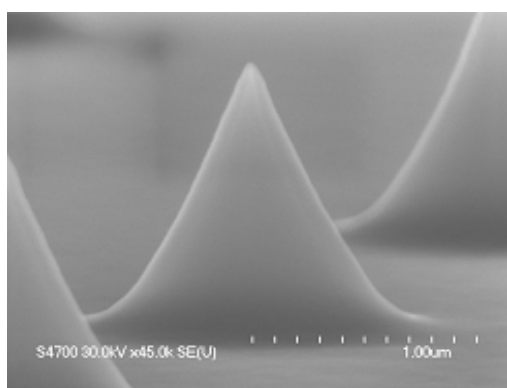


図 A.6 先鋭化のための薄い熱酸化膜に覆われている Si エミッタ

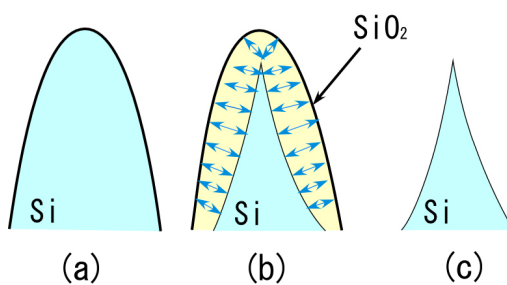


図 A.7 先鋭化の概念図

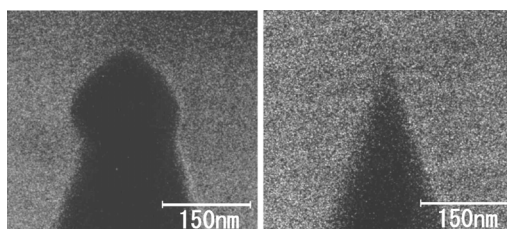


図 A.8 エミッタ先端の先鋭化有無の比較

い酸化膜が形成され、内部に非常に尖った Si 先端がある事がわかる。熱酸化を行う事によりエミッタ先端が先鋭化させる原理を簡単に述べる。図 A.7(a) に示すように、先端が尖っていない Si に対し熱酸化を行う事で図 A.7(b) の様に、応力の分散が起こり、先端部分の酸化の進行は非常に遅くなる。また、応力を生ませる為には酸化膜が溶解しきる間際の温度で行う事が適しており、800~950 前後での先鋭化が適当である。酸化後のエミッタ周囲の酸化膜をフッ酸で除去し図 A.7(c) に示すように、非常に尖ったエミッタを形成する事が可能となる。また、先鋭化を行う前のエミッタ先端の状態と、先鋭化を行ったエミッタ先端を比較した SEM 像を図 A.8 に示す。先鋭化前においては曲率半径が 80 nm 前後であったのに比べ、先鋭化処理後には曲率半径数十 nm 以下になっていることがわかる。

A.1.3 HfC 膜堆積と絶縁膜，引出ゲート材料堆積

酸化膜をフッ酸で除去した後(図 A.9, 図 A.10), SEM を用いて各々のエミッタの高さを計測する。洗浄を行い清浄な Si エミッタ表面に HfC 膜を堆積する。堆積条件は以下の通りである。Ar ガス 0.1 Pa, Ar ガス流量 4.0 sccm, マグネトロンコイル 100 W, 誘導コイル 50 W, 堆積時間 10 分である。後に, TEOS を原料とした PE-CVD を用いて, TEOS 膜 (SiO_2 膜) をエミッタの高さから, 後に堆積する引出ゲート用 Nb 膜の厚さを減じた厚さ(約 0.5~1 μm) を, TEOS 膜の堆積レートから換算し堆積する(図 A.11)。堆積条件は $\text{TEOS}+\text{O}_2 = 300 \text{ sccm} + 7 \text{ sccm}$, 電力 200 W, 圧力 106.4 Pa, 堆積時温度 350 , 堆積レート 893.2 $\text{\AA}/\text{min}$ から目的に合った時間堆積する。さらに電子ビーム蒸着機を用いて, Nb 膜を 200 nm 堆積する。ロードロック付の真空チャンバーで 10^{-6} Pa 台の真空中で堆積を行う。堆積レートは 1.3~1.9 $\text{\AA}/\text{min}$ もしくは, 不純物の混入が考えられる場合は堆積レートを高くし, 3~4 $\text{\AA}/\text{min}$ で行う。Nb 堆積後の表面 SEM 像を図 A.12 に示す。Nb 膜の上にエッチバック⁹⁾を目的としたレジスト膜を基板全面にスピンコートする。ここで, 塗布するレジストは通常使用しているレジストよりも, 粘度が低い物を使用し, Nb の盛り上がりの頂点付近の膜厚が非常に薄くなるように塗布し, 次行程の RIE によるエッチングでエミッタ上部の Nb 膜部分のみがエッチングされるようにすることを目的としている。塗布条件は使用レジストが東京応化製の OFPR800-5 cp でスピンコーターの回転数は 1st: 500 rpm, 2nd ;4000 rpm である。さらに第 A.1.4 項で述べるが, 上記の行程を複数回繰り返す事により, 引出ゲートとエミッタ先端の高さ調整が高精度に可能である。

A.1.4 エッチバックとエミッタ周囲の絶縁膜除去

次に Nb 膜の頂点部分のみの RIE によるエッチングを行う(図 A.14)。RIE の条件は $\text{SF}_6=50 \text{ sccm}$, 10 Pa, 45 W, 10 分間のエッチングを行う。反応性ガスは SF_6 のみを用いているので, Nb 膜と SiO_2 膜とではエッチングに大きな選択比があり, Nb 膜はエッチングされるものの, SiO_2 膜はほぼエッチングされな

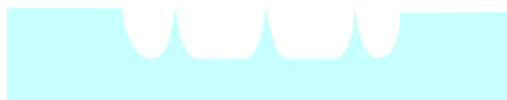


図 A.9 先鋭化後の熱酸化膜除去

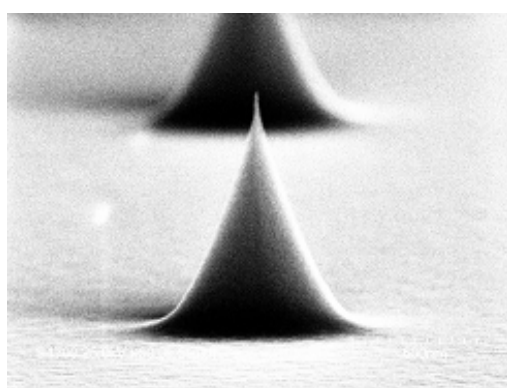


図 A.10 熱酸化膜除去後の SEM 像

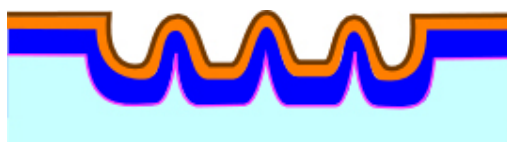


図 A.11 各種膜堆積

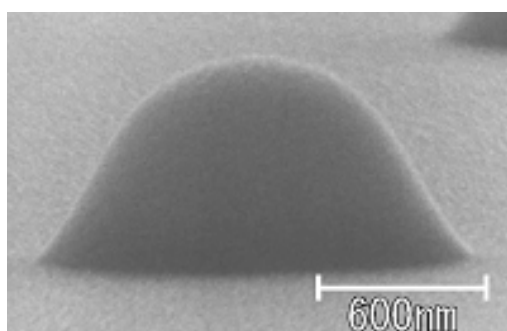


図 A.12 引出電極になる Nb 面

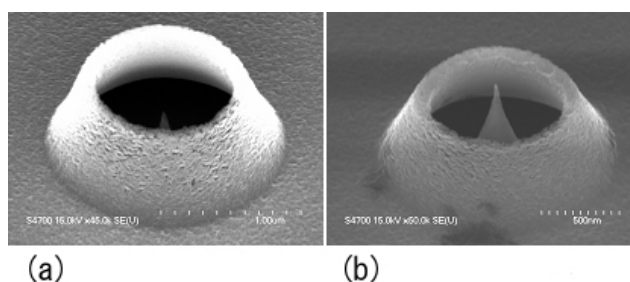


図 A.13 高さ調整の有無での違い (a):高さ調整無し (b):高さ調整有り (2 度エッチバックを行った)

い、 SiO_2 膜が表面に露出した状態の SEM 像を図 A.15 に示す。ここで、第 A.1.3 項でエミッタの高さが計測済みであるので、“TEOS 膜厚 + Nb 膜厚 + Nb の開口部分の盛り上がりの部分の高さ”がエミッタの高さと同じになるように再度レジストをスピコートし、RIE でエッチングし Nb の盛り上がり部分を再度エッチングし高さを調整する事で、電子放出する際にエミッタから引出ゲートへ流れてしまうエミッション電流を最小限に抑える事が可能となる。実際にエミッタの高さ調整を行ったものを図 A.13 に示す。

後に、エッチバック用のレジストを剥離液を用いて剥離し、フッ酸を用いてエミッタ周囲の TEOS(SiO_2) 膜を除去する。長時間フッ酸に浸すと、Nb の引出ゲート直下の TEOS 膜全体が溶解され引出ゲートが陥没しまうので、SEM を用いて、エッチングの具合を確認しながらエミッタ先端が露出するまでエッチングを行う。エミッタ先端が露出した FEA の一部の SEM 像を図 A.17 に示す。5 μm 間隔で均一なエミッタが作製され、引出ゲートの開口部分内にエミッタ先端が見て取れる。

A.1.5 ダイシングとボンディング

FEA が完成した 15 mm 基板にダイシング時の保護用に全面にレジストをスピコートし、ダイシングを行う。ダイシングを行った後の基板全体の大きさは 2.5 mm で、FEA のサイズは縦 500 μm × 横 800 μm であり、縦 100 tips × 横 160 tips でエミッタ間隔は図 A.17 に示すように 5 μm である。図 A.18 に 2.5mm 角基板の全体像を示すが、16,000 tips の HfC FEA が 6 パターン作製されている事がわかる。また、周囲にある 200 μm の正方形の部分は、引出ゲートへ電圧を供給するために使用する電極パットである。また、1792 tips の FEA は 28 tips × 横 64 tips でエミッタ間隔は 5 μm である。電子放出測定を行うにあたって、基板に電圧を印加する必要があるために、TO-5 と呼ばれるパッケージにマウントする。基板の裏面を Ag ペーストで接着後、ウェッチボンダーと呼ばれるボンディング装置を用い、TO-5 の端子と基板の電極パットを太さ 25 μm の Al ワイヤで接続する。接続後の写真を図 A.19 に示す。以上で全工程が終了である。

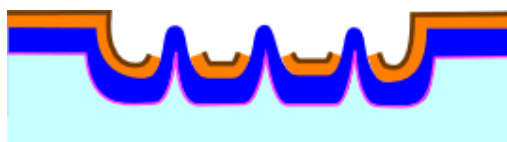
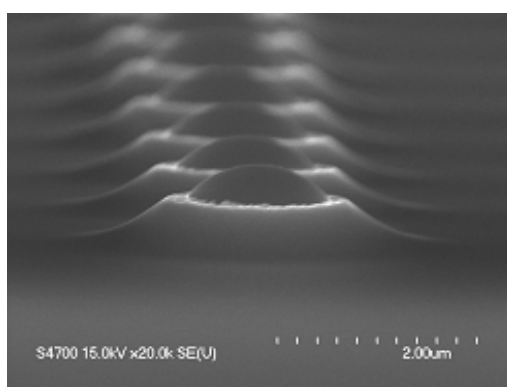
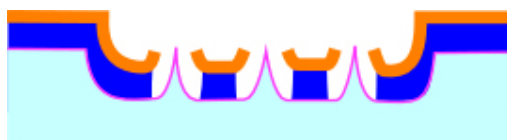
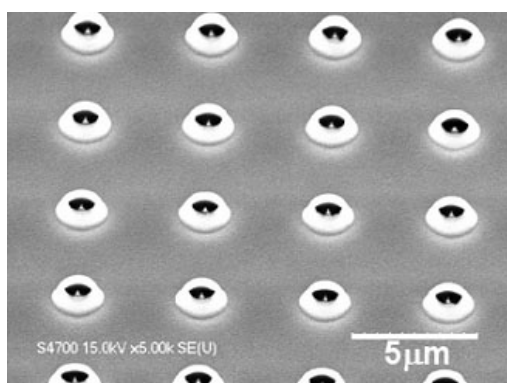


図 A.14 エッチバック

図 A.15 Nb がエッチングされ SiO_2 膜が露出している状態図 A.16 フッ酸によるエミッタ周囲の SiO_2 膜除去図 A.17 SiO_2 膜を除去し完成した FEA の一部

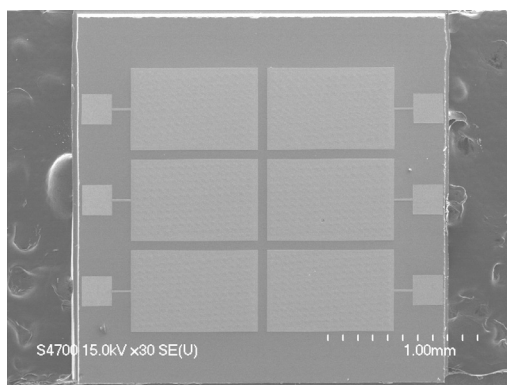


図 A.18 16,000 tipsFEA の全体像

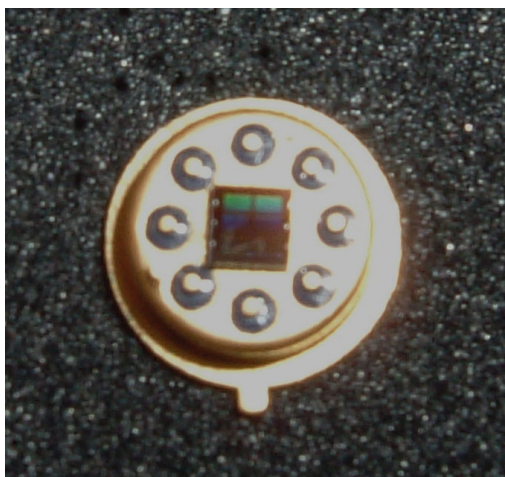


図 A.19 TO-5 マウンティング後の 16,000 tips の HfC FEA

付録 B

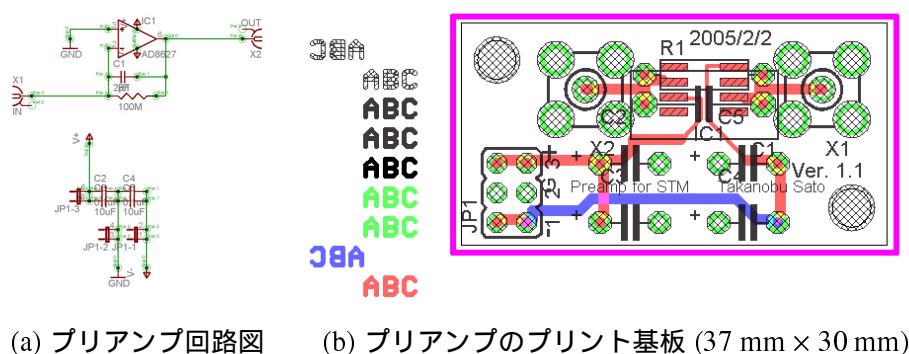
本研究で開発した回路の詳細

B.1 STM 用プリアンプ

図 B.1(a) に本研究で作製したプリアンプの回路図，図 B.1(b) にプリント基板へのレイアウトを示す．薄い色（赤色）が Top layer，濃い色（青色）が Bottom layer である．また，網目（緑色）の部分はスルーホール加工を行った穴である．オペアンプはアナログデバイス社製の AD8627 を用いた．このオペアンプは入力バイアス電流が 0.25 pA と非常に小さく，出力電圧も電源電圧付近まで得ることが可能である．さらに，Small Signal Bandwidth : 5 MHz ，Slew Rate : $5 \text{ V}/\mu\text{s}$ と高速動作に向いている素子である．局所領域における電界放出電流は不安定であることが考えられるために，増幅回路での遅延は測定結果に影響を及ぼす．従って，このオペアンプは本研究の使用には適している．

図 B.1 で用いた $100 \text{ M}\Omega$ の抵抗 (R1) は Meggitt CGS 社製の高電圧サーメットプレート抵抗器を用いた．抵抗値許容差は $\pm 1 \%$ であり，温度係数は $\pm 100 \text{ ppm}/^\circ\text{C}$ である．

また，STM 装置側の寄生容量とのバランスを取るために， 2 pF のコンデンサー (C1) を R1 と並列に挿入してある．このコンデンサーは温度補償型を用いた．



(a) プリアンプ回路図 (b) プリアンプのプリント基板 (37 mm × 30 mm)

図 B.1 本研究で用いたプリアンプ

B.2 電子放出分布計測装置

図 B.2 に本研究で作製した電子放出分布計測 (SFEI) 装置の回路図, 図 B.3 にプリント基板へのレイアウトを示す. サンプルホールド回路用に用いたコンデンサーは LCR 社製の $0.01 \mu\text{F}$ のポリスチレンコンデンサーを用いた. 回路の詳細は第 5 章で述べたのでここでは省略する.

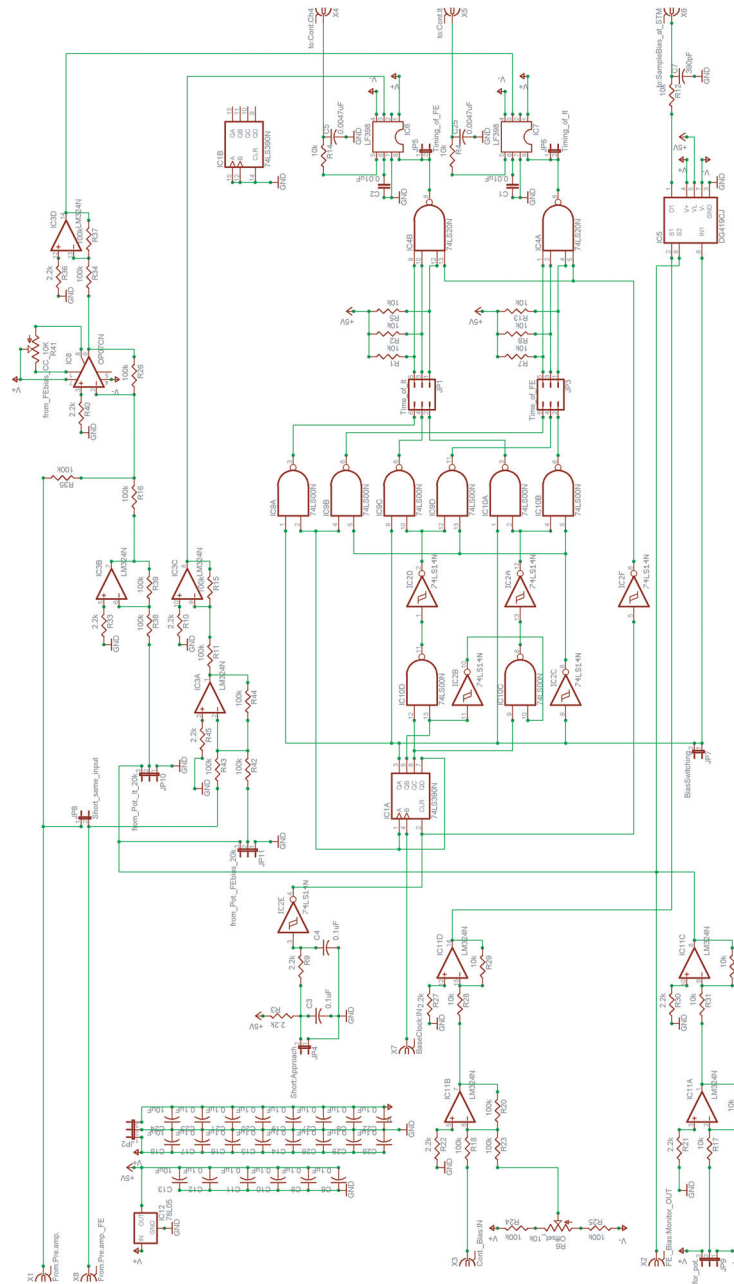


図 B.2 電子放出分布計測装置の回路図

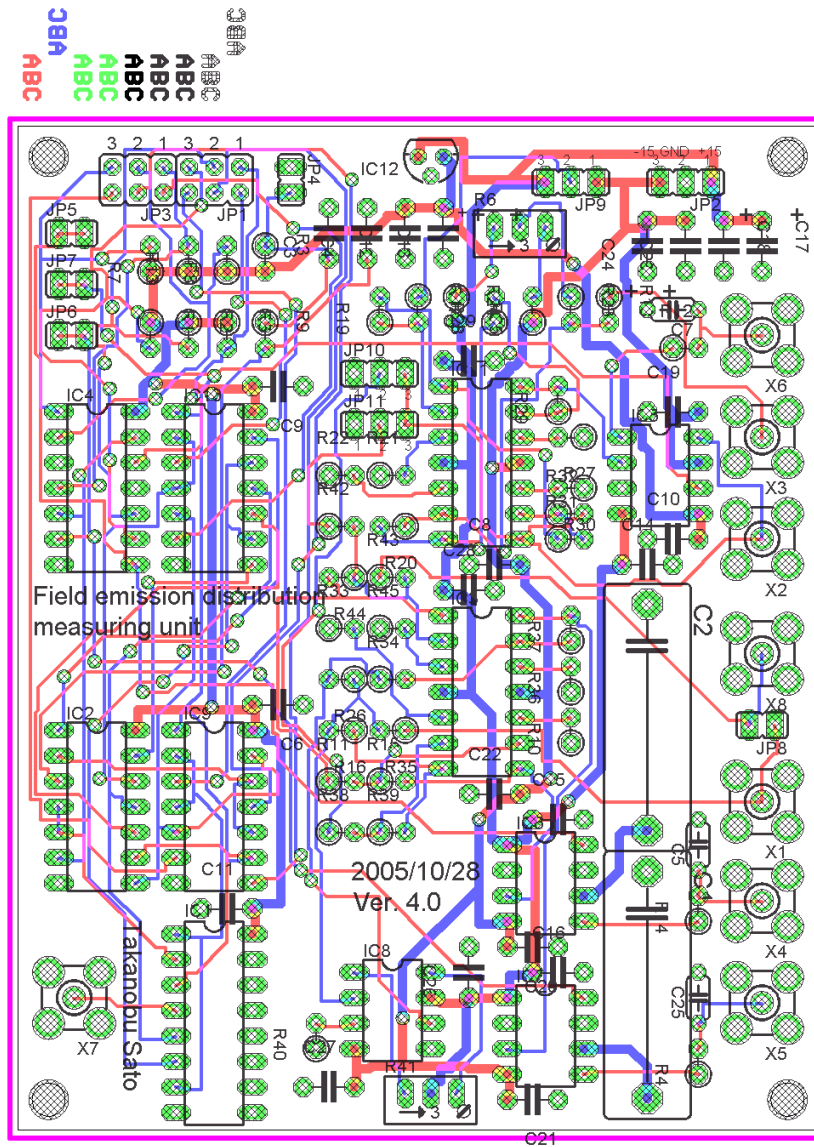


図 B.3 電子放出分布計測装置のプリント基板 (80 mm × 100 mm)

B.3 STM/LBH 計測用ミキサー

本研究以前の LBH 計測では STM の探針を微小振動させるために、オシレーターからの振幅と探針試料間距離制御用の信号を、商用電源用のトランスを用いて混合していた。しかしながら、6.0 kHz で探針を振動させるためには商用電源用のトランスでは周波数特性が悪く、出力信号が訛ってしまう。その対策のために新たにミキサーを作製し、計測に使用した。図 B.4 に本研究で作製した LBH 計測用のミキサーの回路図、図 B.5 にプリント基板へのレイアウトを示す。探針の制御には最大 ± 150 V の電圧が入力されるため、回路の保護として入力 1($\times 1$) の電圧を 1/11 に降下させ、信号の混合後に 11 倍に増幅して使用している。従って、出力電圧は電源電圧である ± 15 V 前後までの出力しかできないことに注意が必要である。

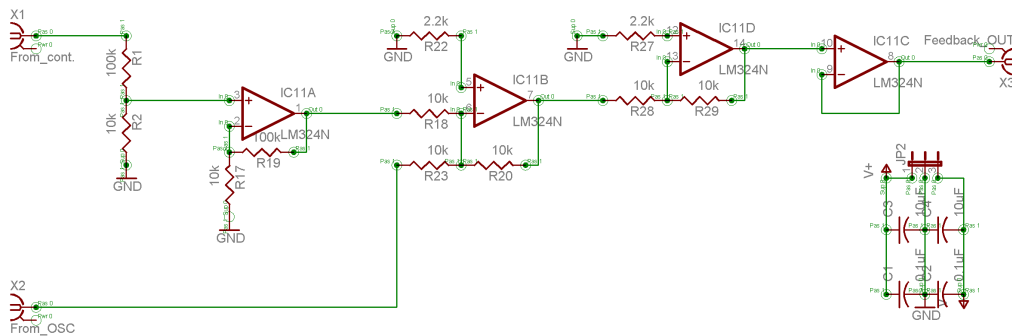


図 B.4 ミキサー回路図

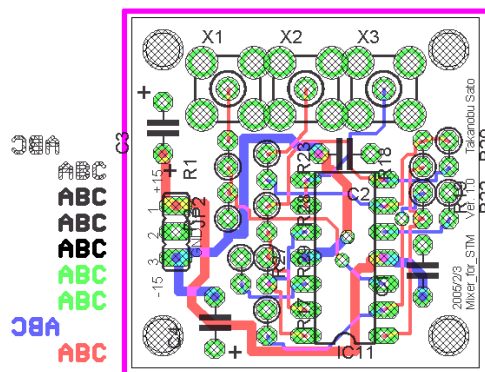


図 B.5 ミキサーのプリント基板 (35 mm \times 35 mm)

参考文献

- 1) T. Hirano, S. Kanemaru, H. Tanoue, and J. Itoh, *Jpn. J. Appl. Phys.* **35**, 6637 (1996).
- 2) J. Itoh and S. Kanemaru, *Inf. Disp.* **14**, 12 (1998).
- 3) Y. Wei *et al.*, *J. Vac. Sci. Technol.* **B19**, 42 (2001).
- 4) W. A. Mackie, J. L. Morrissey, C. H. Hinrichs, and P. R. Davis, *J. Vac. Sci. Technol.* **A10**, 2852 (1992).
- 5) M. R. Rakhshandehroo and S. W. Pang, *IEEE Trans. Electron Devices* **46**, 792 (1999).
- 6) R. H. Fowler and L. W. Nordheim, *Proc. Roy. Soc. London* **A119**, 173 (1928).
- 7) C. A. Spindt, I. Brodie, L. Humphrey, and E. R. Westerberg, *J. Appl. Phys.* **47**, 5248 (1976).
- 8) T. Sakai, T. Ono, M. Nakamoto, and N. Sakuma, *J. Vac. Sci. Technol.* **B16**, 770 (1998).
- 9) G. Hashiguchi, H. Mimura, and H. Fujita, *Jpn. J. Appl. Phys.* **34**, L883 (1995).
- 10) M. Nagao *et al.*, in *Technical Digest of 14th International Vacuum Microelectronics Conference* (Davis CA, Aug., 2001), p. 143.
- 11) 佐藤貴伸, MOSFET 構造エミッタのオンチップディスプレイへの応用に関する研究, 東海大学工学部電子工学科 2000 年度卒業論文.
- 12) M. Nagao *et al.*, *J. Vac. Sci. Technol.* **B20**, 2309 (2002).
- 13) M. Nagao *et al.*, *Appl. Surf. Sci.* **146**, 182 (1999).
- 14) K. Higa and T. Asano, *Jpn. J. Appl. Phys.* **30**, 4307 (2002).
- 15) 後藤康仁 他., *真空* **42**, 171 (1999).
- 16) R. H. Good Jr and E. W. Müller, *Handbook der Physik Field Emission* (Springer Verlag, Berlin, 1956), p. 176.
- 17) L. W. Swanson and N. A. Martin, *J. Appl. Phys.* **46**, 2029 (1963).
- 18) S. M. Sze, *Physics of Semiconductor Device Second edition* (JOHN WILEY & SONS, Inc., New York, 1981), p. 246, p. 851.
- 19) R. Stratton, *Proc. Phys. Soc. of London* **B68**, 746 (1955).
- 20) R. Johnston and A. J. Miller, *Surface Sci.* **266**, 155 (1992).

- 21) V. T. Binh, N. Garcia, and S. T. Purcell, in *Advances in Imaging and Electron Physics*, edited by P. Hawkes (Academic, New York, 1996), Vol. 95, pp. 84,108,123.
- 22) D. Temple, *Mater. Sci. Eng.* **R.24**, 185 (1999).
- 23) S. Itoh *et al.*, *J. Vac. Sci. Technol.* **B13**, 487 (1994).
- 24) 仕事関数, 物理学 *One Point-21*, 塚田捷著 (共立出版株式会社, 東京都文京区, 1983).
- 25) 表面科学シリーズ 4 表面・界面の電子状態, 小間篤編 (丸善株式会社, 東京都中央区, 1997).
- 26) N. D. Lang and W. Kohn, *Phys. Rev.* **B3**, 1215 (1971).
- 27) P. O. Gartland, S. Berge, and B. J. Slagsvold, *Phys. Rev. Lett.* **28**, 738 (1972).
- 28) R. W. Strayer, W. Mackie, and L. W. Swanson, *Surf. Sci.* **34**, 225 (1973).
- 29) S. Berge, P. O. Gartland, and B. J. Slagsvold, *Surf. Sci.* **43**, 275 (1974).
- 30) R. Błaszczyszyn, M. Błaszczyszyn, and R. Męclewski, *Surf. Sci.* **43**, 396 (1975).
- 31) H. B. Michaelson, *J. Appl. Phys.* **48**, 4729 (1977).
- 32) W. Gordy and W. Thomas, *J. Chem. Phys.* **24**, 439 (1956).
- 33) W. Gordy, *Phys. Rev.* **69**, 604 (1946).
- 34) S. Yamamoto, K. Susa, and U. Kawabe, *J. Chem. Phys.* **60**, 4076 (1974).
- 35) V. Fomenko, *Emission Properties of Materials Japanese edition* (Nisso Tsushinsha, Wakayama, Japan, 1973), pp. 12,39,85.
- 36) *LSI Handbook*, edited by IEICE (The Institute of Electronics, Information and Communication Engineers, Japan, 1984), p. 37.
- 37) J. Emsley, *Nature's Building Blocks* (Oxford University Press, Oxford, 2001).
- 38) L. E. Toth, *Transition Metal Carbides and Nitrides* (Academic Press, New York, 1971).
- 39) J. Liu *et al.*, *J. Appl. Phys. Lett.* **65**, 2842 (1994).
- 40) T. McCauley *et al.*, in *Proc. the Covalently Bonded Disordered Thin Film Materials Symposium, Material Research Society* (Fall Meeting Boston, MA, 1997).
- 41) Huang-Chung Cheng *et al.*, *Jpn. J. Appl. Phys.* **34**, 6926 (1995).
- 42) S. Lee *et al.*, *J. Vac. Sci. Technol.* **B15**, 457 (1997).
- 43) Su-Hua Yang and M. Yokoyama, *J. Vac. Sci. Technol.* **B17**, 1072 (1999).
- 44) M. Nagao *et al.*, in *Technical Digest of 15th International Vacuum Microelectronics Conference* (Lyon, France, 2002), OB1.02.
- 45) B. Günther *et al.*, in *Technical Digest of 14th International Vacuum Microelectronics Conference* (Davis CA, Aug., 2001), p. 101.

-
- 46) W. P. Kang *et al.*, in *Technical Digest of 14th International Vacuum Microelectronics Conference* (Davis CA, Aug., 2001), p. 119.
 - 47) H. W. Hugosson *et al.*, *Surface Sci.* **557**, 243 (2004).
 - 48) H. L. Skriver and N. M. Rosengaard, *Phys. Rev.* **B46**, 7157 (1992).
 - 49) J. Häglund, A. F. Guillermet, G. Grimvall, and M. Körling, *Phys. Rev.* **B48**, 11685 (1993).
 - 50) R. B. Levy and M. Boudart, *Science* **181**, 547 (1973).
 - 51) I. Kojima, E. Miyazaki, Y. Inoue, and I. Yasumori, *J. Catal.* **59**, 472 (1979).
 - 52) L. F. Mattheiss and D. R. Hamann, *Phys. Rev.* **B30**, 1731 (1984).
 - 53) E. Wimmer, A. Neckel, and A. J. Freeman, *Phys. Rev.* **B31**, 2370 (1985).
 - 54) D. L. Price, B. R. Cooper, and J. M. Wills, *Phys. Rev.* **B46**, 11368 (1992).
 - 55) D. L. Price, B. R. Cooper, and J. M. Wills, *Phys. Rev.* **B48**, 15311 (1993).
 - 56) G. R. Gruzalski, S. C. Lui, and D. M. Zehner, *Surf. Sci. Lett.* **239**, L517 (1990).
 - 57) G. S. Upadhyaya, *Nature and Properties of Refractory* (Nova Science Publishers, Inc., New York, 1996), pp. 42–45.
 - 58) S. Zaima, H. Adachi, and Y. Shibata, *J. Vac. Sci. Technol.* **B2**, 73 (1983).
 - 59) S. Yamamoto, S. Hosoki, S. Fukuhara, and M. Futamoto, *Surface Sci.* **86**, 734 (1979).
 - 60) *Handbook of Refractory Compounds*, edited by G. V. Samsonov and I. M. Vinitiskii (Nisso, Tsushinsha, Japanese edition, 1976), p. 204.
 - 61) Y. Setsuhara, M. Kamai, S. Miyake, and J. Musil, *Jpn. J. Appl. Phys.* **36**, 4568 (1997).
 - 62) S. M. Rossnagel and J. Hopwood, *Appl. Phys. Lett.* **63**, 3285 (1993).
 - 63) 表面科学シリーズ 2 表面における理論 I, 塚田捷編 (丸善株式会社, 東京都中央区, 1995).
 - 64) 表面科学シリーズ 5 表面の組成分析, 青野正和編 (丸善株式会社, 東京都中央区, 1999).
 - 65) *Handbook of X-ray Photoelectron Spectroscopy*, edited by J. F. Moulder, W. F. Stickle, P. E. Sobol, and K. D. Bomben (Perkin-Elmer Corporation, 1992), p. 41.
 - 66) Y. Gotoh *et al.*, in *Annual Report of Quantum Science and Engineering Center*. (Quantum Science and Engineering Center, Uji, Japan, 2002), Vol. 4, p. 143.
 - 67) 続・表面電子物性, 黒田司著 (日刊工業新聞社, 東京都千代田区, 1995).
 - 68) F. M. Smits, *The Bell System Technical Journal* **37**, 711 (1958).
 - 69) R. B. Marcus, T. S. Ravi, and T. Gmitter, *J. Appl. Phys. Lett.* **56**, 236 (1990).
 - 70) K. Betsui, in *Technical Digest of the 4th Int. Vacuum Microelectronics Conf., Nagahama* (Business Center for Academic Societies Japan, Osaka, Japan, 1991), p. 26.

- 71) T. Matsukawa, S. Kanemaru, M. Nagao, and J. Itoh, in *Proc. of the 6th International Display workshops* (The Institute of Image Information and Television Engineers and The Society for Information Display, Japan Chapter, 1999), p. 943.
- 72) Y. Gotoh *et al.*, *Jpn. J. Appl. Phys.* **35**, L.1297 (1996).
- 73) Y. Gotoh, H. Tsuji, and J. Ishikawa, in *Extended Abstract of the 3rd International Vacuum Electron Sources Conference, IVESC2000* (Orlando, 2000), pp. B-5.
- 74) M. Nagao *et al.*, *Appl. Phys. Lett.* **71**, 2806 (1997).
- 75) 長尾昌善, 極微小フィールドエミッタの仕事関数制御による安定性向上に関する研究, 1998, 京都大学大学院工学研究科 博士論文.
- 76) S. Itoh, T. Niiyama, and M. Yokoyama, *J. Vac. Sci. Technol.* **B11**, 647 (1993).
- 77) B. R. Chalamala, R. M. Wallace, and B. E. Gnade, *J. Vac. Sci. Technol.* **B16**, 2859 (1998).
- 78) Y. Wei *et al.*, *J. Vac. Sci. Technol.* **B17**, 233 (1999).
- 79) B. R. Chalamala and R. H. Reuss, *J. Vac. Sci. Technol.* **B18**, 1825 (2000).
- 80) G. Binnig and H. Rohrer, *Surf. Sci.* **126**, 236 (1983).
- 81) N. D. Lang, *Phys. Rev.* **B 37**, 10395 (1988).
- 82) Y. Hasegawa *et al.*, *Surf. Sci.* **386**, 328 (1997).
- 83) J. M. Gomez-Rodriguez, J. Gomez-Herrero, and A. M. Baro, *Surf. Sci.* **220**, 152 (1989).
- 84) Y. Yamada, A. Sinsarp, M. Sasaki, and S. Yamamoto, *Jpn. J. Appl. Phys.* **41**, 5003 (2002).
- 85) Y. Yamada, M. Sasaki, and S. Yamamoto, *Jpn. J. Appl. Phys.* **41**, 7501 (2002).
- 86) Y. Yamada, A. Sinsarp, M. Sasaki, and S. Yamamoto, *Jpn. J. Appl. Phys.* **41**, 5386 (2002).
- 87) M. Sasaki, M. Komai, R. Ozawa, and S. Yamamoto, *Jpn. J. Appl. Phys.* **37**, 6186 (1998).
- 88) M. Sasaki *et al.*, *Phys. Rev.* **B61**, 15654 (2000).
- 89) A. Sinsarp *et al.*, *Jpn. J. Appl. Phys.* **43**, 4659 (2004).
- 90) A. Sinsarp, Y. Yamada, M. Sasaki, and S. Yamamoto, *Jpn. J. Appl. Phys.* **42**, 4882 (2003).
- 91) J. G. Simmons, *J. Appl. Phys.* **34**, 1793 (1963).
- 92) J. G. Simmons, *J. Appl. Phys.* **34**, 2581 (1963).
- 93) L. Olesen *et al.*, *Appl. Phys. Lett.* **76**, 1485 (1995).
- 94) J. H. Coombs, M. E. Welland, and J. B. Pethica, *Surf. Sci.* **198**, L353 (1988).
- 95) M. C. Payne and J. C. Inkson, *Surf. Sci.* **159**, 485 (1985).
- 96) J. M. Pitarke, P. M. Echenique, and F. Flores, *Surf. Sci.* **217**, 267 (1989).
- 97) G. Binnig *et al.*, *Phys. Rev. B* **30**, 4816 (1984).

-
- 98) V. D. Frolov *et al.*, J. Phys. D: Appl. Phys **32**, 815 (1999).
- 99) R. J. Hamers, R. M. Tromp, and J. E. Demuth, Appl. Phys. Lett. **56**, 1972 (1986).
- 100) 相澤俊, 表面化学 **11**, 398 (1990).
- 101) 山田洋一, 走査トンネル顕微鏡及び超音速分子線散乱法による表面単原子層の研究, 筑波大学大学院
2003 年度博士論文.
- 102) 長島礼人, 大島忠平, 表面化学 **14**, 486 (1993).
- 103) T. A. Land *et al.*, Surf. Sci. **264**, 261 (1992).
- 104) Y. Gamo *et al.*, Surf. Sci. **374**, 61 (1997).
- 105) T. A. Land *et al.*, J. Chem. Phys. **97**, 6774 (1992).
- 106) T. Sato *et al.*, J. Vac. Sci. Technol. **B23**, 741 (2005).
- 107) K. Kanaya, K. Hojou, K. Koga, and K. Toki, Jpn. J. Appl. Phys. **12**, 1297 (1973).
- 108) M. Araidai, Y. Nakamura, and K. Watanabe, Phys. Rev. B **70**, 245410 (2004).

謝辞

本研究は、筆者が筑波大学大学院数理物質科学研究科に在籍中、集積型 Si 電界放出電子源の研究に関して、独立行政法人産業技術総合研究所エレクトロニクス研究部門機能集積システムグループの実習生として行い、HfC 薄膜の物性評価に関しては筑波大学数理物質科学研究科山本・佐々木研究室ならびに佐々木研究室で行ったものである。

終始懇切丁寧なご指導とご鞭撻を受け賜りました筑波大学物理工学系佐々木 正洋助教授に心から感謝いたします。先生には研究結果を理論的に解釈する術をご教授いただきました。また、論文執筆にあたり懇切丁寧な添削指導をしていただきました。

研究に関しまして詳細な議論、ご指導を承りました独立行政法人産業技術総合研究所エレクトロニクス研究部門客員研究員・筑波大学物理工学系山本 恵彦名誉教授に心から感謝いたします。先生には物理現象を頭の中でイメージする手法と研究の楽しさをご教授いただきました。また、お忙しい中、本論文の添削指導をしていただき終始激励を頂きました。

本博士論文作成にあたり、細部までご検討を頂き、大変貴重なご教授を頂きました筑波大学物質工学系吉崎 亮造教授、物理工学系重川 秀実教授、物理工学系喜多 英治教授、独立行政法人産業技術総合研究所エレクトロニクス研究部門機能集積システムグループ長尾 昌善主任研究員に心から感謝いたします。

本論文の研究を遂行するに当り、実習生として暖かく迎え入れご指導くださり、筆者が東海大学工学部電子工学科に在籍中より、ご指導ご鞭撻を頂きました独立行政法人産業技術総合研究所企画本部伊藤 順司副本部長、ならびに独立行政法人産業技術総合研究所企画本部金丸 正剛総括企画主幹に感謝いたします。

終始懇切丁寧なご指導とご鞭撻を受け賜りました独立行政法人産業技術総合研究所エレクトロニクス研究部門機能集積システムグループ田上 尚男グループ長、ならびに亀井 利浩主任研究員、先端シリコンデバイスグループ松川 貴主任研究員に深く感謝いたします。

特に独立行政法人産業技術総合研究所エレクトロニクス研究部門機能集積システムグループ長尾 昌善主任研究員には、研究の取り組み方、実験装置の扱い方、論文の纏め方など、お忙しい時間を割いてご教授いただきました。研究者の道を歩むことを選んだのは長尾主任研究員のおかげであります。奥様の浩子氏には温かい激励を受けました、また、平日頃より暖かいご支援を頂き重ねて深く感謝いたします。

独立行政法人産業技術総合研究所エレクトロニクス研究部門で研究を行う機会を与您にいただきました，東海大学電子情報学部エレクトロニクス学科黒須 楯生教授に心から感謝いたします。

RBS による薄膜の解析と電子放出特性の評価に当たり有意義なご鞭撻を頂きました京都大学大学院工学研究科電子工学専攻後藤 康仁助教授に感謝いたします。RBS, PIXE の解析に関してご鞭撻を頂いた筑波大学加速器センター元教授島 邦博先生に感謝いたします。

XRD の使用をお許しいただき，ご指導いただきました独立行政法人産業技術総合研究所エレクトロニクス研究部門機能性酸化物グループ外岡 和彦主任研究員，同グループ菊地 直人研究員，同部門スピントロニクスラボ齋藤 秀和研究員に感謝いたします。XPS の解析，使用に関してご指導いただきました，同研究部門先端シリコンデバイスグループ清水 貴思主任研究員（現企画本部）に感謝いたします。走査型透過電子顕微鏡による観察においてご指導，ご鞭撻頂きました同研究部門先端シリコンデバイスグループの山内 洋美氏に心より感謝いたします。

東海大学の先輩である独立行政法人産業技術総合研究所エレクトロニクス研究部門機能集積システムグループ安室 千晃氏，株式会社日立製作所徳永 和朗氏，新日本無線株式会社鈴木 晃氏にはお忙しい中ご指導ご鞭撻いただきましたことを感謝いたします。

本研究の遂行にあたってご協力を頂いた独立行政法人産業技術総合研究所エレクトロニクス研究部門機能集積システムグループの大塚 ひとみ氏，田村 祐一郎氏，坂村 祐一氏，京都大学客員教授 Dan Nicolaescu 氏，アルプス電気株式会社細川 新一氏，日新イオン機器株式会社池尻 忠司氏に心から感謝いたします。

本研究を進めるにあたり有意義なご指摘を頂きました松下東芝映像ディスプレイ株式会社古賀 啓介氏，山本 睦氏，吉田 俊樹氏，松下寿電子工業株式会社本多 健一氏，則兼 哲也氏，凸版印刷株式会社蒲生 秀典博士，太陽誘電株式会社石田 克英博士，小林 智司博士，小谷 将功氏に心から感謝いたします。

また，筑波大学物理工学系山本・佐々木研究室にて，常日頃ご指導を頂き有意義なアドバイスと研究に対する心構えをご教授いただきました，独立行政法人物質・材料研究機構ナノマテリアル研究所ナノマテリアル立体配置グループ柳生 進二郎研究員，独立行政法人理化学研究所表面化学研究室近藤 剛弘博士，Freie Universitaet Berlin Fachbereich Physik 山田 洋一博士，三菱化学株式会社尾関 幸太氏，独立行政法人産業技術総合研究所ナノテクノロジー研究部門先進ナノ構造グループ Asawin Sinsarp 博士，双葉電子工業株式会社宮 健太博士，アイシン・エイ・ダブリュ株式会社小酒井 洋行氏，オークヴィレッジ富井 貴志氏に感謝いたします。

佐々木研究室にて同じグループで共に研究に励んだ才田 守彦君，植田 寛和君（現 FOM-Rijnhuizen），堀川 喜美雄君，尾形 悟史君，そして，私の拙い指導に付いて来て頂いた足達 功太郎君に心から感謝いたします。

研究室の仲間として共に学び，ご面倒をおかけした，小堀 繁君，佐々木 崇君，平山 裕子さん，中井 力

君，中村 万代香さん，森 大輔君，伊藤 友希さん，岡田 隆太君，久保井 宗一君，団 聡君，板垣 佑介君，堀 剛君，志村 匡史君，張本 大起君に感謝いたします。

筑波大学大学院数理物質科学研究科の連携大学院である独立行政法人物質・材料研究機構材料研究所ナノ組織解析グループ(宝野研究室)の大崎 智君，長濱 大輔君，青木 智史君には公私に渡りご指導いただき，また楽しい時間をすごさせていただいた事に感謝いたします。

また，中学生時代からの友人であり互いに励まし合い，私の目標となってくれた東京大学大学院理学系研究科生物科学専攻山口 正人氏に感謝いたします。

最後に自分の我儘を暖かく受け入れてくれました両親と妹，ご心配をおかけしました祖父母，叔母に心から感謝いたします。

2006年2月 佐藤 貴伸

研究業績

本研究に関する発表論文

1. M. Saida, K. Horikawa, T. Sato, S. Yamamoto, M. Sasaki
“ Local tunneling barrier height observations of a clean NiAl(110) ” , submitted to Surf. Sci. Lett..
2. D. Nicolaescu, M. Nagao, T. Sato, V. Filip, S. Kanemaru and J. Itoh
“ Emission Statistics for HfC Emitter Arrays after Residual Gas Exposure ” , Japan Journal of Applied Physics, Vol. 44 No. 8 pp. 5959-5963 (2005).
3. T. Sato, M. Saida, K. Horikawa, and M. Sasaki, M. Nagao, S. Kanemaru, T. Matsukawa, S. Yamamoto, and J. Itoh “ STM observations of hafnium carbide thin films as a field emission material ” , Journal of Vacuum Science & Technology B, Vol. 23, pp. 741-744 (2005).
4. D. Nicolaescu, M. Nagao, T. Sato, V. Filip, S. Kanemaru, J. Itoh
“ Emission statistics for Si and HfC/Si emitter arrays after gas exposure ” , Journal of Vacuum Science & Technology B, Vol. 23, pp. 707-717 (2005).
5. D. Nicolaescu, T. Sato, M. Nagao, V. Filip, S. Kanemaru, and J. Itoh
“ Characterization of enhanced field emission from HfC-coated Si emitter arrays through parameter extraction ” , Journal of Vacuum Science & Technology B, Vol. 22, pp. 1227-1233 (2004).
6. M. Nagao, Y. Sacho, T. Sato, T. Matsukawa, S. Kanemaru, J. Itoh
“ Fabrication of polycrystalline silicon field emitter arrays with hafnium carbide coating for thin-film-transistor controlled field emission displays ” , Japan Journal of Applied Physics, Vol. 43, No. 6B, 2004, pp.3919-3922.
7. T. Sato, S. Yamamoto, M. Nagao, T. Matsukawa, S. Kanemaru, J. Itoh
“ Fabrication and Characterization of HfC Coated Si FEAs ” , Journal of Vacuum Science & Technology B, Vol.21, No.4, (2003) pp.1589-1593.

8. M. Nagao, D. Nicolaescu, T. Matsukawa, S. Kanemaru, and J. Itoh, T. Sato, Y. Sato, N. Wada
“ MOSFET-structured Si FEAs with a built-in ring gate lens ”, Journal of Vacuum Science & Technology B, Vol.21 (1), (2003) pp.495-499.

その他の発表論文

1. T. Sato, M. Saida, K. Horikawa, K. Adachi, M. Nagao, S. Kanemaru, S. Yamamoto and M. Sasaki
“ Field Emission Distributions from HfC Thin Films studied with STM ” Proceedings of The 12th International Display Workshop in conjunction with Asia Display 2005, Vol. 2 (Dec. 2005) p.1705.
2. 長尾昌善、佐長裕、金丸正剛、佐藤貴伸、松川貴、伊藤順司
“ HfC 被覆ポリシリコンフィールドエミッタレイ ”、信学技報、ED2003-180 (2003.12), pp.1-6.
3. 佐藤貴伸、長尾昌善、松川貴、山内洋美、金丸正剛、伊藤順司、山本恵彦
“ Si FEA の HfC 被覆による特性改善 ”、信学技報、ED2002-252 (2002.12), pp.51-56.

国際会議

1. T. Sato, M. Saida, K. Horikawa, K. Adachi, M. Nagao, S. Kanemaru, S. Yamamoto and M. Sasaki
“ Field Emission Distributions from HfC Thin Films studied with STM ” IDW/AD ' 05- The 12th International Display Workshop in conjunction with Asia Display 2005, Takamatsu, Japan (Dec. 6-9, 2005) FED4-3.
2. T. Sato, M. Saida, K. Horikawa, K. Adachi, M. Nagao, S. Kanemaru, S. Yamamoto and M. Sasaki
“ Nanometer-scale imaging of field emission current from HfC thin films ” 18th IVNC, Oxford, UK. (Jul. 10-14, 2005) p.145.
3. T. Sato, M. Saida, K. Horikawa, K. Adachi, M. Nagao, S. Kanemaru, S. Yamamoto and M. Sasaki
“ Field emission observations with a scanning tunneling microscope ” 13th International Conference on Scanning Tunneling Microscopy/Spectroscopy and Related Techniques (STM'05), Sapporo, Japan (Jul. 3-8, 2005) p.36 (Mon-5-C6).
4. M. Saida, K. Horikawa, T. Sato, S. Yamamoto and M. Sasaki
“ Local Tunneling Barrier Height Observations of a NiAl(110) Surface ” 13th International Conference on Scanning Tunneling Microscopy/Spectroscopy and Related Techniques (STM'05), Sapporo, Japan (Jul. 3-8, 2005) p.479 (Fri-4-C3).

-
5. T. Sato, M. Saida, K. Horikawa, and M. Sasaki, M. Nagao, S. Kanemaru, T. Matsukawa, S. Yamamoto, and J. Itoh
“ STM observations of hafnium carbide thin films as a field emission material ” 17th IVMC, Cambridge, MA. (Jul. 11-16, 2004) P2.23, p. 146.
 6. D. Nicolaescu, M. Nagao, T. Sato, V. Filip, S. Kanemaru, J. Itoh
“ Emission statistics for Si and HfC/Si emitter arrays after gas exposure ” 17th IVNC, Cambridge, MA (Jul. 11-16, 2004) P2.19, p. 140.
 7. M.Nagao, Y.Sacho, T.Sato, T.Matsukawa, S.Kanemaru, and J.Itoh
”Fabrication of poly silicon field emitter arrays with hafnium carbide coating for TFT controlled field emission displays”, 2003 International Microprocesses and Nanotechnology Conference, Tokyo, Japan, (Oct. 29-31, 2003) 31B-9-3, p298.
 8. M.Nagao, T.Sato, D.Nicolaescu, T.Matsukawa, S.Kanemaru, and J.Itoh
”Lifetime improvement of Si field emitter arrays by HfC coating”, 16th IVNC, Osaka, Japan (Jul. 7-11, 2003) O4-5, p33.
 9. T.Sato, M.Nagao, T.Matsukawa, S.Kanemaru, J.Itoh and S.Yamamoto
”Influence of ambient gases on HfC-coated Si field emitter arrays” 16th IVNC, Osaka, Japan (Jul. 7-11, 2003), P1-51, p.183.
 10. D.Nicolaescu, T.Sato, M.Nagao, V.Filip, S.Kanemaru, J.Itoh
”Characterization of Enhanced Field Emission From HfC-Coated Si Emitter Arrays Through Parameter Extraction”, 16th IVMC, Osaka, Japan (Jul. 7-11, 2003), P1-03, p.93.
 11. M.Nagao, T.Sato, S.Kanemaru, T.Matsukawa, J.Itoh, S.Yamamoto
”High Performance HfC Coated Si FEAs”, presented at 9th IDW, Hiroshima, Japan (Dec. 4-6, 2002) FED4-4.
 12. T.Sato, M.Nagao, T.Matsukawa, S.Kanemaru, J.Itoh, S.Yamamoto
”Fabrication and characterization of HfC coated Si FEAs”, presented at the 15th IVMC, Lyon, France (July 7-11, 2002) p.PM.05.
 13. M. Nagao, T. Sato, Y. Sato, N. Wada, T. Matsukawa, S. Kanemaru, J. Itoh
“ MOSFET-structured Si FEAs with a built-in Ring Gate lens ” , presented at the 14th International Vacuum Microelectronics Conference, Davis, U.S.A., (13th-16th, Aug. 2001) p.143.

国内学会・研究会など

1. 佐藤貴伸、才田守彦、尾形悟史、堀川喜美雄、足達功太郎、長尾昌善、山本恵彦、佐々木正洋
“ Monolayer graphite 表面からの局所電子放出分布計測 ” 第 53 回応用物理学関係連合講演会、東京
(武蔵工業大学) 2006.3.25, 25p-F-4, 発表予定
2. 才田守彦、堀川喜美雄、佐藤貴伸、佐々木正洋、山本恵彦
“ NiAl(110) 表面の局所トンネル障壁高さ観測 ” 第 6 回表面エレクトロニクス研究会 (東大柏キャンパスメディアホール) 2005.7.28, p. 6
3. 佐藤貴伸、才田守彦、長尾昌善、金丸正剛、山本恵彦、佐々木正洋
“ 高バイアス STM による HfC 薄膜の電子放出分布評価 ” 第 52 回応用物理学関係連合講演会、埼玉
(埼玉大学) 2005.3.30, 30pV-4, p860
4. 足達功太郎、佐藤貴伸、長尾昌善、池田伸一、金丸正剛、佐々木正洋
“ HfC 被覆 Si FEA の電子放出特性の堆積温度依存性評価 ” 第 52 回応用物理学関係連合講演会、埼玉
(埼玉大学) 2005.3.30, 30pV-5, p860
5. 佐藤貴伸、才田守彦、植田寛和、堀川喜美雄、長尾昌善、金丸正剛、松川貴、伊藤順司、佐々木正洋、山本恵彦
“ ハフニウムカーバイド薄膜の STM/LBH による物性評価 ” 第 51 回応用物理学関係連合講演会、東京
(東京工科大学) 2004.3.28, 28p-H-2, p.820
6. 長尾昌善、佐長裕、佐藤貴伸、金丸正剛、松川貴、伊藤順司
“ HfC 被覆ポリシリコンフィールドエミッタアレイの作製 ” 第 51 回応用物理学関係連合講演会、東京
(東京工科大学) 2004.3.28, 28p-H-1, p.819
7. 長尾昌善、佐長裕、金丸正剛、佐藤貴伸、松川貴、伊藤順司
“ HfC 被覆ポリシリコンフィールドエミッタアレイ ”、電子情報通信学会電子デバイス研究会、東京、EDD-03-89、2003.12.12
8. 佐藤貴伸、長尾昌善、金丸正剛、松川貴、山内洋美、伊藤順司、山本恵彦
“ HfC 被覆 Si FEA のガス雰囲気中での電子放出特性 ”、第 50 回応用物理学関係連合講演会、横浜
(神奈川大学) 2003.3.29、29p-YL-6、p.815.
9. 長尾昌善、佐藤貴伸、高橋久也、松川貴、金丸正剛、伊藤順司
“ HfC 被覆 Si FEA の真空封止管での安定動作 ”、第 50 回応用物理学関係連合講演会、横浜 (神奈川大学) 2003.3.29、29p-YL-7、p.815.

-
10. 長尾昌善、佐藤貴伸、松川貴、金丸正剛、伊藤順司
” 駆動回路一体型 FED 開発の現状 ”、特定領域研究グループ平成 14 年度公開シンポジウム、
2003.3.5.
 11. 佐藤貴伸、長尾昌善、松川貴、山内洋美、金丸正剛、伊藤順司、山本恵彦
” Si FEA の HfC 被覆による特性改善 ”、電子情報通信学会電子デバイス研究会、仙台（東北大学）
2002.12.13.
 12. 佐藤貴伸、長尾昌善、金丸正剛、松川貴、山内洋美、伊藤順司、山本恵彦
” ゲート電極付 HfC 被覆 Si フィールドエミッタアレイの電子放出特性 ”、第 6 3 回応用物理学会
学術講演会、新潟（新潟大学） 2002.9.26、26p-Q-5, p.671.
 13. 佐藤貴伸、長尾昌善、松川貴、小柳毅鎮、金丸正剛、伊藤順司、山本恵彦
” ゲート電極付き HfC 被覆シリコンフィールドエミッタアレイの作製 ”、第 4 9 回応用物理学関係
連合講演会、平塚（東海大学） 2002.3.27
 14. 長尾昌善、佐藤貴伸、佐藤安代、和田直樹、松川貴、金丸正剛、伊藤順司
” リングゲート型 Si FEA からの電子放出特性”、第 4 8 回応用物理学関係連合講演会、2001.3.28

特許

1. 特許公開 2005-18991

公開日：平成 17 年 1 月 20 日 (2005.1.20)

発明の名称：冷電子放出素子及びその作製方法

発明者：長尾昌善、金丸正剛、松川貴、佐藤貴伸

2. 特願 2005-270889

発明の名称：電子放出分布測定装置

発明者：佐々木正洋、佐藤貴伸、才田守彦