

車載電源システム高性能化に向けた
磁気結合を特徴とした統合回路と
その最適設計手法の研究

高木 健一

2022年 4月

筑波大学大学院博士課程

数理物質科学研究科博士論文

博士（工学）

車載電源システム高性能化に向けた
磁気結合を特徴とした統合回路と
その最適設計手法の研究

高木 健一

電子・物理工学専攻

目次

1. 序論	3
1.1 研究背景	3
1.2 車載電源システム課題解決にむけた技術アイテム	5
1.3 統合回路の過去研究事例	7
1.3.1 非絶縁型 DC/DC コンバータの統合例	7
1.3.2 非絶型および絶縁型 DC/DC コンバータの統合例	8
1.4 電力変換回路の多目的最適化手法による設計	13
1.5 本研究の目的	14
1.6 原著論文およびプロシーディング	16
2. 提案回路の動作原理と定常解析	17
2.1 提案回路を構成する絶縁・非絶縁コンバータの動作原理	17
2.2 提案回路の概要	18
2.3 提案回路の定常解析	20
2.3.1 理想動作波形と等価回路	20
2.3.2 提案回路のハーフサイクル期間における電流波形の解析	23
2.3.3 提案回路における設計制約の導出	24
2.3.4 電流波形の計算と課題	26
2.3.5 提案回路の ZVS 条件	29
2.4 まとめ	30
3. 多目的最適化手法を用いた提案回路設計	31
3.1 提案回路に対する多目的最適化設計の必要性	31
3.2 多目的最適化設計の方針	31
3.3 多目的最適化のための部品のモデリング	34
3.3.1 結合インダクタ	34
3.3.2 センタータップトランス	36
3.3.3 半導体スイッチの損失とヒートシンクサイズ	37
3.3.4 入出力コンデンサ	39
3.4 まとめ	40

4. 提案回路による 12V/48V 補機電源システム高性能化の検討	41
4.1 パレート解導出のための変数設定	41
4.1.1 要求仕様と変数範囲	41
4.1.2 半導体スイッチの特性とチップ面積係数の導入	42
4.2 提案回路を用いた 12V/48V 補機電源システムの性能予測	44
4.2.1 提案回路のパレート解算出と 2 次側下アームチップ面積の影響	44
4.2.2 単入出力コンバータによるシステム構成との性能比較	46
4.3 実験による原理検証と性能評価	49
4.3.1 試作回路の負荷比率と選好解の選択	49
4.3.2 試作回路概要	50
4.3.3 原理検証と性能評価	51
4.4 まとめ	55
5. 提案回路による車載 AC インバータ高性能化の検討	56
5.1 次世代デバイスと提案回路による高性能化	56
5.1.1 車載 AC インバータと次世代デバイスの動向	56
5.1.2 提案回路適用によるコスト削減効果	58
5.2 提案回路トポロジーによる DC/AC 変換	58
5.3 提案回路を適用した車載 AC インバータの多目的最適化設計	62
5.4 実験による原理検証と性能評価	65
5.4.1 試作回路概要	65
5.4.2 原理検証と性能評価	67
5.5 まとめ	70
6. 結論	71
参考文献	73
研究業績	77
謝辞	79

第1章 序論

第1章 序論

1.1 研究背景

1960年代に巻き起ったモータリゼーションから半世紀が経過し、現在の自動車の市場規模は10,000台/年に到達しようとしている。市場の8割を占めていたアメリカ・欧州・日本での販売台数が2000年代に入ってから伸び悩む中、中国を中心とした新興国市場が5,000台/年の規模まで急成長したことで、今日までの市場拡大が持続してきた。各国の市場割合を反映するように、新興国での生産台数は増加し、2010年代には全体の5割を新興国が担うまでになった。自動車産業の開発・生産拠点がグローバル化したことで、完成車および部品メーカー間の技術開発競争はより一層激しくなっている[1,2].

現在、自動車産業は100年に一度といわれる技術革新の渦中にあり、その主役は「車両電動化」と「自動運転」である。

第一の「車両電動化」の技術開発は、近年の排ガス・燃費規制によって強く牽引されてきた。排ガス規制の始まりは、1950年代にアメリカ・カリフォルニア州など一部の州で大気汚染が深刻化したことがきっかけで、1966年に州政府主導のもと世界初の排ガス規制が州法化された。1970年代に入ると、環境問題に対する人々の関心がより一層高まり、当時新設されたアメリカ環境保護庁より、マスキー法が制定される。このなかで、自動車は最大の大気汚染源とされ、制定から5年の短期間でHC, CO, NO_xの90%低減を求める困難な技術ハードルが設けられた。また、同時期には第一次石油危機がおり、ガソリン消費量の抑制を目的に、一定の燃費基準を満たさない自動車を販売したメーカーに対し、罰金を科す新税制が導入されている[3]。アメリカで始まったこれらの規制に、欧州・日本など先進国政府が同調し、各国の自動車メーカーが内燃機関の技術革新に取り組んだことで、自動車の排ガス・燃費性能は急速に向上していった[4]。2000年代に入ると、地球温暖化への懸念の高まりから、先進諸国における排ガス・燃費規制はさらに強化され、内燃機関の技術進化のみでは達成が困難となっていた。このため、2001年には、ガソリンと二次電池をパワーソースとしたHybrid electric vehicle (HEV)が市場に投入され、車両電動化への先駆けとなった。排ガス・燃費規制は現在に至るまで継続的に強化されており、2020年の平均燃費目標値は、アメリカ・欧州・日本において20 km/L (CO₂排出: 115 mg/km 相当) に達している。また、カリフォルニア州では、Zero emission vehicle (ZEV)法が2013年に制定され、州内で一定数以上販売する自動車メーカーに対し、販売台数の一定比率をZEVとすることが義務付けられた。このZEVには、Plug-in hybrid electric vehicle (PHEV), Electric vehicle (EV), Fuel-cell vehicle (FCV)が含まれ、HEVは2018年より対象外とされた。図1.1には、国際エネルギー機関が2018年に公表した電動車両の販売予測を示しているが、2030年には市場の50%、2040年には80%が電動車両に置き換わると考えられている[5]。このように、社会および市場の大きな変化の中で、各国自動車メーカーは、内燃機関に代わる動力源として二次電池や燃料電池を利用した電動車両の技術開発を急ピッチで進めている[6,7].

第二の「自動運転」に向けた技術開発は、自動車普及台数の増加にともなう事故および渋滞を解決する手段として検討が進められてきた[8]。特に、アメリカでは、1960年代における交通事故

第1章 序論

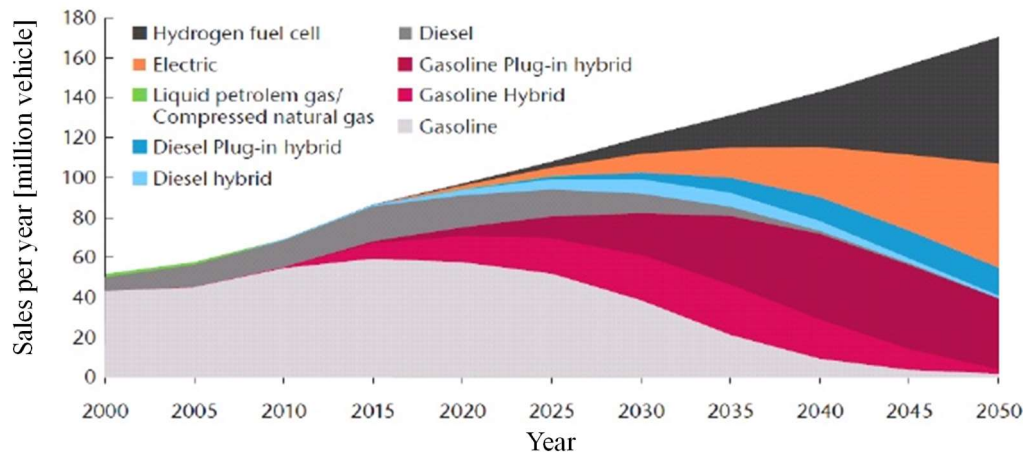


Fig. 1.1. Sales forecast of automotive [5]

死亡者数が年間 50,000 人規模となり、その経済的損失が GNP の 1.2% に相当するほど深刻化していた[9]。これを受け、1970 年には、事故予防や衝突安全に関わる装置の性能基準が明確に定められ、リコール公表が義務化されている。1990 年代には、操舵・ブレーキの電動化や、ABS (Anti-lock braking system) などの電子制御技術が進化し、操作性・安全性の向上が図られてきた。また、2000 年に入ると、事故を未然に防ぐプリクラッシュシステムの技術開発が盛んに行われ、ステレオカメラ、レーザー、レーダーなど画像検知デバイスと、画像処理を行うコンピュータ技術の進化により、車線維持や衝突回避ブレーキなど、安全運転を支援する車載システムが実用化されている[10,11]。同時期には、国防高等研究企画局 (DARPA) において、戦地および災害地域での物資輸送を目的とし、無人運転技術の開発が進み、これを引き継いだ Google が完全自動運転の技術開発を先導している。2010 年以降では、精度の高い画像認識を可能とする深層学習が登場し、その学習情報の収集や処理に必要なセンサデバイス・GPU (Graphics Processing Unit) の技術開発が進んだことで、自動走行距離は日々更新されている[12,13]。

このように、「車両電動化」と「自動運転」は、自動車産業界が長年苦慮してきた環境・安全性能を大きく前進させる重要技術である。一方で、これら技術に共通する問題の一つに、搭載される電気・電子機器数の増加と、その消費電力増大にともなう「電源システムのサイズ・コスト増大」がある。以下に、車両電動化と自動運転の技術進化における車載電源システムの課題を示す。

- ・「車両電動化」では、大型車種の電動化や、電動航続距離延長のための高電圧二次電池の容量増加により、走行や充電に関わる車載電源システムの高出力化が要求されている。このため、出力増大に伴うシステムの大型化が課題となっている。
- ・また、FCV や PHEV に代表されるように、高電圧二次電池と発電・充電デバイスを組み合わせた電動車両が普及している。環境性能や利便性向上のため、これらデバイスは今後も多様化が予想され、システムの規模増大が懸念される。
- ・「自動運転」に向けた技術開発では、センサ・GPU など電子機器の追加により、低電圧 12 V 電装品の消費電力量増大が予想される。既存の 12V 系電源システムは、最大負荷

第1章 序論

時の電流が 150 A 程度に達しており、これ以上の電流増大はワイヤーハーネスや冷却装備の顕著なサイズ・コスト増大を招くことから、システムの刷新が求められている。

1.2 車載電源システム課題解決にむけた技術アイテム

1.1 では、車両電動化と自動運転の技術開発が進む中、車載電源システムの大型化が課題になっていることを述べた。以下では、車載電源システムの具体例を示しながら、課題解決に向けたアプローチを記載する。図 1.2 に、THS (Toyota Hybrid System) [14]を例に、電動車両の電源システムを示す。車載電源システムでは、電圧の異なる入出力デバイス間に「電力変換回路」が接続される。ここで、電力変換回路とは、電力一定で電圧 (直流/交流, 周波数, 力率を含む) を変換する回路のことであり、車載電源システムでは、パワー半導体素子や受動部品で構成されたスイッチング電源のことを指す。

電動車両の先駆けである HEV では、ガソリンエンジンと Ni-H や Li-ion などの二次電池をパワーソースとし、車両を駆動する。このとき、走行に関わる電源システムを「主機」と呼称している。THS では、高電圧二次電池と走行用モータの間に、非絶縁型の主機回路 (Boost/buck converter, 3-phase inverter) が搭載されている。この主機回路は双方向性を有しており、自動車の走行状態によって力行・回生の電力変換を可能としている。近年、大型車種でも電動化が進み、主機回路には高出力化が要求されているが、電池搭載スペース確保のため回路サイズには強い制約がある。このため、サイズ当たりの出力を指標とした電力パワー密度 [W/cm^3] (以下、パワー密度)の向上が課題となっている。

一方で、操舵やブレーキなど電動化されたアクチュエータや、監視・制御システムおよびカーナビ・オーディオに至る様々な電装部品と、その電源システムをあわせて「補機」と呼称している。HEV では、高電圧電池から絶縁型の補機 DC/DC コンバータにより、12 V への電力変換を行っている。1.1 で述べたように、12 V 電装品の消費電力は年々増大傾向にあり、電流負荷の軽減が課題となっている。現在、欧州を中心に、高出力電装品の 48 V 化と、12 V-48 V 間に双方向非絶縁型 DC/DC コンバータを追加するシステム刷新が検討されている[15]。

PHEV や EV では、主機・補機の電源システムに加え、車載電池へ普通充電を行う充電回路が追加されており、単相入力による 10 kW 以下での充電が可能となっている[16]。また、近年では、ユーザの車両用途多様化や、災害時の電力源としての期待から、高電圧二次電池をソースとした家電製品利用のニーズが高まっている。このため、比較的電池容量の大きい PHEV/EV を対象に、高電圧二次電池から AC100V を出力する車載 AC インバータの搭載が拡大している。PHEV/EV では、交流を入出力とした回路が搭載され、HEV と比較してシステムの規模が増大する傾向にある。

FCV では、燃料電池と高電圧二次電池を併用することで、水素燃料によるクリーンな発電と、電力回生を可能とするシステム構成がとられている[17]。FCV では、燃料電池と高電圧二次電池の間に、単方向の非絶縁型 DC/DC コンバータをもち、燃料電池で発電した電力を、走行モータおよび二次電池へ給電する。この他にも、電気二重層キャパシタや、太陽電池、熱電素子などの二次電池以外の蓄・発電素子を追加搭載した電動車両が開発・実用化されているが、いずれも何らかの電力変換回路を必要とする。

このように、環境・安全性能の技術進化にともない、車載電源システムの入出力デバイスは、高出力かつ多様化する傾向にある。このため、入出力デバイスをつなぐ電力変換回路は、定格電

第1章 序論

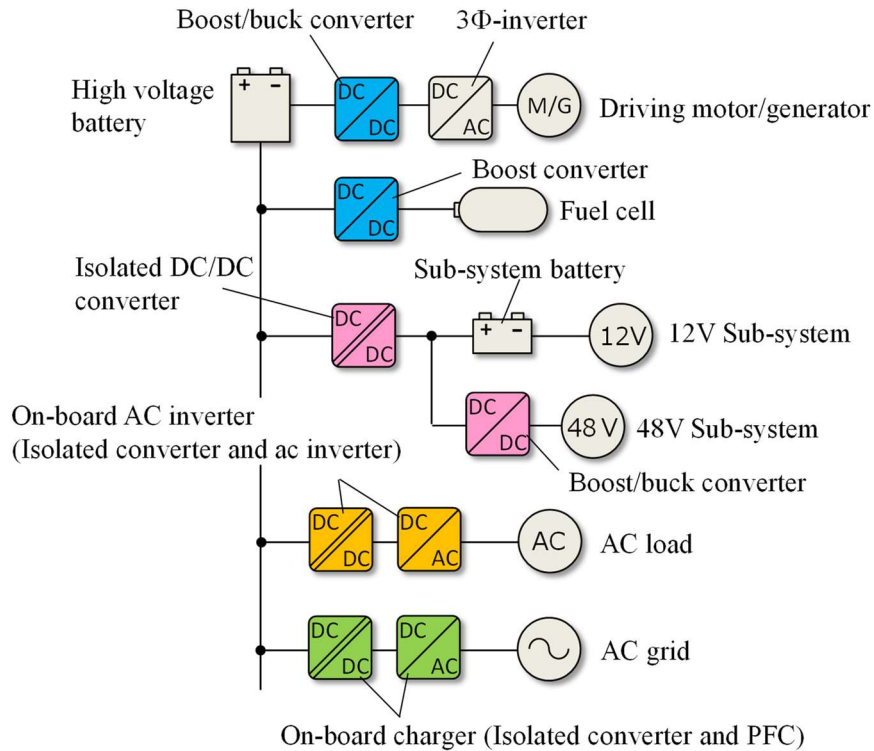


Fig. 1.2. On-board power conversion system for future automotive

力および搭載数が増加し、システムのサイズ(コスト)増大が問題となっている。このとき、変換効率は、電動車両の燃費/電費に影響するため、車載電源システムには「効率を落とさずに小型(低コスト)化」することが要求される。

この課題を解決する一つの手段に、次世代デバイスを利用した高周波・小型化が挙げられる。電力変換回路を構成するトランス、インダクタおよびコンデンサなどの受動部品は、回路動作に必要なインダクタンス、キャパシタンスが、スイッチング周波数に反比例するため、高周波化することで小型化が期待できる[18]。一方で、パワー半導体スイッチ(以下、半導体スイッチ)がスイッチングの際に、電圧波形と電流波形の重なりが生じ、このVI積が損失となる。この損失は、スイッチング損失と呼ばれ、単位時間当たりのスイッチ回数であるスイッチング周波数に比例するため、過度な高周波化は回路の変換効率を低下させる。また、半導体スイッチの冷却に必要なヒートシンクサイズの増大を引き起こすため、回路や使用する半導体スイッチによって、適切なスイッチング周波数を選択する必要がある。

近年では、ワイドバンドギャップ半導体材料である SiC(Silicon carbide)および GaN(Gallium nitride)を使用した半導体スイッチやダイオードの技術開発が進み、これら SiC および GaN デバイス(以下、次世代デバイス)を利用した電力変換回路の高周波・小型化が盛んに検討されている[19,20]。次世代デバイスは、従来の Si デバイスに比べて、耐電圧とオン抵抗値のトレードオフを大幅に改善することができ、車載で要求される 600 V 以上の高い耐電圧域でも、低オン抵抗値でありながら高速性(低スイッチング損失)を有するユニポーラタイプの構造を採用することができ、効率を落とさず高周波化による回路の小型化が期待できる。このため、小型化要求が高い、電動車両の主機回路や、モバイル機器用充電器において、次世代デバイスによる高周

第1章 序論

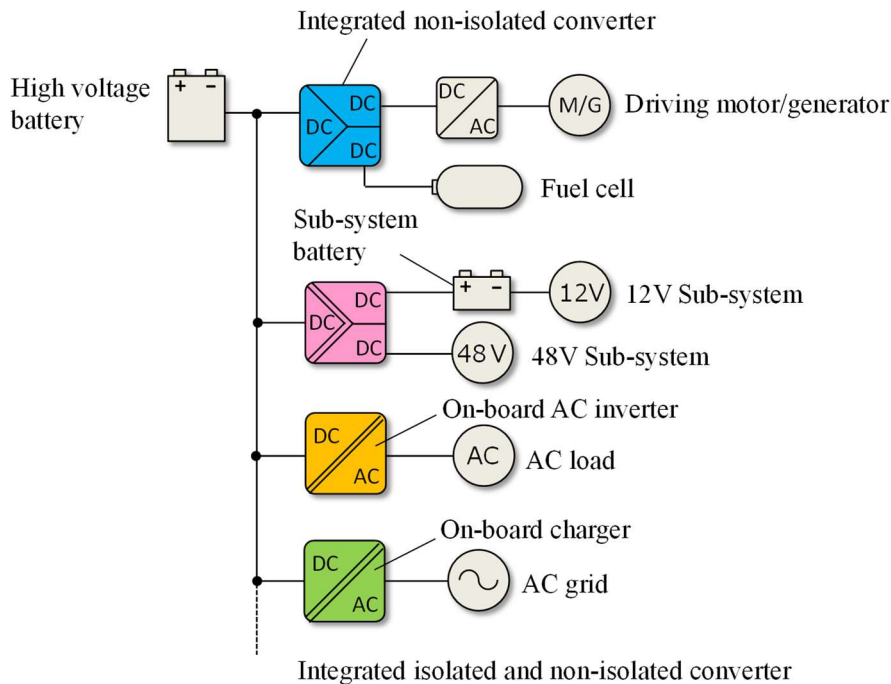


Fig. 1.3. Example of on-board power conversion system with integrated multi-port circuit

波・小型化の実用化が始まっている[21]. 一方で、これら次世代バイスは、同定格の Si デバイスと比べると、2020 年時点で 2~8 倍程度の価格であり、採用されているアプリケーションは、一部のハイエンドクラスの車両や機器に留まっている。

もう一つの小型化手段として、電力変換回路の機能統合が挙げられる. 図 1.3 には、統合回路を利用した車載電源システムの構成例を示す. 図 1.2 で示した各機能 (主機, 補機, AC インバータ, 充電器) に必要な複数の電力変換回路を一つの回路に統合し、半導体スイッチや受動部品を共有することで、部品点数削減による小型化が期待できる. 図 1.3 の例では、主機機能において高電圧二次電池および FC から駆動モータに電力を供給する二つの非絶縁型コンバータ(以下、非絶縁コンバータ)を統合し、また、補機機能において高電圧二次電池から低電圧側へ電力変換する絶縁型コンバータ(以下、絶縁コンバータ)と 12V/48V を変換する非絶縁コンバータを統合している. さらに、車載 AC インバータでは絶縁コンバータと単相インバータを統合し、また、充電器では、絶縁コンバータと PFC を統合している. 次節にて、統合する回路種類ごとの過去研究事例を記載する.

1.3 統合回路の過去研究事例

1.3.1 非絶縁型 DC/DC コンバータの統合例

図 1.4 に、複数の非絶縁コンバータを統合した回路トポロジーを示す. トポロジー A1 の回路は、昇圧および降圧が可能な非絶縁コンバータを並列接続した例であり、ポート C のコンデンサを共有している[22]. ハーフブリッジ回路ごとに PWM (Pulse

第1章 序論

Width Modulation) による入出力電圧比 V_C/V_A および V_C/V_B の制御を行い、直流電圧 V_A, V_B, V_C 間の電力変換を行う。

A2 の回路トポロジーは、昇降圧コンバータと降圧コンバータを統合した例である[23]。ポート B のスイッチ S_1 を取り除き、ダイオード D_1 を短絡させると、ポート A-C 間は、昇降圧コンバータとしてみなせる。同様に、ポート A の S_2 を取り除き D_2 を短絡させると、ポート B-C 間は、降圧コンバータとしてみなせる。ダイオードが2直列のため導通損失は増大するが、2種回路でインダクタと出力コンデンサを共有できる。

A3 の回路トポロジーは、A1 と同じコンバータを直列に接続した構成をとる。このとき、直列に接続されたスイッチ S_1, S_2, S_3 を、同時に短絡しないよう PWM の制御を行うことで、 S_1, S_2 の中点と、 S_2, S_3 の中点より異なる直流電圧 V_A, V_B が生成できる。このとき、スイッチ S_2 は二つのコンバータで共有されており、A1 の回路トポロジーに比べ、スイッチ数を減らすことができる[24]。

これら複数の非絶縁コンバータを統合した回路は、従来の単入出力回路と比べて変更点および課題が少なく、実用化に向けた検討が進んでいる。

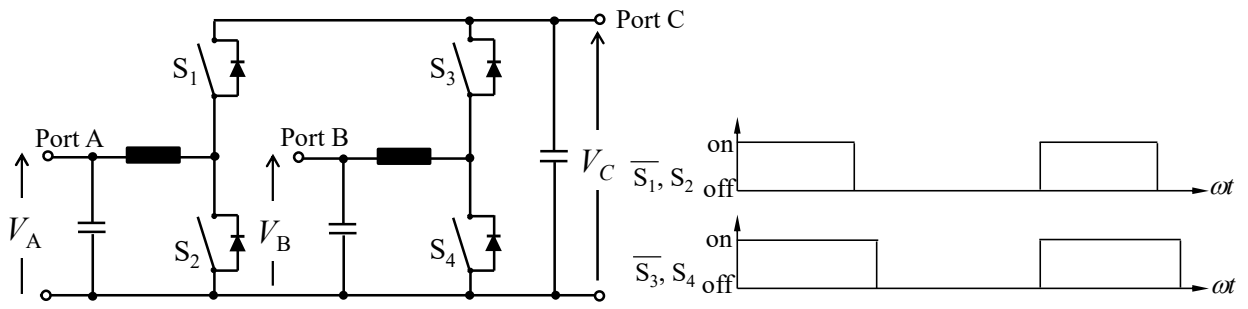
1.3.2 非絶縁型 DC/DC および絶縁型 DC/DC コンバータの統合例

図 1.5 に、ハーフブリッジ回路を基本とした非絶縁コンバータと絶縁コンバータの統合例を示す。B1 の回路トポロジーは、位相シフト方式の絶縁コンバータと、非絶縁コンバータを統合した例である[25]。スイッチ S_3, S_4, S_5, S_6 と5つのコンデンサおよびトランスで構成される双方向絶縁コンバータは、左右のハーフブリッジ回路の duty 比を固定値 (文献[25]では 50%) とし、位相差 ϕ を変調することでトランスを介した伝送電力を制御する。このとき、スイッチ S_3, S_4 の中点にインダクタを接続することで直流ポート B を生成し、スイッチ S_3, S_4 は非絶縁コンバータと絶縁コンバータで共有される。また、スイッチ S_1, S_2 とインダクタで構成された非絶縁コンバータを1次側に設けることで直流ポート A を生成している。

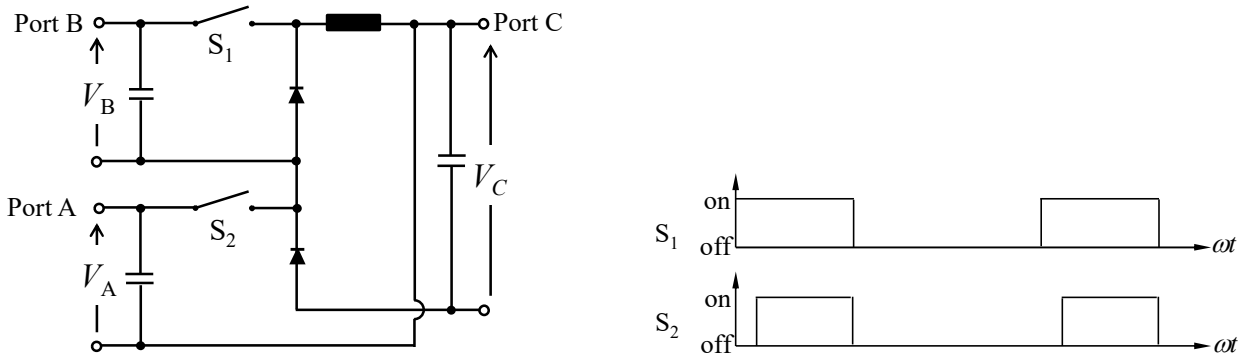
回路トポロジー B2 では、スイッチ S_1, S_2 で構成されるハーフブリッジ回路の正・負極間から直流電圧を取り出すことで、B1 に比べスイッチおよびインダクタの部品数を削減している[26]。このとき、PWM によりポート A, B の電圧比 V_A/V_B を制御する。また、左右のハーフブリッジ回路でスイッチング周期における duty 比を一致させ、位相差 ϕ を変調することで伝送電力を制御する。

回路トポロジー B3 では、B2 のトポロジーからさらにインダクタとコンデンサを削減している[27]。B2 と同じ制御方法で、ポート A, B の電圧比および伝送電力を制御し、非絶縁コンバータと絶縁コンバータで1次側ハーフブリッジ回路を共有している。さらに、絶縁コンバータの伝送電力の設計に必要なインダクタを、トランスの漏れインダクタンスで代替することで、磁気部品点数をトランスの1点のみとしている。また、ポート B の入力コンデンサを、絶縁コンバータ1次側の DC リンクコンデンサと共有することで、少ない部品点数を実現している。一方で、インダクタ機能を兼ねたトランス巻線には、非絶縁コンバータの直流電流成分が重畳するため、偏磁や磁気

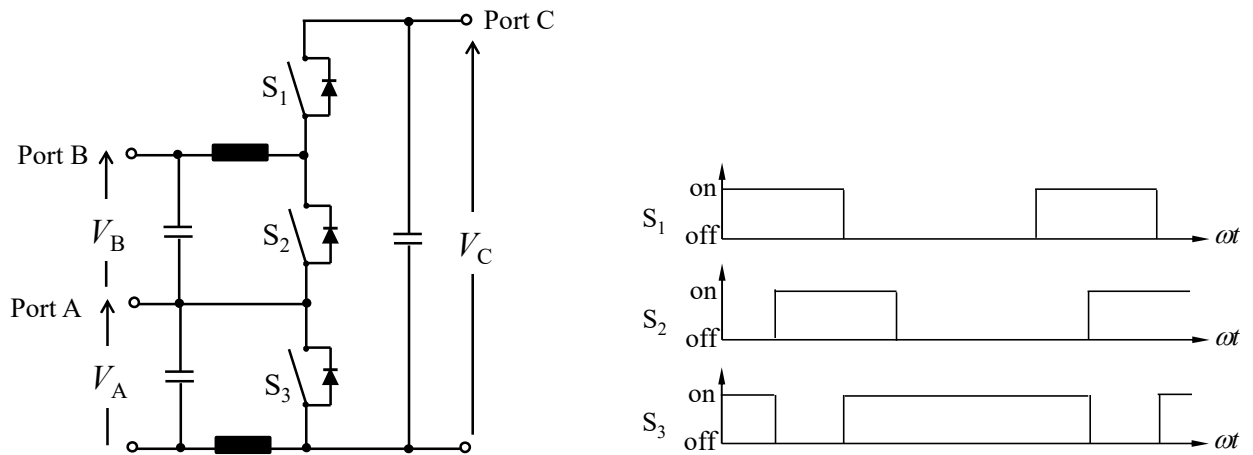
第 1 章 序論



(a) Topology A1



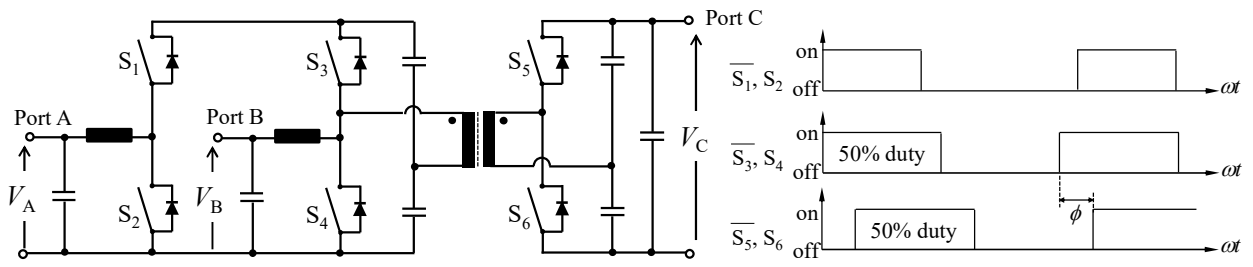
(b) Topology A2



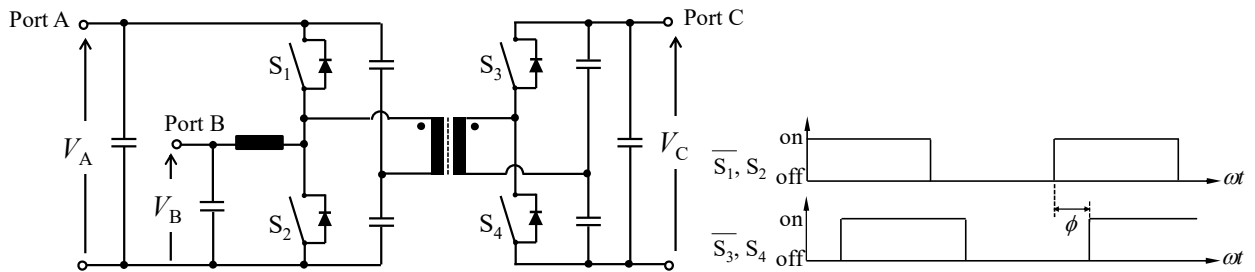
(c) Topology A3

Fig. 1.4. Integrated multi-port converter with non-isolated DC/DC converters

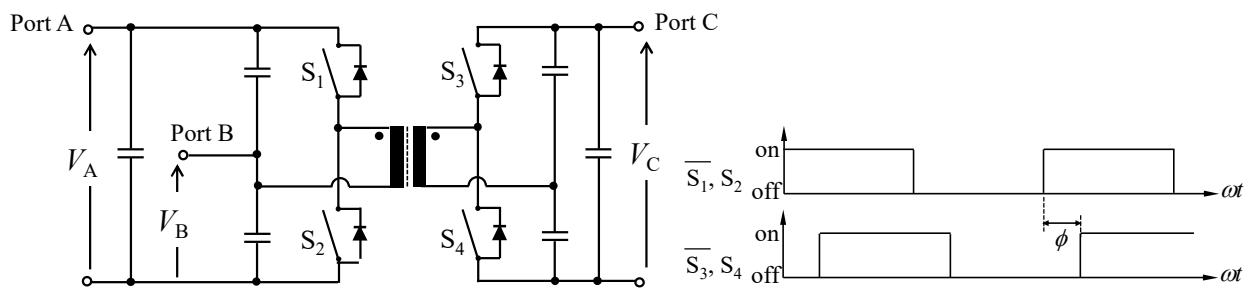
第 1 章 序論



(a) Topology B1



(b) Topology B2



(c) Topology B3

Fig. 1.5. Integrated multi-port converter with half-bridge type isolated DC/DC converter and non-isolated DC/DC converters

第1章 序論

飽和を防ぐようトランスに非磁性材料の間隙 (以下, ギャップ)を設ける必要がある。これにより, 励磁電流の増加による損失低下や, トランスの大型化が懸念される。

このように, ハーフブリッジの絶縁コンバータを基本とした非絶縁コンバータとの統合例では, B2, B3 の回路トポロジーのように, 少数の部品点数を特徴とした統合回路が提案されている。一方で, ハーフブリッジの絶縁コンバータは, フルブリッジの構成に比べ, 半導体スイッチの電圧利用率が低く, 車載で要求される数 kW クラスの電力定格では, 半導体スイッチの電流実効値が大きくヒートシンクサイズの増大や, リプル電流増加によるコンデンサのサイズ増大が懸念される。

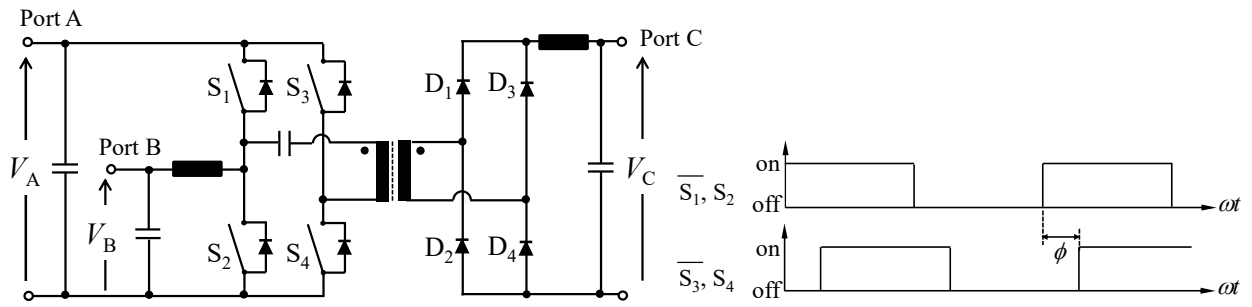
図 1.6 に, フルブリッジ回路の絶縁コンバータを基本とした非絶縁コンバータとの統合例を示す。C1 の回路トポロジーは, フルブリッジの絶縁コンバータの 1 次側に, 昇圧および降圧が可能な非絶縁コンバータを統合した例である[28]。制御方法はトポロジー-B2, B3 と似ており, PWM によりポート A, B の電圧比 V_A/V_B を制御し, スイッチ S_1, S_2 および S_3, S_4 で構成される 2 つのハーフブリッジ回路間において, スイッチング周期で duty 比を一致させながら位相差 ϕ を変調することで, 2 次側への伝送電力を制御する。一方で, トポロジー-B3 と同様に, トランスには非絶縁コンバータ動作によって生じる直流電流成分が重畳する。このため, トランスの磁気飽和を防ぐよう直流カットコンデンサが設けられている。

C2 の回路トポロジーは, フルブリッジの絶縁コンバータの 1 次側に, 2 相インターリーブ式の非絶縁コンバータを統合した例である[29]。C1 と同様に, PWM および位相差により, 電圧 V_A/V_B および伝送電力量を制御する。C2 の回路では, トランス 1 次側巻線と並列にインダクタが接続された構成となるため, 励磁電流の増大が懸念される。また, 文献では C1 と同様に, 偏磁抑制のための直流カットコンデンサが接続されている。

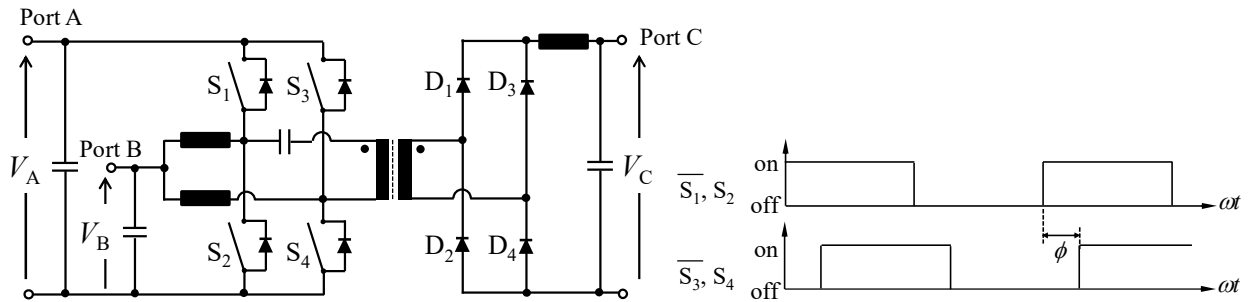
C3 の回路トポロジーは, フルブリッジの絶縁コンバータの 1 次側に, 昇降圧コンバータを統合した例である[30]。C1, C2 のような, 電圧制約 $V_A > V_B$ なく電力変換が可能である。一方で, C3 の回路トポロジーも, 直流電流がトランス巻線に重畳するため, 直流カットコンデンサや, トランスへのギャップ挿入による磁気飽和対策が必要となる。

フルブリッジの絶縁コンバータを基本回路とした非絶縁コンバータとの統合例では, (ハーフブリッジに比べ) 絶縁コンバータの半導体スイッチの電圧利用率が高く, 数 kW クラス以上のシステムへの適用が報告されている。一方で, C1, C2 のように, トランスの偏磁や励磁電流増大の抑制に課題があり, 追加部品やギャップ挿入などの対策を講じることにより, 統合による部品点数削減のメリットを減退させてしまっている。

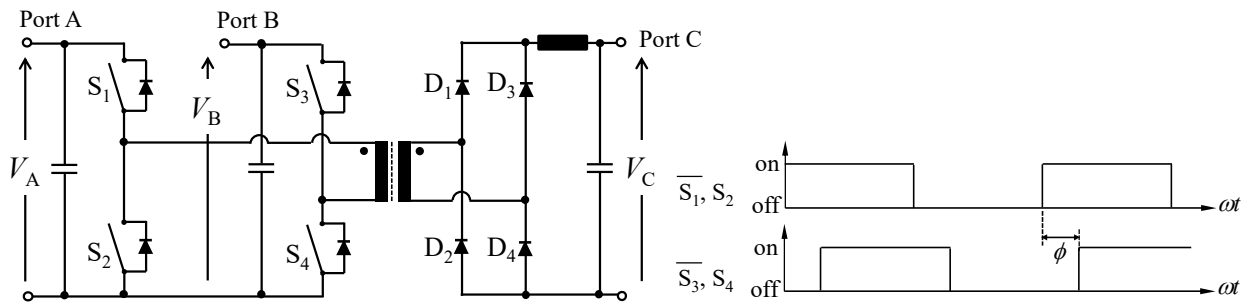
第 1 章 序論



(a) Topology C1



(b) Topology C2



(c) Topology C3

Fig. 1.6. Integrated multi-port converter with full-bridge type isolated DC/DC converter and non-isolated DC/DC converters

第1章 序論

1.4 電力変換回路の多目的最適化手法による設計

1.2 および 1.3 では次世代デバイスおよび回路トポロジーによる小型化の動向を紹介したが、これら回路技術の「性能限界」を引き出すには回路設計技術が重要となる。車載電源システムにおける電力変換回路の主要な要求性能は、サイズ、効率およびコストであり、これらは互いにトレードオフの関係にある。電力変換回路の設計では、例えば「効率 90%以上で最も小型な設計解」というように、効率とサイズの相反する性能のバランスをとった設計を要求されることが一般的である。このような要求に対し、企業における回路設計は、回路シミュレータや、有限要素法を用いた電磁界解析などを連成し、設計変数を変化させながら繰り返し評価する CAE(Computer aided engineering)により、設計解を探索することが一般的であった。しかしながら、CAE による解析は一回の計算時間が長く、実用的な時間内での設計は「数十回計算した結果から良い設計解を選択する」というものであり、回路の性能限界を引き出す設計解探索としては不十分であった。

一方で、電力変換回路に限らず、トレードオフ関係にある複数目的の最適解探索は、様々な分野で課題となっている。組み合わせの性質をもった設計変数を変化させ、制約条件のもと複数目的を最小化 (または最大化) する問題は、一般的に「多目的組み合わせ最適化問題」と呼ばれ、以下のように定義できることが知られている[31,32].

j 次元のパラメータ $x = (x_1, x_2, \dots, x_j)$ を変数とする複数の目的関数 $f_1(x), f_2(x), \dots, f_n(x)$ があるとき、これを複数の制約条件 $g_k(x), k = 1, 2, \dots, m$ のもとで最小化(もしくは最大化)する問題を多目的組み合わせ最適化問題 (以下、多目的最適化問題) と呼ぶ。一般的に、目的関数が複数個存在する場合、これらを同時に最小化する解はなく、トレードオフ関係にある目的関数の解の中から仕様を満たすものを選択する。

多目的最適化問題の重要な概念にパレート解がある。図 1.7 の模式図には、 $x=(x_1, x_2)$ を変数とする目的関数 $f_1(x), f_2(x)$ の解の集合を示した。パレート解は、目的関数 $f_1(x), f_2(x)$ の減少が、他の目的関数の増加なしには実現できない解である。従って、唯一解ではなく図 1.7 の円弧 AB 部分にあたる複数解である。意思決定者は、この円弧部分から要求仕様に合った解を選択し、それに対応する決定変数 x_1, x_2 を求めれば良い。このとき、意思決定者が持つ基準で選ばれた解を選好解と呼ぶ。

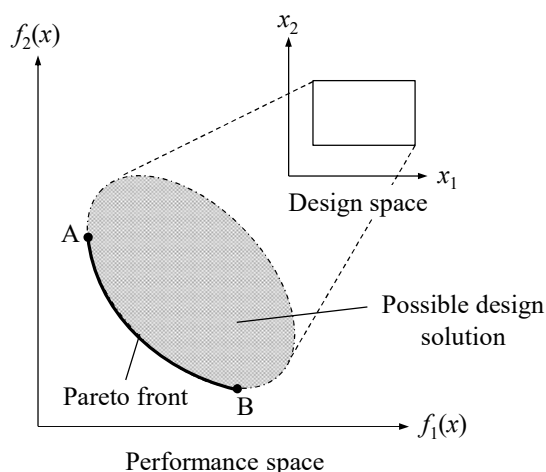


Fig. 1.7. Mapping from design space to performance space using multi-objective design approach

第1章 序論

車載電源システムで要求される効率を考慮した小型化性能限界での設計は、この多目的最適化問題に該当する。図 1.7 において、変数 x はスイッチング周波数や半導体素子および受動部品などの設計パラメータであり、サイズ(もしくはパワー密度)、効率(もしくは損失)およびコストが目的関数にあたる。また、変数範囲や、設計途中で演算される変数の上下限值などが制約条件にあたる。図 1.7 の $f_1(x)$ を体格、 $f_2(x)$ を損失とすれば、点 A はサイズ最小となる設計解であり、点 B は損失最小となる設計解である。点 A, B を結ぶカーブが得られれば、効率を考慮した小型性能限界における設計が可能となる。

一方で、組み合わせの性質を持った多目的最適化問題を解決する困難性はその計算回数にある。設計パラメータ数を j とし、それぞれのパラメータに対し離散的に n 個の数値を探索しようとする、組み合わせ数は n^j で与えられ計算回数は膨大となる。このため、CAE を利用した目的関数の計算は実用的でなく、少数の設計パラメータによるモデル化と、それによる目的関数の近似計算が必要となる。

多目的最適化手法による電力変換回路設計の研究は、2000 年代から盛んになり、半導体スイッチの並列数による PFC の性能比較[33]や、スイッチング素子選択による回路性能の比較[34]、磁気部品単体の最適設計[35]、三相インバータ回路トポロジーの違いによる性能比較[36]などが報告されている。これらの文献では、実用的な計算時間で設計解を抽出するため、簡略化された部品モデルにより目的関数を近似計算する工夫がなされており、得られた最適設計解から性能限界近傍の試作器が構築できている。

1.5 本研究の目的

1.2, 1.3 では、入出力デバイスや負荷の高出力・多様化が予想される将来自動車の電源システムにおいて、電力変換回路の効率を落とさず小型化することが課題であることを述べた。これを解決する手段として、次世代デバイスを利用した高周波化や、回路機能統合の技術開発が検討されていることを述べた。その中で、高速性に優れた次世代デバイスは依然コストに課題があること、非絶縁コンバータと絶縁コンバータの統合回路では、トランスの偏磁や励磁電流増大が未解決であることを述べた。また、1.4 では、効率を考慮した電力変換回路小型化の設計は多目的最適化問題であり、回路性能限界を引き出す設計解を探索するには、簡略化された回路部品モデルによる目的関数計算により、計算時間を圧縮することが重要なことを述べた。

そこで、本研究では、車載電源システムの高性能化(サイズと効率のトレードオフ改善)を目的に、以下のアプローチで研究を行った。

- ・ 車載電源システムで多く使用されている非絶縁コンバータと絶縁コンバータを対象に、従来統合回路の課題であった「トランスの偏磁と励磁電流増大」を抑制する新規回路トポロジーを提案し、その動作原理を実証する。
- ・ 提案回路の性能限界における設計を実現するため、多目的最適化手法による回路設計を検討する。このとき、新規回路トポロジーで用いる 2 巻線を有する磁気部品の結合率を変数とした磁気部品モデルを新たに構築する必要がある。目的関数の計算時間圧縮のため、回路部品のサイズと損失を、少ない設計変数で計算するモデル化を行う。

第1章 序論

- ・ 得られた計算手法により，提案回路のサイズ・効率を目的関数としたパレート解を算出し，従来の単入出力コンバータ（非絶縁および絶縁コンバータ）をカスケード接続した構成と比較することで，統合による性能向上の効果を定量化する．
- ・ また，提案回路の採用により，半導体スイッチおよび磁気部品点数の削減で獲得できた原資を，次世代デバイス採用に充てることで，次世代デバイスの課題であったコスト増大を抑制した車載電源システムの高周波・小型化を提案・実証する．

提案回路は，非絶縁コンバータおよび絶縁コンバータを統合した回路のため，車載電源システムにおいて複数箇所への適用が期待できる．本研究では，図 1.3 で示したシステムのうち，今後ニーズの増加が予想される「12V/48V 補機電源システム」と、「車載 AC インバータ」を検討対象とした．提案回路を単相入力の車載充電器へ適用する方法は，文献[37]で報告しているが，車載充電器は使用国によって単相/三相の切り替えが求められ，提案回路適用による小型化メリットが少ないことから，本論文では対象外とした．電力変換回路の機能統合を軸とした本論文の構成を以下に示す．

- ・ 第2章では，磁気部品に特徴を持った提案回路トポロジーの定常解析を行い，動作波形を定式化することで，統合および動作の原理を明確にする．
- ・ 第3章では，提案回路の多目的最適化設計を検討する．実用的な計算時間内で最適設計解を算出するよう，少数の設計パラメータにより算出可能な，回路構成部品のサイズ・損失モデルを作成する．
- ・ 第4章では，12V/48V 補機電源システムへの適用を例に，第3章で構築した多目的最適化設計手法により，提案回路のパレート解を算出し，従来単入出力回路のパレート解と比較することで，統合による性能向上効果を定量化する．また，得られたパレート解上の選好解をもとに回路試作を行い，実験による動作波形の計測および効率性能の評価から，動作原理の検証と多目的最適化設計の妥当性を検証する．
- ・ 第5章では，車載 AC インバータへの提案回路トポロジー適用を例に，Si および SiC デバイスを用いた場合のサイズ・効率を目的関数としたパレート解を比較する．高速性に優れた SiC デバイスと提案回路を組み合わせることで，次世代デバイス採用に伴う回路コストアップを抑えた高周波・小型化のアプローチを提案し，試作回路による性能向上効果の実証を行う．

第1章 序論

1.6 原著論文およびプロシーディング

以下に、本論文の作成するにあたり参照した原著論文およびプロシーディングのうち、筆者が主著者のものを以下に記載する。

- Kenichi Itoh, Masanori Ishigaki, Naoki Yanagizawa, Shuji Tomura, and Takaji Umeno, “Analysis and Design of a Multiport Converter Using a Magnetic Coupling Inductor Technique”, IEEE Transactions on Industry Applications, Vo.51, No.2, March-April 2015, (DOI: 10.1109/TIA.2014.2354401),
- Kenichi Itoh, Shuntaro Inoue, Masanori Ishigaki, “28 W/cm³ high power density three-port DC/DC converter cell for dual-voltage 12-V/48-V HEV subsystem”, IEICE Electronics Express, Vol. 14, No. 19 Pages 20170781, 2017, (DOI: <https://doi.org/10.1587/elex.14.20170781>)
- Kenichi Itoh, Shuntaro Inoue, Masanori Ishigaki, Takahide Sugiyama, and Takaji Umeno, “Power Loss Estimation for Three-port DC/DC Converter for 12-V/48-V Dual Voltage Hybrid-Electric-Vehicle Subsystem”, IEEJ Trans. on Electrical and Engineering, Vol.13, No.7, July 2018, pp1060-1070,
- Kenichi Itoh, Masanori Ishigaki, Naoki Yanagizawa, Shuji Tomura, and Takaji Umeno “Analysis and Design of a Multiport Converter Using a Magnetic Coupling Inductor Technique”, 2013 IEEE Energy Conversion Congress and Exposition (ECCE) 2013, (DOI: 10.1109/ECCE.2013.6647333)
- Kenichi Itoh, Shuntaro Inoue, Masanori Ishigaki, Takahide Sugiyama and Masaru Sugai, “Loss estimation of an isolated three-port DC-DC converter for automotive applications”, IEEE Energy Conversion Congress & Expo (ECCE) 2015, (DOI: 10.1109/ECCE.2015.7310178),
- Kenichi Itoh, Shuntaro Inoue, Takahide Sugiyama, and Masaru Sugai, “Design and Modulation Method of Multi-Port DC/DC Converter for Next Generation HV Sub System”, IEEE Annual Conference of IEEE Industrial Electronics Society (IECON) 2016, (DOI: 10.1109/IECON.2016.7793923),
- Kenichi Itoh, Masanori Ishigaki, Naoto Kikuchi, Tomohisa Harada, and Takahide Sugiyama “A Single-Stage Rectifier with Interleaved Totem-pole PFC and Dual Active Bridge (DAB) Converter for PHEV/BEV On-board Charger”, IEEE Applied Power Electronics Conference and Exposition (APEC), 25 June 2020, (DOI: 10.1109/APEC39645.2020.9124083),
- Kenichi Itoh, Rene Barrera-Cardenas, Masanori Ishigaki, Takahide Sugiyama, Takanori Isobe, and Hiroshi Tadano, “Analysis and Design of a Single-Stage Isolated DC/AC Converter for a High-Power-Density Onboard AC Inverter”, IEEJ Trans. on Electrical and Engineering, Vol.17, No.1, 2022, (DOI: <https://doi.org/10.1002/tee.23494>),

第2章 提案回路の動作原理と定常解析

本章では、非絶縁・絶縁コンバータ統合回路の課題を解決する新規回路トポロジーを提案し、その動作原理を明らかにする。2.1では、提案回路を構成する非絶縁・絶縁コンバータの動作原理を簡潔に述べる。2.2では、それらを統合した提案回路について、重要な役割を担う結合インダクタおよびセンタータップトランスについて説明する。2.3では、提案回路の定常解析を行い、多目的最適化設計に必要な電流の定式化と設計制約の導出を行う。

2.1 提案回路を構成する絶縁・非絶縁コンバータの動作原理

提案する統合回路は、Dual Active Bridge (以下、DAB)として知られる絶縁コンバータ[38]と、磁気結合インダクタを使用した二相インターリーブ方式の非絶縁コンバータ[39]を基本回路としている。以下に、各コンバータの動作原理を簡潔に示す。

図2.1(a)にはDABの回路図および理想動作波形を示す。DABは、1次側ブリッジ回路 S_1 – S_4 、2次側ブリッジ回路 S_5 – S_8 、トランス T_r 、インダクタ L_d および入出力コンデンサ C_A, C_B で構成される。1次側および2次側ブリッジ回路のduty比は50%固定とし、ブリッジ回路間の位相差 ϕ [rad]により伝送電力を制御することができる。このとき、位相差と伝送電力 P [W]の関係は式(2.1)で与えられる。

$$P = \frac{V_A \cdot N_{Tr} \cdot V_B}{2\pi f_{sw} L_d} \phi \left(1 - \frac{|\phi|}{\pi}\right) \quad (2.1)$$

ここで、 V_A, V_B は入出力電圧[V]、 f_{sw} [Hz]は動作周波数、 N_{Tr} は巻数比である。伝送電力 P は、周波数 f_{sw} およびインダクタ L_d [H]の逆数に比例する。位相差 $\phi = \pi/2$ radにおいて伝送電力は最大となり、最大伝送電力 P_{max} は式(2.2)で与えられる。

$$P_{max} = \frac{V_A \cdot N_{Tr} \cdot V_B}{8f_{sw} L_d} \quad (2.2)$$

DABでは、式(2.2)の最大伝送電力が、定格電力を満たすよう f_{sw}, L_d を設計する必要がある。

図2.1(b)には、結合インダクタを用いた二相インターリーブ方式の非絶縁コンバータ回路図とその理想動作波形を示す。この回路は、ブリッジ回路 S_5 – S_8 、 w, x 相巻線が磁気的に結合した結合インダクタ L_w, L_x および入出力コンデンサ C_B, C_C で構成される。 w, x 相ハーフブリッジ回路間の位相差は π radで固定とし、入出力電圧の電圧比 V_B/V_C をduty比 δ で制御することができる。このとき、duty比を下アームスイッチ基準とすると、電圧比 V_B/V_C は式(2.3)で与えられる。

$$\frac{V_B}{V_C} = \frac{1}{1-D} \quad (2.3)$$

ここで、 D は1サイクルにおける下アームスイッチのオン時間の比率であり $D = \delta/(2\pi)$ である。また、 w, x 相巻線の自己インダクタンス(相互インダクタンスと漏れインダクタンスの合計値)を L_w, L_x 、結合率を $k_b (> 0)$ とすると、出力電流リップル $i_{c,pp}$ は式(2.4)で与えられる[40]。

第2章 提案回路の動作原理と定常解析

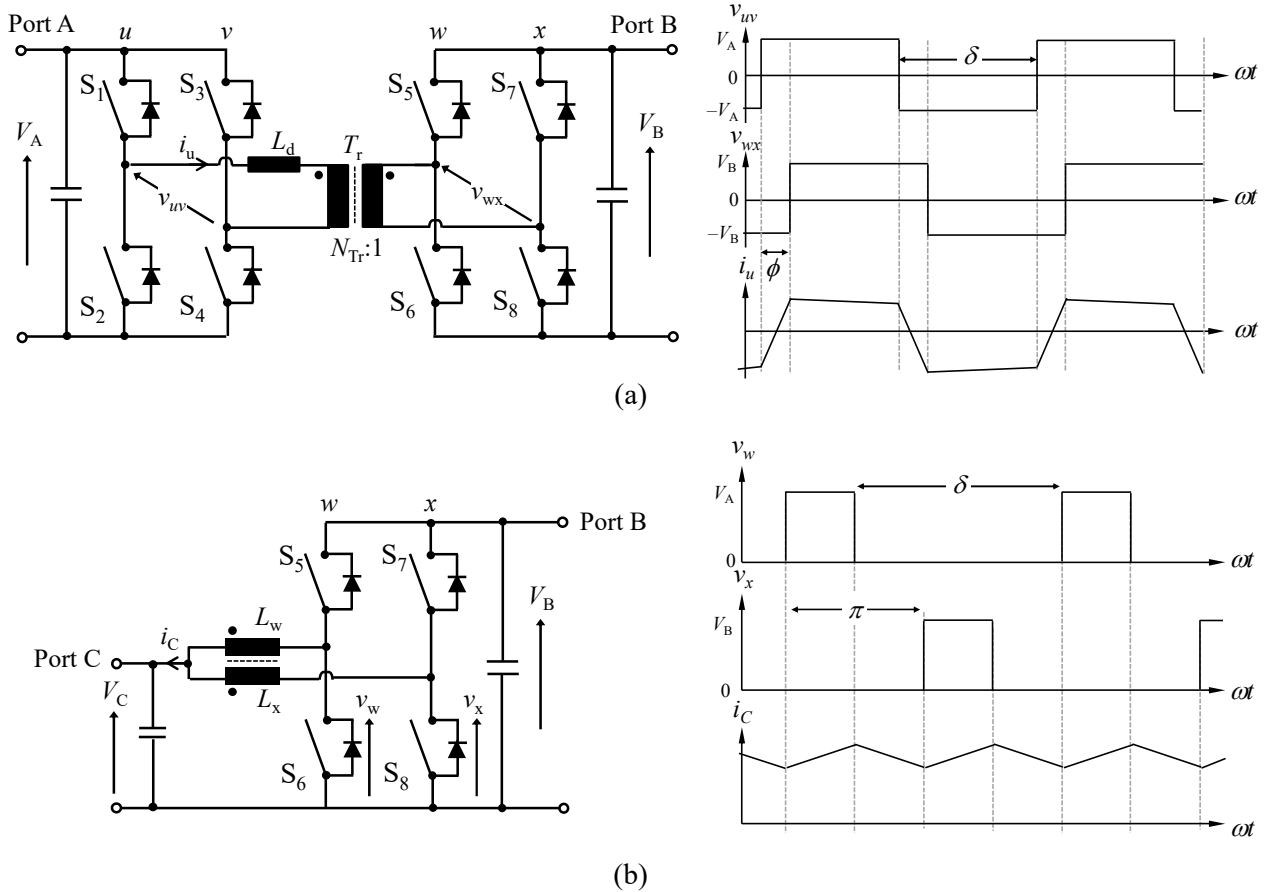


Fig. 2.1 Conventional circuit and ideal waveforms (a) Dual active bridge converter and (b) interleaved boost/buck converter with coupling inductor.

$$i_{C,pp} = \frac{2V_C}{2\pi f_{sw}(1+k_b)L_w} (\delta - \pi) \quad (2.4)$$

非絶縁コンバータでは、式(2.4)の出力電流リップルが許容値以下となるよう、 f_{sw} , $L_w(=L_x)$, および k_L を設計する必要がある。

2.2 提案回路の概要

図 2.2 には、提案回路の回路図を示す[41]。この回路は、1次側フルブリッジ回路 S_1 – S_4 、2次側フルブリッジ回路 S_5 – S_8 、順方向結合インダクタ L_w , L_x 、2次側センタータップトランス T_r および、入出力コンデンサ C_A , C_B , C_C で構成され、図 2.1(a) で示した DAB に、図 2.1(b) の二相インターリーブ方式の非絶縁コンバータを統合した構成となっている。直流電圧 V_A , V_B を入出力電圧とするポート A, B 間において DAB 機能による位相差を変数とした伝送電力の制御が可能であり、また、2次側センタータップに接続された直流ポート C の電圧 V_C は、非絶縁コンバータ機能による duty 比を変数とした電圧制御が可能である。ここで、提案回路を構成する結合インダクタと、センタータップ付きトランスについて、巻数(比)と結合率を以下のように定義する。

第2章 提案回路の動作原理と定常解析

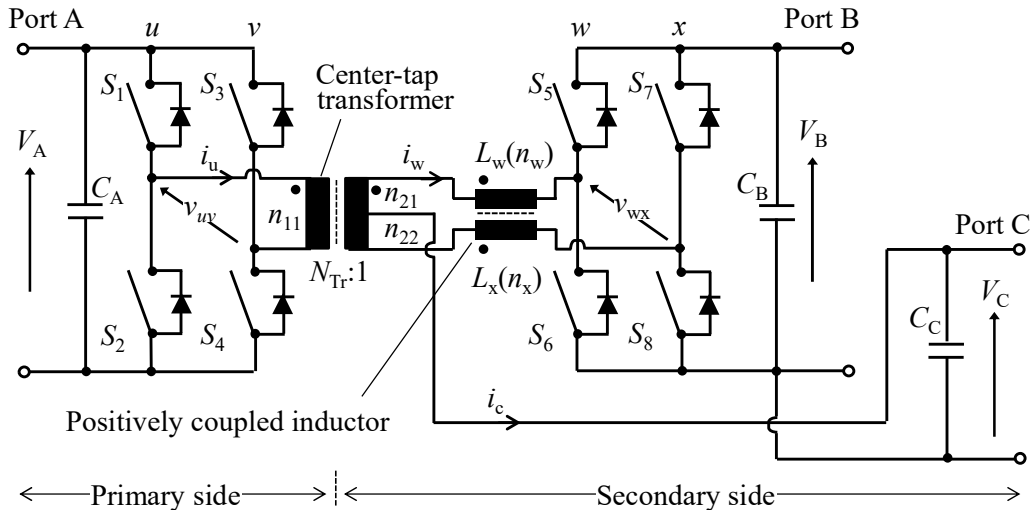


Fig. 2.2. Proposed integrated three-port converter

- 結合インダクタは、一つの磁性コアに w, x 相の二つの巻線を、巻数比 $n_w : n_x = 1:1$ で施したものであり、 w, x 相巻線の自己インダクタンス値(相互インダクタンスと漏れインダクタンスの合計値)は、それぞれ L_w, L_x とし、互いに等しい値とする。このとき、二つの巻線の結合率を $k_L (>0)$ とする。
- センタータップ付きトランスは、2次側巻線の巻数が $n_{21} = n_{22}$ となるようセンタータップを設け、巻線 n_{21} と n_{22} の結合率を1とする。また、1次側と2次側の巻数比 N_{Tr} は、 $N_{Tr} = n_{11}/(n_{21} + n_{22})$ で与えられ、 $n_{11} - n_{21}$ 間および $n_{11} - n_{22}$ 間の結合率を k_{Tr} とする。

結合インダクタおよびトランスは、統合された2種回路の動作に対し、それぞれ異なるインダクタンスを示す。図2.3(a)(b)には、2種回路動作における結合インダクタおよびトランスの、電流と磁束の様子をそれぞれ模式図で示した。以下には、提案回路におけるDAB機能の動作と、非絶縁コンバータ機能の動作について、それぞれ電流と磁束の様子をまとめる。

- DABが動作する際、結合インダクタの w, x 相巻線には、ノーマルモードの電流が流れる。このとき、ノーマルモード電流に対する等価インダクタンス $L_{eq,nm}$ は、 $L_{eq,nm} = 2L_w \cdot (1 - k_L)$ で与えられ、小さな等価インダクタンスが作用する。これは、 w, x 相巻線の電流が、コア内の磁束を互いに打ち消す方向に流れるためである。
- 非絶縁コンバータが動作する際、 w, x 相巻線には、コモンモードの電流が流れる。このとき、等価インダクタンスは、 $L_{eq,cm} = 2L_w \cdot (1 + k_L)$ で与えられ、大きな等価インダクタンスが作用する。これは、 w, x 相巻線に流れたコモンモード電流で生じるコア内の磁束が、同じ方向に流れるためである。また、コモンモード電流は、トランスの2次側巻線 n_{21}, n_{22} にも流れる。この電流には、直流成分が含まれるが、センタータップで二分割された n_{21}, n_{22} 巻線の直流抵抗値が等しい条件では、トランスコア内で生じる磁束のうち、直流電流に起因した磁束は相殺される。

第2章 提案回路の動作原理と定常解析

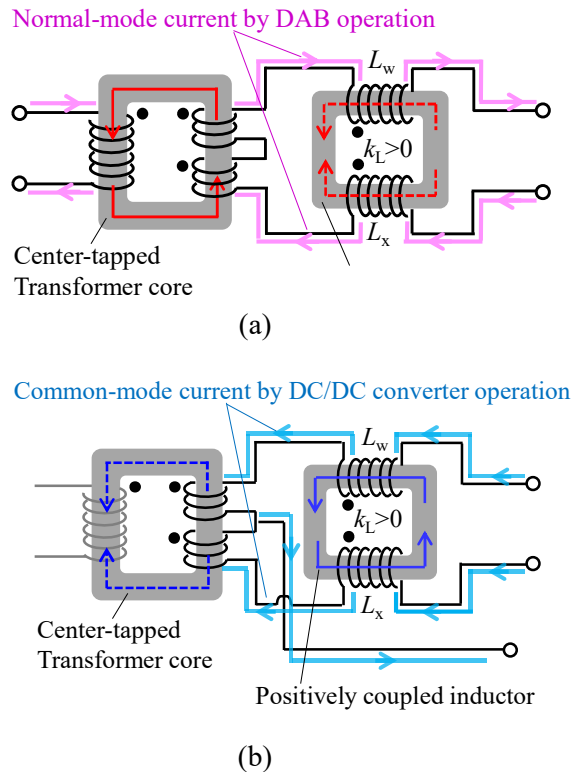


Fig. 2.3. Current and magnetic flux for (a) normal-mode current by the DAB operation and (b) common-mode current by the non-isolated DC/DC operation.

このように、トランスのセンタータップに直流ポートを接続することで、非絶縁コンバータの直流電流による偏磁を抑制し、直流カットコンデンサやトランス磁性コアへのギャップ挿入なく機能統合が実現できる。また、トランスと結合インダクタの巻線は直列に接続されているため、励磁電流の増大は生じない。

2.3 提案回路の定常解析

2.3.1 理想動作波形と等価回路

図 2.4 に、提案回路の理想動作波形を示す。このとき、トランスの巻数比と 1 次側/2 次側電圧比の関係を $N_{Tr}=V_A/V_B$ とし、回路の寄生成分およびデッドタイムは無視した。提案回路の動作は、スイッチング周期の 1 サイクルにおいて、8 つの期間に分けて考えることができる。図 2.5 に、各期間における提案回路の等価回路を示す。このとき、図 2.5 の電流 i_u , i_c の矢印の方向は図 2.4 における正方向を、また、電流経路上に描かれた矢印の向きは、各期間において電流が増加する向きを示している。

図 2.4 において、 v_{uv} , v_{wx} は 1 次側および 2 次側フルブリッジ回路のトランス線間電圧である。この電圧波形は、固定周波数の 3 レベル矩形波に制御され、パルス幅は上アームスイッチ (S_1, S_3, S_5, S_7) の duty 比と一致する。提案回路において、トランスを介したフルブリッジ回路間の伝送電力は、DAB と同じくフルブリッジ回路間の位相差で制御される。図 2.4 で示すように、 v_{uv} と v_{wx} の間に位相差 ϕ が生じると、1 次側トランス巻線には台形状の電流 i_u が流れる。電流 i_u と電圧 v_{uv} の積が

第 2 章 提案回路の動作原理と定常解析

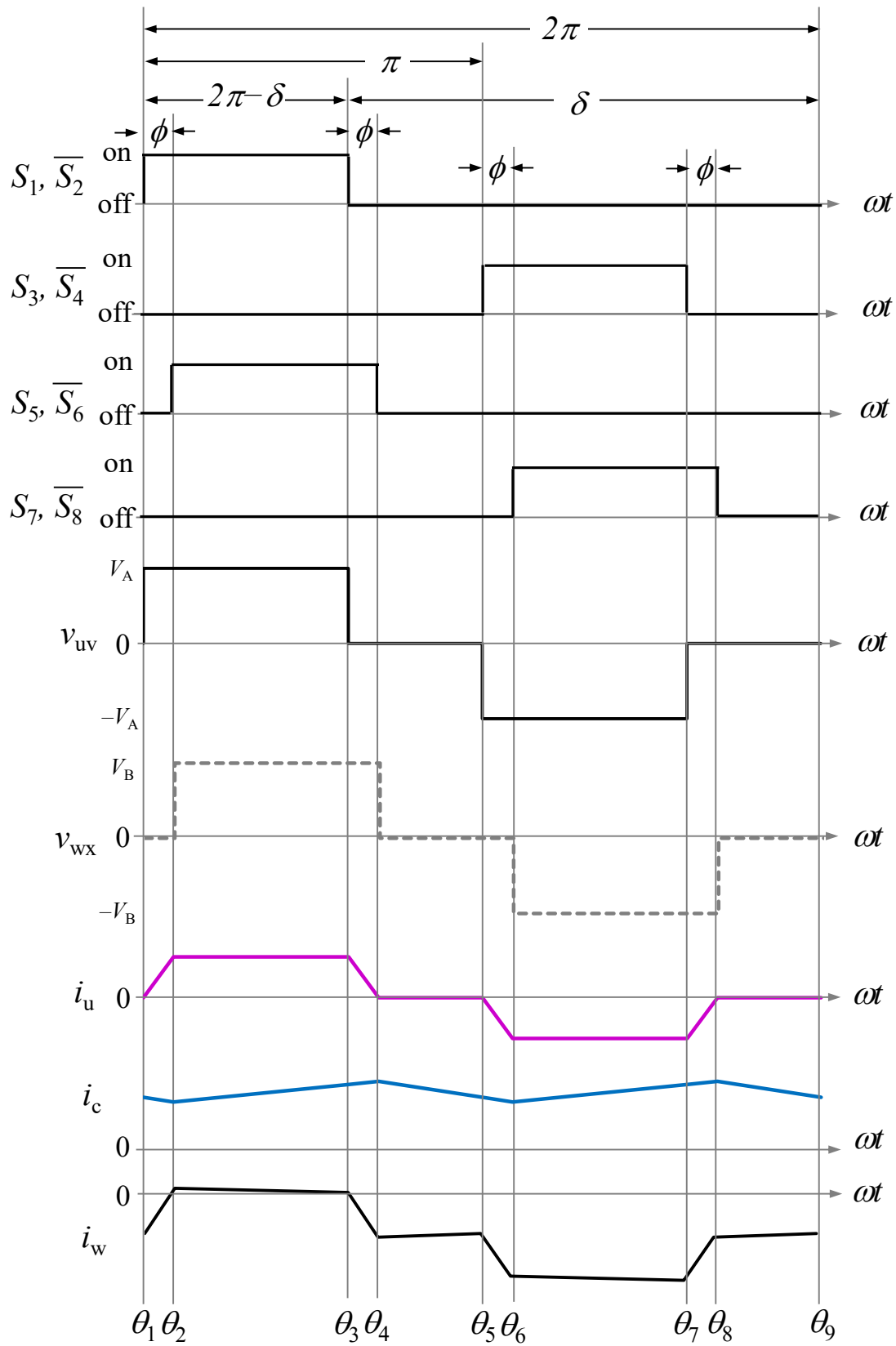


Fig. 2.4. Ideal voltage and current waveform of proposed converter in one switching cycle, stray components and dead time are ignored, and voltage ratio V_A/V_B equals to turn ratio of N_{Tr} .

第2章 提案回路の動作原理と定常解析

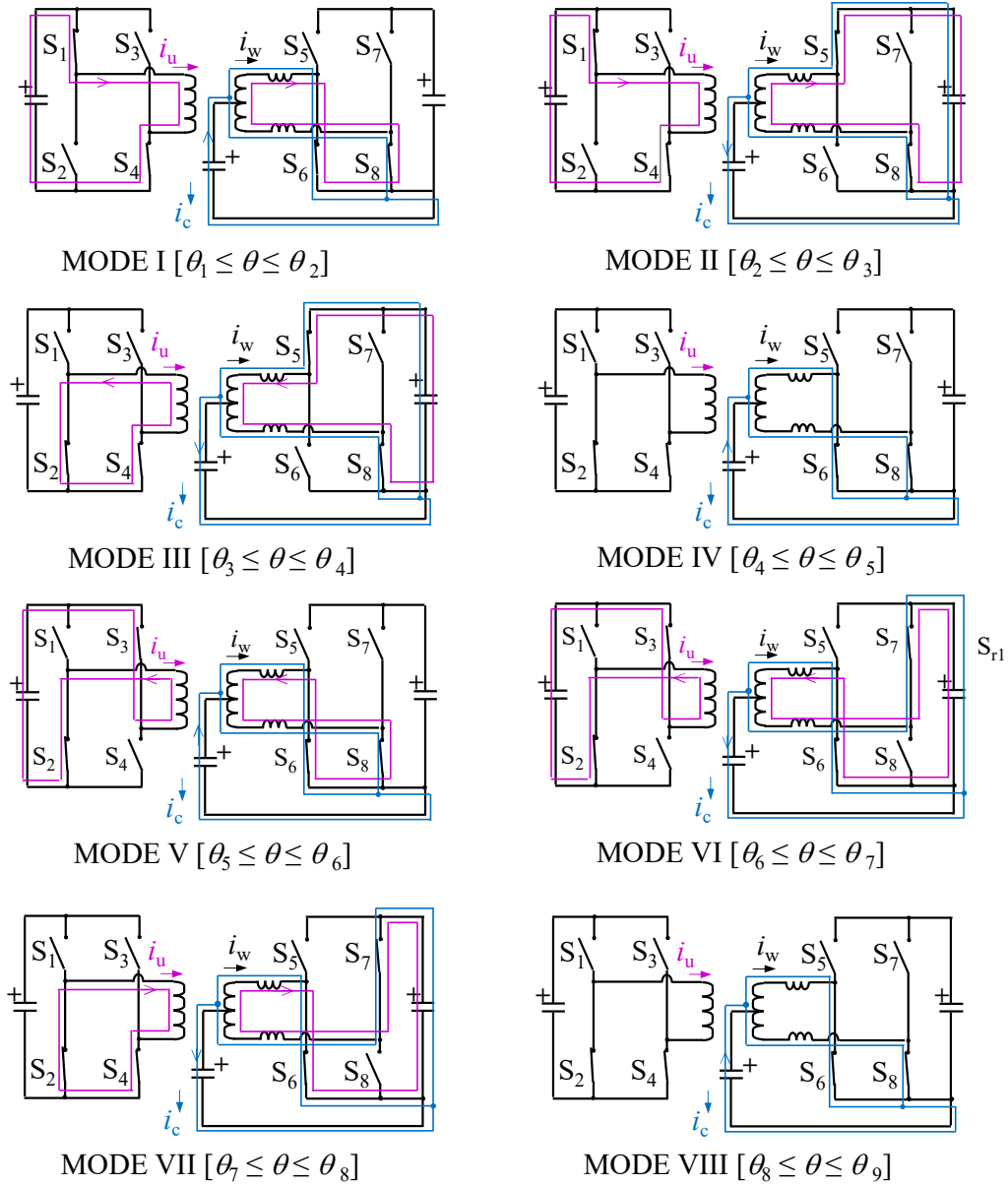


Fig. 2.5. Proposed converter equivalent circuit for one switching cycle in ideal condition

Table 2.1. di/dt formula of i_u and i_c in one switching cycle

Period	di_u/dt	di_c/dt
$\theta_1 < \theta < \theta_2$	$(V_A/N) / L_{eq,nm}$	$4V_C / L_{eq,cm}$
$\theta_2 < \theta < \theta_3$	$(V_A/N - V_B) / L_{eq,nm}$	$(4V_C - 2V_B) / L_{eq,cm}$
$\theta_3 < \theta < \theta_4$	$-V_B / L_{eq,nm}$	$(4V_A - 2V_B) / L_{eq,cm}$
$\theta_4 < \theta < \theta_5$	0	$4V_C / L_{eq,cm}$
$\theta_5 < \theta < \theta_6$	$(-V_A/N) / L_{eq,nm}$	$4V_C / L_{eq,cm}$
$\theta_6 < \theta < \theta_7$	$(-V_A/N + V_B) / L_{eq,nm}$	$(4V_C - 2V_B) / L_{eq,dc/ac}$
$\theta_7 < \theta < \theta_8$	$V_B / L_{eq,nm}$	$(4V_C - 2V_B) / L_{eq,cm}$
$\theta_8 < \theta < \theta_9$	0	$4V_C / L_{eq,cm}$

第2章 提案回路の動作原理と定常解析

伝送電力に相当するため、位相差 ϕ が増加すると電流 i_u の振幅が増大し、伝送電力が増加する。また、 v_{uv}, v_{wx} のパルス幅が異なると、電力伝送に寄与しない循環電流が生じ、効率が低下することが知られている[42]。このため、両フルブリッジ回路の下アーム基準の duty 比は、1 サイクルにおいて一致させる必要がある。

2.3.2 提案回路のハーフサイクル期間における電流波形の解析

提案回路の動作原理明確化と多目的最適化設計のため、電流波形の解析を行った。2次側 w, x 相巻線への印加電圧から、巻線の電流 di/dt を算出することができる。簡便のため、ハーフサイクル ($\theta_1 - \theta_2$) における2次側巻線電流の $di_w/dt, di_x/dt$ の導出方法を以下に示す。このとき、簡便のためトランス1次側および2次側巻線の結合率は $k_T=1$ としている。

- ・ 期間 I [$\theta_1 < \theta < \theta_2$]

1次側スイッチ S_1, S_4 がオンのため、起電圧 $V_A/2N_{Tr}$ がトランス2次側巻線 n_{21}, n_{22} に生じる。また、2次側スイッチ S_6, S_8 がオンのため、 w, x 巻線の印加電圧と、電流 di/dt の関係は、式(2.5)で与えられる。

$$\begin{bmatrix} V_C + \frac{V_A}{2N_{Tr}} \\ V_C - \frac{V_A}{2N_{Tr}} \end{bmatrix} = \begin{bmatrix} L & M \\ M & L \end{bmatrix} \cdot \begin{bmatrix} \frac{di_w}{dt} \\ \frac{di_x}{dt} \end{bmatrix} \quad (2.5)$$

ここで、 L は w, x 巻線の自己インダクタンスで、 $L = L_w = L_x$ である。また、 M は相互インダクタンスで $M = k_L \cdot L$ である。式(2.1)を、コモンモードおよびノーマルモード電流に対する等価インダクタンス値 $L_{eq,cm}=2L(1+k_L)$ 、 $L_{eq,nm}=2L(1-k_L)$ で整理すると、電流 di/dt は、式(2.6)で与えられる。

$$\begin{bmatrix} \frac{di_w}{dt} \\ \frac{di_x}{dt} \end{bmatrix} = \begin{bmatrix} 2V_C & V_A/N_{Tr} \\ 2V_C & -V_A/N_{Tr} \end{bmatrix} \cdot \begin{bmatrix} L_{eq,cm} \\ L_{eq,nm} \end{bmatrix} \quad (2.6)$$

- ・ 期間 II [$\theta_2 < \theta < \theta_3$]

期間 I に引き続き、起電圧 $V_A/2N_{Tr}$ がトランス2次側巻線 n_{21}, n_{22} に生じている。また、2次側スイッチ S_6 がターンオフし、 S_5, S_8 がオンのため、 w, x 巻線の印加電圧と電流 di/dt の関係は、式(2.7)で与えられる。

$$\begin{bmatrix} V_C + \frac{V_A}{2N_{Tr}} - V_B \\ V_C - \frac{V_A}{2N_{Tr}} \end{bmatrix} = \begin{bmatrix} L & M \\ M & L \end{bmatrix} \cdot \begin{bmatrix} \frac{di_w}{dt} \\ \frac{di_x}{dt} \end{bmatrix} \quad (2.7)$$

同様に、 $L_{eq,cm}, L_{eq,nm}$ で整理すると、 di/dt は式(2.8)で与えられる。

$$\begin{bmatrix} \frac{di_w}{dt} \\ \frac{di_x}{dt} \end{bmatrix} = \begin{bmatrix} 2V_C - V_B & V_A/N_{Tr} - V_B \\ 2V_C - V_B & -V_A/N_{Tr} + V_B \end{bmatrix} \cdot \begin{bmatrix} L_{eq,cm} \\ L_{eq,nm} \end{bmatrix} \quad (2.8)$$

- ・ 期間 III [$\theta_3 < \theta < \theta_4$]

1次側スイッチ S_1 がターンオフし、励磁期間が終了する。2次側スイッチ S_5, S_8 がオン

第2章 提案回路の動作原理と定常解析

のため、 w, x 巻線の印加電圧と電流 di/dt の関係は、式(2.9)で与えられる。

$$\begin{bmatrix} V_c - V_B \\ V_c \end{bmatrix} = \begin{bmatrix} L & M \\ M & L \end{bmatrix} \cdot \begin{bmatrix} \frac{di_w}{dt} \\ \frac{di_x}{dt} \end{bmatrix} \quad (2.9)$$

同様に、 $L_{eq,cm}, L_{eq,nm}$ で整理すると、 di/dt は式(2.10)で与えられる。

$$\begin{bmatrix} \frac{di_w}{dt} \\ \frac{di_x}{dt} \end{bmatrix} = \begin{bmatrix} 2V_C & V_A \\ 2V_C & -V_A \end{bmatrix} \cdot \begin{bmatrix} L_{eq,cm} \\ L_{eq,nm} \end{bmatrix} \quad (2.10)$$

- ・ 期間 IV [$\theta_4 < \theta < \theta_5$]

2次側スイッチ S_5 がターンオフし、 S_6, S_8 がオンのため、 w, x 巻線の印加電圧と電流 di/dt の関係は、式(2.11)で与えられる。

$$\begin{bmatrix} V_c \\ V_c \end{bmatrix} = \begin{bmatrix} L & M \\ M & L \end{bmatrix} \cdot \begin{bmatrix} \frac{di_w}{dt} \\ \frac{di_x}{dt} \end{bmatrix} \quad (2.11)$$

同様に、 $L_{eq,cm}, L_{eq,nm}$ で整理すると、 di/dt は式(2.12)で与えられる。

$$\begin{bmatrix} \frac{di_w}{dt} \\ \frac{di_x}{dt} \end{bmatrix} = \begin{bmatrix} 2V_C & 0 \\ 2V_C & 0 \end{bmatrix} \cdot \begin{bmatrix} L_{eq,cm} \\ L_{eq,nm} \end{bmatrix} \quad (2.12)$$

同様の方法で、残りの期間 $\theta_5 - \theta_6$ の $di_w/dt, di_x/dt$ も計算することができる。式(2.5)–(2.12)に記載した計算方法で、2次側巻線電流 i_w, i_x の di/dt が算出できたことで、DABの動作で生じるノーマルモード電流 i_u と、非絶縁コンバータ動作で生じるコモンモード電流 i_c の di/dt を算出することができる。電流 i_c および i_u は、キルヒホッフの電流測より、式(2.13)でそれぞれ与えられる。

$$i_c = i_w + i_x, \quad i_u = \frac{i_w - i_x}{2N_{Tr}} \quad (2.13)$$

表 2.1 に、式(2.13)より算出した各期間における di_u/dt および di_c/dt をまとめる。

2.3.3 提案回路における設計制約の導出

2.1 で述べたように、DAB および非絶縁コンバータの設計では、最大伝送電力および電流リップルが、それぞれ定格電力およびリップル許容値の設計制約を満たす必要がある。提案回路も同様に、統合されたこれら2つの回路機能が設計制約を満たす必要がある。

得られた電流 di_u/dt の式より、提案回路における DAB 機能の設計において制約となる伝送電力と位相差 ϕ の関係式を導出することができる。表 2.1 より、ハーフサイクルの各期間におけるノー

第2章 提案回路の動作原理と定常解析

マルモード電流 i_u は、式(2.14)で与えられる。

$$\begin{aligned}
 i_u(\theta) &= \frac{V_A/N_{Tr}}{\omega_{sw} \cdot L_{eq, nm}} \cdot (\theta) + i_u(0) & [0 < \theta < \phi] \\
 i_u(\theta) &= \frac{V_A/N_{Tr} - V_B}{\omega_{sw} \cdot L_{eq, nm}} \cdot \{\theta - \phi\} + i_u(\phi) & [\phi < \theta < 2\pi - \delta] \\
 i_u(\theta) &= \frac{-V_B}{\omega_{sw} \cdot L_{eq, nm}} \cdot \{\theta - (2\pi - \delta)\} + i_u(2\pi - \delta) & [2\pi - \delta < \theta < 2\pi - \delta + \phi] \\
 i_u(\theta) &= i_u(2\pi - \delta + \phi) & [2\pi - \delta + \phi < \theta < \pi]
 \end{aligned} \tag{2.14}$$

ここで、 $\omega_{sw} (=2\pi f_{sw})$ はスイッチング周波数のラジアン表記である。式(2.14)において、 $i_u(0) = -i_u(\pi)$ とすると、ノーマルモード電流の初期値 $i_u(0)$ は、式(2.15)で与えられる。

$$i_u(0) = \frac{V_A/N_{Tr} - V_B}{4\omega_{sw} L_{eq, nm}} \cdot (2\pi - \delta) \tag{2.15}$$

提案回路における DAB 機能の伝送電力 P は、入力電圧 V_A と電流 i_u の積より、式(2.16)で書ける。

$$P = \frac{1}{\pi} \int_0^\pi V_{wx}(\theta) \cdot i_u(\theta) \cdot d\theta = \frac{V_A}{2\pi - \delta} \int_0^{2\pi - \delta} i_u(\theta) \cdot d\theta \tag{2.16}$$

式(2.16)に、式(2.14)および式(2.15)を代入し整理すると、伝送電力 P は、式(2.17)で与えられる。

$$P = \frac{V_A \cdot V_B}{\pi \omega_{sw} N_{Tr} L_{eq, nm}} \varphi (2\pi - \delta - |\varphi|) \tag{2.17}$$

伝送電力 P は位相差 ϕ の 2 次関数であるため、2 次方程式の解の公式より、電力 P を伝送するための位相差 ϕ は、式(2.18)で与えられる。

$$\phi = 2\pi - \delta - \sqrt{2\pi - \delta - \frac{4\pi f_{sw} N_{Tr} L_{eq, nm} \cdot P}{V_A \cdot V_B}} \tag{2.18}$$

式(2.17)において $\partial P / \partial \phi = 0$ とすると、伝送電力 P は $\phi = (2\pi - \delta) / 2$ [rad] で最大となることが分かる。このとき、最大伝送電力 P_{max} は、式(2.19)で与えられる。

$$P_{max} = \frac{V_A \cdot V_B}{4\pi \omega_{sw} N_{Tr} L_{eq, nm}} (2\pi - \delta)^2 \tag{2.19}$$

式(2.19)は、提案回路における DAB 機能の最大伝送電力であり、式(2.19)において $\delta = \pi$ rad とし、 $L_{eq, nm}$ を L_d / N_{Tr}^2 に置換すると、式(2.1)と一致する。

同様に、二相インターリーブ方式の非絶縁コンバータの設計制約であるポート C 電流リップルを、表 2.1 の di/dt の式より算出することができる。ハーフサイクルの各期間におけるコモンモード電流 i_c は、式(2.20)で与えられる。

第2章 提案回路の動作原理と定常解析

$$\begin{aligned}
 i_c(\theta) &= \frac{4V_C}{\omega_{sw}L_{eq,cm}} \cdot (\theta) + i_c(0) & [\theta < \theta_0] \\
 i_c(\theta) &= \frac{4V_C - 2V_A}{\omega_{sw}L_{eq,cm}} \cdot (\theta - \varphi) + i_c(\varphi) & [\varphi < \theta < 2\pi - \delta] \\
 i_c(\theta) &= \frac{2V_C - V_A}{\omega_{sw}L_{eq,cm}} \cdot \{\theta - (2\pi - \delta)\} + i_c(2\pi - \delta) & [2\pi - \delta < \theta < 2\pi - \delta + \varphi] \\
 i_c(\theta) &= \frac{2V_C}{\omega_{sw}L_{eq,cm}} \cdot \{\theta - (2\pi - \delta + \varphi)\} + i_c(2\pi - \delta + \varphi) & [2\pi - \delta + \varphi < \theta < \pi]
 \end{aligned} \tag{2.20}$$

ここで、コイルに流れる電流をスイッチング周期で積分した電荷量と、ポート C の出力電流 $i_{c,dc}$ をスイッチング周期で積分した電荷量が等しいとすると、 $i_{c,dc}$ は、式(2.21)のように書ける。

$$i_{c,dc} = \{i_c(\varphi) + i_c(2\pi - \delta + \varphi)\}/2 \tag{2.21}$$

$i_c(\varphi)$, $i_c(2\pi - \delta + \varphi)$ は、それぞれ i_c の谷、山のタイミングである。式(2.20)と(2.21)より、コモンモード電流の初期値 $i_c(0)$ は、式(2.22)で与えられる。

$$i_c(0) = i_{c,dc} - \frac{2V_C - V_A}{\omega_{sw}L_{eq,cm}} (2\pi - \delta) - \frac{4V_C\varphi}{\omega_{sw}L_{eq,cm}} \tag{2.22}$$

図 2.4 において、出力電流リップルは電流 i_c が連続的に減少する期間 ($\theta_4 < \theta < \theta_6$) の電流変化量と一致する。従って、この間の合計時間 $t_{4,6} = (\delta - \pi) / (2\pi f_{sw})$ と、この期間の傾き $di_c/dt = 4V_C/L_{eq,cm}$ より、リップル値 Δi_c は、式(2.23)で与えられる。

$$\Delta i_c = \frac{2V_C}{\pi f_{sw}L_{eq,cm}} (\delta - \pi) \tag{2.23}$$

式(2.23)は、提案回路における非絶縁コンバータ機能の電流リップルであり、式(2.2)と一致する。

提案回路の設計では、式(2.19)で与えられる最大伝送電力が、システムの仕様である定格電力を満たしつつ、式(2.23)で与えられる電流リップルが許容値を満たす必要がある。従って、この2つの制約を同時に満たすよう、 f_{sw} , $L_{eq,nm}$, $L_{eq,cm}$ を設計する必要がある。

2.3.4 電流波形の計算と課題

定式化された提案回路の電流の計算式(2.14), (2.20)を用いて、提案回路の電流波形を算出した。図 2.6 には、ポート B 出力 $P_B=1,000$ W およびポート C 出力 $P_C=1,000$ W の条件における巻線電流 i_u , i_c および i_w と、 u, w 相スイッチ S_1, S_2, S_5, S_6 の電流波形を示す。表 2.2 には、計算で使用したパラメータをまとめた。動作周波数は $f_{sw}=50$ kHz とし、入力電圧は $V_A=200$ V, 出力電圧は $V_B=48$ V, $V_C=12$ V とした。このとき、式(2.17)より、位相差 10 deg で出力 1,000 W となるよう、ノーマルモード電流に対する等価インダクタンスを $L_{eq,nm}=0.5$ μ H とした。また、結合率を $k_L=0.92$ とすると、必要な自己インダクタンス値は $L_w=L_x=6.3$ μ H となり、出力電流リップルは、式(2.17)より、 $\Delta i_c=12$ A となる。また、トランスの巻数比は、 $N_T=4$ とした。

第2章 提案回路の動作原理と定常解析

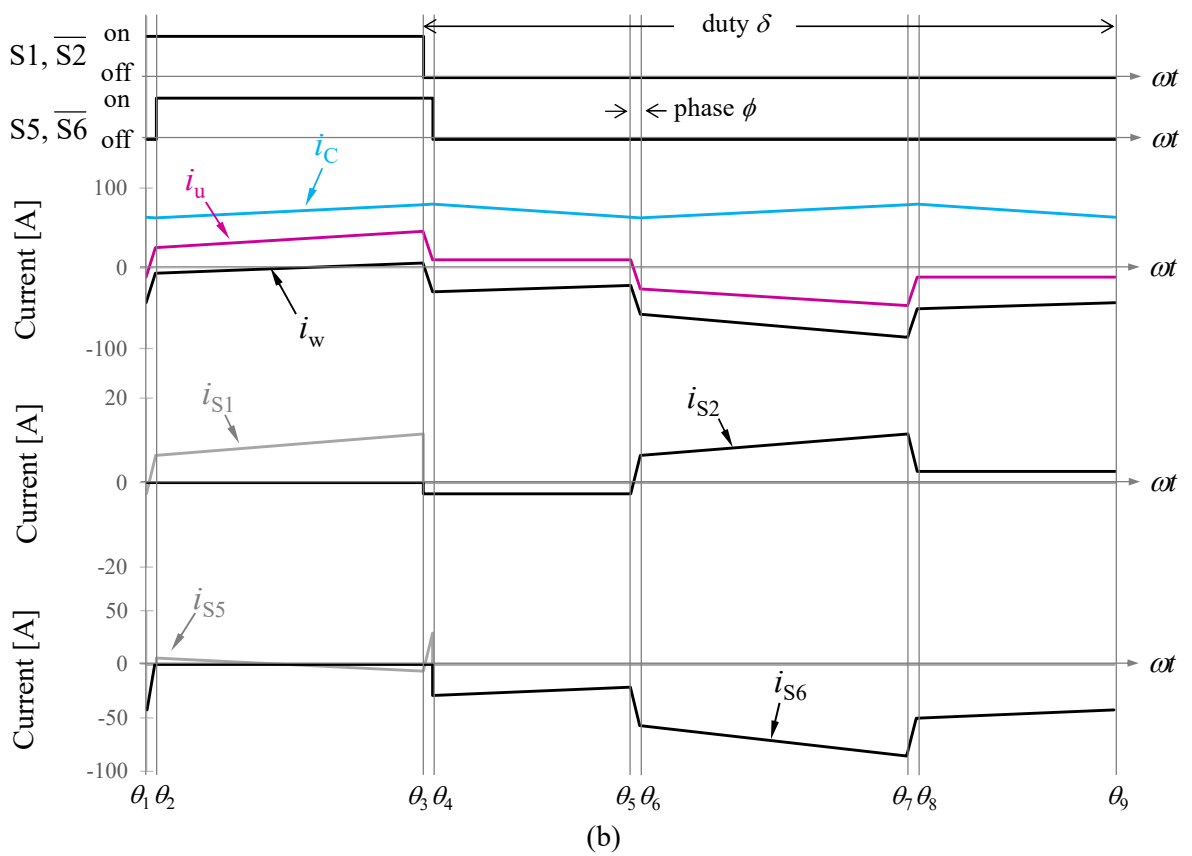
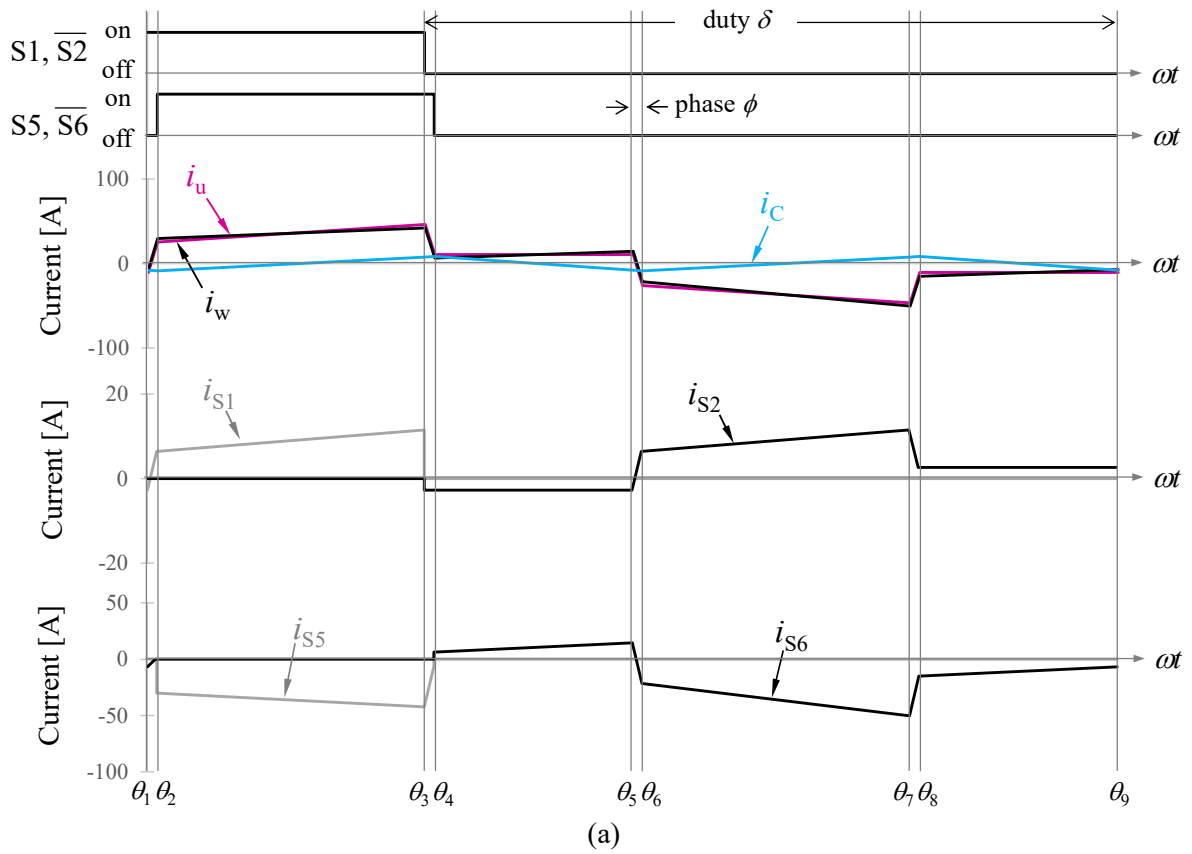


Fig. 2.6. Calculated current waveforms with Eqs. (2.14) and (2.20),
 (a) $P_B=1,000$ W, $P_C=0$ W, (b) $P_B=0$ W, $P_C=1,000$ W

第 2 章 提案回路の動作原理と定常解析

Table 2.2. Circuit parameters for current waveform calculation

Parameter	Symbol	Value	Unit
Switching frequency	f_{sw}	50	kHz
Output power	$P_B + P_C$	1,000	W
Output voltage	V_B, V_C	48, 14	V
Input Voltage	V_A	200	V
Trans. turn ratio	N_{Tr}	4	-
Self-inductance of Inductor	L_w, L_x	6.3	μH
Coupling coefficient of Inductor	k_L	0.92	-

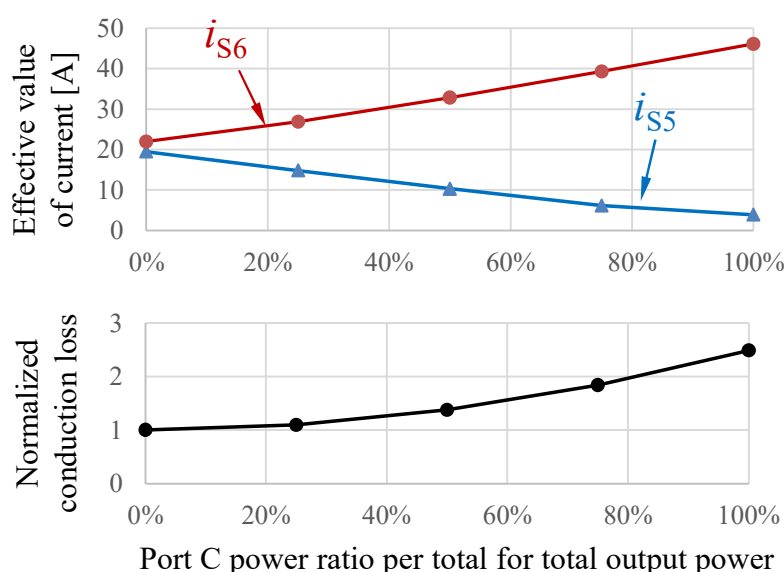


Fig. 2.7. Calculated value of secondary w -phase switch effective current and normalized conduction loss as function of port C output power ratio for total output power.

図 2.6(a)(b)を比較すると、出力 1,000W 一定の条件では、1 次側の u 相電流波形 i_u に変化はなく、また、スイッチ S_1, S_2 の電流実効値は同等であることが分かる。一方で、図 2.6(b)において、2 次側 w 相の電流波形 i_w は、ポート C 出力に伴い i_c に直流成分が生じるため、式(2.13)で記述した直流オフセットが重畳する。このとき、2 次側スイッチ S_5, S_6 の電流は、オフセットに伴い下アームスイッチ S_6 に偏る。このため、ポート C 出力の比率が増加すると、下アームスイッチ S_6 に電流実効値が集中する。図 2.7 には、出力 1,000W 一定の条件で、横軸をポート C 出力の比率とした 2 次側 w 相スイッチ S_5, S_6 の電流実効値と、横軸 0% 時の値で規格化した w 相スイッチ S_5, S_6 の導通損失合計値を示す。ポート C 出力比率が増加すると、電流実効値は下アームで増加し上アームで低下するが、上下アームの導通損失合計値は悪化することが分かる。ポート C 出力が大きいアプリケーションへの提案回路適用では、効率悪化の課題となるため対策が必要となる。

第2章 提案回路の動作原理と定常解析

2.3.5 提案回路の ZVS 条件

図 2.6 に示した電流波形の解析ではデッドタイムを無視していたが、ブリッジ回路で構成された電力変換回路では、短絡を防ぐため数十～数百 μs 程度のデッドタイムを設ける必要がある。このとき、デッドタイム期間の電流の正負によって、各アーム u, v, w, x における ZVS (Zero-Voltage-Switching) が決まる。多目的最適化設計においてスイッチの損失を計算するためには、ZVS 条件を明確にする必要がある。

図 2.8 には、図 2.6 の $\theta = \theta_4$ のタイミングを例に、上アーム S_5 がターンオフし、デッドタイム後に下アーム S_6 がターンオンするスイッチング動作の様子を模式図で示した。以下の検討では、簡便のため、デッドタイム期間中に電流値がゼロとなる条件 (電流が少ない軽負荷や、デッドタイムが共振周期より十分長い場合) は無視している。

- ・ 図 2.7(a)には、 S_5 ターンオフ時の電流が $i_w > 0$ の場合のスイッチング動作を示す。スイッチ S_5 がターンオフすると、スイッチ S_5 に並列に接続されたダイオードがオンするため、 S_5 がターンオフする際に ZVS が成立する。デッドタイム期間が終了すると、 S_6 がターンオンする。このとき、ダイオードのリカバリ電流が S_6 に流れ、 S_6 ターンオンはハードスイッチングとなる。
- ・ 一方で、図 2.7(b)のように、 S_5 ターンオフ時の電流が $i_w < 0$ の場合、 S_5 のターンオフはハードスイッチングとなる。このとき、インダクタに流れていた電流は、 S_6 に並列に接続されたダイオードに環流する。デッドタイム期間が終了すると、 S_6 がターンオンするが、先に並列に接続されたダイオードがオンしていたためターンオン ZVS が成立する。

他のスイッチについても同様の条件が存在する。各スイッチタイミングにおける ZVS の条件を表 2.3 にまとめた。

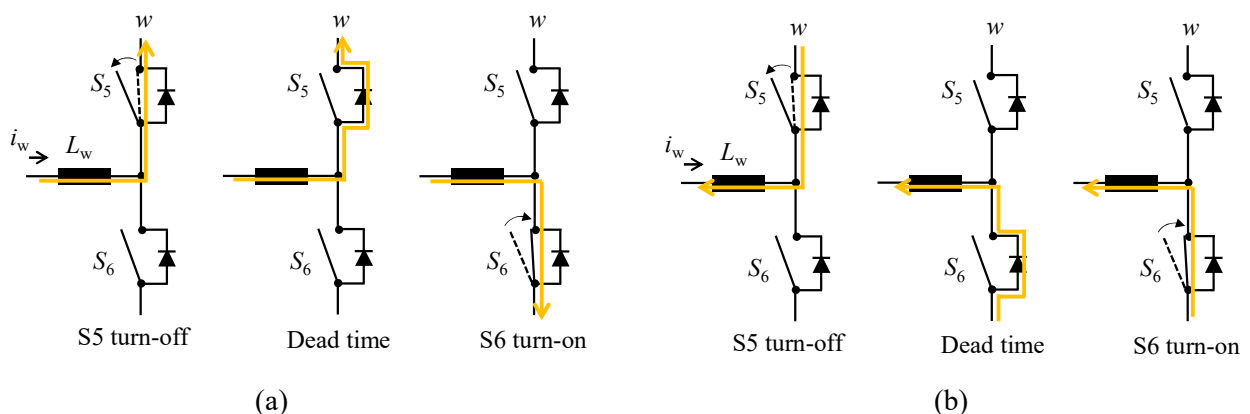


Fig. 2.8. Example of turn-on ZVS in switching event of θ_4 ,
 (a) S_6 turn-on hard switching and (b) S_6 turn-on ZVS

第2章 提案回路の動作原理と定常解析

Table 2.3. Turn on ZVS condition for proposed circuit

Event	Turn off switch	Turn on Switch	Turn on switch ZVS condition
θ_1	S2	S1	$i_u < 0$
θ_2	S6	S5	$i_w > 0$
θ_3	S1	S2	$i_u > 0$
θ_4	S5	S6	$i_w < 0$
θ_5	S4	S3	$i_u > 0$
θ_6	S8	S7	$i_x > 0$
θ_7	S3	S4	$i_u < 0$
θ_8	S7	S8	$i_x < 0$

2.4 まとめ

本章では、研究目的である車載電源システム高性能化のため、非絶縁コンバータと絶縁コンバータを統合した新規回路トポロジーを提案した。このなかで、従来統合回路の課題であった「トランスの偏磁と励磁電流増大」を抑制する磁気部品を特徴とした統合回路を提案した。この回路は、非絶縁コンバータと絶縁コンバータの電流モードの違いを利用し、結合インダクタの結合率を設計パラメータとすることで、非絶縁・絶縁コンバータがそれぞれ必要とするインダクタンスを設計することができる。また、トランスのセンタータップに非絶縁コンバータの直流ポートを接続することで、トランスの偏磁と励磁電流増大を抑制することができ、対策のための追加部品なく、部品点数の少ない統合回路トポロジーを得ることができた。

動作の明確化と多目的最適化設計のため、提案回路の定常解析を行い、電流波形の定式化を行った。これにより、回路設計において重要な仕様となる定格電力および電流リップルに対し、設計制約の式を得ることができた。また、算出した電流波形をもとにZVS条件を明らかにした。

提案回路は、ポート C 出力の増加によって2次側下アームに電流が集中し、導通損失が増加する課題があることが分かった。次章では、得られた式および明確になった課題をもとに、車載電源システムのサイズ・効率性能向上に向けた、提案回路のための多目的最適化設計手法を構築する。

第3章 多目的最適化手法を用いた提案回路設計

本章では、近年の電力変換回路の設計で重要性が増している多目的最適化設計手法により、提案回路の最適設計解抽出を検討する。3.1では提案回路における多目的最適化の必要性について述べ、3.2では構築した提案回路の多目的最適化計算について全体の流れを説明する。3.3では部品ごとにサイズおよび損失のモデル化方法を述べる。

3.1 提案回路に対する多目的最適化設計の必要性

第2章では、結合インダクタおよびセンタータップトランスを特徴とした非絶縁コンバータおよび絶縁コンバータの統合回路を提案し、従来統合回路の課題であったトランス偏磁および励磁電流増大を抑制する統合回路トポロジーを得ることができた。

一方で、本研究の目的である「効率を考慮した小型化」を実現するための提案回路の設計は、設計パラメータを変数とした多目的組み合わせ最適化問題に該当する。このため、変数の組み合わせ数だけ計算回数が必要であり、一般的に利用される回路シミュレータや、有限要素法による電磁界解析およびそれらの連成による目的関数の計算では、実用的な時間内での最適解探索が困難である。特に提案回路では、2種回路を統合しているため設計変数が一般的な電力変換回路より多く、解探索のための計算回数の増加が懸念される。このため、提案回路の最適設計解を探索するには、実用的な計算時間でパレート解が得られるよう、構成部品のサイズ・損失を少ない変数で演算可能とし、近似的な計算で精度良く目的関数を算出するモデル化が重要となる。

また、電力変換回路を対象とした多目的最適化問題のパレート解算出には、原始的な列挙法 (brute force method) が一般的に利用されている[43]。列挙法は、与えられた変数群に対し起こりうる全ての計算を行う方法であり、計算が実行可能であれば変数範囲における最適解が必ず見つかる。一方で、変数サイズが大きいと組み合わせ爆発を起こすため、比較的小規模の問題に対して利用される。電力変換回路の設計では、選択できる半導体スイッチや受動部品の種類に限りがあるため、組み合わせ最適化問題としての計算規模は比較的小規模なものに分類される。本研究では、実装の簡便さから列挙法によるパレート解探索を行った。

3.2 多目的最適化設計の方針

第2章では、結合インダクタの設計が DAB 動作および非絶縁コンバータ動作の双方に影響することを述べた。このとき、DAB の最大伝送電力 P_{max} と、非絶縁コンバータの出力電流リップル Δi_c は、それぞれ以下の式で与えられた。

$$P_{max} = \frac{V_A \cdot V_B}{4\pi\omega_{sw}N_{Tr}L_{eq,nm}} (2\pi - \delta)^2 \quad (2.19)$$

$$\Delta i_c = \frac{2V_c}{\pi f_{sw}L_{eq,cm}} (\delta - \pi) \quad (2.23)$$

第3章 多目的最適化手法を用いた提案回路設計

P_{max} および Δi_c は、回路の要求仕様として与えられる数値であり、これらを満たすよう提案回路を設計する必要がある。式(2.19)および式(2.23)に、等価インダクタンス $L_{eq,nm}=2L_w \cdot (1-k_L)$, $L_{eq,cm}=2L_w \cdot (1+k_L)$ を代入して整理すると、結合インダクタの自己インダクタンス L_w の制約条件は、式(3.1)で書くことができる。

$$\frac{4(\delta-\pi)}{\omega_{sw}(1+k_L)} < L_w < \frac{V_A/N_{Tr} \cdot V_B \cdot (2\pi-\delta)^2}{8\pi\omega_{sw}P_{max}(1-k_L)} \quad (3.1)$$

式(3.1)で示すように、結合インダクタの自己インダクタンス値 L_w は、2種回路の仕様に起因する上下限值で制約される。また、この上下限値はインダクタの結合率 k_L に依存することが分かる。一般的に、複数巻線を有する磁気部品の結合率は、コア断面積、巻数、ギャップ長の設計変数に依存することが知られている。提案回路の設計では、仕様を満たす結合インダクタの自己インダクタンスを抽出するために、制約条件(3.1)を計算する必要がある。そのためにはこれらの設計変数から結合率 k_L を推定する必要がある。これは、一般的な電力変換回路と異なり、磁気結合インダクタを含む提案回路特有の設計課題である。

図 3.1 に、提案回路における多目的最適化設計手法の手順を示した。以下に、各ステップで行う計算の概要をまとめる。

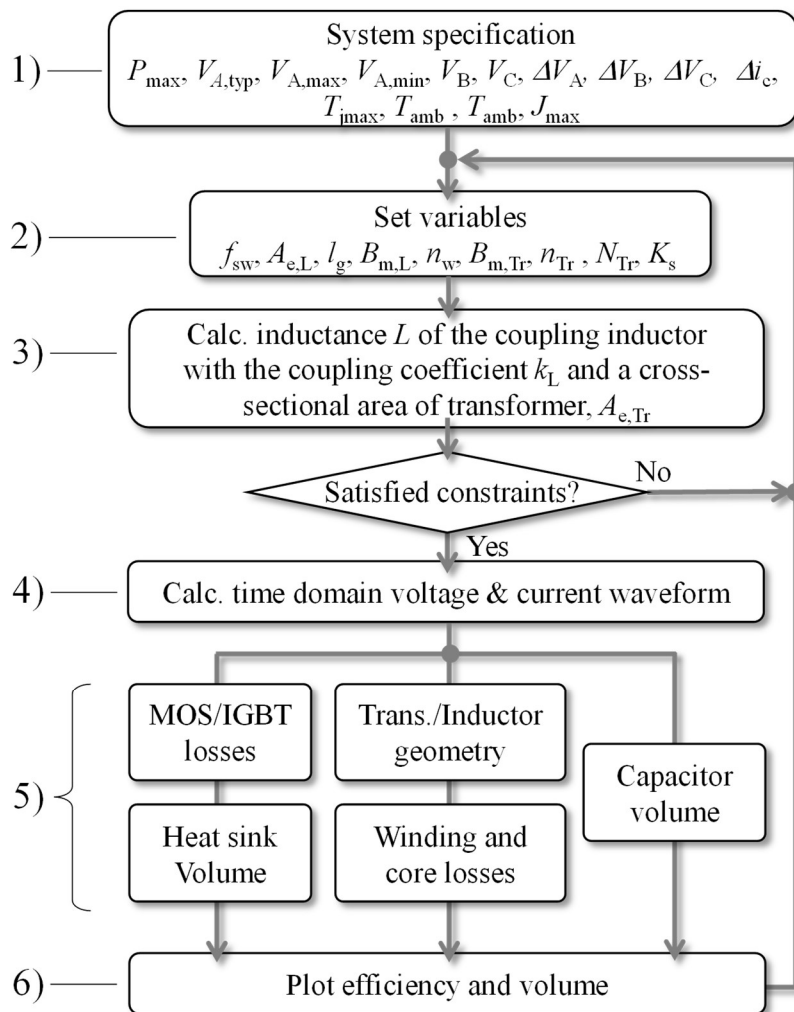


Fig. 3.1. Multi-objective design algorithm for the proposed 3-port DC/DC converter

第3章 多目的最適化手法を用いた提案回路設計

1) 回路仕様の設定

車載電源システムで要求される以下のパラメータを固定値として設定する。

- ・ 入力電圧 V_A [V], 出力電圧 V_B [V], V_C [V] およびその許容電圧リップル ΔV_A [V], ΔV_B [V], ΔV_C [V]
- ・ 定格電力 P_{out} [W]
- ・ 出力電流リップル Δi_c [A], 巻線の許容電流密度 J_{max} [A/mm²]
- ・ 半導体スイッチの接合部とヒートシンク間の熱抵抗値 $R_{th,jh}$ [°C/W], および接合許容温度 $T_{j,max}$ [°C], 雰囲気温度 T_{amb} [°C]

2) 変数設定

組み合わせ爆発を避けるため、変数は必要最低限とした。このとき、式(2.14), (2.20)で与えられるノーマルおよびコモンモード電流の導出に必要な変数を選択した。また、提案回路のサイズ・効率性能と半導体スイッチのチップ面積の関係を把握するため、チップ面積係数 K_s を変数に加えた。

- ・ スイッチング周波数 f_{sw} [Hz]
- ・ 結合インダクタのコア断面積 $A_{e,L}$ [mm²], ギャップ長 l_g [m], 巻数 n_w , 許容する最大磁束密度 $B_{m,L}$ [T]
- ・ トランスの, 1次側巻数 n_{Tr1} , 巻数比 N_{Tr} , 許容する最大磁束密度 $B_{m,Tr}$ [T]
- ・ 半導体スイッチのチップ面積係数 K_s

3) 結合インダクタの結合率推定と, センタータップトランスの必要断面積

結合インダクタの変数 $A_{e,L}$, l_g , n_u より, 結合率 k_L を推定する。また, トランスの変数 n_{Tr1} , $B_{m,Tr}$ より必要コア断面積 $A_{e,Tr}$ [mm²] を算出する。 $A_{e,L}$, l_g , n_u で算出される自己インダクタンス値 L_w [H] が, 結合インダクタの制約条件である式(3.1)が満たしていれば, 4)電流波形の計算へ移行する。不可の場合は, 2) の変数設定へ戻りパラメータを更新する。また, 磁器部品の窓面積は, 巻数および巻線の断面積(電流密度 J_{max} より算出)から, ステップ 5)において従属的に決定される。

4) 電流波形の計算

回路仕様および変数と提案回路の電流式(2.14), (2.20)より, ノーマルモード電流 i_u およびコモンモード電流 i_c の波形を算出する。得られた波形より, 各回路部品の電流実効値と瞬時値を計算する。また, 入出力コンデンサにおける電荷の時間変化 ΔQ_A [C], ΔQ_B [C] を算出する。

5) 損失とサイズの計算

結合インダクタの変数 $A_{e,L}$, n_u より, インダクタの幾何構造を決定し, 銅損 $P_{cop,L}$ [W] とコア損 $P_{core,L}$ [W] および体積 U_L [L] を算出する。トランスも同様に, 変数 $A_{e,Tr}$, n_{Tr} , N_{Tr} より, 銅損 $P_{cop,Tr}$ [W] とコア損 $P_{core,Tr}$ [W] および体積 U_{Tr} [L] を算出する。パワー半導体スイッチは, 各スイッチの導通損失 P_{cond} [W] とスイッチング損失 P_{sw} [W] を算出し, その合計値から冷却に必要なヒートシンクサイズ $U_{h/s}$ [L] を算出する。入出力コンデンサは, スイッチング周期における電荷の時間変化 ΔQ_A , ΔQ_B , ΔQ_C と許容電圧リップル値 ΔV_A , ΔV_B , ΔV_C より, 必要な容量値 C_A [F], C_B [F], C_C [F], とそのサイズ U_{cap} [L] を算出する。

第3章 多目的最適化手法を用いた提案回路設計

6) 効率・合計部品サイズのトレードオフの可視化

損失および部品価格の合計値より、回路の効率と部品合計価格をプロットし、2) に戻り変数群を更新する。

ステップ3)において、結合インダクタの設計パラメータ $A_{c,L}$, n_u , l_g を変数とし、結合率 k_L を推定することで、式(3.1)の制約条件が算出できる。同じく $A_{c,L}$, n_u , l_g を変数とする自己インダクタンス値 L_w を計算し、このうち制約を満たすものだけで目的関数を計算することで、実現可能な設計解を得る。このように、多目的最適化手法の計算に、結合率推定の計算ステップを加えることで、提案回路の設計課題解決を図った。

3.3 多目的最適化のための部品のモデリング

3.3.1 結合インダクタ

3.1 で述べたように、結合インダクタの設計制約は結合率 k_L に依存するため、多目的最適化計算では、限られた設計変数から結合率を推定する必要がある。一方で、磁気部品の設計変数から、精度よく結合率を推定する物理モデルや実験式は知られていない。本計算では、結合率 k_L を推定するため、有限要素法による電磁界解析から得られた計算結果を利用した。一例として、下記の設計変数範囲に対して適用した例を示す。Mn-Zn フェライトの E コア形状のモデルを使用し、断面積 $A_{c,L} = 200, 400, 800 \text{ mm}^2$ 、ギャップ長 $l_g = 0.25, 0.5, 1.0 \text{ mm}$ 、巻数 $n_w = 3, 6, 9$ ターンの条件下で、結合率 k_L を算出した。このとき、ギャップは E コアの中央脚のみに挿入した。図 3.2 には、ギャップ長 l_g およびコア断面積 $A_{c,L}$ を関数とした電磁界解析による結合率 k_L の計算結果をプロットした。また、図 3.2 には、式(3.2)で与えられる結合率の近似曲線による計算結果を合わせて示した。

$$k_L = 1 + K_{L0} \cdot n_w^{K_{L1}} \cdot R_g^{K_{L2}} \quad (3.2)$$

ここで、 K_{L0}, K_{L1}, K_{L2} はフィッティング係数であり、物理的な意味は含まれない。電磁界解析による計算結果と一致するよう、 $K_{L0} = 4.0 \times 10^{-6}$, $K_{L1} = 0.47$, $K_{L2} = 1.0$ とした。図 3.2 で示したように、式(3.2)によるフィッティングの結果は、電磁界解析による計算結果と一致しており、式(3.2)を用いることで、変数 $A_{c,L}, l_g, n_u$ により結合率 k_L を推定することができるようになった。また、巻数 n_w には、許容できる最大磁束 $\Delta B_{m,L}$ による設計制約があり、 $n_w < (B_{m,L} \cdot l_g) / (\mu_0 \cdot i_{c,max})$ とする必要がある。このとき、 $i_{c,max}$ は、定格電力における電流 i_c の最大値であり、 μ_0 は真空透磁率 ($= 4\pi \times 10^{-7} [\text{H/m}]$) である。与えられた変数に対し、自己インダクタンス値 $L_w = 2n_w \mu_0 A_{c,L} / l_g$ が、式(3.1)の制約条件を満たせば設計解が成立する。

結合インダクタのコア体積は、以下のプロセスで計算する。図 3.3 には、E コアの断面模式図を示した。図 3.3 で示すように、本計算で用いるモデルは w, x 相の巻線をそれぞれ異なるボビンに巻き、コア低背化のため 1 層あたりのターン数上限を 2 ターンとした。このとき、コア窓の高さ H_w と幅 W_w は、それぞれ $H_w = 4 \cdot r_c / k_f$ and $W_w = \text{ceil}(n_w / 2) \cdot r_c / k_f$ で与えられる。ここで、 r_c は巻線の外径であり、 k_f はコア窓断面に対する巻線断面の充填係数である。

第3章 多目的最適化手法を用いた提案回路設計

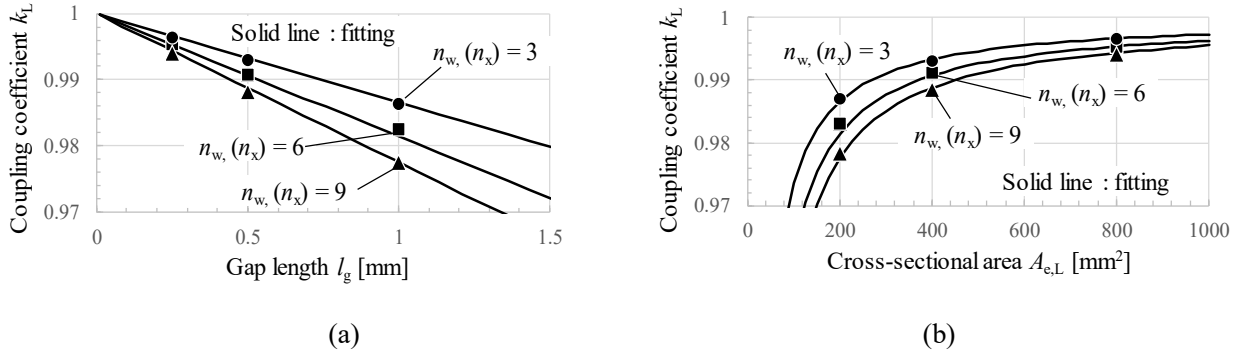


Fig. 3.2. Calculation results for the coupling coefficient as a function of (a) gap length and (b) cross-sectional area. The symbols represent the results of FEA and lines represent the fitting results based on Eq. (3.2).

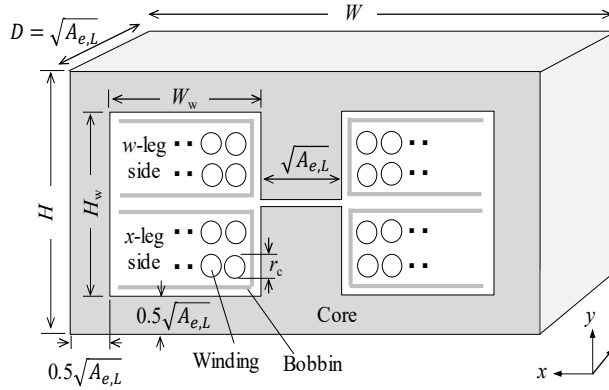


Fig. 3.3. Cross-sectional view of coupling inductor core.

本計算では，コア体積 U_L は，コアの外形寸法 WDH より， $U_L = W \cdot D \cdot H = 2 \cdot \sqrt{A_{e,L}} \cdot (H_w + \sqrt{A_{e,L}}) \cdot (W_w + \sqrt{A_{e,L}})$ とした。また，コア損の計算で使用する実効的なコア体積は，コア窓の体積 $W_c \cdot D \cdot H_w$ を U_L から差し引いた値を使用した。

結合インダクタの損失は，銅損とコア損に分けられる。銅損は，巻線の電流実効値と交流抵抗値から算出される。結合インダクタに流れる電流には，スイッチング周波数を基本波とするノーマルモード電流と，スイッチング周波数の2通倍を基本波とするコモンモード電流が流れるため，それぞれ分けて計算する必要がある。ノーマルモード電流の実効値を $i_{u,rms}$ ，コモンモード電流の三角波電流成分の実効値を $i_{c,rms}$ ，コモンモード電流の直流成分を $i_{c,dc}$ とすると，結合インダクタの銅損 $P_{cond,L}$ は，式(3.3)で与えられる。

$$P_{cond,L} = R_{ac1,L} \cdot (N_{Tr} \cdot i_{u,rms})^2 + R_{ac2,L} \cdot \frac{i_{c,rms}^2}{4} + R_{dc,L} \cdot \frac{i_{c,dc}^2}{4} \quad (3.3)$$

ここで， $R_{ac1,L}$ ， $R_{ac2,L}$ は，スイッチング周波数の1次および2次高調波における，結合インダクタの交流抵抗値であり，それぞれノーマルモード電流 i_u とコモンモード電流 i_c の基本波に対する抵抗値である。本検討では，簡便のため，基本波に対する交流抵抗値のみ考慮し，高次高調波成分による銅損は無視した。また， $R_{dc,L}$ は直流成分に対する抵抗値である。

本計算における巻線のモデルには，高いスイッチング周波数において低い交流抵抗値が期待できるリッツ線を対象とした。図3.3の断面図より， u 相巻線の1ターンにおける平

第3章 多目的最適化手法を用いた提案回路設計

均長は、 $l_{w,avg} = 4\sqrt{A_{e,L}} + 4W_c$ で与えられる。これにより、直流抵抗値は、 $R_{dc,L} = \rho_c \cdot l_{w,avg} \cdot n_w / S$ で与えられる。ここで、 $\rho_c (=1.68 \times 10^{-8} [\Omega \cdot m])$ は銅の抵抗率である。また、 S はリッツ線の合計断面積で、 $S = n_s \cdot \pi (d_s / 2)^2$ で与えられ、 d_s は細線の外径、 n_s は細線の本数である。ここで、巻線に流れる最大電流 i_{max} 、許容電流密度を J_{max} とすると、必要断面積は $S_{req} = i_{max} / J_{max}$ で与えられ、細線本数は $n_s = S_{req} / \{\pi (d_s / 2)^2\}$ で与えられる。リッツ線の直流抵抗に対する交流抵抗の比率 $F_r (=R_{ac,L} / R_{dc,L})$ は、式(3.4)で近似できることが知られている[44]。

$$F_r = 1 + \frac{4\pi^4 f_{sw}^2 \mu_0^2 n_s^2 d_s^6}{768 c^2 W_w^2} \quad (3.4)$$

得られた直流および交流抵抗値を、式(3.3)に代入し、結合インダクタの銅損が算出できる。

コア損は、スイッチング周波数 f_{sw} および最大磁束密度 B_{mL} を関数としたスタインメッツの式(3.5)による計算方法が知られている[43]。

$$P_v = k_c \cdot f_{sw}^\alpha \cdot B_{m,L}^\beta \quad (3.5)$$

ここで、 P_v は単位体積当たりのコア損失であり、 K_c, α, β は、コア材料ごとのフィッティング係数である。これらの係数は、特定のコア材料に対し実測したコア損失データのフィッティングから得られる数値であり、物理的な意味は含まれないが、少ないパラメータで精度よくコア損失を計算できることが知られている。一方で、式(3.5)は、正弦波電圧による励磁を前提としており、提案回路のコア損失計算には適していない。そこで、矩形波状電圧波形による励磁に対応した拡張スタインメッツ(iGSE: Improved Generalized Steinmetz Equation)の式(3.6), (3.7)によりコア損失の計算を行う[46]。

$$P_v = \frac{1}{T_{sw}} \int_0^{T_{sw}} k_i \left| \frac{dB}{dt} \right|^\alpha \Delta B^{\beta-\alpha} dt \quad (3.6)$$

$$k_i = \frac{k_c}{(2\pi)^{\alpha-1} \int_0^{2\pi} |\cos \theta|^{\alpha-1} \Delta B^{\beta-\alpha} d\theta} \quad (3.7)$$

矩形波状電圧で励磁される結合インダクタの磁束変化は三角波状であり、その振幅は、 $B_L = 2n_w \Delta i_c / (l_g / A_{e,L})$ で与えられる。第4章以降の計算では、コア材に Mn-Zn フェライト PC95 材を使用している。このとき、スタインメッツの式(3.5)の係数は $k_c = 0.54 \text{ W}/(\text{m}^3 \cdot \text{Hz} \cdot \text{T})$ 、 $\alpha = 1.51, \beta = 2.45$ とした。コア体積を U_L とすると、結合インダクタのコア損失は、 $P_{core,L} = U_L \cdot P_{v,L}$ で書ける。

3.3.2 センタータップトランス

トランスの必要断面積 $A_{e,Tr}$ は、トランスを励磁する矩形波の電圧振幅 V_A と、パルス幅に依存し、式(3.8)で与えられる。

$$A_{e,Tr} = \frac{V_A(1-duty)}{4f_{sw} n_{Tr} B_{m,Tr}} \quad (3.8)$$

本計算では、トランスのコア形状は、結合インダクタと同じ E タイプとし、図 3.3 に示した構造で窓面積および体格を計算した。このとき、中央脚のエアギャップは無しとした。

センタータップトランスの損失も同様に、銅損とコア損に分類できる。銅損 $P_{cond,Tr}$ は、各

第3章 多目的最適化手法を用いた提案回路設計

電流の実効値 $i_{u,rms}$, $i_{c,rms}$, $i_{c,dc}$ により, 式(3.9)で与えられる.

$$P_{cond,Tr} = R_{ac,p,Tr} \cdot i_{u,rms}^2 + R_{ac,s,Tr} \cdot (N_{Tr} \cdot i_{u,rms})^2 + R_{ac2,s,Tr} \cdot \frac{i_{c,rms}^2}{4} + R_{dc,s,Tr} \cdot \frac{i_{c,dc}^2}{4} \quad (3.9)$$

ここで, $R_{ac1,p,Tr}$ はトランス 1 次側巻線の交流抵抗値であり, $R_{ac1,s,Tr}$, $R_{ac2,s,Tr}$ は, 2 次側巻線の, スイッチング周波数を基本波とした 1 次高調波および 2 次高調波の交流抵抗値である. また, $R_{dc,s,Tr}$ は, 2 次側巻線の直流抵抗値である. 巻線は結合インダクタと同様にリッツ線を対象とし, 式(3.4)にて交流抵抗値を算出した.

トランスのコア損失も, 結合インダクタと同様に拡張スタインメッツ式(3.6), (3.7)より算出した. このとき, トランスの最大磁束 $B_{m,Tr}$ は, 式(3.10)で与えられる.

$$B_{m,Tr} = \frac{V_B(1-d_{ut})}{2f_{sw}n_{Tr}A_{e,Tr}} \quad (3.10)$$

トランスのコア材は, 結合インダクタと同様に PC95 材を対象として計算を行った. 得られた単位体積当たりのコア損 $P_{V,Tr}$ とコア体積 U_{Tr} より, トランスのコア損は, $P_{core,Tr}=U_{Tr} \cdot P_{V,Tr}$ で与えられる.

3.3.3 半導体スイッチの損失とヒートシンクサイズ

半導体スイッチの損失は, 導通損失とスイッチング損失に分類できる. MOSFET のようなユニポーラデバイスの導通損失は, ドレイン電圧・ドレイン電流のカーブを 1 次関数などで近似し, オームの法則から簡単に計算することができるが, IGBT (Insulated-Bipolar-Transistor) のようなバイポーラトランジスタでは, 順方向電圧降下を考慮する必要がある. ユニポーラおよびバイポーラデバイスの両スイッチに対して, 共通の計算式で導通損失を算出するよう, 近似式(3.11)を利用した.

$$P_{cond} = V_{on,0} \cdot i_{sw,avg} + R_{on} \cdot i_{sw,rms}^2 \quad (3.11)$$

ここで, R_{on} は定格電流近傍での抵抗値[Ω], $V_{on,0}$ は IGBT の順方向電圧降下[V]を表現するパラメータであり, それぞれデータシートから抽出する. ここで, R_{on} はスイッチの定格電流近傍において, ドレイン-ソース間電圧(コレクタ-エミッタ間電圧)とドレイン(コレクタ)電流のカーブの傾き $dV_{ds(cc)}/dI_{d(c)}$ から算出した値である. また, $V_{on,0}$ は, 定格電流・電圧の点を通過する R_{on} の傾きを持った直線が, コレクタ電流ゼロとなる時のコレクタ-エミッタ間電圧とした. このとき, MOSFET では, $V_{on,0}=0$ とした. また, $i_{sw,avg}$, および $i_{sw,rms}$ は, それぞれ素子に流れる電流の平均値および実効値である.

スイッチング損失は, スイッチ時の電流と, 損失テーブルから算出する方法が一般的である. 図 3.4 には, 1 次側の u 相ハーフブリッジ回路を例に, 損失テーブルを作成するための実験方法を示した. ハーフブリッジ回路の正極-中間間に, インダクタを接続し, 正極-負極間には, コイル L に蓄えられるエネルギー $L \cdot i_L^2$ より大きい静電エネルギー $C \cdot V_i^2$ が蓄えられるコンデンサ C を接続する. スイッチさせたい電圧 V_i を正・負極間に印加し, ゲート駆動回路より, 2 パルスのゲート信号を下アームスイッチのゲート端子に入力することで, 電圧・電流のスイッチング波形が得られる. この試験は, 入力するゲート信号の特徴から, 一般的に「ダブルパルス試験」と呼ばれており, 得られた電圧・電流波形の積 $V_{ds2} \cdot i_{s2}$ を, 遷移

第3章 多目的最適化手法を用いた提案回路設計

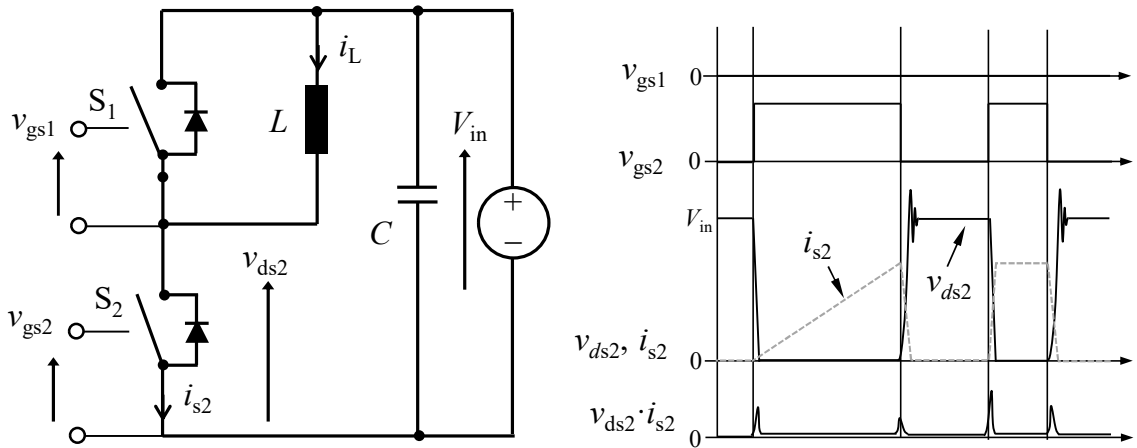


Fig. 3.4. Switching loss measurement setup, double-pulse test circuit and waveforms

期間で積分することで、ターンオンおよびターンオフのエネルギー損失 $E_{on}(i_u), E_{off}(i_u)$ を得ることができる。得られた実測値を2次関数などで近似することで、スイッチ時の電圧および電流パラメータのみで精度よくスイッチング損失を算出することができる。エネルギー損失の近似値 E_{on}, E_{off} と、ZVS条件(表2.3)より、提案回路のスイッチング損失を算出する。

タイミング $\theta = \theta_1$ を例とすると、 $i_u < 0$ の場合、 S_1 はターンオンZVSとなり S_2 はターンオフハードスイッチとなる。一方で、 $i_u > 0$ の場合は、 S_1 はターンオンハードスイッチとなり S_2 はターンオフZVSとなる。他のスイッチタイミングも同様である。ZVSにおけるスイッチング損失はゼロとして扱い、また、1サイクルで生じる損失はハーフサイクルの2倍であるから、スイッチ損失 P_{sw} は、式(3.12)で書くことができる。

$$\begin{aligned}
 P_{sw} = 2f_{sw} \cdot [& IF(\text{Turn on ZVS} = \text{True}, E_{off}(i_{u,\theta_1}), E_{on}(i_{u,\theta_1})) \\
 & + IF(\text{Turn on ZVS} = \text{True}, E_{off}(i_{w,\theta_2}), E_{on}(i_{w,\theta_2})) \\
 & + IF(\text{Turn on ZVS} = \text{True}, E_{off}(i_{u,\theta_3}), E_{on}(i_{u,\theta_3})) \\
 & + IF(\text{Turn on ZVS} = \text{True}, E_{off}(i_{w,\theta_4}), E_{on}(i_{w,\theta_4}))] \quad (3.12)
 \end{aligned}$$

得られたスイッチの損失 P_{cond} および P_{sw} から、必要なヒートシンクサイズを算出する。本計算では、車載で一般的に利用される強制空冷タイプのヒートシンクを例に、ヒートシンクサイズのモデリングを行った。図3.5(a)には、フルブリッジ回路を強制空冷するヒートシンクの1次元熱抵抗回路を示した。このとき、熱容量は含めず定常状態のモデルとした。

図3.5(a)において、 $Q_x (x=1,2,3,4)$ はスイッチ S_x の損失であり、導通損失 $P_{cond,sx}$ およびスイッチ損失 $P_{sw,sx}$ の合計値である。また、 $R_{th,jh}$ および $R_{th,hs}$ は、それぞれ、接合-ヒートシンク間、ヒートシンク-雰囲気間の熱抵抗値である。ヒートシンクの熱抵抗値 $R_{th,hs}$ は、素子の発熱量 Q_x に対し、接合部の温度 $T_{j,sx}$ が許容値 $T_{j,max}$ を超えないように設計する必要がある。この制約は、 $R_{th,hs} > (T_{j,max} - T_{amb} - \max(\Delta T_{jh,sx})) / Q_{total}$ で与えられる。ここで、 Q_{total} は、フルブリッジ回路を構成する素子の損失合計値である。実現できる $R_{th,hs}$ が無い場合、計算不可とし目的関数はプロットされない。

第3章 多目的最適化手法を用いた提案回路設計

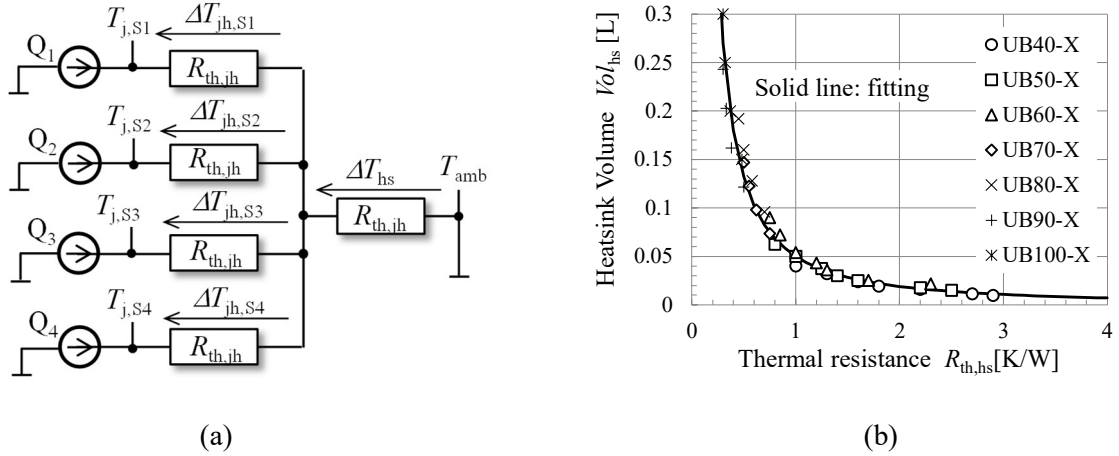


Fig. 3.5. Thermal model for full-bridge circuit (a) circuit model and (b) characteristic of cooling performance of heatsink and their fitting curve

図 3.5(b)には、アルミヒートシンクのデータシート [47] を参照し、エア流速 1m/s におけるアルミヒートシンクの熱抵抗値とサイズの関係をプロットした。ヒートシンクサイズは、熱抵抗値の逆数を関数とし、式(3.13)のモデル式でフィッティングできることが知られている [48]。

$$VOL_{hs} = K_{hs0} \cdot \left(\frac{1}{R_{th,hs}} \right)^{K_{hs1}} \quad (3.13)$$

ここで、 K_{hs0} , K_{hs1} はフィッティングパラメータであり、 $K_{hs0}=5 \times 10^{-2}$, $K_{hs1}=1.4$ とした。図 3.5(b)には、式(3.13)によりフィッティングした計算結果を実線で示している。このように、簡便なモデルにより、フルブリッジ回路を構成する半導体スイッチの損失から、必要なヒートシンクの冷却性能を算出し、式(3.13)によりこれを実現するヒートシンク体格が計算できる。

3.3.4 入出力コンデンサ

入出力コンデンサの損失は、他の部品損失に比べて小さいことから、本計算では無視した。また、入出力コンデンサの必要体格は、クーロン則を用いた簡便な方法で算出した。トランスの1次側巻線電流 i_u の最大負荷時における電流ピーク値を $i_{u,peak}$ とすると、1次側入力コンデンサ C_A の、スイッチング周期において変化する電荷量は、式(3.14)で近似できる。

$$\Delta Q_A = i_{u,peak} \cdot 0.5 \cdot (1 - D) \cdot T_{sw} \quad (3.14)$$

このとき、 $D (= \delta/2\pi)$ は下アーム基準であり、 $i_{u,peak} \cdot 0.5$ を高さとする長方形として電荷量を近似した。与えられた入力電圧リプル ΔV_A とクーロン則 $\Delta Q = C \cdot \Delta V$ より、必要な容量値 C_A が算出できる。また、出力コンデンサ C_B のスイッチング周期で変化する電荷量 ΔQ_B は、式(3.6)の $i_{u,peak}$ を $N_{Tr} \cdot i_{u,peak}$ に置き換えればよい。ポート C 出力電流は三角波状であるから、出力コンデンサ C_C のスイッチング周期で変化する電荷量 ΔQ_C は、リプル電流を Δi_c とすると、式(3.15)で与えられる。

$$\Delta Q_C = \Delta i_c / 16f_{sw} \quad (3.15)$$

第 3 章 多目的最適化手法を用いた提案回路設計

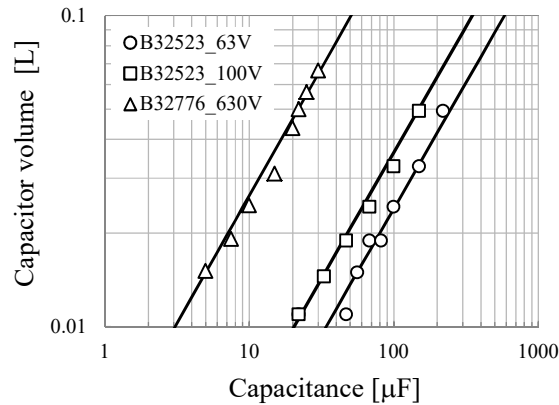


Fig.3.6. Film capacitor volume as function of capacitance

得られた 1 サイクルにおける入出力コンデンサの電荷の変化量 ΔQ_A , ΔQ_B および ΔQ_C により, 各ポートの必要容量は $C_{A,req} = \Delta Q_A / \Delta V_A$, $C_{B,req} = \Delta Q_B / \Delta V_B$, $C_{C,req} = \Delta Q_C / \Delta V_C$ で与えられる. コンデンサ必要体格と, 容量および耐電圧の関係は, モデル式(3.16)で近似できることが知られている[49].

$$Vol_{cap} = K_{VC0} \cdot C_{req}^{K_{VC1}} \cdot V_b^{K_{VC2}} \quad (3.16)$$

ここで, K_{VC0} , K_{VC1} および K_{VC2} はフィッティングパラメータであり, 物理的な意味は含まれない. ここで, V_b は耐電圧であり, 第 4 章以降で検討する回路の耐電圧を考慮し, 63 V, 100 V, 630 V のフィルムコンデンサを対象にモデル化を行った. 図 3.6 に, フィルムコンデンサのデータシートから抽出した体格と容量の関係と, これに合うように係数を選択した式(3.16)による計算値を合わせて示した. このとき, 63 V, 100 V フィルムコンデンサ(B32523, EPCOS)は, $K_{VC0}=1.0$, $K_{VC1}=0.8$, $K_{VC2}=0.9$ とし, 630 V フィルムコンデンサ(B32776, EPCOS)は, $K_{VC0}=0.02$, $K_{VC1}=0.82$, $K_{VC2}=1.5$ とした.

3.4 まとめ

非絶縁および絶縁コンバータを統合した提案回路は, 一般的な電力変換回路と比較して設計変数が多く, CAE を利用した設計解探索では, 実用的な時間内での計算が困難であった. そこで, 本章では, 提案回路の最適設計解探索を可能とするよう, 列挙法を用いた多目的最適化による設計方法を構築した.

提案回路は, その特徴である結合インダクタの結合率により, 非絶縁および絶縁コンバータに必要なインダクタンスを設計する. このとき, 2 種回路の仕様を満たすインダクタンスの制約条件を求めるためには, インダクタの設計パラメータから結合率を推定するが必要であった. 本計算では, 電磁界解析の計算結果をもとに, 必要最低限のパラメータで結合率を推定するモデル式を作成し, 提案回路の結合インダクタの設計解を抽出可能にした.

また, 回路を構成する部品ごとに, 少数のパラメータで体格および損失を計算できるよう, モデル化を行った. 次章では, 車載電源システムの一つである 12V/48V 補機電源システムを例に, 多目的最適化手法による設計解探索を行う.

第4章 提案回路による 12V/48V 補機電源システム高性能化の検討

本章では、研究目的である車載電源システムの高性能化に向け、システムを構成する 12V/48V 補機電源への提案回路適用を検討する。4.1 では、提案回路のパレート解を計算し、従来の単入出力コンバータによるシステム構成と性能を比較する。4.2 では、得られたパレート解上の選好解で設計した試作回路を用いて、実験による動作原理の実証を行い、体格および効率性能を評価した。

4.1 パレート解導出のための変数設定

4.1.1 要求仕様と変数範囲

第3章で構築した多目的最適化設計の計算ツールを使用し、12V/48V 補機電源システムを対象に提案回路のパレート解を探索する。

図 4.1 には、提案回路トポロジーを採用した 12V/48V 補機 DC/DC コンバータの回路図を示す。また、表 4.1 には、システムの仕様をまとめる。ポート A は、高電圧 2 次電池の接続を想定し、入力電圧中央値を $V_{A,typ}=200\text{ V}$ 、変動幅を $\pm 20\text{ V}$ とした。また、ポート B およびポート C の出力電圧をそれぞれ $V_B=48\text{ V}$ 、 $V_C=12\text{ V}$ とし、ポート B、C の合計出力である回路の定格電力は、 $P_{max}=1,500\text{ W}$ とした。また、ポート C の出力電流リップルは $\Delta i_c < 30\text{ App}$ とした。

表 4.2 には、設計変数とその範囲をまとめた。組み合わせ爆発による演算時間増大を避けるため、設計変数範囲を以下のように制限した。スイッチング周波数は、試作回路で使用する A/D コンバータの最大サンプリング周波数 ($\sim 250\text{ kHz}$) を考慮し、 $f_{sw}=10\text{--}200\text{ kHz}$ とした。また、センタータップトランスおよび結合インダクタの巻数は、実装し易いよう整数とした。このとき、導体の断面積が大きい 2 次側の巻線は、ターン数が増加すると必要なコア窓面積が顕著に増大する。本計算では、試作において汎用コア材での設計を可能とするよう、結合インダクタおよびトランス 2 次側巻線は少ないターン数 ($n_w < 5\text{ turn}$, $n_{Tr2} < 5\text{ turn}$) に制限している。

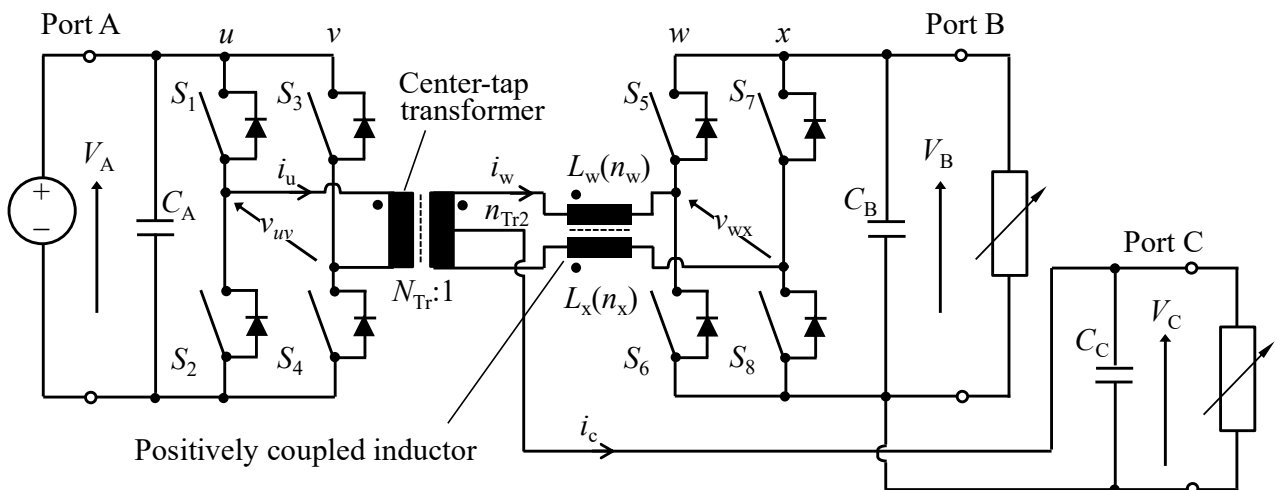


Fig. 4.1. Schematic of proposed converter for 12 V/48 V dual output sub-system

第4章 提案回路による12V/48V補機電源システム高性能化の検討

Table. 4.1 System specification of 12V/48V sub-system

Parameter	Symbol	Value
Rated power	P_{\max}	1,500 W
Typical battery voltage	$V_{A,\text{typ}}$	200 V
Maximum battery voltage	$V_{A,\text{max}}$	220 V
Minimum battery voltage	$V_{A,\text{min}}$	180 V
Output dc voltage	V_B, V_C	48 V, 12 V
Input and output voltage ripple	$\Delta V_A, \Delta V_B, \Delta V_C$	< 5% of rated voltage
Output ac voltage	V_{ac}	100 Vrms
Output current ripple	Δi_c	< 20 App
Maximum junction temperature	$T_{j\text{max}}$	100°C
Ambient temperature	T_{amb}	30°C

Table 4.2. Design parameter and their restriction

Variables	Symbol	Value	Step	Unit	
Switching frequency	f_{sw}	10 – 200	1	kHz	
Transformer	Secondary turn number	$n_{\text{Tr}2}$	2 – 5	1	turn
	Turn ratio	N_{Tr}	3 – 5	1	-
	Maximum flux density	$B_{\text{m,Tr}}$	0.1 – 0.2	0.05	T
Coupling inductor	Cross sectional area	$A_{\text{e,L}}$	100 – 500	10	mm ²
	Gap length	l_g	0.3 – 0.8	0.05	mm
	Turn number	n_w, n_x	2 – 5	1	turn
	Maximum flux density	$B_{\text{m,l}}$	0.2 – 0.4	0.05	T

4.1.2 半導体スイッチの特性とチップ面積係数の導入

提案回路は、回路機能の統合により従来単入出力のコンバータによるシステム構成に比べ、部品点数の削減が期待できる。一方で、第2章で示したように、12V側ポートCの負荷が増加すると、下アームスイッチに電流が集中し、導通損失が増加する課題があることが分かっていた。そこで、提案回路トポロジーの採用で得られる部品点数削減による原資の一部を、2次側下アームスイッチのチップ面積増加に充てることで、コストの増加なく提案回路の性能向上が検討できるよう、チップ面積係数をパレート解計算の変数に加えた。

2次側下アーム半導体スイッチ S_6, S_8 に対し、基準となる半導体スイッチの静特性および熱抵抗値をチップ面積の変数 K_s で変化させることで回路性能の変化を定量的に評価できるようにした。このとき、半導体スイッチのオン抵抗値および接合-ケース間の熱抵抗値を、チップ面積係数 K_s を変数とするよう、式(4.1)で与えられる関数とした。

$$R_{\text{on},k_s} = R_{\text{on}} / K_s, \quad R_{\text{th},k_s} = R_{\text{th,jc}} / K_s \quad (4.1)$$

チップ面積係数の範囲は、 $K_s=1-2$ (step 1) の範囲とした ($K_s=1$ が基準としたデバイスの特性)。また、スイッチング特性は、ゲート抵抗値の調整によりゲート電圧波形のCR時定数が一定にできるもの

第4章 提案回路による12V/48V補機電源システム高性能化の検討

と仮定し、電流に対するスイッチング損失はチップ面積係数 K_s に対し不変とした。

図4.2, 図4.3には、基準デバイスとして選択した600V Si MOSFET (IRFP4568, Infineon) および150V Si MOSFET (2SK3681, Fuji-electronics)の静特性およびスイッチング特性を示した。図4.2において、シンボルは実測値であり、実線は近似値である。以下に、630V, 150V Si MOSFETの、式(3.11)による導通損失の近似式の係数と、図4.3の実測値を近似した1次および2次関数の係数をまとめる。このとき、 $i_{sw}[A]$ は、スイッチ時のドレイン電流である。

- Primary side: 600 V Si MOSFET (2SK36821, Fuji-electronics)

$$V_{on}=0 \text{ V}, R_{on}=150 \text{ m}\Omega, R_{th,jc}=0.2 \text{ }^\circ\text{C/W}$$

$$E_{on} [\mu\text{J}] = 127.5 i_{sw}$$

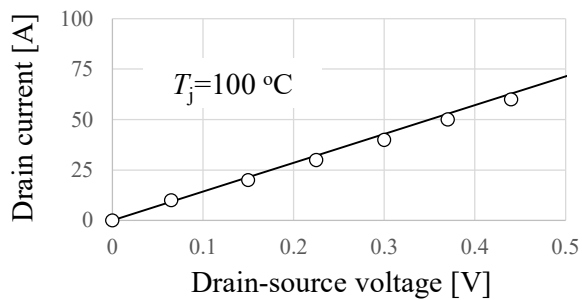
$$E_{off} [\mu\text{J}] = 0.025 i_{sw}^2 + 2.63 i_{sw}$$

- Secondary side: 150 V Si MOSFET (IRFP4568, Infineon)

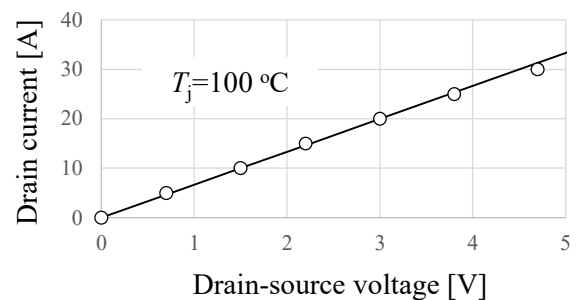
$$V_{on}=0 \text{ V}, R_{on}=7 \text{ m}\Omega, R_{th,jc}=0.3 \text{ }^\circ\text{C/W}$$

$$E_{on} [\mu\text{J}] = 3.8824 i_{sw}$$

$$E_{off} [\mu\text{J}] = 0.0189 i_{sw}^2 + 0.934 i_{sw}$$

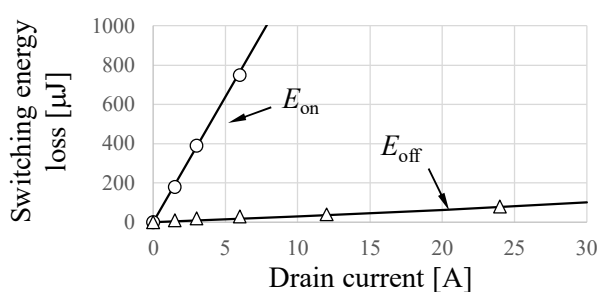


(a)

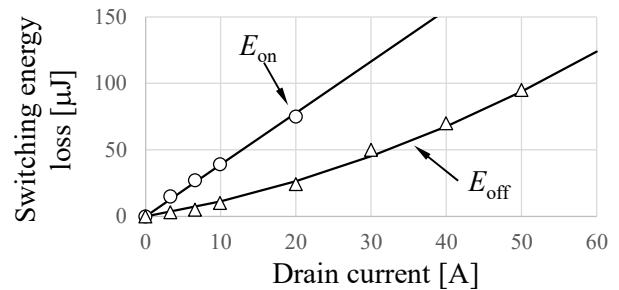


(b)

Fig. 4.2. Measured static characteristic and fitting curves for (a) primary switch and (b) secondary switch.



(a)



(b)

Fig. 4.3. Measured switching losses and fitting curves for (a) primary switch and (b) secondary switch.

第4章 提案回路による 12V/48V 補機電源システム高性能化の検討

4.2 提案回路を用いた 12V/48V 補機電源システムの性能予測

4.2.1 提案回路のパレート解算出と 2 次側下アームチップ面積の影響

4.1 で定義した仕様、変数範囲と、半導体スイッチ特性を用いて提案回路のパレート解算出を行った。このとき、合計出力 $P_{\max}=1,500 \text{ W}$ 一定の条件で、48 V 側ポート B の最大出力をそれぞれ $P_B=500 \text{ W}$, 750 W , $1,000 \text{ W}$ (12 V 側 $P_C=1,000 \text{ W}$, 750 W , 500 W) とした 3 つの設計条件で、パレート解を算出した。また、体格の計算は、入力電圧を $V_{A,\min}$, $V_{A,\text{typ}}$, $V_{A,\max}$ とした時に最大となる計算値を、また、効率 η は中央値 $V_{A,\text{typ}}$ としたときの計算値をプロットした。

図 4.4 には、効率および部品合計体格を目的関数とした計算結果を示す。このとき、半導体スイッチのチップ面積の係数は $K_S=1$ とし、基準としたデバイスの特性そのまま計算を行っている。横軸に示す部品合計体格は、第 3 章でモデル化した回路部品の合計体格であり、駆動回路、制御回路などその他の回路部品やデッドスペースは含まない。

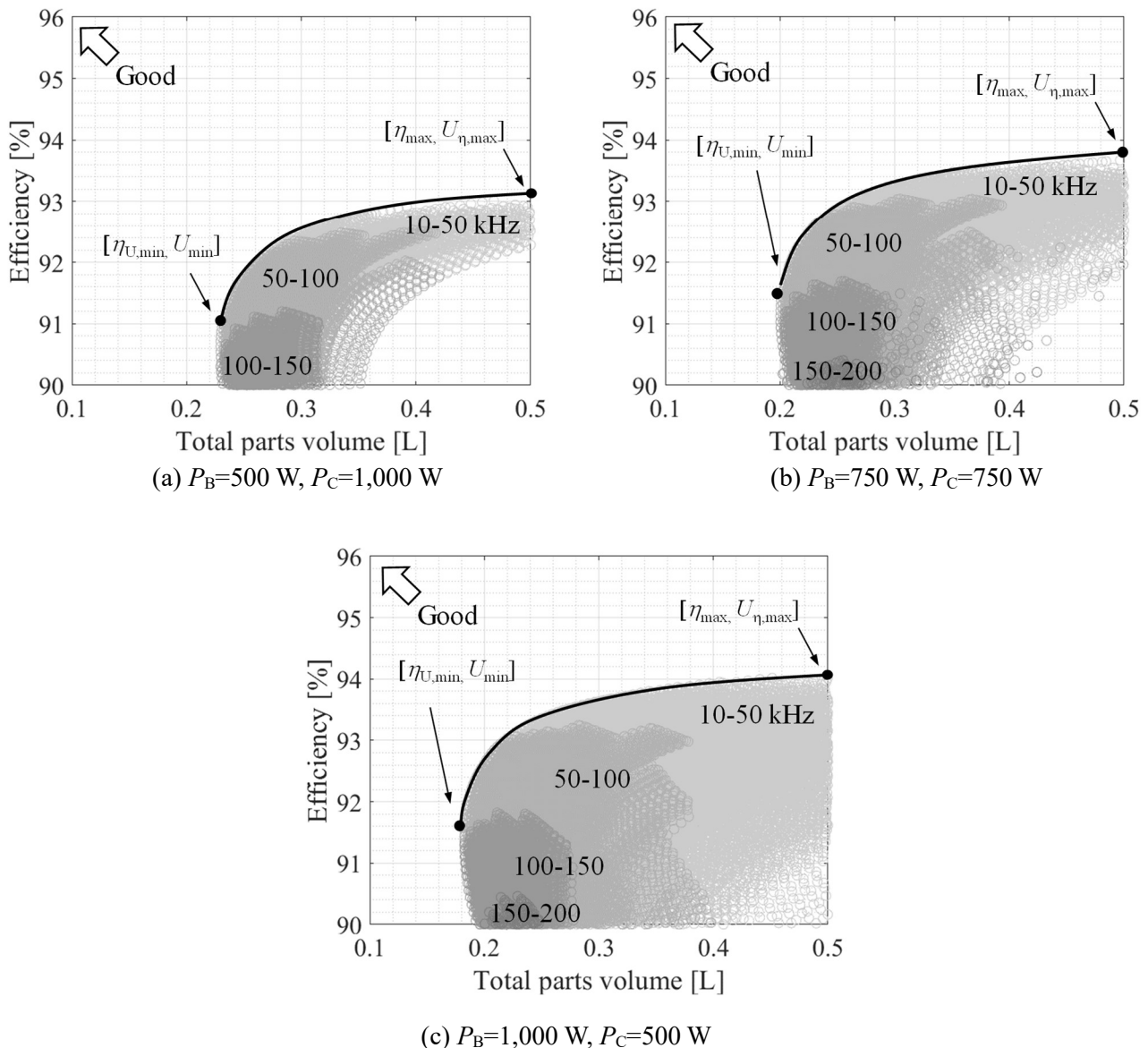


Fig. 4.4. Calculation results of multi-objective optimization design for proposed converter

第4章 提案回路による12V/48V補機電源システム高性能化の検討

図4.4より、パレート解上において同じ効率性能で比較すると、12V側ポートCの最大出力が大きい設計ほど、パレート解上の部品合計体格が大きくなり、性能が低下することが分かる。これは、ポートCの最大出力が大きい設計ほど、2次側巻線の電流実効値が増加し、特に2次側下アームスイッチ S_6, S_8 への電流集中により、導通損失が増加するためである。

図4.5には、2次側ブリッジ回路の下アームスイッチ S_6, S_8 において、半導体スイッチのチップ面積係数 K_S を1→2へ増加させた場合のパレート解の計算結果を示す。提案回路のパレート解上の効率・サイズ性能は、2次側下アームスイッチ S_6, S_8 のチップ面積増加により大きく向上する。このとき、性能向上の効果は、ポートCの最大出力が大きい設計ほど効果が大きいことが分かる。これは、ポートC出力に依存した2次側下アームへの電流集中とそれによる導通損増大が緩和されたためであり、下アームスイッチ S_6, S_8 のチップ面積を増やすことで、提案回路固有の課題である効率低下を抑制できることが分かった。

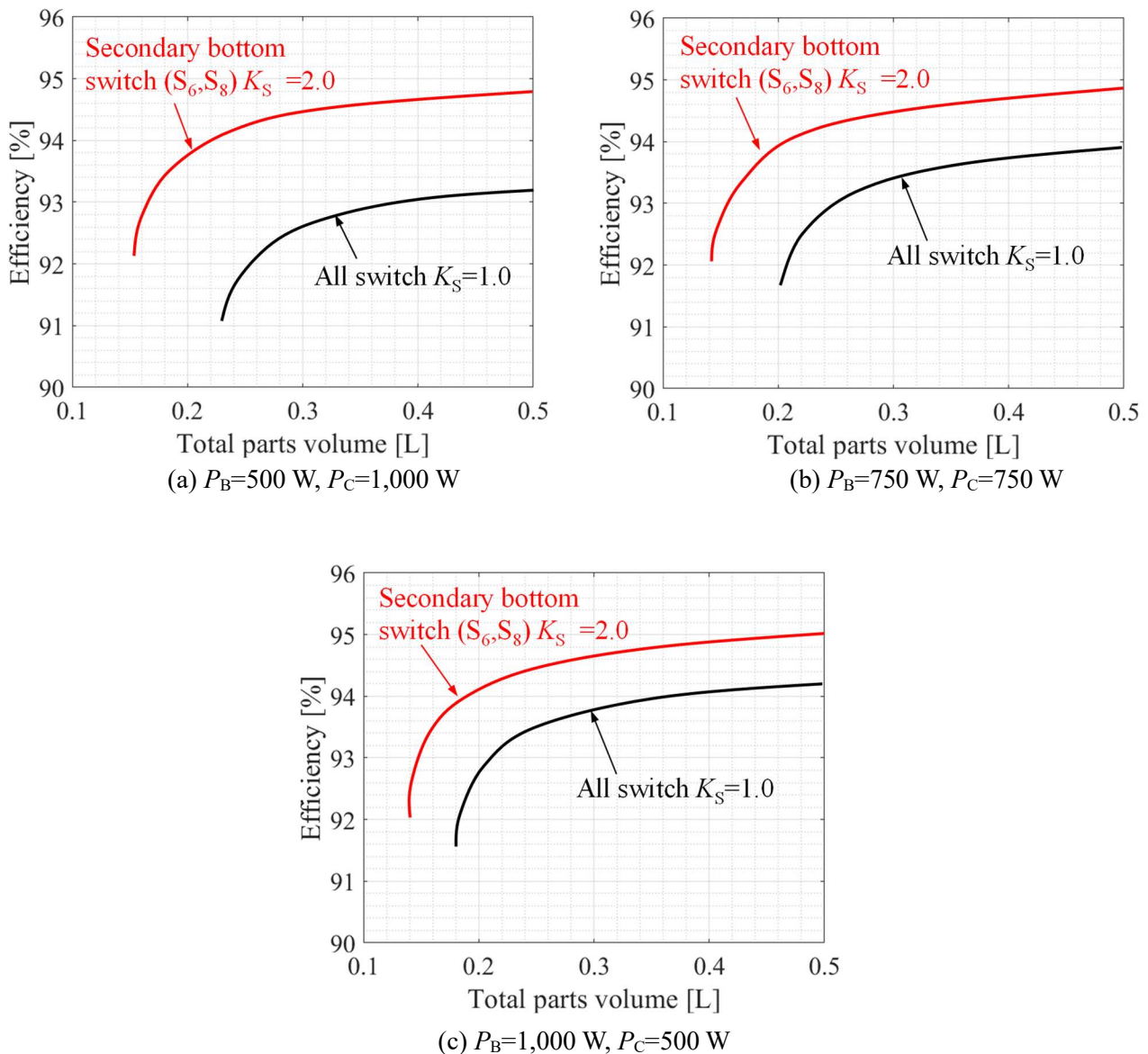


Fig. 4.5. Comparison of pareto front curves as function of semiconductor chip surface area factor

第4章 提案回路による12V/48V補機電源システム高性能化の検討

4.2.2 単入出力コンバータによるシステム構成との性能比較

提案回路トポロジーの採用が車載電源システムの性能に与える影響を明確にするため、従来の単入出力コンバータのカスケード接続で構成された補機電源システムのパレート解を計算し、図4.5で示した提案回路のパレート解と比較する。

図4.6には、非絶縁コンバータとDABのカスケード接続により構成した12V/48V補機電源システムの回路図を示す。非絶縁コンバータは、磁気結合のない二相インターリーブ方式とした。DABは電流実効値が小さい1次側にインダクタを接続する一般的な回路構成とし、duty 50%固定とする図2.1(a)に示した制御により電流波形の計算を行った。また、DABで使用する1次側半導体スイッチ S_1 – S_4 の損失計算は600V Si MOSFETの特性を、また、DABの2次側スイッチ S_5 – S_6 および非絶縁コンバータのスイッチ S_7 – S_{10} の損失計算には150V Si MOSFETの特性をそれぞれ使用し、提案回路のパレート解計算で使用したものと一致させた。これら半導体スイッチの特性は、チップ面積の係数 $K_S=1$ の場合とした。このとき、図4.1で示した提案回路と比較すると、半導体スイッチ素子 S_7 – S_{10} と、磁気部品 L_x, L_y を余分に必要とする。

図4.7に、定格電力1,500WのDABのパレート解と、定格電力をそれぞれ500W, 750W, 1,000Wとした場合の非絶縁コンバータのパレート解を示す。得られた2種回路のパレート解上の部品サイズと損失の合計値より、図4.6に示したシステム全体のパレート解を算出する。

図4.8には、1,500W定格のDABに、それぞれ500W, 750W, 1,000Wの非絶縁コンバータをカスケード接続し、合計出力1,500W一定の条件において、 $P_B=1,000\text{W}$ ($P_C=500\text{W}$)、 $P_B=750\text{W}$ ($P_C=750\text{W}$)、 $P_B=500\text{W}$ ($P_C=1,000\text{W}$)とした場合のパレート解を示した。単入出力コンバータによる構成では、12V側ポートCの出力が大きい設計ほど、パレート解上の性能が低下することが分かる。これは、ポートCの最大出力が増加するほど2回変換する電力が増加し、損失が増大することに起因している。また、図4.6(a)(b)(c)で示したように、12V側ポートCの最大出力が大きいほど非絶縁コンバータのパレート解上の性能が低下し、システム全体の性能は低下する。

図4.9には、図4.8の従来構成によるシステム全体のパレート解と、図4.5で示した提案回路のパレート解を比較した。チップ面積 $K_S=1$ の条件で計算した提案回路と単入出力コンバータ構成のパレート解を比較すると、統合していない従来構成のほうが、効率・サイズ性能が優れていることが分かる。特に、48V側ポートBの出力が増加するほどその性能差は大きくなる。これは、48V側ポートBの出力が増加するほど1回変換のシステム性能に近付くためであり、提案回路の性能に比べ図4.7(a)で示した48V出力のDAB単体のほうが、性能が良いことに起因している。一方で、従来構成に比べ、部品点数が少ない提案回路では、削減されたコストの一部を用いることで、従来構成に比べてコストアップなく半導体スイッチのチップ面積を増加させることができる。図4.9で示すように、提案回路の下アームスイッチ S_6, S_8 においてチップ面積を $K_S=2$ としたパレート解を、単入出力コンバータ構成のパレート解と比較すると、 $P_B=500\text{W}$ ($P_C=1,000\text{W}$)、 $P_B=750\text{W}$ ($P_C=750\text{W}$)において提案回路の性能が、従来構成の性能を上回ることが分かる。

このように、提案回路を用いた車載電源システムの機能統合は、単入出力コンバータの構成に比べ、部品点数削減によるコストダウンが期待できるが、「同じ半導体スイッチを使用した条件下」での性能向上は望めない。一方で、部品削減で得られた原資を2次側下アームスイッチのチップ面積増加に充てることで、提案回路固有の課題であった電流偏りによる導通損失増大を抑制し、コストアップなく従来構成を上回る性能が期待できることが分かった。

第4章 提案回路による 12V/48V 補機電源システム高性能化の検討

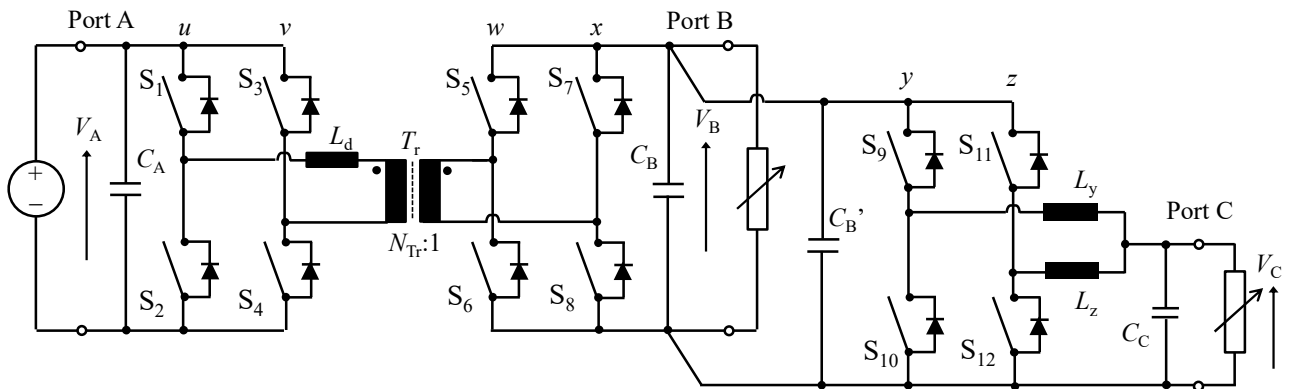
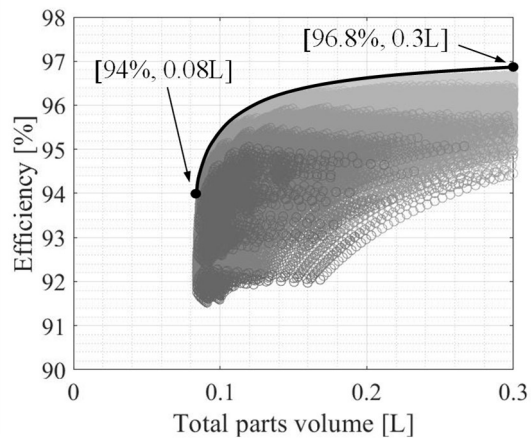
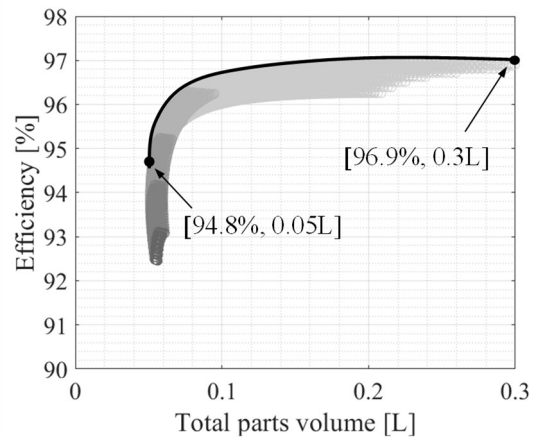


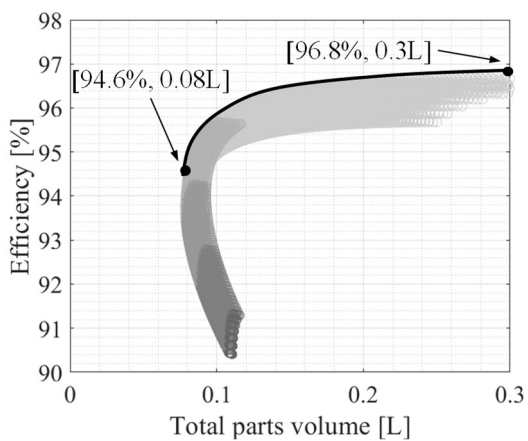
Fig. 4.6. Schematic of 12V/48V sub-system with conventional DAB converter and buck/boost converter



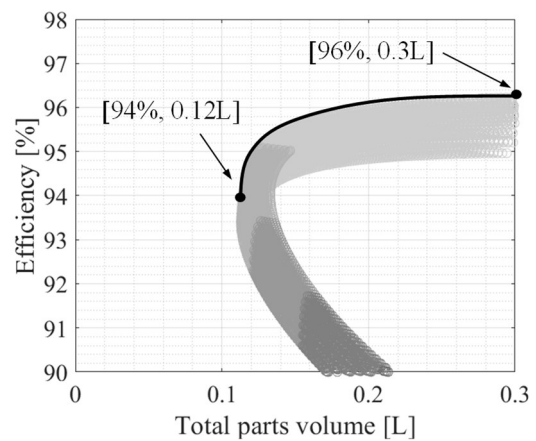
(a) 1,500 W single-phase-shift converter



(b) 500 W Boost/buck converter



(c) 750 W Boost/buck converter



(d) 1,000 W Boost/buck converter

Fig. 4.7. Calculation results of pare-to front for conventional converter

第4章 提案回路による 12V/48V 補機電源システム高性能化の検討

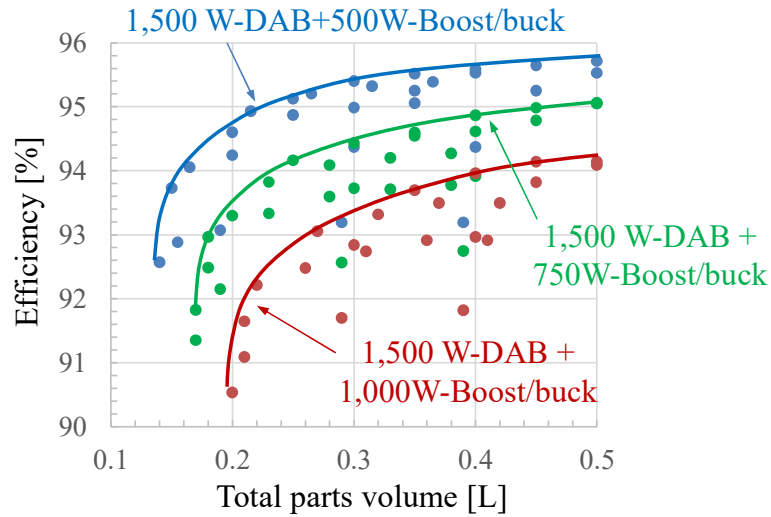


Fig. 4.8. Pareto front for 12 V/48 V sub-system with conventional converters

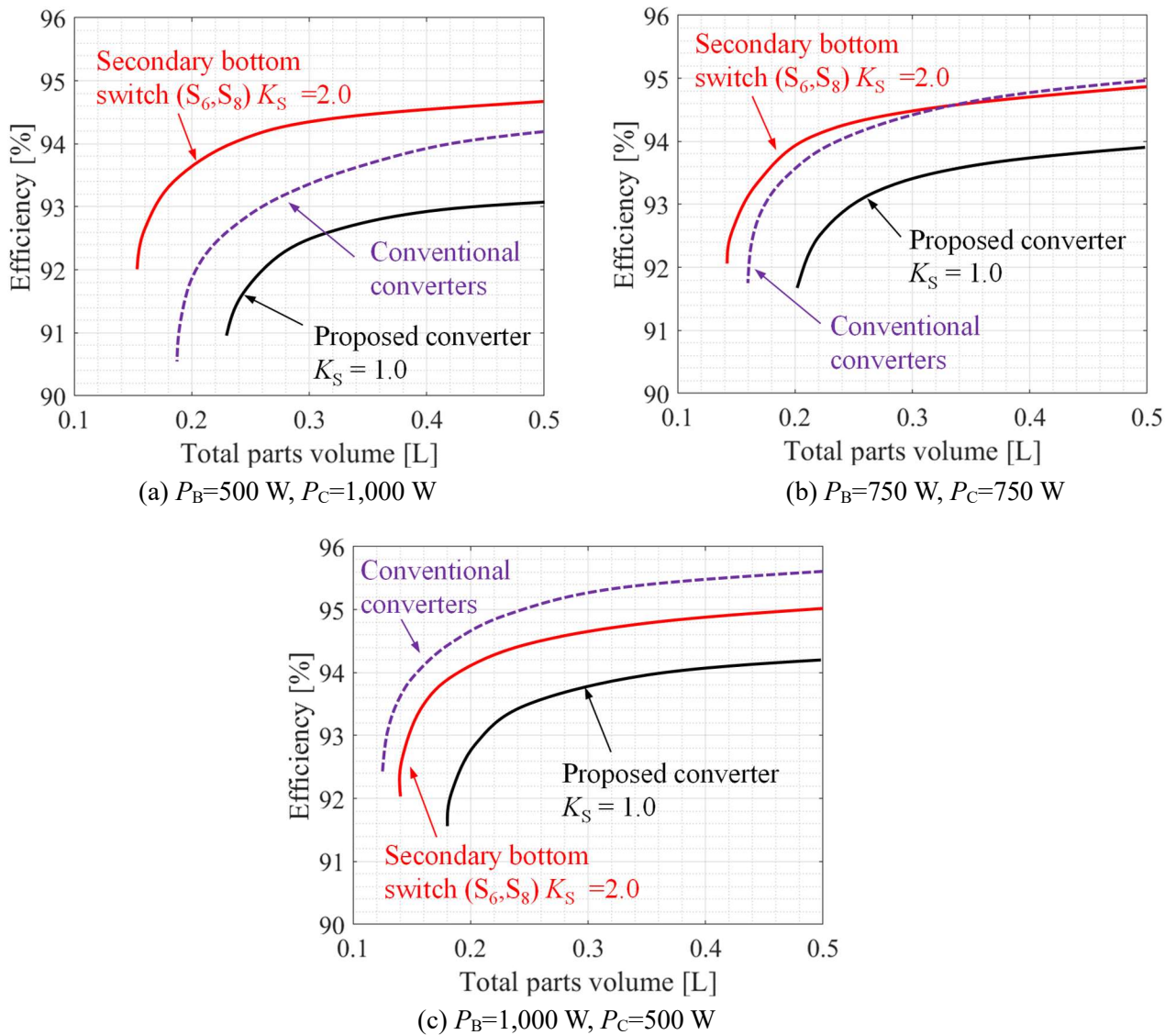


Fig. 4.9 Comparison of pareto front between system with proposed converter and conventional converters

第4章 提案回路による12V/48V補機電源システム高性能化の検討

4.3 実験による原理検証と性能評価

4.3.1 負荷比率と選好解の選択

4.2で述べたように、12V/48V補機電源システムでは、ポートB,Cの最大出力設計によって、サイズ・効率性能が大きく変化する。近年では、欧州を中心に48Vに対応した車載電子機器の開発が進んでいるが、2022年現在でも12V補機が主流である。本研究では、開発が進んでいるパワーステージやバイワイヤなど一部アクチュエータのみ48V側ポートへ接続することを想定し、回路の最大定格は1,500Wとし、このうち1,000Wは12V側ポートCから出力できるように回路設計を行った。

図4.10には、図4.4でも示した $P_B=500\text{W}$, $P_C=1,000\text{W}$ の設計条件における、提案回路のパレート解を再び示す。本研究では、1,500W定格の12V/48V補機電源システムの体格目標を0.9L以下とし、部品合計体格の目標値を0.3L以下とした。ここで、多目的最適化計算で考慮していないパワーステージの回路基板、駆動回路およびデッドスペースを含んだ「ボックス体格」は、部品合計体格の2~3倍程度になることを想定している。図4.10より、体格目標をクリアしつつ効率を最大化できる $[\eta=92.5\%, U=0.3\text{L}]$ の設計点(図4.10パレート解上のシンボル位置)を選好解とした。図4.11には、選好解を実現する設計変数をもとに試作した回路の外観を示す。表4.3には、選好解を実現する設計変数と試作回路の回路パラメータを比較した。

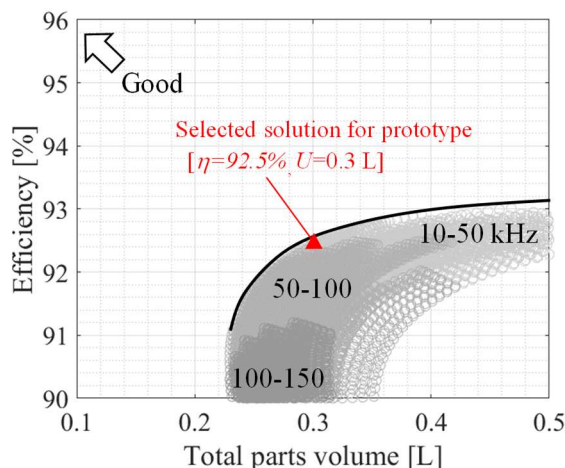


Fig. 4.10 Calculated pareto front of 12V/48V sub-system using proposed converter

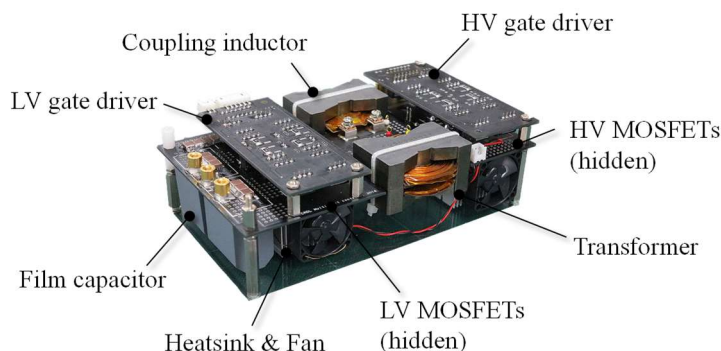


Fig. 4.11. Prototype of proposed converter for 12 V/48 V sub-system

第4章 提案回路による 12V/48V 補機電源システム高性能化の検討

Table 4.3. Design parameter in selected solution

Variables	Symbol	Selected solution	Prototype	
Switching frequency	f_{sw}	50 kHz	50 kHz	
Coupling inductor	Cross sectional area	$A_{e,L}$	343 mm ²	328 mm ²
	Gap length	l_g	0.6 mm	0.6 mm
	turn number	n_w, n_x	2 turn	2 turn
	Maximum flux density	$B_{m,L}$	0.4 T	0.41 T
	Coupling coefficient	K_L	0.97	0.95
	Self inductance	L_w, L_x	3.6 μ H	3.5 μ H
	AC resistance	$R_{ac,L}$	12 m Ω	14 m Ω
	Inductor size	U_L	40 cm ³	48 cm ³
Transformer	Cross sectional area	$A_{e,Tr}$	330 mm ²	328 mm ²
	Secondary turn number	n_{Tr2}	2 turn	2 turn
	Turn ratio	N_{Tr}	4	4
	Secondary self inductance	L_{Tr2}	58 μ H	55 μ H
	Maximum flux density	$B_{m,Tr}$	0.2 T	0.2 T
	Secondary AC resistance	$R_{ac,Tr}$	1.3 m Ω	3.5 m Ω
	Trans. size	U_{Tr}	37 cm ³	48 cm ³
Capacitor	Required capacitance	C_A, C_B, C_C	6.8, 100, 32 μ F	6.6, 99, 33 μ F
	Total capacitor size	U_{cap}	65 cm ³	90 cm ³
Heat sink	Total heat sink size	$U_{h/s}$	120 cm ³	180 cm ³

4.3.2 試作回路概要

図 4.11 に示した試作回路のボックス体積は 0.8 L (20×10×4 cm) であり、目標値 0.9 L 以下に抑えることができた。以下に、選好解における部品ごとの設計パラメータと、試作品の値を示す。

・結合インダクタおよびセンタータップトランス

結合インダクタのコア材には、計算結果の数値 $A_{e,L}=343 \text{ mm}^2$ に近い断面積 $A_e=328 \text{ mm}^2$ のコア材 (PC95PQ5050, TDK) を採用した。結合インダクタの巻数 $n_w=2$ 、ギャップ長 $l_g=0.6 \text{ mm}$ は計算値と一致させた。インピーダンスアナライザ (E4980, Agilent) により計測した結合インダクタの自己インダクタンスは 3.5 μ H であり、計算値 3.6 μ H と一致した。このとき、測定周波数はスイッチング周波数 $f_{sw}=50 \text{ kHz}$ に合わせた。また、結合率の実測値は 0.95 であり、計測値 0.97 とおおよそ一致した。結合インダクタの交流抵抗値は、実測値が 12 m Ω であり、計算値 14 m Ω とおおよそ一致した。

センタータップトランスは、1次側および2次側巻数を $n_{Tr1}=8 \text{ turn}$, $n_{Tr2}=2 \text{ turn}$ とし、断面積 $A_{e,Tr}$ は計算値 $A_{e,Tr}=330 \text{ mm}^2$ に近い断面積をもつ、 $A_e=328 \text{ mm}^2$ のコア材 (結合インダクタと同じコア) を採用した。計測したトランス2次側巻線の自己インダクタンス値は 55 μ H であり、計算値 58 μ H と一致した。また、試作したトランスの結合率は 0.999 以上であった。計測した2次側巻線の交流抵抗値は $R_{ac,Tr}=3.5 \text{ m}\Omega$ であり、計算値 1.3 m Ω より大きな値となった。誤差の要因は明確でないが、計測端子と巻線端子間の接触抵抗などが要因となっている可能性がある。誤差による回路損失への影響は、定格出力でも 2 W 以下と軽微なため、交流抵抗のモデルはそのままとした。

第4章 提案回路による12V/48V補機電源システム高性能化の検討

・半導体スイッチおよびヒートシンク

半導体スイッチは、計算において基準としたデバイスを使用した。1次側フルブリッジ回路に600V Si MOSFET(2SK3681, Fuji-electric)を、2次側フルブリッジ回路に150V Si MOSFET(IRFP4568, Infineon)をそれぞれ採用した。計算より得られた必要ヒートシンクサイズは、1次側35 cm³、2次側85 cm³であったが、実装時の回路の高さを合わせるため、試作回路では同じ体格の90 cm² (9×4×2.5 cm)のヒートシンク(UB90-25B, アルファ)を、1次側および2次側フルブリッジ回路それぞれに使用した。

・入出力コンデンサ

入出力コンデンサは、必要容量 $C_A=6.8 \mu\text{F}$, $C_B=100 \mu\text{F}$, $C_C=33 \mu\text{F}$ を満たすよう、フィルムコンデンサを選択した。ポート A には630V フィルムコンデンサ(6.8 μF , 30 cm³, KEMET)を採用した。また、ポート B, C には、100V フィルムコンデンサ(33 μF , 18 cm³, EPCOS)を採用し、ポート B はこれを3並列とした。

・駆動回路

駆動回路は、1次側および2次側ともにフローティング方式とし、駆動用 IC には、フォトカプラ (HCPL3170, Avago) を採用した。また、ゲート電圧およびゲート抵抗値は、それぞれ $V_g=+15\text{V}/0\text{V}$, $R_g=5 \Omega$ とし、スイッチング損失の測定条件に合わせた。このとき、上下アーム間の短絡を防ぐためのデッドタイムは200 ns とした。

4.3.3 原理検証と性能評価

提案回路の動作原理を実証するため、図4.12で示すセットアップで実験を行った。ポート A に接続した直流安定化電源 (PAT650-12.3T, Kikusui) から $V_A=200\text{V}$ を供給し、ポート B, C にそれぞれ電子負荷装置 (PLZ-1004H, Kikusui) を接続した。また、トランス線間電圧 v_{uv} , v_{wx} および、巻線電流 i_u , i_c の波形は、オシロスコープ (DPO4000, Tektronix) により計測し、各ポートの電力 P_A, P_B, P_C は、パワーメータ (PX-8000, Yokogawa, accuracy $\pm 0.1\%$ of range) により計測した。このとき、ポート A, B, C の電流センサには、貫通型ホールセンサ (CT686x, Hioki) を使用した。

回路制御には、マイクロコントローラ (C6713, TI) を使用した。図4.13には、提案回路の制御方法をブロック図で示した。ポート C 出力電圧は、フィードフォワード項 $1 - V_c/V_B$ で制御できるが、外乱などによるエラーを補償するため、電圧センサによる参照値 V_c と指令値 V_c^* の差分を入力とした PI 項を追加し、duty 比 δ を算出した。また、伝送電力の制御は、ポート B 電圧 V_B が指令値 V_B^* となるよう、PI フィードバック項により位相差 ϕ の演算を行った。このとき、 V_B, V_B^* の2乗の差分を PI 項の入力としているが、これは、制御の線形性を改善するためである。また、duty 比および位相差の PI フィードバック項ゲインは、限界感度法により決定した。

図4.14には、位相差と伝送電力の関係を、実測と計算で比較した。実線で示した計算値は、式(2.18)に表4.4で示した結合インダクタのパラメータを代入したものである。図4.14より、実験と計算がよく一致しており、第2章で述べた結合インダクタの動作原理と、定常解析から得られた伝送電力の理論式が妥当であることが分かった。

第4章 提案回路による 12V/48V 補機電源システム高性能化の検討

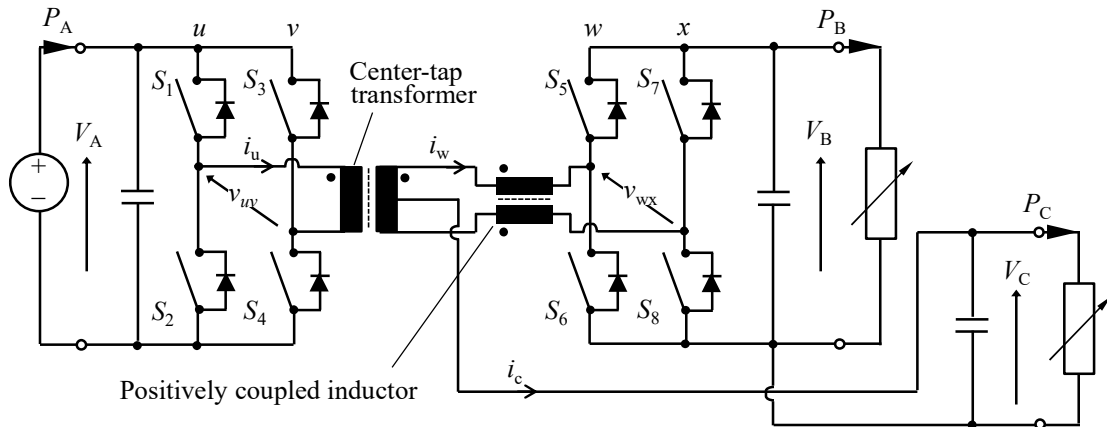
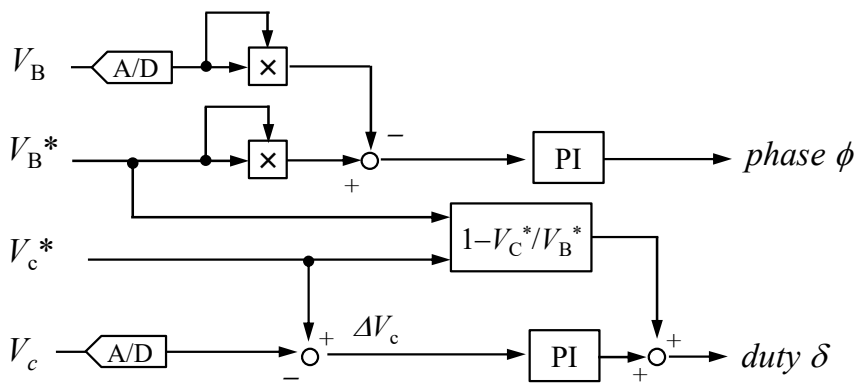


Fig. 4.12. Experimental circuit and measurement setup.



* Command value

Fig. 4.13. Block diagram of control in MPU for experimental circuit.

図 4.15 には、48 V 側ポート B および 12 V 側ポート C のどちらか一方から負荷を引いた場合 ($P_B \neq 0, P_C = 0, P_B = 0, P_C \neq 0$) と、 $P_B = P_C$ となるよう同時に負荷を引いた場合の効率カーブを示した。図 4.15(a)(b)(c) には、第 3 章で作成した損失モデルを使用し、計測で得られた回路パラメータを代入することで計算した効率カーブを合わせて示している。いずれの負荷条件でも実測と計算値がよく一致しており、構築した損失モデルが妥当であることを確認できた。

図 4.16 には、合計出力 1,000 W の条件にて、ポート B の負荷比率 $P_B/(P_B+P_C)$ を関数とした効率の実測値と計算値を合わせて示す。図 4.16 より、ポート C の負荷に比例して効率が低下するのではなく、負荷比率 $P_B/(P_B+P_C) = 80\%$ において効率がピーク値を示すことが分かる。

図 4.17(a)(b) には、負荷比率 100%, 80% における実測波形 V_{uv} , V_{wx} および i_w を示した。二つの動作波形を比較すると、 θ_4 のスイッチタイミングで、負荷比率 100% の条件では V_{wx} が振動しているのに対し、80% の条件では振動していないことが分かる。これは、負荷比率 80% の条件では、非絶縁コンバータの直流成分により i_w がオフセットを持ち、 θ_4 のタイミングで $i_w < 0$ となり、 S_6 ターンオンハードスイッチ条件から ZVS 条件へ移行したためだと考えられる。図 4.3 で示したように、2 次側の半導体スイッチは、同じ電流値で比較すると、ターンオン損失がターンオフ損失よりも 2 倍程度大きい。従って、図 4.16 において、効率のピークが出力比率 80% の位置にある理由は、ポート C 出力が増大したことで、 S_6 がターンオン ZVS (S_5 はターンオフハードスイッチ) となり、スイッチング損失が低減したためだと考えられる。

第4章 提案回路による12V/48V補機電源システム高性能化の検討

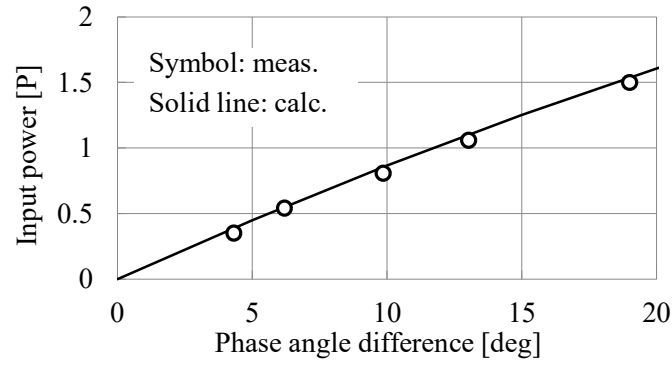
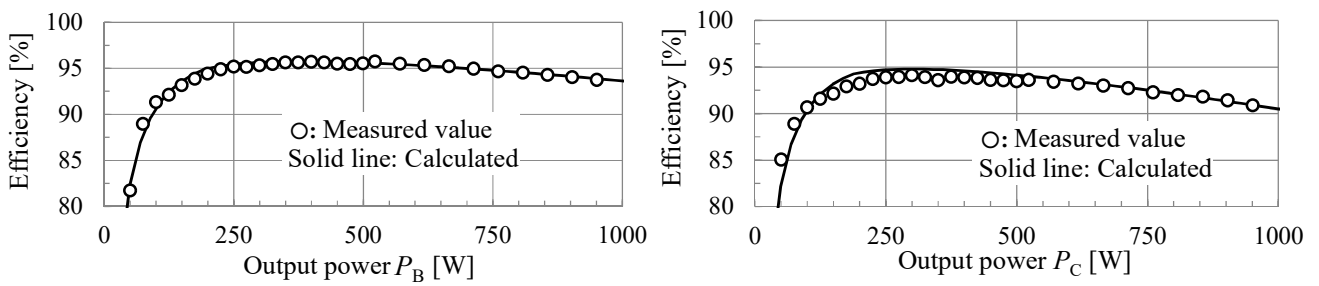
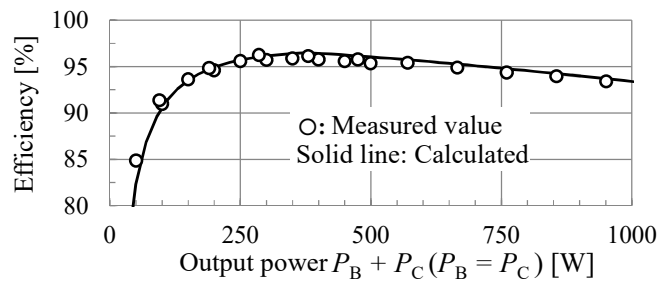


Fig. 4.14. Measured and calculated transferred power as function of phase angle



(a) Single output from Port B ($P_C=0$ W constant)

(b) Single output from Port C ($P_B=0$ W constant)



(c) Parallel output from port B and port C ($P_B=P_C$)

Fig. 4.15. Measured and calculated efficiency of prototype

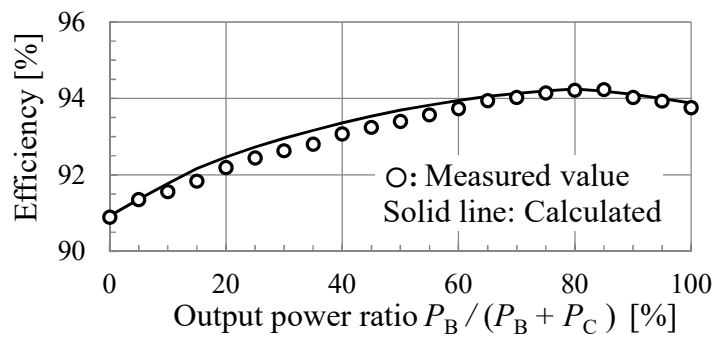
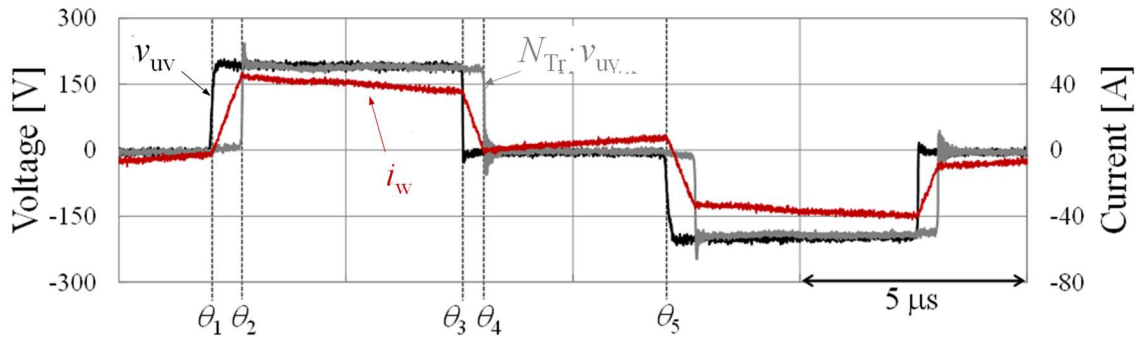
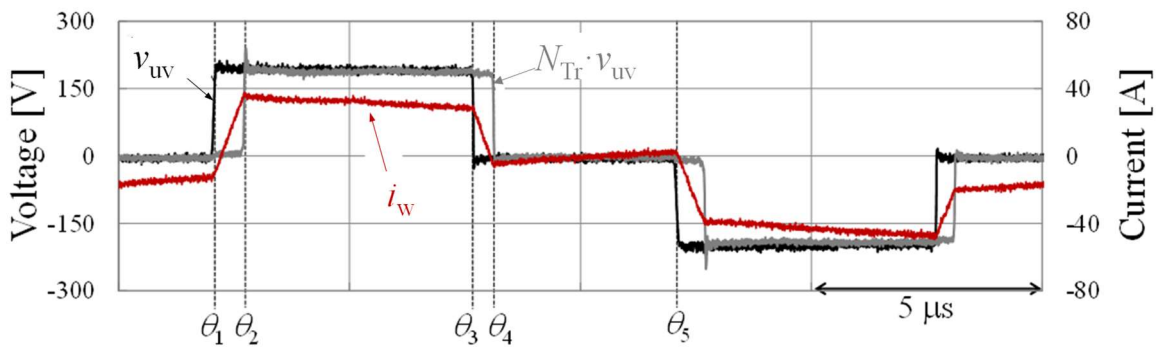


Fig. 4.16. Measured and calculated efficiency as function of output power ratio

第4章 提案回路による12V/48V補機電源システム高性能化の検討



(a) $P_B/(P_B+P_C) = 100\%$, $P_B=950\text{ W}$, $P_C=0\text{ W}$



(b) $P_B/(P_B+P_C) = 80\%$, $P_B=760\text{ W}$, $P_C=190\text{ W}$

Fig. 4.17. Measured voltage and current waveforms

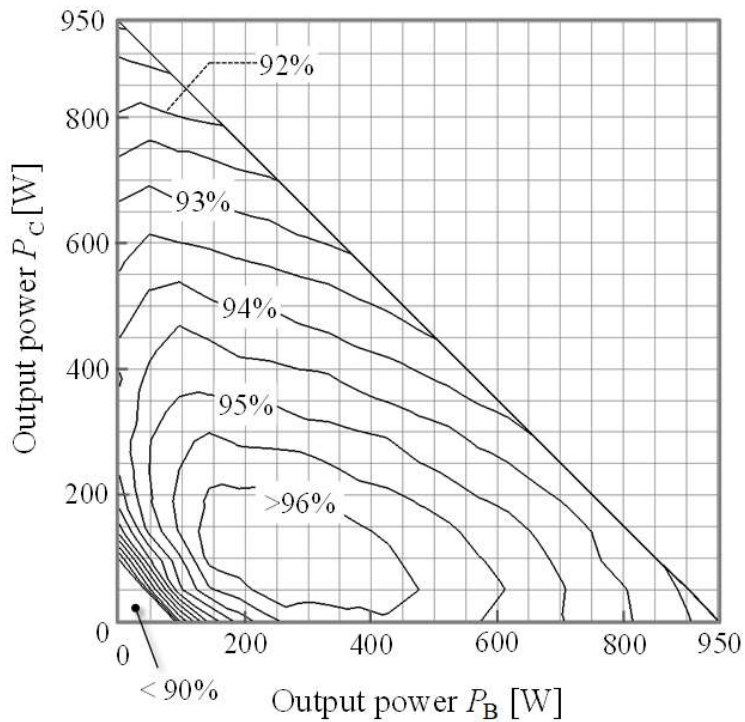


Fig 4.18. Measured efficiency map as function of output power of P_B and P_C .

第4章 提案回路による 12V/48V 補機電源システム高性能化の検討

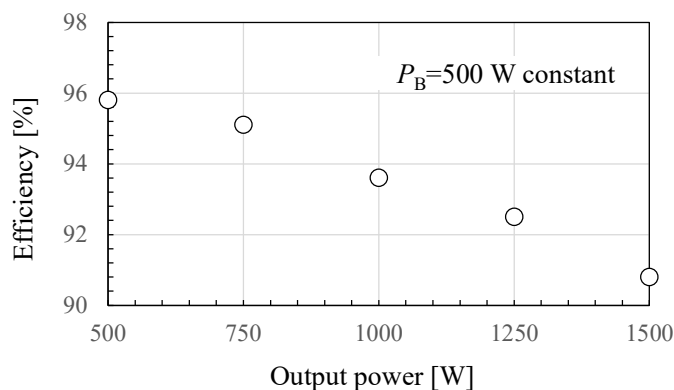


Fig. 4.19. Measured efficiency curve as function of port C, output power of Port B is set as 500 W constant.

一般的に、DABでは軽負荷域や入出力電圧が大きく変動した場合にターンオン ZVS 条件を逸脱し、損失が増大することが知られている。これに対し、広い動作範囲でターンオン ZVS を実現する制御方法が検討されている[50,51]。ZVS を実現する制御方法の検討は、本論文の対象外であるが、軽負荷においてターンオンハードスイッチ条件にある提案回路の電流波形を、1次側 duty の変調によってターンオン ZVS にできることが報告されており[52]、広い出力範囲においてターンオン ZVS を実現する適切な制御方法が存在すると考えられる。

図 4.18 には、 P_B, P_C を関数とした実測による効率マップを示した。試作回路は広い範囲で 90% 以上の効率を実現でき、効率ピーク値において 96% 以上の高効率を実現できることが分かった。図 4.19 には $P_B=500$ W 固定とした時、 P_C を関数とした効率カーブの実測値を示す。多目的最適化手法により設計した試作回路の定格電力である $P_B=500$ W, $P_C=1,000$ W における効率は 91% となり、図 4.10 で示した選好解の効率 92.5% とおおよそ一致した。

このように、第 3 章で構築した多目的最適化設計手法により、実用的な時間内で提案回路の選好解を導出することができ、また、その選好解上の性能が実測値とおおよそ一致することを確認できた。

4.4 まとめ

本研究の目的である車載電源システムの高性能化に向け、本章では 12V/48V 補機電源システムを対象に、提案回路の適用を検討した。

第 3 章で構築した多目的最適化手法により、提案回路のサイズと効率を目的関数としたパレート解を導出し、提案回路を利用した補機電源システムの性能限界を可視化した。このなかで、従来の単入出力コンバータによるシステム構成と性能比較を行い、提案回路の適用によってサイズ・効率性能を改善できる設計解があることを確認した。

得られたパレート解上の選好解をもとに、回路の試作を行い、動作確認およびサイズ・効率性能を評価した。実験による動作波形から、第 2 章で明確にした提案回路の動作および統合原理を実証することができた。また、選好解のサイズ・効率性能とおおよそ一致する実験結果が得られ、限られた設計変数で近似的に演算可能とした回路部品の損失・サイズモデルが妥当であることを確認できた。提案回路とその性能限界を実現する多目的最適化設計により、車載電源システムで要求されている「効率を考慮した小型化」に貢献できる技術を構築することができた。

第5章 提案回路による車載 AC インバータ高性能化の検討

本章では、提案回路トポロジーとワイドバンドギャップの半導体スイッチである SiC MOSFET を利用し、車載 AC インバータの高性能化を検討した。5.1 では、車載 AC インバータと SiC MOSFET の動向について述べ、5.2 では、提案回路を車載 AC インバータとして動作させ、交流電圧を出力する方法を説明する。5.3 では、提案回路の多目的最適化設計により、SiC MOSFET を採用することによる性能向上の効果を定量化し、5.4 では、得られたパレート解上の選好解で設計・試作した SiC MOSFET と提案回路トポロジーを採用した車載 AC インバータの評価結果について述べる。

5.1 次世代デバイスと提案回路による高性能化

5.1.1 車載 AC インバータと次世代デバイスの動向

近年、レジャーなど車両用途の拡大や、災害時の電源として期待から、大容量の電池が搭載される PHEV/EV を対象に、車載 AC インバータの搭載が広がっている[53]。車載 AC インバータとは、電動車両に搭載された高電圧二次電池の直流電圧を交流 100V に変換する電力変換回路であり、AC100V を入力とする家電製品を車室内や車両周辺で利用することを想定している。このとき、安全性の面から、高電圧二次電池側の回路とはトランスによる絶縁が必要とされる。

図 5.1 に、従来の単入出力コンバータで構成された車載 AC インバータの回路図を示す。車載 AC インバータは、単方向の絶縁コンバータと非絶縁の単相インバータで構成されており、図 5.1 で示した半導体スイッチおよびダイオードには、600 V 以上の耐圧を有する半導体素子が使用される。需要拡大に伴ってより高出力な車載 AC インバータが求められるようになってきているが、出力増大に伴う半導体スイッチやダイオードブリッジの損失増大により、パワー密度および効率向上に課題があった。

600 V 以上の耐圧を有する半導体スイッチの選択肢には、これまで Si MOSFET, Si Super-Junction (SJ) MOSFET および Si IGBT があった。第 4 章で示した回路の 1 次側には 600 V Si MOSFET を使用したが、オン抵抗値 ($R_{on}=150 \text{ m}\Omega$) の高さに課題があった。Si SJ MOSFET は、MOSFET のドリフト相 (N層) の低い抵抗値と、ドリフト相に柱状の P 層を設けることで高い絶縁破壊電解強度を両立させたデバイスであり、一般的な Si MOSFET に比べ高い耐圧域でも低いオン抵抗値が実現される[54]。一方で、ブリッジ回路を構成した SJ MOSFET でターンオンハードスイッチが生じると、柱状 P 層によって拡大された空乏層により、大きなリカバリー電流が生じるため、ターンオンハードスイッチ時の損失増大による効率の悪化と、ターンオン電圧サージおよびそれに起因したノイズ増大に課題があった[55]。このため、ターンオンハードスイッチが起きない単方向の昇圧チョッパや PFC の下アーム素子として利用されることが一般的であり、軽負荷時にターンオンハードスイッチが生じる DAB を基本とした提案回路では使用が困難であった。Si IGBT は、MOSFET のドレイン端子側に P 層を形成することで、ドリフト層での伝導度変調を可能とした半導体スイッチであり、電動車両の高耐圧域では一般的に使用されてきた半導体スイッチである。IGBT は高耐圧域で低い導通損が実現できるが、P 層から注入された正孔がターンオフ時にテール電流を生じさせ、Si

第5章 提案回路による車載 AC インバータ高性能化の検討

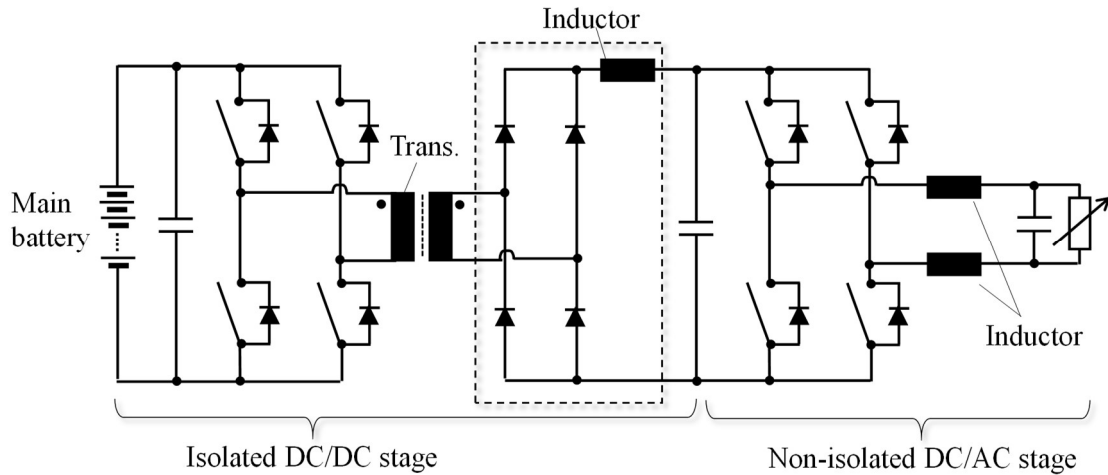


Fig. 5.1. Schematic of on-board ac inverter with conventional converters

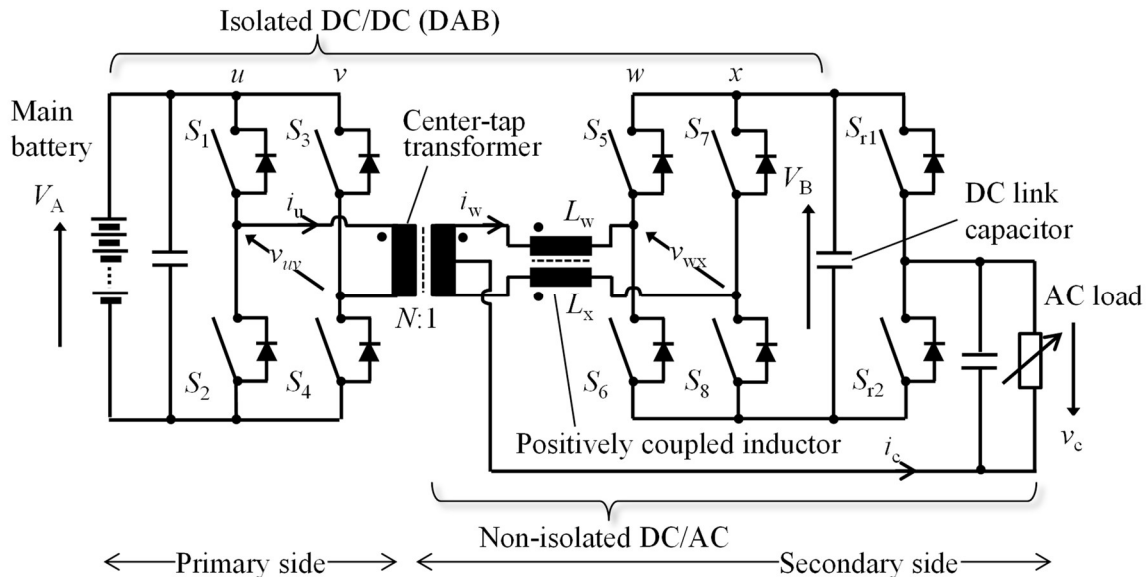


Fig. 5.2. Schematic of on-board ac inverter with proposed circuit topology

MOSFET に比べターンオフ損失が大きいことが知られている[56]. Si デバイス技術は、現在でも進化しており、今後も性能向上が期待されるが、耐圧とオン抵抗および高速性のトレードオフは限界に近づいている[57]. 近年の電力変換回路への高い要求性能と Si デバイステクノロジーの飽和から、ワイドバンドギャップ半導体である SiC および GaN 材料を利用した次世代デバイスの開発動機が高まってきた [58]. これらの半導体材料は、Si に比べ絶縁破壊電解強度が高く、ドリフト層を低抵抗としながら、MOSFET や JFET のようなシンプルな構造で高耐圧が実現できる. 2022 年現在では、SiC MOSFET および GaN FET はディストリビュータを通じて流通しており、これら次世代デバイスを採用した電力変換回路において、パワー密度向上や高効率化の報告が数多くされている [19,20,59,60].

第5章 提案回路による車載 AC インバータ高性能化の検討

一方で、これら次世代デバイスの価格は、Si デバイスと比べると高価格であり、同定格の Si IGBT と比較すると、(ディストリビュータ販売価格で)2~8 倍程度である。このため、採用実績があるアプリケーションはいずれもハイエンドクラスに限られていた。

本章では、研究目的である車載電源システムの高性能化を目的に、車載 AC インバータへの提案回路適用を検討する。このとき、提案回路のメリットである部品点数削減で生じた原価低減の効果を、次世代デバイス採用に充てることで、「コスト増大を抑えた次世代デバイスによる高周波・小型化」を提案する。

5.1.2 提案回路適用によるコスト削減効果

図 5.2 には、提案回路トポロジーを利用した車載 AC インバータの回路図を示す[61]。この回路は、ポート A を直流の入力ポートとし、ポート C を交流の出力ポートとしている。このとき、ポート B に整流用のハーフブリッジ回路 (S_{r1} , S_{r2}) を接続することで、ポート C から正・負の電圧を出力できるようにしている。結合インダクタやトランスの動作および役割は、第 2 章で述べた通りであり、これら磁気部品により DAB 機能と非絶縁単相インバータ機能を統合し、図 5.1 の構成と比較すると、磁気部品 2 点の削減が期待できる。

このとき、ダイオードブリッジと整流スイッチ S_{r1} , S_{r2} の原価が等しく、SiC MOSFET の原価を同定格の Si IGBT の 2 倍と仮定すると、磁気部品 2 点の削減による原価低減効果は、提案回路においてスイッチ S_1 - S_8 を Si IGBT から SiC MOSFET に置換したコスト増分と同程度であり、車載 AC インバータに提案回路を適用することで、回路全体のコスト増加を抑えた次世代デバイス利用が期待できる。

5.2 提案回路トポロジーによる DC/AC 変換方法

図 5.3 には、ライン周期における提案回路を用いた車載 AC インバータの動作波形を模式図で示した。第 2 章で述べた直流電圧出力の動作との違いは、duty 比の変調方法と整流素子 S_{r1} , S_{r2} の動作にある。図 5.3 で示すように、1 次側および 2 次側フルブリッジ回路の duty 比は一定でなく、出力電圧がライン周波数 f_{line} (50 Hz/60Hz) の正弦波となるよう変動させる必要がある。このとき、車載 AC インバータの交流出力電圧ピーク値を $V_{C,peak}$ とすると、duty 比 δ は式(5.1)で与えられる。

$$\delta = 2\pi \left\{ 1 - \frac{|V_{C,peak} \cdot \sin(2\pi f_{line} t)|}{V_B} \right\} \quad (5.1)$$

ここで、duty 比は下アームスイッチを基準とした。このとき、補機電源システムに適用した場合と同じように、循環電流の増加を抑制するため、1 次側および 2 次側の duty 値は、スイッチング周期のここで、duty 比は下アームスイッチを基準とした。このとき、補機電源システムに適用した場合と同

1 サイクルにおいて同期させる必要がある。また、ポート C から出力される電圧を、正・負で切り替えられるよう、整流素子 S_{r1} , S_{r2} は、ライン周期($=1/f_{line}$)でオンオフを繰り返す。このとき、出力電圧が $v_c > 0$ の場合は S_{r2} オン S_{r1} オフ、 $v_c < 0$ の場合は S_{r1} オン S_{r2} オフとする。

第5章 提案回路による車載 AC インバータ高性能化の検討

ポート C の電力はライン周波数の 2 倍で変動するため、ポート B 電圧が一定となるよう制御する場合、伝送電力をこの変動に合わせて制御する必要がある。このため、図 5.2 で示すように、位相差 ϕ はライン周期において変動する。

このとき、トランス線間電圧 v_{uv} , v_{wx} および 1 次側巻線電流 i_u に注目すると、出力電圧 v_c のゼロクロス近傍では、出力電圧の絶対値および負荷が小さいため v_{uv} , v_{wx} のパルス幅および位相差は短く、巻線電流 i_u の振幅は小さくなる。一方で、出力電圧がピークに近づくほど、出力電圧の絶対値および負荷が増加するため、パルス幅および位相差は長くなり、巻線電流 i_u の振幅が増加する。

図 5.4 には、スイッチング周期における理想動作波形を示した。また、図 5.5 にはスイッチング周期の各期間における等価回路を示した。スイッチング周期における動作波形とその定常解析結果、および結合インダクタとセンタータップトランスの動作原理は、第 2 章で示した解析結果と同じであるため説明は割愛する。

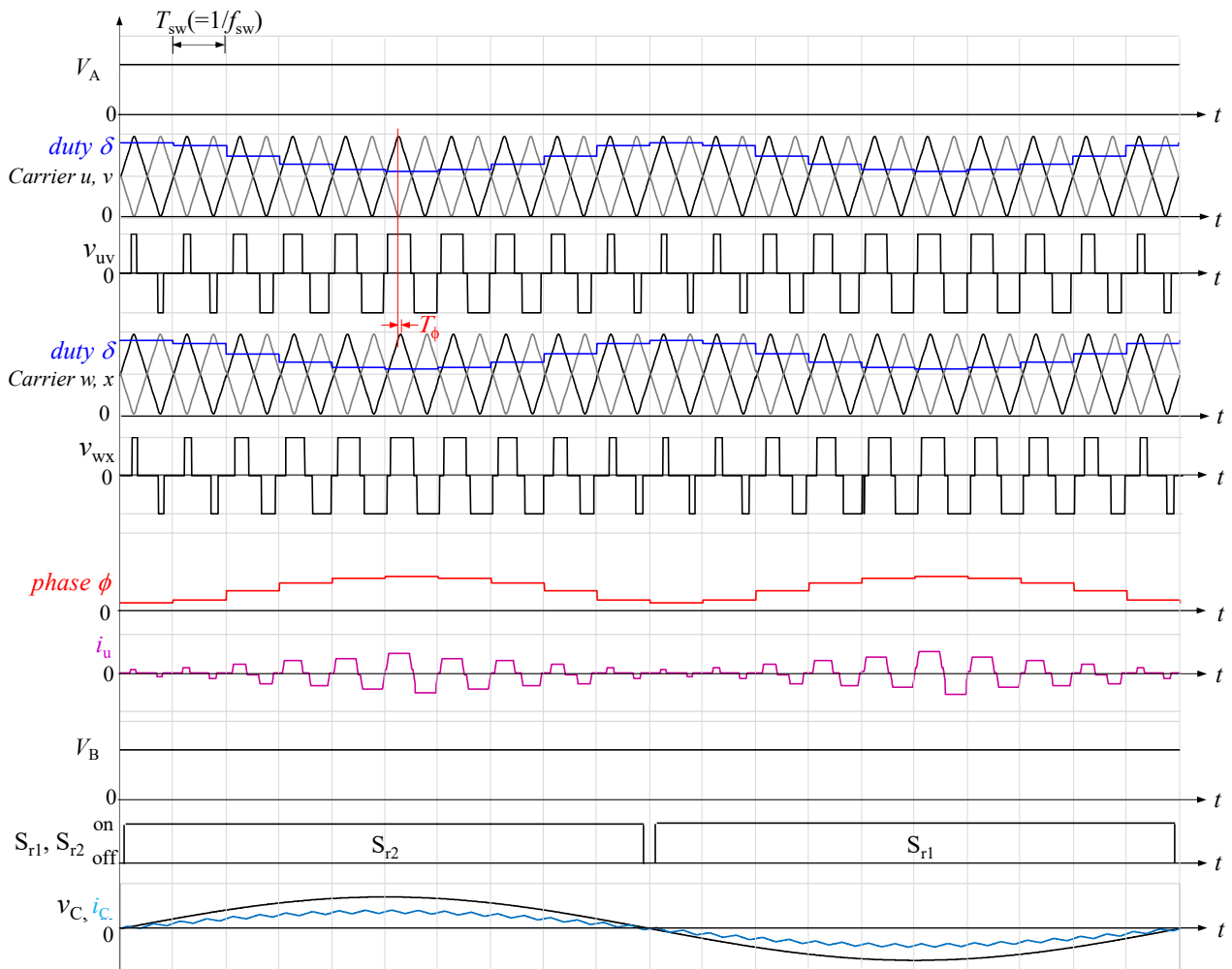


Fig. 5.3. Key waveforms of the on-board ac inverter with proposed converter in one line cycle.

第 5 章 提案回路による車載 AC インバータ高性能化の検討

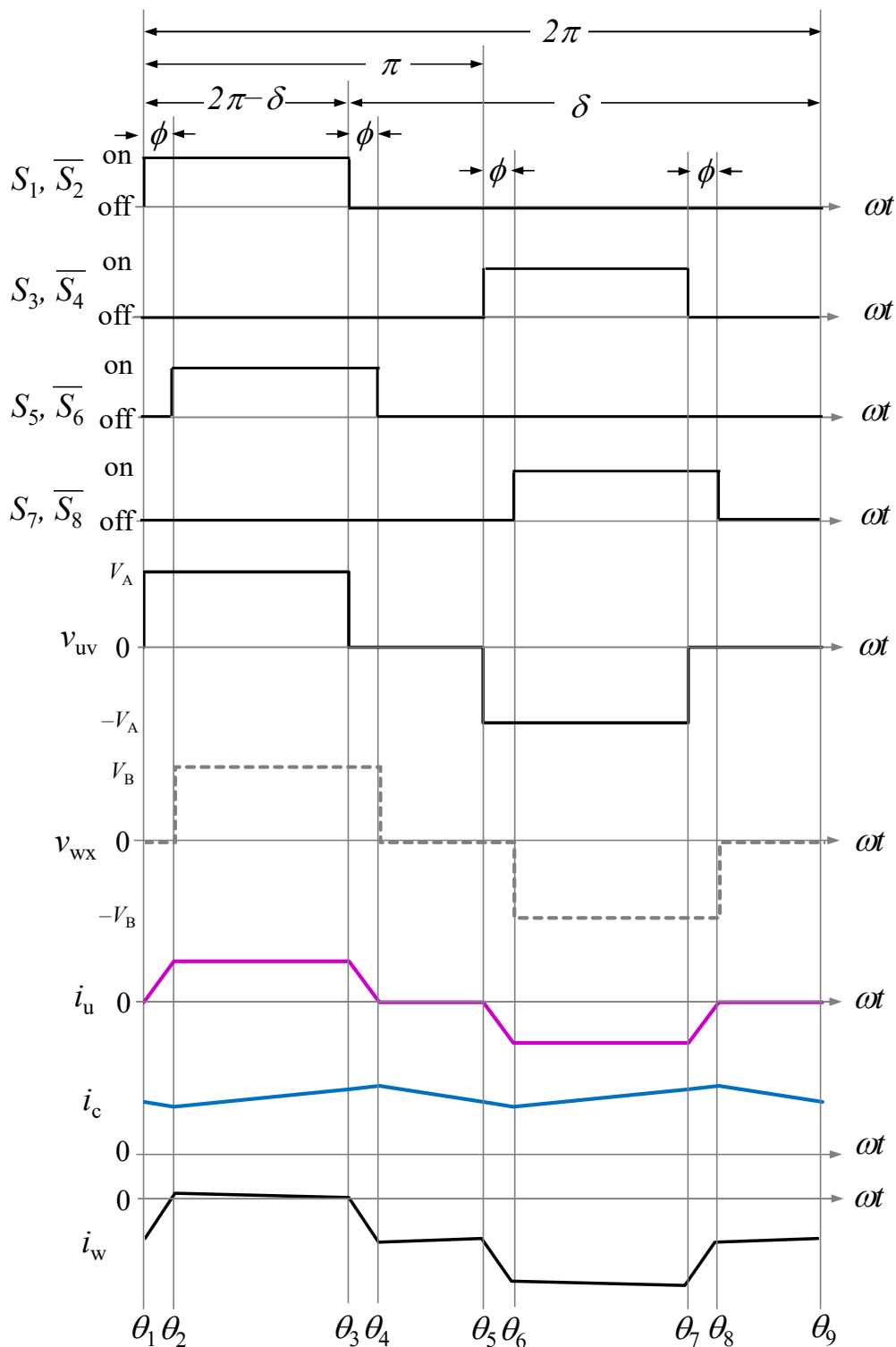


Fig. 5.4. Ideal waveforms of the proposed converter in one switching cycle, waveforms are corresponding with that of Fig. 2.4

第5章 提案回路による車載 AC インバータ高性能化の検討

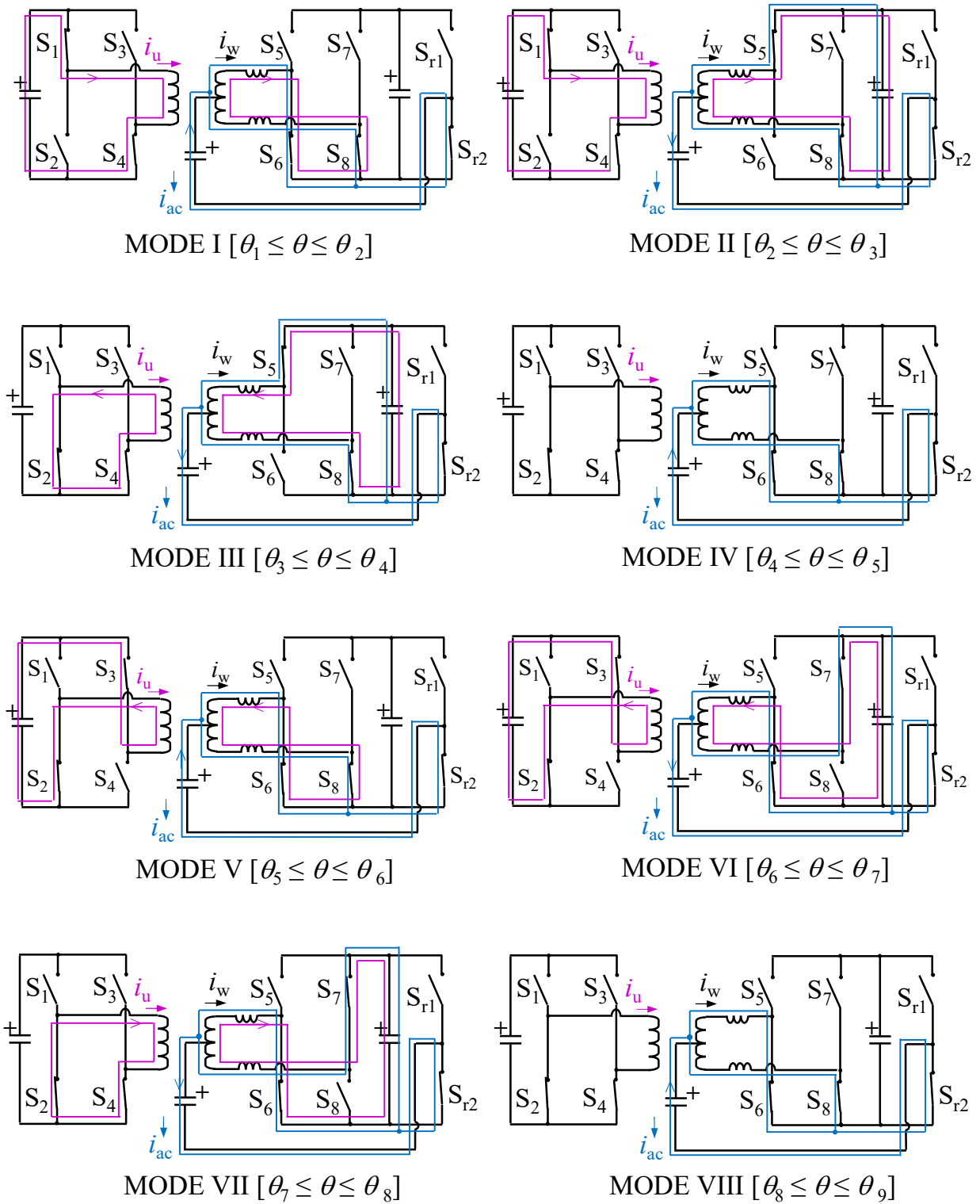


Fig. 5.5. Equivalent circuit of proposed circuit in one switching cycle applied for on-board ac inverter.

第5章 提案回路による車載 AC インバータ高性能化の検討

5.3 提案回路を適用した車載 AC インバータの多目的最適化設計

第3章で構築した多目的最適化ツールを利用し、車載 AC インバータのパレート解を算出した。車載 AC インバータを構成する回路部品は、整流素子 S_{r1} , S_{r2} 以外は、第3章で検討したものと同一であるため、新たにモデルを作る必要はない。一方で、ライン周期において、duty 比および出力が変動するため、効率計算はライン周期で平均した損失で算出する必要がある。

出力電圧の周波数を f_{line} とすると、ライン周期におけるスイッチング回数は、 $j = f_{sw}/f_{line}$ である。図 5.3 で示したように、回路動作はライン周期の 1/4 周期で対称であるため、回数 $j = f_{sw}/4f_{line}$ までの損失を計算し平均すれば良い。ここで、 k 番目のスイッチング周期における部品損失を P_k とすると、車載 AC インバータのライン周期で平均した部品損失 P_{avg} は、式(5.2)で与えられる。

$$P_{avg} = \frac{f_{line}}{4} \sum_{k=1}^j P_k \quad (5.2)$$

整流素子 S_{r1} , S_{r2} のスイッチ動作はライン周期であり、また、ゼロ電流近傍でスイッチするため、スイッチング損失は無視できる。導通損失は出力電流の平均値および実効値を $i_{c,avg}$, $i_{c,rms}$ とすると、式(3.11)を用いて計算できる。

表 5.1 には、車載 AC インバータの仕様をまとめる。また、表 5.2 には設計変数とその範囲をまとめる。本計算では、SiC デバイス採用による性能向上の効果を明確にするため、Si デバイスとのパレート解比較を行う。SiC デバイスには、900 V SiC MOSFET (C3M0065090J, Wolf-speed) を、Si デバイスは、650 V Si IGBT (IKB20N60H3, Infineon) をそれぞれ検討対象とした。両スイッチの耐電圧が異なるが、これは 650 V SiC MOSFET の流通量が少なく入手できなかったためである。

また、データシート上の SiC MOSFET の接合許容温度は、Si IGBT に比べて低く記載されており、本計算ではワイドバンドギャップ半導体材料の持つ熱的な優位性は考慮せず、データシートに記載された数値に従った。これらのデバイスを図 5.2 の S_1 – S_8 に適用し、多目的最適化計算によりサイズ・効率を目的関数としたパレート解を算出し、性能比較を行った。このとき、ライン周期でスイッチする整流素子 S_{r1} , S_{r2} には、どちらの回路にも Si IGBT (IKB20N60H3) を使用した。

図 5.6 および図 5.7 には、多目的最適化計算で使用した半導体スイッチの静特性およびスイッチング特性を示す。実線は、実測値(シンボル)に対する近似式により計算した結果である。以下に、式(3.11)で示した導通損失のモデル式により実測値を近似した際の係数と、図 5.7 で示したスイッチング損失の実測値を近似した 1 次および 2 次関数の係数をまとめる。

- 650 V-Si IGBT(IKB20N60H3):
 $V_{on,0}=1.0 \text{ V}$, $R_{on}=37.5 \text{ m}\Omega$, $R_{th,jc}=0.9 \text{ }^\circ\text{C/W}$
 $E_{on} [\mu\text{J}] = 0.31 \cdot i_{sw}^2 + 14.8 \cdot i_{sw}$
 $E_{off} [\mu\text{J}] = 0.0965 \cdot i_{sw}^2 + 12 \cdot i_{sw} + 16$
- 900 V-SiC MOSFET(C3M0065090J):
 $V_{on,0}=0 \text{ V}$, $R_{on}=71 \text{ m}\Omega$, $R_{th,jc}=1.0 \text{ }^\circ\text{C/W}$
 $E_{on} [\mu\text{J}] = 0.0046 \cdot i_{sw}^2 + 1.15 \cdot i_{sw} + 33$
 $E_{off} [\mu\text{J}] = 0.0176 \cdot i_{sw}^2 - 0.43 \cdot i_{sw} + 13$

第5章 提案回路による車載 AC インバータ高性能化の検討

Table 5.1. Specification of on-board ac inverter

Parameter	Symbol	Value
Rated power	P_{out}	1.5 kW
Typical battery voltage	$V_{A,typ}$	320 V
Maximum battery voltage	$V_{A,max}$	360 V
Minimum battery voltage	$V_{A,min}$	280 V
Input and output voltage ripple	$\Delta V_A, \Delta V_B$	10 V, 10 V
Output ac voltage	V_C	100 Vrms
THD of output voltage	THD	< 5%
Output current ripple	Δi_{ac}	< 5.0 App
Maximum junction temperature	T_{jmax}	120°C for SiC MOS, 140°C for Si-IGBT
Ambient temperature	T_{amb}	60°C

Table 5.2. Design parameter and their restriction

Variables	Symbol	Value	Unit
Switching frequency	f_{sw}	25 – 200	kHz
Transformer	Turn number	n_{Tr}	10 – 20 turn
	Maximum flux density	$B_{m,Tr}$	0.1–0.2 T
Coupling inductor	Magnetic resistance	$A_{e,L}$	250 – 500 mm ²
	Gap length	l_g	0.25 – 1.0 mm
	Turn number	n_u, n_v	5 – 20 turn
	Maximum flux density	$B_{m,l}$	0.2 – 0.4 T

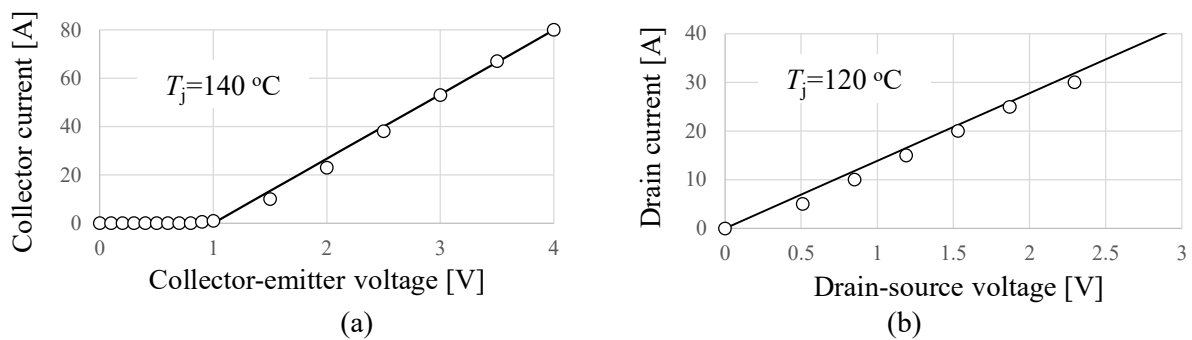


Fig. 5.6. Measured static characteristic and their fitting curves (a), 650-V Si IGBT and (b) 900V-SiC MOSFET

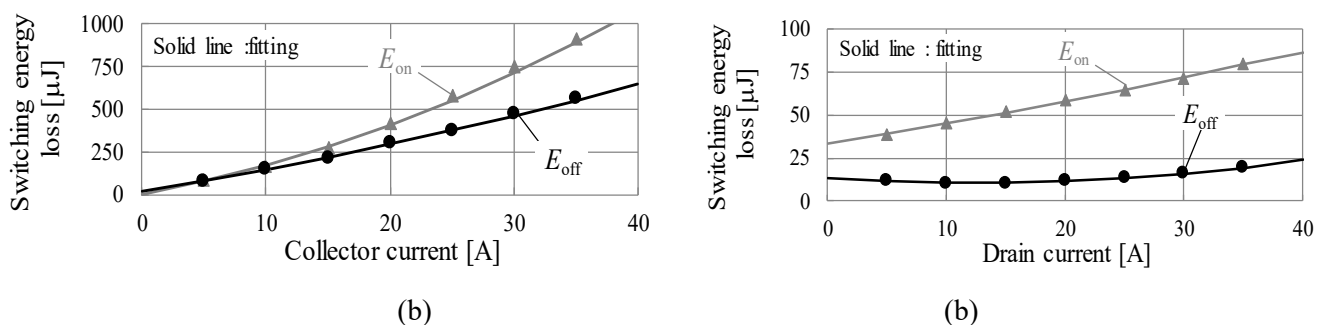


Fig. 5.7. Measured switching energy loss from datasheet and their fitting curves with polynomial function (a), 650-V Si IGBT and (b) 900V-SiC MOSFET

第5章 提案回路による車載 AC インバータ高性能化の検討

図 5.7 で示したスイッチングエネルギー損失を比較すると、ターンオン、ターンオフともに、SiC MOSFET のスイッチング損失は、Si IGBT の 1/10 程度であることが分かる。また、ドレイン(コレクタ電流)を 30 A とした時の電圧降下は、Si IGBT と SiC MOSFET でともに 2 V 程度であり、SiC を材料とした半導体スイッチが、高耐圧で低オン抵抗且つ高速性を有するユニポーラデバイスを実現できていることが分かる。

図 5.8 には、提案回路を用いた車載 AC インバータに対し、部品体格と効率を目的関数としたパレート解を、Si IGBT および SiC MOSFET を採用した場合で比較した。Si IGBT 品では、スイッチング周波数 100 kHz 程度で部品体格が最小値 0.28 L となり、これ以上周波数を上げても体格が低減されないことが分かる。これは、高周波化でスイッチング損失が増加することにより、必要なヒートシンクサイズが増大するためである。また、Si IGBT 品のパレート解上の最大効率は 92.2% に留まっている。一方で、SiC MOSFET 品は、200 kHz まで部品体格が低減する。パレート解上の部品体格最小値は 0.13 L であり、Si IGBT 品の半分程度まで下げられることが分かった。また、パレート解上の最大効率は 95.6% であり、SiC MOSFET を採用することで、提案回路を用いた車載 AC インバータの高性能化が期待できることが分かった。

車載 AC インバータを対象とした本計算では、明確な効率・体格目標がなかったため、数値的な手法で選好解の抽出を行う。数値的にパレート解上から解を選好する方法は、いくつかの方法が知られている[32]。このうち、本計算では、得られたパレート解の数値からのみ算出できる最も簡便な方法を採用する。これは、トレードオフ関係にある効率とパワー密度(体格の逆数)に対し、最大値と最小値の差で徐算した値の和を最大とする設計点 f_{opt} を抽出する方法であり、その計算式は、式(5.3)で与えられる[49]。

$$f_{opt} = \max \left\{ \frac{\eta}{\eta_{U,min} - \eta_{max}} + \frac{1/U}{1/U_{\eta,max} - 1/U_{min}} \right\} \quad (5.3)$$

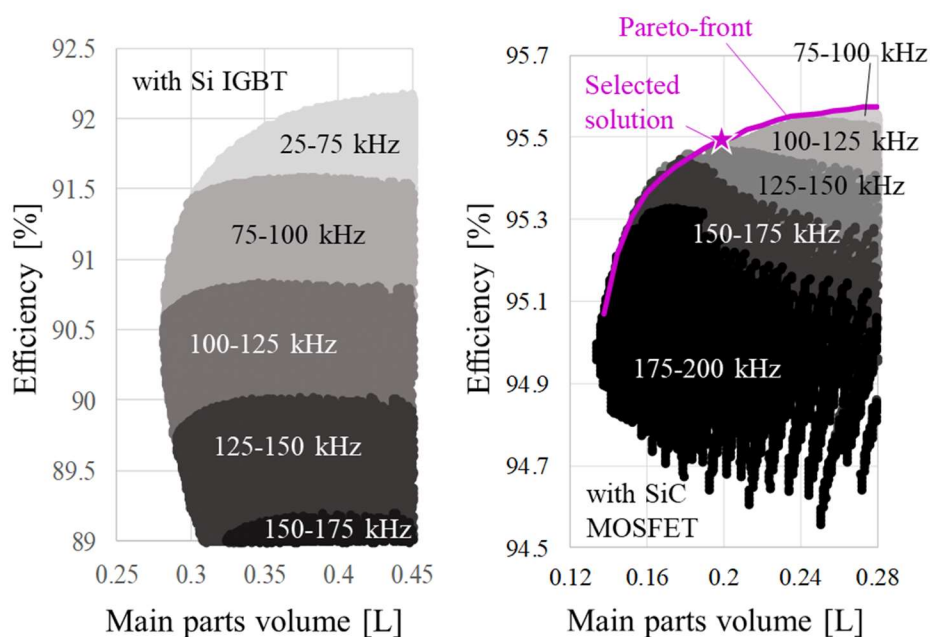


Fig. 5.8. Calculation results of the tradeoff between efficiency and volume.

第5章 提案回路による車載 AC インバータ高性能化の検討

ここで、 η, U は、図 5.8 におけるパレート解上の効率と部品合計体格である。 $\eta_{U,\min}$ は、計算結果の範囲において、部品体格最小となる設計点での効率であり、 η_{\max} はパレート解上の最大効率である。また、 $U_{\eta,\max}$ は効率最大となる設計点での部品体格であり、 U_{\min} はパレート解上の最小部品体格である。式(5.3)により数値的に導出した選好解[0.2 L, 95.5%]を、図 5.8 の SiC MOSFET を採用した場合のパレート解上に示した。意思決定者側に選好解を決定する明確な判断基準がない場合は、このような方法で最適設計解を選好すればよい。

5.4 実験による原理検証と性能評価

5.4.1 試作回路概要

表 5.3 には、図 5.8 で示したパレート解上の選好解を実現する設計変数と、これをもとに試作した回路の設計値を比較した。以下に、スイッチング周波数 $f_{sw}=120$ kHz で設計した車載 AC インバータについて、回路部品ごとに詳細を記載した。

・結合インダクタおよびセンタータップトランス

選考解における結合インダクタの断面積は $A_{e,L}=318$ mm²であったため、近い断面積をもつコア材 $A_e=328$ mm² (PC95PQ50/50, TDK) を採用した。また、巻数、ギャップ長は、それぞれ設計解 $n_w=7$ turn, $l_g=0.6$ mm と等しくなるよう試作した。このとき、インピーダンスアナライザ (E4980, Agilent) で計測した、結合インダクタの自己インダクタンス値は 40 μ H であり、選考解における計算値 38 μ H と一致した。計測による結合率は 0.97 であり、計算値 0.98 とおおよそ一致した。また、実測した交流抵抗値は $R_{ac,L}=37$ m Ω であり、こちらも計算値 30 m Ω とおおよそ一致した。

センタータップトランスの必要断面積は、 $A_{e,Tr}=317$ mm² であったため、インダクタと同じコア材を使用し、計算で得られた巻数および巻数比 $n_{Tr}=14$ turn, $N=1$ で試作を行った。実測したトランスの自己インダクタンスは 1.4 mH であり、結合率は 0.999 以上であった。また、計測した交流抵抗値は $R_{ac,Tr}=66$ m Ω であり、計算値 56 m Ω とおおよそ一致した。

・半導体スイッチとヒートシンク

半導体スイッチ S_1 - S_8 には、計算で使用した 900 V SiC MOSFET (C3M0065090J) を採用した。また、整流素子 S_{r1} , S_{r2} には、Si IGBT (IKB20N60H3) を採用した。計算より得られた必要ヒートシンクサイズは、1次側 37 cm², 2次側 60 cm² であったため、近い体格のヒートシンク 40 cm² (3 \times 6 \times 2.5 cm) と、75 cm² (5 \times 6 \times 2.5 cm) をそれぞれ採用した。

・入出力コンデンサ

算出されたポート A, B, C の必要容量はそれぞれ $C_A=2.3$ μ F, $C_B=2.3$ μ F, $C_C=2.7$ であり、2.3 μ F フィルムコンデンサ (890324026034CS, Würth) を採用し、必要容量を満たすよう接続した。

第5章 提案回路による車載 AC インバータ高性能化の検討

・駆動回路

SiC MOSFET (S₁-S₈) の駆動用 IC には、フォトカプラ(ACPL-P346, Broadcom)を使用し、上アームスイッチには、個別に駆動用の電源 SoC (NME1215SC, Murata)を設けたフローティング方式とした。また、SiC MOSFET のゲート電圧およびゲート抵抗値は、 $V_g=+15V/0V$, $R_g=5\Omega$ とした。

・コモンモードチョークコイル, 出力リレー

コモンモードノイズ低減のため、ポート C の出力コンデンサと出力端子の間に、1 段の π 型コモンモードフィルタを設けた。このとき、コモンモードチョークコイルには、15 A, 1mH (S14100037, Würth) を採用した。また、車両搭載における安全規格のため、フィルター直後にリレーを設けた。

図 5.9 には、試作回路の外観を示す。合計部品体格は 0.23 L となり、選好解の計算値 0.2 L とおおよそ一致した。また、計算で考慮していない駆動回路、コモンモードチョークコイル、リレーおよびデッドスペースを含むボックス体積は 0.5 L (16×7×4.5 cm) となった。このとき、試作回路の主要な回路パラメータを表 5.4 にまとめる。

Table 5.3. Extracted variables in the best design solution.

Variables	Symbol	Selected solution	Prototype	
Switching frequency	f_{sw}	120 kHz	120 kHz	
Coupling inductor	Cross sectional area	$A_{e,L}$	318 mm ²	328 mm ²
	Gap length	l_g	0.6 mm	0.6 mm
	turn number	n_w, n_x	8 turn	8 turn
	Maximum flux density	$B_{m,L}$	0.4 T	0.39 T
	Coupling coefficient	K_L	0.98	0.97
	Self inductance	L_w, L_x	38 μ H	40 μ H
	AC resistance	$R_{ac,L}$	30 m Ω	37 m Ω
	Inductor size	U_L	35 cm ³	38 cm ³
Transformer	Cross sectional area	$A_{e,Tr}$	317 mm ²	328 mm ²
	Secondary turn number	n_{Tr2}	14 turn	14 turn
	Turn ratio	N_{Tr}	1	1
	Secondary self inductance	L_{tr2}	1.6 mH	1.4 mH
	Maximum flux density	$B_{m,Tr}$	0.2 T	0.2 T
	Secondary AC resistance	$R_{ac,Tr}$	1.3 m Ω	3.5 m Ω
	Trans. size	U_{Tr}	35 cm ³	38 cm ³
Capacitor	Required capacitance	C_A, C_B, C_C	2.3, 2.3, 2.7 μ F	2.2, 2.2, 4.4 μ F
	Total capacitor size	U_{cap}	40 cm ³	54 cm ³
Heat sink	Total heat sink size	$U_{h/s}$	97 cm ³	115 cm ³

第5章 提案回路による車載 AC インバータ高性能化の検討

5.4.2 原理検証と性能評価

SiC MOSFET および提案回路を採用した車載 AC インバータの性能評価を行うため、図 5.10 に示す構成で実験を行った。

ポート A に直流安定化電源 (KP3000S, NF) を接続し、 $V_A=320\text{ V}$ を入力する。ポート C には、抵抗負荷(6.6, 8, 10, 15 Ω)を接続して評価を行った。トランス線間電圧 v_{uv} , v_{wx} および、巻線電流 i_u , i_c の波形は、オシロスコープ (DPO4000, Tektronix) により計測し、各ポートの電力 P_A , P_C は、パワーメータ (PX-8000, Yokogawa, accuracy $\pm 0.1\%$ of range) により計測した。このとき、ポート A, C の電流センサには、貫通型ホールセンサ (CT686x, Hioki) を使用した。

回路制御には、マイクロコントローラ(C6713, TI)を使用した。図 5.11 には、提案回路による交流電圧出力の制御方法をブロック図で示した。

交流電圧は、式(5.1)で与えられるフィードフォワード項で算出される duty 比で制御できるが、外乱などによるエラーを補償するため、電圧センサによる参照値 v_c と指令値 v_c^* の差分を入力とした P フィードバック項を追加した。ここで、 v_c^* は、入力電圧のゼロクロス検出をトリガーとし、マイコンのタイマーで作成した $V_{C,peak}$ をピーク値とする 50 Hz 正弦波である。

伝送電力は、ポート B 中間電圧 V_B が指令値 V_B^* となるよう、PI フィードバック項による演算で得られる位相差 ϕ で制御した。これにより、交流負荷で消費された瞬時電力を、DAB により 1 次側から 2 次側へ供給することができる。また、伝送電力のエラー値算出において、参照値および指令値を 2 乗しているが、これは制御の線形性を向上させるためである。また、duty 比および位相差のフィードバック項ゲインは、限界感度法により決定した。

図 5.12 には、定格 1,500 W における出力電圧 v_c 、電流 i_c および中間電圧 V_B の動作波形をライン周期で示した。出力電圧 v_c は、指令値 $V_{C,peak}=140\text{ V}$ とする正弦波状に成形できていることが分かる。このとき、出力電圧のひずみ率 (THD: Total harmonic distortion) は $\text{THD}=3.1\%$ であり、表 5.1 で示した要求仕様を満たしていた。また、中間電圧および出力電流のリプルは、それぞれ $\Delta V_B = 25\text{ V}$, $\Delta i_c = 3.7\text{ A}$ であり、表 5.1 の仕様を満たすことを確認できた。このとき、定格 1,500 W における動作を確認でき、パワー密度 3.0 kW/L を達成する車載 AC インバータを試作できた。

図 5.13 には、図 5.12 で示したタイミング t_1 , t_2 における、トランスの 1 次側、2 次側巻線の線間電圧および電流 v_{uv} , v_{wx} , i_u , i_w と出力電流 i_c の、スイッチング周期における波形を示した。出力電圧が低い t_1 のタイミングでは、線間電圧 v_{uv} , v_{wx} のパルス幅が短く、また、瞬時電力が小さいため位相差 ϕ が短くなるよう制御されていることが分かる。一方で、出力電圧がピーク値に近付いた t_2 のタイミングでは、大きな出力電圧および電力となるようパルス幅および位相差は長くなっており、図 5.11 で示した制御ブロックにより、5.2 で述べた回路動作を確認できた。

第 5 章 提案回路による車載 AC インバータ高性能化の検討

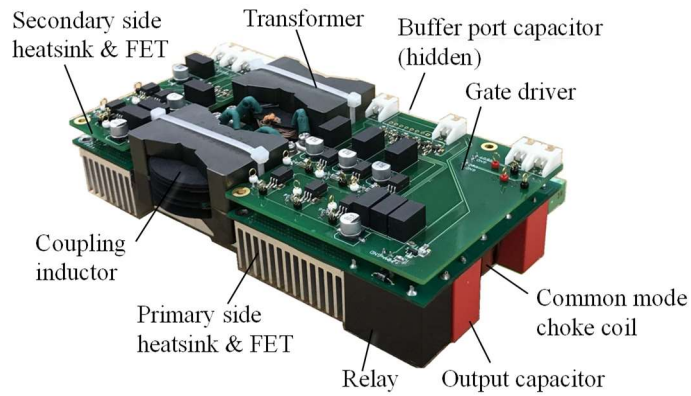


Fig. 5.9. Prototype of on-board ac inverter with proposed circuit topology

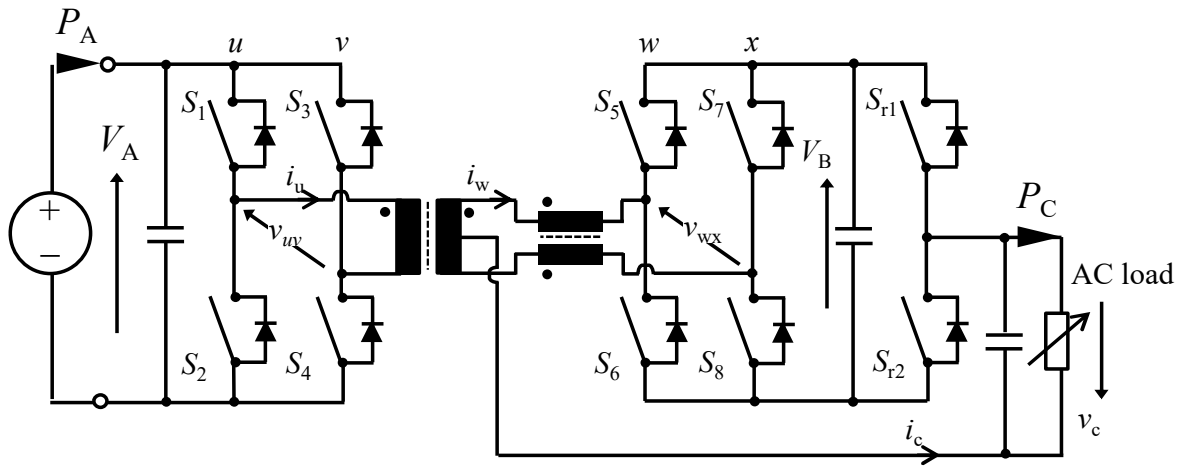


Fig. 5.10 Experimental circuit and measurement setup

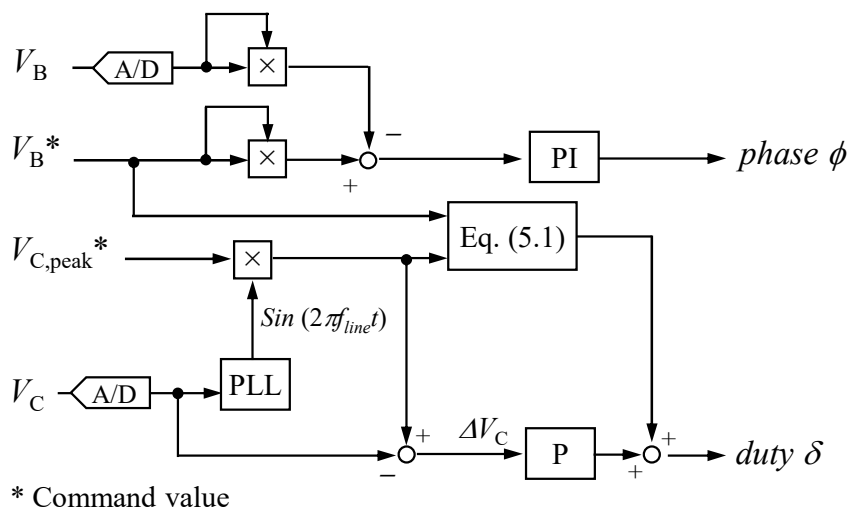


Fig. 5.11. Control diagram of proposed integrated circuit as on-board ac inverter

第5章 提案回路による車載ACインバータ高性能化の検討

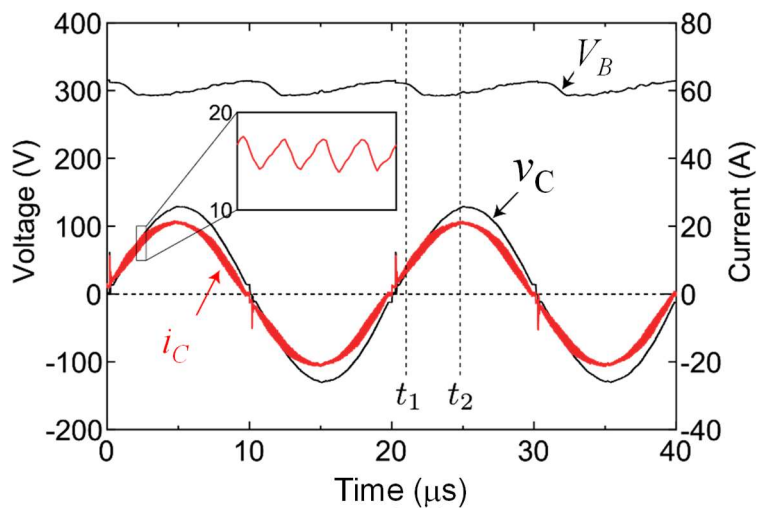


Fig. 5.12 Measured current and voltage waveforms of i_c , v_c and buffer voltage of V_B in line period

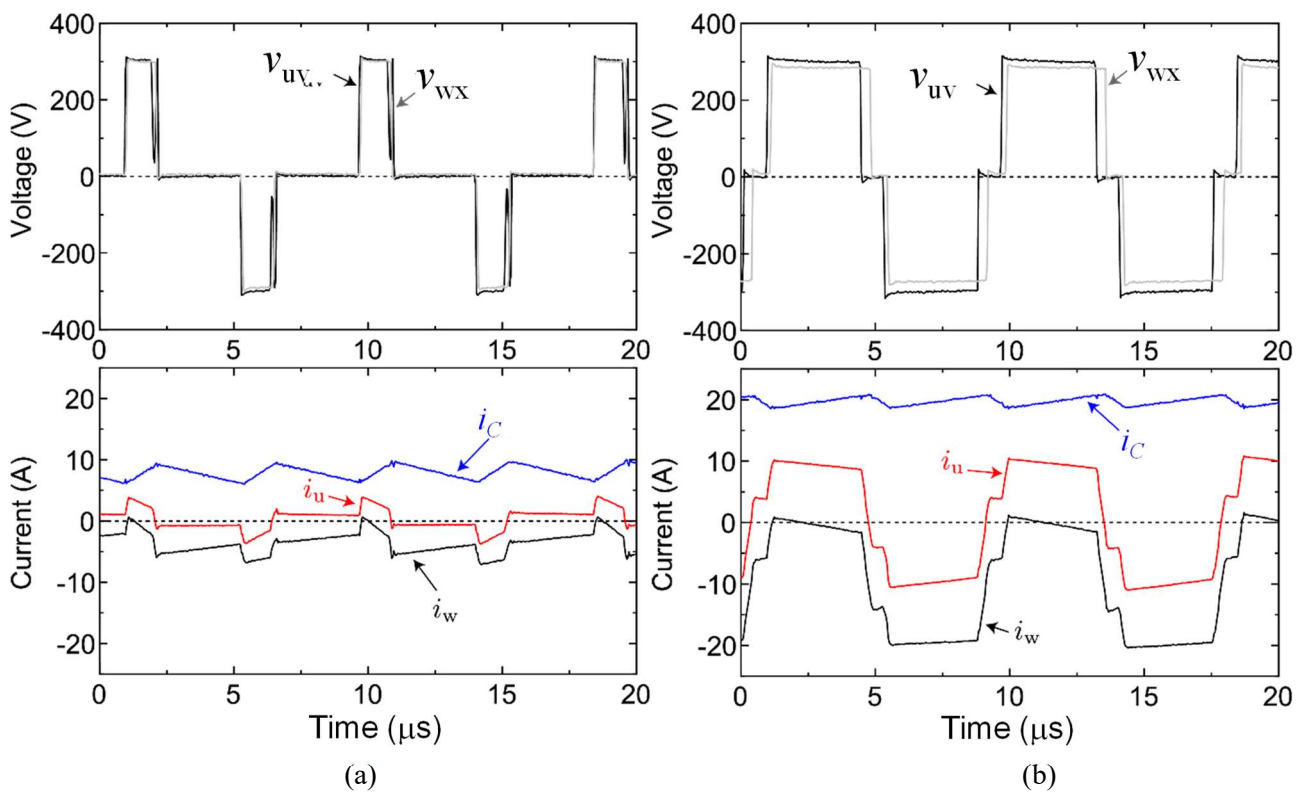


Fig. 5.13 Measured current and voltage waveforms in switching period at (a) timing t_1 and (b) timing t_2 illustrated in Fig. 5.10

第5章 提案回路による車載 AC インバータ高性能化の検討

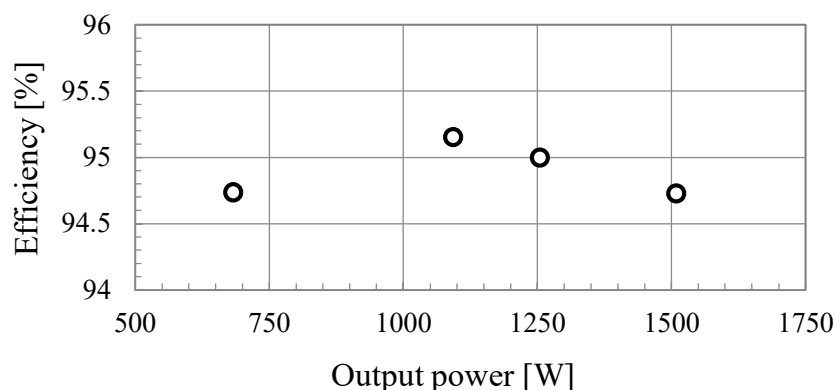


Fig. 5.14 Measured efficiency as function of output power

図 5.14 には、ポート C の出力を関数とした試作回路の効率を示す。定格 1,500 W における効率は 94.7%であり、選好解の数値 95.5%に比べ低い値となった。この誤差は、計算で考慮していなかったコモンモードチョークコイルおよびリレーに起因していると考えられる。コイルおよびリレーのライン周波数における抵抗値は、それぞれ 18 m Ω , 22 m Ω であった。定格 1,500 W におけるこれらデバイスの電流実効値は 15 Arms であるから、基本波における銅損の合計値は 9 W となる。実測結果である効率 94.7%からこの損失 9 W を差し引くと、実験で追加した部品を考慮した効率は 95.3%となり、選好解の効率 95.5%とおおよそ一致した。

このように、第 3 章で構築した多目的最適化設計手法により、提案回路トポロジーを車載 AC インバータに適用した場合の選好解における試作を、トライアンドエラーすることなく実施することができた。

5.5 まとめ

本章では、車載 AC インバータを対象に、提案回路のメリットである部品点数削減で得られた原資を、次世代デバイス採用に充てることで、「コストアップを抑えた次世代デバイスによる高周波・小型化」を提案・実証した。

第 3 章で構築した多目的最適化手法により、提案回路に SiC MOSFET を採用した場合のサイズ・効率を目的関数としたパレート解を算出した。このなかで、Si IGBT の性能比較を行い、SiC MOSFET 採用により、部品体格 50%低減、効率 3%工場が期待できることが分かった。パレート解上の選好解で回路を試作し、実験にて選好解と同等のサイズ・効率性能を確認できた。

車両ニーズの多様化により、今後高出力化が要求されている車載 AC インバータに対し、提案回路と SiC MOSFET を組み合わせることで、コストアップを抑えた次世代デバイス利用による高性能化が実現できることを示した。

第6章 結論

本研究では、車載電源システムの高性能化 (高パワー密度, 高効率, 低コスト化) を目的に、機能統合による部品点数削減が可能な新規回路トポロジーの提案と、この提案回路の性能限界を引き出すための多目的最適化手法による設計方法の構築を行った。

第2章では、非絶縁コンバータおよび絶縁コンバータを対象に、磁気部品を特徴とした統合回路を提案した。結合インダクタおよびセンタータップトランスの使用により、統合した2種回路が、互いに磁束の干渉なく動作するようにしたことで、過去研究事例で課題であった、トランスの偏磁と励磁電流増大を抑制し、部品点数の少ない統合回路トポロジーを得ることができた。動作原理の明確化と第3章における多目的最適化設計構築のため、提案回路の電流波形を定式化し、回路設計で重要となる設計制約を明らかにした。

第3章では、多目的最適化手法による提案回路の設計方法を検討した。電力変換回路の設計は、サイズと効率の目的関数が互いにトレードオフの関係にあり、多目的最適化問題に分類できる。このとき、設計変数の組み合わせ毎に目的関数を計算することで、要求性能を実現する設計解を探索することができるが、効率計算で一般的に利用される回路シミュレータなどのCAEでは、計算時間が長く、実用的な時間内での解探索が不可能であった。そこで、短時間でサイズ・効率の目的関数を演算できるよう、提案回路の部品ごとに限られ設計変数で体格および損失のモデル化を行った。

第4章では、12V/48補機電源に提案回路を適用することでシステムの高性能化を検討した。第3章で構築した多目的最適化設計手法により、サイズ・効率を目的関数としたパレート解を算出し、提案回路を適用した補機電源システムの性能限界を可視化した。このなかで、従来の単入出力コンバータによるシステム構成と、パレート解による性能比較を行い、提案回路の適用によりサイズ・効率性能を向上できる設計解があることを確認した。また、得られたパレート解上の選好解で回路試作し、実験によりサイズ・効率性能を評価した。選好解のサイズ・効率性能とおおよそ一致する実験結果が得られ、第3章で構築したモデルが妥当であることを確認した。

提案回路とその性能限界を実現する多目的最適化設計により、補機電源システムで要求されている「効率を考慮した小型化」に貢献できる技術を構築することができた。

第5章では、車載ACインバータを対象に、提案回路と次世代デバイスの組み合わせによる高性能化を検討した。このなかで、提案回路のメリットである部品点数削減で得られた原資を、次世代デバイス採用に充てることで、「コストアップを抑えた次世代デバイスによる高周波・小型化」を提案・実証した。多目的最適化手法により、提案回路にSiC MOSFETを採用した場合のサイズ・効率のパレート解を算出し、Si IGBTを採用した場合と比較して、部品体格50%低減、効率3%向上が期待できることを明確にした。また、パレート解上の選好解で回路を試作し、実験にて選好解と同等のサイズ・効率性能を確認でき、高出力化が要求されている車載ACインバータに対し、提案

第6章 結論

回路と SiC MOSFET を組み合わせることで、コストアップを抑えた次世代デバイス利用による高性能化が実現できることを示した。

以上のことから、本研究で提案した統合回路トポロジーおよびその多目的最適化による設計手法は、高出力化と入出力多様化が予想される将来車載電源システムにおいて、高パワー密度、高効率、低コスト化に貢献できる技術アイテムだと考えられる。

本研究の成果が、将来電動車両の普及と低炭素社会の実現に貢献することに期待し本論文の結びとする。

参考文献

- [1] 日本自動車工業会 “世界自動車統計年報 2015”
- [2] 日本貿易振興機構(JETRO), “主要国の自動車生産・販売動向”, 2021
https://www.jetro.go.jp/ext_images/_Reports/01/b1e7627cbc668431/20210039.pdf, (2022.06.10 確認)
- [3] 小宮山 涼一, “米国 CAFE 基準(自動車燃費基準)の概要”, 2008
<https://eneken.ieej.or.jp/data/pdf/1640.pdf>, (2022.06.10 確認)
- [4] 西野 浩介, “世界の自動車燃費規制の進展と電動化の展望”, 2018
<https://www.mof.go.jp/pri/research/seminar/fy2017/lm20180315.pdf>, (2022.06.10 確認)
- [5] IEA transport and energy CO₂, 2009
<https://iea.blob.core.windows.net/assets/34816408-681f-4dbb-9a1c-8bf787bf8ad3/transport2009.pdf>,
(2022.6.10 確認)
- [6] K.Ajashekar, “History of electric vehicles in General Motors”, in IEEE Transaction on industry applications, VOL.30, NO.4, pp.897-904, July/August, 1994,
- [7] International Energy Agency “Global EV outlook 2018”
- [8] 菅沼直樹, “自動車の自動運転システムの技術概要”, 日本 AEM 学会誌, No.4, VOL.4, 2017,
- [9] 鈴木直次, “モータリゼーションの世紀”, 2016, 岩波現代全書
- [10] Yang, J, Coughlin, Joseph F, “In-vehicle technology for self-driving cars: Advantages and challenges for aging drivers”, International Journal of Automotive Technology, March 2014, Volume 15, Issue 2, pp 333–340,
- [11] 経済産業省, “安全運転サポート車搭載技術”,
<http://www.meti.go.jp/press/2016/03/20170302001/20170302001-1.pdf>, (2021.2.10 確認)
- [12] J.Levinson, J.Askeland, J.Becker, J.Dolson, D.Held, S.Kamm, “Towards fully autonomous driving: Systems and algorithms”, Proceeding IEEE Intelligent Vehicles Symposium (IV), 99.163-168, 2011, (DOI: 10.1109/IVS.2011.5940562),
- [13] 青木啓二, “自動運転車の開発動向と技術課題：2020 年の自動化実現を目指して”, (DOI: <https://doi.org/10.1241/johokanri.60.229>),
- [14] S.Sasaki, “Toyota’s newly developed hybrid powertrain,”, in proceeding of ISPSD 1998, pp.17-22, 1998
- [15] 寺谷 達夫, “自動車電源 DC48V のインパクト”, 電気学会論文誌D (産業応用部門誌), 2015 年 135 巻 9 号 p. 892-897, (DOI: <https://doi.org/10.1541/ieejias.135.892>),
- [16] D.Gautam, F.Musavi, M.Edington, W.Eberle, W.G. Dunford, “An Automotive Onboard 3.3-kW Battery Charger for PHEV Application”, IEEE Transactions on Vehicular Technology, Volume: 61, Issue: 8, Oct. 2012, (DOI: 10.1109/VPPC.2011.6043192),
- [17] C.C.Chan, “The State of the Art of Electric, Hybrid, and Fuel Cell Vehicles”, Proceedings of the IEEE, Volume: 95 , Issue: 4 , April 2007, (DOI: 10.1109/JPROC.2007.892489),
- [18] 杉浦利之, “高周波スイッチング電源の小型化技術”, 電気学会誌, 112 巻,1 号, pp43-47,

参考文献

- [19] H.Ishino, T.Watanabe, K.Sugiura, K.Tsuruta “6-in-1 Silicon carbide power module for high performance of power electronics systems”, 2014 IEEE 26th International Symposium on Power Semiconductor Devices & IC's (ISPSD), (DOI: 10.1109/ISPSD.2014.6856072),
- [20] T.Morita, S.Tamura, Y.Anda, M.Ishida, Y.Uemoto, “99.3% Efficiency of three-phase inverter for motor drive using GaN-based Gate Injection Transistors” 2011 Twenty-Sixth Annual IEEE Applied Power Electronics Conference and Exposition (APEC), (DOI: 10.1109/APEC.2011.5744640),
- [21] 研究開発の俯瞰報告書, ナノテクノロジー・材料分野, CRDS-FY20200FR-03
- [22] D. Das, R. Esmaili, L. Xu, D. Nichols, ”An optimal design of a grid connected hybrid wind”, 31st Annual Conference of IEEE Industrial Electronics Society,2005,(DOI: 10.1109/IECON.2005.1569298),
- [23] Yaow-Ming C, “Double-input PWM DC/DC converter for high/low voltage sources”, IEEE Transactions on Industrial Electronics, Vol.53, No.5, Oct., 2006, (DOI: 10.1109/TIE.2006.882001),
- [24] M.Marchesoni,C.Vacca, “New DC-DC converter for energy storage system”, IEEE Transactions on Power Electronics, Vol.22, No.1, Jan., 2007,(DOI: 10.1109/TPEL.2006.886650),
- [25] H. Tao, A.Kotsopoulos, J.L.Duarte, M.A.M.Hendrix, “Multi-input bidirectional DC-DC converter combining DC-link and magnetic-coupling for fuel cell systems”, Fourtieth IAS Annual Meeting. Conference Record of the 2005 Industry Applications Conference, 2005, (DOI: 10.1109/IAS.2005.1518725),
- [26] G.-J. Su, F.Z. Peng, “A low cost, triple-voltage bus DC-DC converter for automotive applications”, Twentieth Annual IEEE Applied Power Electronics Conference and Exposition, 2005, (DOI: 10.1109/APEC.2005.1453116),
- [27] Hongfei Wu, Yan Xing, Runruo Chen, Junjun Zhang, Kai Sun, Hongjuan Ge, “A three-port half-bridge converter with synchronous rectification for renewable energy application”, 2011 IEEE Energy Conversion Congress and Exposition, (DOI: 10.1109/ECCE.2011.6064220),
- [28] H.Al-Atrash, M.Pepper, I.Batarseh, “A Zero-Voltage Switching Three-Port Isolated Full-Bridge Converter”, INTELEC 06 - Twenty-Eighth International Telecommunications Energy Conference, (DOI: 10.1109/INTLEC.2006.251647),
- [29] H.Al-Atrash, F.Tian, I.Batarseh, “Tri-modal half-bridge converter topology for three-port interface”, IEEE Transaction on Power Electronics, Vol. 22, No. 1, pp.341-345, 2007,” (DOI: 10.1109/TPEL.2006.889583),
- [30] Hongfei Wu, Kai Sun, Runruo Chen, Haibing Hu, Yan Xing, “Full-Bridge Three-Port Converters With Wide Input Voltage Range for Renewable Power Systems”, IEEE Transactions on Power Electronics, Volume: 27, Issue: 9, Sept. 2012, (DOI: 10.1109/TPEL.2012.2188105),
- [31] 青木洋一 “多目的最適化手法”, 日本オペレーションズ・リサーチ学会, 1978
- [32] RM.Burkart, “Advanced Modeling and Multi-Objective Optimization of Power Electronic Converter System”, doctoral thesis, 2016,
- [33] J. W. Kolar; J. Biela; J. Minibock, “Exploring the pareto front of multi-objective single-phase PFC rectifier design optimization - 99.2% efficiency vs. 7kW/din3 power density”, 2009 IEEE 6th International Power Electronics and Motion Control Conference,(DOI: 10.1109/IPEMC.2009.5289336),

参考文献

- [34] S. Waffler, M. Preindl, J. W. Kolar, “Multi-objective optimization and comparative evaluation of Si soft-switched and SiC hard-switched automotive DC-DC converters”, 2009 35th Annual Conference of IEEE Industrial Electronics, (DOI: 10.1109/IECON.2009.5415123),
- [35] R.Bosshard, U.Iruretagoyena, Johann W. Kolar, “Comprehensive Evaluation of Rectangular and Double-D Coil Geometry for 50 kW/85 kHz IPT System”, IEEE Journal of Emerging and Selected Topics in Power Electronics Vol. 4, No. 4,2016, (DOI: 10.1109/JESTPE.2016.2600162),
- [36] D.Bortis, D.Neumayr, J.W.Kolar, “ η ρ -Pareto optimization and comparative evaluation of inverter concepts considered for the GOOGLE Little Box Challenge”, 2016 IEEE 17th Workshop on Control and Modeling for Power Electronics (COMPEL), (DOI: 10.1109/COMPEL.2016.7556767),
- [37] K.Itoh, M.Ishigaki, N.Kikuchi, T.Harada, T.Sugiyama, ” A Single-Stage Rectifier with Interleaved Totem-pole PFC and Dual Active Bridge (DAB) Converter for PHEV/BEV On-board Charger”, 2020 IEEE Applied Power Electronics Conference and Exposition, (DOI: 10.1109/APEC39645.2020.9124083)
- [38] R.W.A.A. De Doncker, D.M.Divan, and M.H.Kheraluwala, "A three-phase soft switched high-power-density DC/DC converter for high power applications," IEEE Trans. on Industrial .Application, Vol.27, No.1, pp.63-73,(DOI: 10.1109/63.931059),
- [39] P.Wong, Peng Xu, P. Yang, F.C. Lee, “Performance Improvements of Interleaving VRMs with Coupling Inductors,” IEEE Trans. on Power Electronics, Vol. 16, No. 4, pp. 499-507, 2001, (DOI: 10.1109/63.931059)
- [40] M.Ishigaki, K.Itoh, S.Tomura, T.Umeno, “A new isolated multi-port converter using interleaving and magnetic coupling inductor technologies”, 2013 Twenty-Eighth Annual IEEE Applied Power Electronics Conference and Exposition, (DOI: 10.1109/APEC.2013.6520432),
- [41] K.Itoh; M.Ishigaki, N.Yanagizawa, S.Tomura, T.Umeno, “Analysis and Design of a Multiport Converter Using a Magnetic Coupling Inductor Technique”, IEEE Transactions on Industry Applications, Vol.51, No. 2, 2015, (DOI: 10.1109/TIA.2014.2354401),
- [42] Hua Bai; Chris Mi, “Eliminate Reactive Power and Increase System Efficiency of Isolated Bidirectional Dual-Active-Bridge DC–DC Converters Using Novel Dual-Phase-Shift Control”, IEEE Transactions on Power Electronics, Vol.23, No.6, 2008, pp. 2905 – 2914, (DOI: 10.1109/TPEL.2008.2005103),
- [43] J.Biela, J.W.Kolar, A.Stupar, U.Drofenik, and A.Muesing, “Toward Virtual Prototyping and Comprehensive Multi-objective Optimization in Power Electronics”, PCIM Europe 2010,
- [44] C.R. Sullivan, “Optimal choice for number of strands in a litz-wire transformer winding”, IEEE Transactions on Power Electronics, Vol.14, No.2, March 1999, pp.283-291,
- [45] Chas.P. Steinmetz, “On the law of hysteresis” Proceedings of the IEEE Vol.72, No.2, 1984,
- [46] J.Li, T.Abdalah, C.R.Sullivan, “Improved Calculation of Core Loss With Nonsinusoidal Waveforms”, IEEE Industry Applications Society Annual Meeting, pp.2203-2210, 2001, (DOI: 10.1109/IAS.2001.955931),
- [47] ALPHA co. Ltd., <https://www.micforg.co.jp/en/index.html>, (2022.3.18 確認)

参考文献

- [48] Rene, Barrera-Cardenas et.al; “Meta-parametrised meta-modelling approach for optimal design of power electronics conversion systems: Application to offshore wind energy conversion systems”, IEEJ Journal of industry applications, doctoral thesis, 2015,
- [49] Rene, Barrera-Cardenas et.al; “A Meta-Parameterized Approach for the Evaluation of Semiconductor Technologies”, IEEJ Journal of industry applications, 2018 Volume 7 Issue 3 Pages 210-217
- [50] J.Everts, J.V.Keybus, F.Krismer, J.Driesen, J.W. Kolar, “Switching control strategy for full ZVS soft-switching operation of a Dual Active Bridge AC/DC converter”, 2012 Twenty-Seventh Annual IEEE Applied Power Electronics Conference and Exposition, (DOI: 10.1109/APEC.2012.6165948),
- [51] F.Krismer, J.W. Kolar, “Efficiency-Optimized High-Current Dual Active Bridge Converter for Automotive Applications”, IEEE Transactions on Industrial Electronics, Vol.59, No.7, July 2012, (DOI: 10.1109/TIE.2011.2112312),
- [52] Kenichi Itoh; Shuntaro Inoue; Takahide Sugiyama; Masaru Sugai, “Design and modulation method of Multi-port DC/DC converter for next generation HV sub system”, IECON 2016 - 42nd Annual Conference of the IEEE Industrial Electronics Society, (DOI: 10.1109/IECON.2016.7793923),
- [53] 豊田自動織機レポート 2019,
https://www.toyota-shokki.co.jp/investors/items/TICOReport2019_J_p26-29_special_feature2.pdf
(2022.6.10 確認)
- [54] 西村 武義, “トレンチゲート MOSFET”, 富士時報, VOL.72, NO.3, 1999
- [55] 餅川 宏, 小山 建夫, “小型・低損失インバータを実現する新回路技術”, 東芝レビュー, Vol.61, No.11,(2006),
- [56] 藤平 龍彦 “パワー半導体の現状と展望”,富士電機技報, Vol.89, No.4, 2016,
- [57] 江川 孝志, “GaN/Si 半導体の研究・技術動向”,
<http://www.astf.or.jp/cluster/event/semicon/20120709/2-1.pdf>, (2021.2.10 確認)
- [58] PJ Wellmann, “Power Electronic Semiconductor Materials for Automotive and Energy Saving Applications – SiC, GaN, Ga2O3, and Diamond”, 2017 - Wiley Online Library
- [59] Fei Fred Wang; Zheyu Zhang, “Overview of silicon carbide technology: Device, converter, system, and application”, CPSS Transactions on Power Electronics and Applications, Vol.1, No.1, Dec. 2016, (DOI: 10.24295/CPSSTPEA.2016.00003),
- [60] W.Saitoh., “A 120-W Boost Converter Operation Using a High-Voltage GaN-HEMT”, IEEE Electron Device Letters, Volume: 29, Issue: 1, Jan. 2008
- [61] Kenichi Itoh; Masanori Ishigaki; Naoto Kikuchi; Tomohisa Harada; Takahide Sugiyama,” A Single-Stage Rectifier with Interleaved Totem-pole PFC and Dual Active Bridge (DAB) Converter for PHEV/BEV On-board Charger”, 2020 IEEE Applied Power Electronics Conference and Exposition ,(DOI: 10.1109/APEC39645.2020.9124083),

研究業績

査読付き論文 (主著のみ)

- [1] Kenichi Itoh, Masanori Ishigaki, Naoki Yanagizawa, Shuji Tomura, and Takaji Umeno, “Analysis and Design of a Multiport Converter Using a Magnetic Coupling Inductor Technique”, IEEE Transactions on Industry Applications, Vo.51, No.2, March-April 2015, (DOI: 10.1109/TIA.2014.2354401),
- [2] Kenichi Itoh, Shuntaro Inoue, Masanori Ishigaki, Takahide Sugiyama, and Takaji Umeno, “Power Loss Estimation for Three-port DC/DC Converter for 12-V/48-V Dual Voltage Hybrid-Electric-Vehicle Subsystem”, IEEJ Trans. on Electrical and Engineering, Vol.13, No.7, July 2018, pp1060-1070,
- [3] Kenichi Itoh, Shuntaro Inoue, Masanori Ishigaki, “28 W/cm³ high power density three-port DC/DC converter cell for dual-voltage 12-V/48-V HEV subsystem”, Vol.14, No.19, 2017, (DOI: <https://doi.org/10.1587/elex.14.20170781>),
- [4] Kenichi Itoh, Rene Barrera-Cardenas, Masanori Ishigaki, Takahide Sugiyama, Takanori Isobe, and Hiroshi Tadano, “Analysis and Design of a Single-Stage Isolated DC/AC Converter for a High-Power-Density Onboard AC Inverter”, IEEJ Trans. on Electrical and Engineering, Vol.17, No.1, 2022, (DOI: <https://doi.org/10.1002/tee.23494>),

国際会議 (主発表のみ)

- [1] Kenichi Itoh, Masanori Ishigaki, Naoki Yanagizawa, Shuji Tomura, Takaji Umeno, “Analysis and Design of a Multiport Converter Using a Magnetic Coupling Inductor Technique”, 2013 IEEE Energy Conversion Congress and Exposition, (DOI: 10.1109/ECCE.2013.6647333),
- [2] Kenichi Itoh, Shuntaro Inoue, Masanori Ishigaki, Takahide Sugiyama, Masaru Sugai, “Loss estimation of an isolated three-port DC-DC converter for automotive applications”, 2015 IEEE Energy Conversion Congress and Exposition, (DOI: 10.1109/ECCE.2015.7310178),
- [3] Kenichi Itoh, Shuntaro Inoue, Takahide Sugiyama, Masaru Sugai, “Design and modulation method of Multi-port DC/DC converter for next generation HV sub system”, IECON 2016 - 42nd Annual Conference of the IEEE Industrial Electronics Society, (DOI: 10.1109/IECON.2016.7793923),
- [4] Kenichi Itoh, Masanori Ishigaki, Naoto Kikuchi, Tomohisa Harada, Takahide Sugiyama, “A Single-Stage Rectifier with Interleaved Totem-pole PFC and Dual Active Bridge (DAB) Converter for PHEV/BEV On-board Charger”, 2020 IEEE Applied Power Electronics Conference and Exposition, (DOI: 10.1109/APEC39645.2020.9124083),

特許

- [1] 特開 2013-192132 「駆動回路」
- [2] 特開 2014-103807 「電力変換装置」
- [3] 特開 2016-111898 「電力変換回路システム」
- [4] 特開 2017-46533 「電力変換回路」
- [5] 特開 2018-14794 「電力変換回路」

研究業績

- [6] 特開 2019-187011 「電力変換装置」
- [7] 特開 2019-154142 「電力変換装置」
- [8] 特開 2020-12725 「電力変換回路」
- [9] 特開 2020-686 「電力変換装置」
- [10] 特開 2021-15929 「電力変換装置用トランスおよび電力変換装置」
- [11] 特開 2021-175262 「車載用電力変換装置」
- [12] 特開 2021-16433 「電力変換装置および電力調整回路」

受賞

- [1] 2017 IEEE 名古屋支部 若手奨励賞
- [2] 令和2年 電気学会 学術振興賞 論文賞
- [3] 令和3年 電気学会 学術振興賞 進歩賞

謝辞

本論文の作成にあたり、終始ご丁寧に指導頂いた筑波大学数理物質系 磯部 高範 准教授、只野 博 教授 (現 東海国立大学機構 名古屋大学 特任教授) に深く感謝申し上げます。

また、本論文を数度に渡り査読頂きました、筑波大学数理物質系 岩室 憲幸 教授、東京理科大学 理工学部 電気電子情報工学科 星 伸一 教授、産業技術総合研究所 先進パワーエレクトロニクス 研究センター 山口 浩 センター長に、深く感謝申し上げます。

本研究は、筑波大学および株式会社 豊田中央研究所において実施したものです。日々の研究・開発業務において、多くの知見および適切な解決策を頂きました石垣 将紀様、菊池 直人様、ゴー・テック・チャン様に深く感謝申し上げます。また、本研究の推進にあたり運営面でサポート頂きました、杉山 隆英様、梅野 孝治様、菅井 賢様、西部 祐司様、戸村 修二 様に深く感謝申し上げます。

最後に、学位取得を支えてくれた家族に感謝の意を表します。

2022 年 5 月 伊東 健一 (本姓：高木)