【352】

氏　名（本籍）	石原貴光（新潟県）
学位の種類	博　士（工　学）
学位記番号	博　乙　第　2167　号
学位授与年月日	平成18年1月31日
学位授与の要件	学位規則第4条第2項該当
審査研究科	数理物質科学研究科
学位論文題目	**微視的理論によるMOSFET反転層キャリア輸送の研究**

主　査	筑波大学教授	理学博士	名取研二
副　査	筑波大学教授	理学博士	秋本克洋
副　査	筑波大学教授	理学博士	竹森　直
副　査	筑波大学助教授	理学博士	白石賢二
副　査	筑波大学助教授	Ph. D.	佐野伸行

論文の内容の要旨

LSIの高集積化を目指してMOSFETの微細化が進展しており，それに伴いデバイス特性上様々な問題が顕在化してきている。これらの問題を解決するために，ゲート絶縁膜や基板への新規な材料や新規なデバイス構造の導入が検討されている。これまでの研究から，これらの構造においては，キャリア移動度の振る舞いが従来構造に比べて大きく変化することが知られている。キャリア移動度が電流駆動力を決めるため，デバイス設計の観点からこれら新規なデバイス構造におけるキャリア移動度の定量的な理解が求められている。実験的研究は国内外で盛んに行われているため多くの実験事実が蓄積されており，定性的な理解は進展している。その結果，クーロン散乱とラフネス散乱がこれらデバイス構造におけるキャリア輸送を理解する鍵となる散乱成分であることがわかってきている。一方，キャリア輸送の理解を定量的なものとするためには，これら散乱成分によるキャリア移動度のモデル計算が不可欠になる。しかし，従来モデルの適用範囲には限界が存在し，さらに微細化された電子素子に適用することは困難な状況にある。その結果，クーロン散乱とラフネス散乱の微視的モデルを物理的に明確な基礎に基づいて構築することが必要とされている。本研究はこのような状況を背景としてなされたものであり，極薄ゲート絶縁膜を有するMOSFETとSOI-MOSFETを例にして，微細デバイス構造におけるキャリア輸送をクーロン散乱とラフネス散乱の観点から定量的に解明することを目的とした。これら二つのタイプのトランジスタ構造を選んだ理由は，今後導入が考えられている新規なゲート絶縁膜・デバイス構造におけるキャリア輸送の理解のベースになると考えられるためである。

本論文では，キャリア輸送の定量的な理解のために，クーロン散乱とラフネス散乱の微視的モデルを第一原理的に構築した。そして，得られた散乱モデルを用いて実際に移動度のモデル計算を行い，実測値との定量的な比較を行った。具体的には，移動度成分の抽出が実測において物理的に妥当になされるための必要条件である各散乱成分の独立性を検討し，その正当性を明らかにした。そのうえで，クーロン散乱とラフネス散乱過程の微視的モデルを第一原理的に構築することにより，より一般的で汎用性の高いクーロン散乱モデルとラフネス散乱モデルの導出に成功した。これら散乱モデルを極薄ゲート絶縁膜を有するMOSFETとSOI-MOSFETにおけるキャリア輸送解析に適用した。

極薄ゲート絶縁膜を有するMOSFETについては，ゲートポリ中イオン化不純物によるクーロン散乱に着目した。その定量的な理解のためには，ゲートポリ中のキャリアによる遮蔽効果の影響を理解することが重要である。ゲートポリ中のキャリア分布は，空間的な不均一性が大きいため，遮蔽効果として考慮することが従来難しかったが，本研究のクーロン散乱モデルにより，初めて，ゲートポリ中キャリアによる遮蔽効果をその不均一な分布を考慮して散乱モデルに考慮することが可能になった。実際に，移動度計算を行った結果，ゲートポリ中のキャリアによる遮蔽効果により，ゲートポリ中イオン化不純物によるクーロン散乱は著しく弱められることが判明した。従って，従来予想されていたよりもゲートポリ中イオン化不純物によるクーロン散乱が反転層キャリア輸送に与える影響は小さいことが判明した。また，実測で観察される移動度低下成分には，ゲートポリ中イオン化不純物によるクーロン散乱以外の散乱成分が存在している可能性が高いことがわかった。

さらに，SOI-MOSFETについては，これまでの研究から，界面ラフネスに起因する散乱成分が特に薄膜SOIにおいてキャリア輸送に大きく影響することがわかっている。そこで，ラフネスに起因する散乱成分がキャリア輸送に与える影響について着目した。ラフネス散乱の影響を検討するため，SOI-MOSFETにおけるラフネス散乱モデルの構築を行った。その結果，バルクMOSFETでのラフネス散乱モデル，薄膜SOIにおけるラフネス散乱モデルを含む，包括的なラフネス散乱モデルの構築に成功した。得られたラフネス散乱モデルによれば，SOI膜厚のゆらぎに起因する散乱成分が存在することが判明した。実際，この散乱成分は，薄膜SOI-MOSFETにおけるキャリア輸送を支配する散乱成分であることがわかった。実際に実測で観察される移動度のSOI膜厚依存性を良好に説明することに成功した。

審 査 の 結 果 の 要 旨

現在のユビキタスなエレクトロニクス社会を支える基盤技術のなかで最も広く用いられている半導体素子が，シリコンをベースにした電界制御型の電子素子Si-MOSFETである。このシリコンデバイスにおいては，素子特性向上といったメリット追求の観点から，素子サイズの微細化が急速に押し進められている。既にその寸法（ゲート長で特徴付けられる）はナノスケールにまで到達しており，さらなる微細化による特性向上を定量的に理論予測することが困難な状況になりつつある。これは，電子の流れるチャネル方向（ゲート長）の微細化に伴った電子輸送形態のパラダイムシフトに起因する解析の困難さと，電子をチャネル領域に最適に誘起，輸送させるためのゲート絶縁膜の薄膜化に起因する新たな物理現象の発現に伴った困難さによる。このような背景のもと，著者はゲート絶縁膜の薄膜化による新たな物理現象発現に伴った輸送特性への影響を，量子力学的観点に基づいた微視的理論によって定量的解析に成功している。

より具体的には，ゲート絶縁膜の薄膜化によって顕在化するクーロン散乱と界面ラフネス散乱モデルを第一原理的に構築することにより，より一般的で汎用性の高いクーロン散乱モデルとラフネス散乱モデルの導出に成功している。特に，これまで経験的にしか理解されていなかった散乱頻度の膜厚依存性などを厳密に導出している。これら散乱モデルを，極薄ゲート絶縁膜を有するMOSFETとSOI-MOSFETといった近未来に導入が検討されている実デバイス構造に適用し，電子輸送機構の解明を試みている。その結果，モデル計算と実測値との定量的な比較を行うことにより，極薄ゲート絶縁膜を有するMOSFETとSOI-MOSFETにおけるキャリア輸送機構を定量的に解明することに成功している。

また，学位論文審査委員会での高度な内容の質疑に対しては，著者は的確にその応答を行うことができており，本論文の内容を正確に理解していることが伺われた。また，質疑応答の的確さから，その研究が著者独自の創造性によって遂行されたものと判断される。本論文の内容の一部は，既に国際的に権威ある論文誌（JJAP等）によって受理，出版されている。また，半導体素子のシミュレーション・モデリング分野にお

いて最も権威ある国際会議（SISPAD 2004，ドイツ開催）で招待講演を受けていることからも，本論文の内容の重要性が標準以上に高いものであると判断できる。これらの事実を鑑み，学位論文審査委員会では，著者に博士の学位を授与することが適切であるということが審査委員全員の一致した見解であった。

よって，著者は博士（工学）の学位を受けるに十分な資格を有するものと認める。